

明 細 書

発明の名称：回路基板及び表示装置

技術分野

[0001] 本発明は、回路基板及び表示装置に関する。より詳しくは、表示部周辺に駆動用回路を具備する酸化物半導体層をもつ表示装置に好適に用いることができる回路基板、及び、表示装置に関する。

背景技術

[0002] 回路基板は、電子回路を構成要素として有するものであり、例えば、薄膜トランジスタ（TFT）等の素子を含む回路基板は、液晶表示装置、有機エレクトロルミネセンス表示装置、無機エレクトロルミネセンス表示装置、及び、電気泳動を用いる表示装置等の電子装置の構成部材として広く利用されている。

[0003] 以下、TFT駆動の液晶表示パネルを構成するTFTアレイ基板の回路構成を例に挙げて説明する。TFTアレイ基板は、通常、 m 行の走査線と n 列の信号線とからなる $m \times n$ マトリクス配線の交点に、スイッチング素子であるTFTが設けられた構造を含む画素回路を有する。なお、TFTのドレイン電極は、絵素電極と電氣的に接続されている。また、走査ドライバIC（integrated circuit）やデータドライバICといった周辺回路が、それぞれTFTから延びるゲート配線やソース配線と電氣的に接続されている。

[0004] 回路は、TFT基板上に作り込まれるTFTの性能に影響を受ける。すなわち、TFT基板上に作り込まれるTFTの性能は、その材質によって異なるので、回路基板上に作られるTFTにより回路が動作可能であるか、回路規模が大きくなるか、歩留まりが低下しないか等が、TFT基板上に作られる回路に影響する。従来の回路基板では、TFTを安価かつ容易に形成することができる点からa-Si（アモルファスシリコン）が多く採用されていた。

[0005] このような中で、近年、TFTのチャネル層に使用されるその他の半導体化合物として、酸化物半導体を用いたものが開示されている（例えば、特許文献1～4参照。）。

例えば、ホモロガス化合物 $\text{InMO}_3(\text{ZnO})_m$ ($M = \text{In}, \text{Fe}, \text{Ga}$, 又は Al , $m = 1$ 以上50未満の整数) 薄膜を活性層として用いる透明薄膜電界効果型トランジスタが開示されている（例えば、特許文献1参照。）。また、アクティブマトリックス型の画像表示装置であって、光制御素子と、該光制御素子を駆動するための電界効果型トランジスタと、を備え、該電界効果型トランジスタの活性層は、電子キャリア濃度が $10^{18}/\text{cm}^3$ 未満の非晶質酸化物である画像表示装置が開示され、非晶質酸化物が、 Zn 、 In 及び Sn の少なくとも一つを含むものとすることが開示されている（例えば、特許文献2参照。）。更に、 In-M-Zn-O (M は Ga 、 Al 、 Fe のうち少なくとも1種) を主たる構成元素とする酸化物半導体をチャネル層に用いる薄膜トランジスタにおいて、前記酸化物半導体チャネル層上を保護膜で覆う酸化物半導体チャネル薄膜トランジスタが開示され、保護膜をシリコンの窒化物、酸化物としたり、有機物膜としたりすることが開示されている（例えば、特許文献3参照。）。

[0006] そして、ゲート電極と、前記ゲート電極上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上において、前記ゲート電極に対応してチャネル領域を形成する酸化物半導体薄膜層と、前記ゲート絶縁膜および前記酸化物半導体薄膜層上において少なくとも前記チャネル領域に対応する領域に形成され、下層側の第1のチャネル保護層と、上層側の第2のチャネル保護層とを含んで構成されたチャネル保護層と、前記チャネル保護層上に形成され、前記酸化物半導体薄膜層と電氣的に接続されたソース・ドレイン電極とを備え、前記第1のチャネル保護層が、酸化物絶縁体により構成されると共に、前記第1および第2のチャネル保護層のうちの少なくとも一方が、低酸素透過性材料により構成されている薄膜トランジスタが開示されている（例えば、特許文献4参照。）。

先行技術文献

特許文献

- [0007] 特許文献1：特開2004-103957号公報
特許文献2：特開2006-165528号公報
特許文献3：特開2007-73705号公報
特許文献4：特開2010-135462号公報

発明の概要

発明が解決しようとする課題

- [0008] 酸化物半導体層をもつ半導体素子は、酸化物半導体の電子移動度が高いことから、半導体素子の小型化等が可能である。一方、当該半導体素子を有する回路基板は、駆動電圧、電流のオン／オフ比により信頼性の劣化の仕方（特性シフト）が異なる。例えば表示装置用の回路基板において、GDM（ゲートドライバモノリシック）をパネル内に作製した場合、パネル表示部とGDM部で駆動電圧、電流のオン／オフ比が異なるため、両方の部において信頼性を確保することが難しい。
- [0009] 一般的には、回路基板の駆動時には、絵素電極（表示部）に比べて、GDM部等の駆動回路部には電圧が高く、大電流が流れ、オン／オフ比も大きいいため、表示部と周辺回路部とで信頼性の劣化の仕方（特性シフト）が異なる。
- [0010] 一方、モバイル用途の表示装置用の回路基板において、消費電力を抑制する観点等から、マイナスのバイアス電圧で周辺回路を駆動することが不適切であり、望ましくない場合もあった。
- [0011] 本発明者らは、従来の酸化物半導体層をもつ半導体素子を有する回路基板は、例えば表示部の酸化物半導体とGDM部等の周辺回路領域の酸化物半導体とで、各領域の信頼性の劣化に好適に対応できるものとするうえで工夫の余地があったことを見出した。
- [0012] なお、上述した特許文献に記載の発明は、TFTが有する酸化物半導体層を、その領域等に応じて好適なものとする（例えば、酸化物半導体層を、

領域毎に作り分けること)ができる構造ではなかった。この点で、回路基板の信頼性を優れたものとするうえで工夫の余地があった。

[0013] 本発明は、上記現状に鑑みてなされたものであり、TFTが有する酸化物半導体層を、その信頼性の劣化の仕方に応じて適切なものとするにより、信頼性が十分に優れる回路基板及び表示装置を提供することを目的とするものである。

課題を解決するための手段

[0014] 本発明者らは、酸化物半導体層を含む半導体素子が配置された回路基板において信頼性を向上できる構成について種々検討したところ、酸化物半導体層を、その領域における回路基板の信頼性の劣化の仕方に応じて適切となるように作製することに着目した。そして、回路基板は、該半導体素子の上層に配置された保護膜、及び、該保護膜の上層に配置された有機絶縁膜を備え、該有機絶縁膜は、少なくとも一部の酸化物半導体層の上で、開口部が設けられているものとするを見出した。これにより、上記課題をみごとに解決することができることに想到し、本発明に到達したものである。

[0015] すなわち、本発明の一態様によれば、透明基板上に、半導体素子が配置された回路基板であって、上記半導体素子は、酸化物半導体層を含み、上記回路基板は、該半導体素子の上層に配置された保護膜、及び、該保護膜の上層に配置された有機絶縁膜を備え、上記有機絶縁膜は、少なくとも一部の酸化物半導体層の上で、開口部が設けられている回路基板であってもよい。

以下に本発明を詳述する。

[0016] 上記開口部は、回路基板の外側部の半導体素子上に設けられ、かつ回路基板の内側部の半導体素子上に設けられていないか、又は、回路基板の内側部の半導体素子上に設けられ、かつ回路基板の外側部の半導体素子上に設けられていないことが好ましい。

[0017] 上記外側部における酸化物半導体層の酸素含有量は、前記内側部における酸化物半導体層の酸素含有量と異なることが好ましい。

[0018] 上記外側部における酸化物半導体層の酸素含有量は、前記内側部における酸

化物半導体層の酸素含有量よりも多いことが好ましい。

[0019] 上記内側部における酸化物半導体層の酸素含有量は、前記外側部における酸化物半導体層の酸素含有量よりも多いこともまた好ましい。

[0020] 上記酸化物半導体層は、インジウム、ガリウム、亜鉛、及び、酸素から構成されることが好ましい。

[0021] 上記半導体素子は、酸化物半導体層の中央部の上に、エッチングストッパ層を備えることが好ましい。

[0022] 上記回路基板は、ソース電極と、酸化物半導体層とが接するコンタクト部を有し、上記コンタクト部は、基板主面を平面視したときに、ゲート電極の外縁と重畳することが好ましい。

[0023] 上記回路基板は、ソース電極と、酸化物半導体層とが接するコンタクト部を有し、上記コンタクト部は、基板主面を平面視したときに、ゲート電極の外縁と重畳しないこともまた好ましい。

[0024] 上記ソース電極は、銅層、銅合金層、アルミニウム層及びアルミニウム合金層からなる群より選択される少なくとも1つの層と、第4族元素～第6族元素からなる群より選択される少なくとも1つの元素を含む1つの層とを含む2層以上の積層体であり、該銅層、銅合金層、アルミニウム層及びアルミニウム合金層からなる群より選択される少なくとも1つの層がその表層側に配置されていることが好ましい。

[0025] 上記第4族元素～第6族元素からなる群より選択される少なくとも1つの元素は、チタン、ニオブ、タンタル、モリブデン及びタングステンからなる群より選択される少なくとも1つの元素であることが好ましい。

[0026] 上記第4族元素～第6族元素からなる群より選択される少なくとも1つの元素は、チタンであることが好ましい。

[0027] 上記半導体素子は、薄膜トランジスタであることが好ましい。

[0028] 上記回路基板は、表示装置用の回路基板であり、上記回路基板の内側部は、表示装置の表示部に対応し、上記回路基板の外側部は、表示装置の非表示部に対応することが好ましい。

[0029] 本発明の一態様によれば、上記回路基板、該回路基板と対向する対向基板、及び、両基板に挟持される表示素子を備える表示装置であってもよい。

発明の効果

[0030] 本発明によれば、T F Tが有する酸化物半導体層を、その領域等に応じて適切となるように作製することにより、信頼性が十分に優れる回路基板及び表示装置を得ることができる。

図面の簡単な説明

[0031] [図1]実施形態1に係る回路基板の内側部のT F Tの構成を示す断面模式図である。

[図2]実施形態1に係る回路基板の内側部のT F T部の構成を示す平面模式図である。

[図3]実施形態1に係る回路基板の外側部のT F Tの構成を示す断面模式図である。

[図4]T F Tにおける酸化物半導体層の酸素含有量と、バイアス電圧での閾値電圧のシフトとの関係を示す模式図である。

[図5]実施形態2に係る回路基板の内側部のT F Tの構成を示す断面模式図である。

[図6]実施形態2に係る回路基板の内側部のT F T部の構成を示す平面模式図である。

[図7]実施形態2に係る回路基板の外側部のT F Tの構成を示す断面模式図である。

[図8]実施形態3に係る回路基板の内側部のT F Tの構成を示す断面模式図である。

[図9]実施形態3に係る回路基板の内側部のT F T部の構成を示す平面模式図である。

[図10]実施形態3に係る回路基板の外側部のT F Tの構成を示す断面模式図である。

[図11]実施形態4に係る回路基板の内側部のT F Tの構成を示す断面模式図

である。

[図12]実施形態4に係る回路基板の内側部のT F T部の構成を示す平面模式図である。

[図13]実施形態4に係る回路基板の外側部のT F Tの構成を示す断面模式図である。

[図14]実施形態5に係る回路基板の内側部のT F Tの構成を示す断面模式図である。

[図15]実施形態5に係る回路基板の内側部のT F T部の構成を示す平面模式図である。

[図16]実施形態5に係る回路基板の外側部のT F Tの構成を示す断面模式図である。

[図17]実施形態6に係る回路基板の内側部のT F Tの構成を示す断面模式図である。

[図18]実施形態6に係る回路基板の内側部のT F T部の構成を示す平面模式図である。

[図19]実施形態6に係る回路基板の外側部のT F Tの構成を示す断面模式図である。

[図20]上記各実施形態に係る回路基板を適用できる液晶パネルの平面模式図である。

[図21]上記各実施形態に係る回路基板を適用できる液晶パネルの配線及び端子のレイアウト図である。

[図22]上記各実施形態に係る液晶表示装置が備える対向基板の一作製工程における断面模式図である。

[図23]上記各実施形態に係る液晶表示装置が備える対向基板の一作製工程における断面模式図である。

[図24]上記各実施形態に係る液晶表示装置が備える対向基板の一作製工程における断面模式図である。

発明を実施するための形態

[0032] 以下に実施例を掲げ、本発明を図面を参照して更に詳細に説明するが、本発明はこれらの実施例のみに限定されるものではない。

[0033] 本明細書中、ある部材の上層に配置されたとは、当該部材の表示素子側に、少なくともその一部が設けられていることを言う。

[0034] 回路基板の一部の酸化物半導体層上の有機絶縁膜に開口部を設けるとは、例えば、半導体素子上の開口部について、回路基板の外側部の半導体素子上に開口部が有るときは内側部に無いことを、もしくは、回路基板の内側部の半導体素子上に開口部が有るときは外側部に無いことを言う。なお、本明細書中、回路基板の内側部は、表示装置の表示部に対応し、回路基板の外側部は、表示装置の非表示部に対応する。対応するとは、基板主面を平面視したときに、互いに重畳するものであればよい。

[0035] 負の電圧印加が繰り返されると、表示部のTFTの閾値電圧 V_{th} はマイナス方向にシフトする。これがいわゆる負方向の V_{th} シフト（マイナスシフト）である。なお、正の電圧印加が繰り返されると、TFTの V_{th} はプラス方向にシフトする。これがいわゆる正方向の V_{th} シフト（プラスシフト）である。これらの V_{th} シフトの仕方については、印加電圧及びその時の電流値とオン／オフ比、また半導体層と配線の形状によっても異なる。

[0036] 実施形態 1

実施形態 1 は、GDM部の特性（例えば、TFTの閾値電圧）がマイナスシフトすると表示不良を引き起こすため、マイナスシフトしないように、GDM部におけるTFTの酸化物半導体層の酸素量をより多くするものである。また、モバイル用途の表示装置用の回路基板において、消費電力を抑制する観点等から、マイナスのバイアス電圧で周辺回路を駆動することが望ましくない場合もあり、このような場合に実施形態 1 の構成を好適に適用することができる。実施形態 1 は、CE構造（チャネルエッチ構造）の場合を示し、回路基板は、ソース電極（ソースメタルの下層15s及びソースメタルの上層16sから構成される。）と、酸化物半導体層IGとが接するコンタクト部を有し、該コンタクト部は、基板主面を平面視したときに、ゲート電極（

ゲートメタルの下層 12 及びゲートメタルの上層 13 から構成される。) の外縁と重畳しない。

[0037] 図 1 は、実施形態 1 に係る回路基板の内側部の T F T の構成を示す断面模式図である。図 2 は、実施形態 1 に係る回路基板の内側部の T F T 部の構成を示す平面模式図である。図 3 は、実施形態 1 に係る回路基板の外側部の T F T の構成を示す断面模式図である。実施形態 1 では、T F T 上に有機絶縁膜の開口部が有るものと無いものを作り、回路基板の内側部の酸化物半導体層の上では、有機絶縁膜の開口部が設けられておらず、回路基板の外側部の半導体素子の上では、有機絶縁膜の開口部が設けられている。

[0038] このように回路基板の外側部（G D M 部等の非表示部）における T F T の酸化物半導体（チャネル部）上の有機絶縁膜に開口部を設けた状態で、以下の処理を行う。酸素供給を行う場合は、その方法として、 O_2 アッシング、及び／又は、 O_2 アニールを行う。これにより、有機絶縁膜の開口部が設けられている回路基板の外側部において、半導体素子の酸化物半導体層（例えば、インジウムガリウム亜鉛酸化物膜）に酸素が供給される。

[0039] 一方、酸素脱離を行う場合は、表示装置用回路基板においては、例えば、上記図 1、図 3 で示したのとは逆に、表示部等の内側部の T F T の酸化物半導体（チャネル部）上の有機絶縁膜に開口部を設ける。そのうえで、 N_2 アニール、及び／又は、 H_2 プラズマにより、チャネル部から酸素を脱離する。この時、酸化物半導体層の成膜時及び成膜時の O_2 アニール等で回路基板全体の酸化物半導体層を予め O_2 過多にしておく。 O_2 過多にしておくことにより、回路基板の外側部で半導体素子の閾値電圧をマイナスシフトし難くするとともに、表示部の酸化物半導体から酸素を脱離して、該酸化物半導体の酸素濃度を好適に調整することができる。

なお、酸素脱離は酸素供給の逆の作用があり、これにより T F T の閾値電圧 V_{th} はマイナスシフトし易くなる（プラスシフトし難くなる）。

[0040] 上記いずれかの処理にて、酸化物半導体層（例えば、インジウムガリウム亜鉛酸化物膜）中の酸素量を制御し、それによって T F T の特性及び回路基板

の信頼性を制御する。具体的には、実施形態 1 においては、非表示部等の外側部における酸化物半導体層の酸素含有量は、表示部等の内側部における酸化物半導体層の酸素含有量よりも多くなる。なお、外側部、内側部それぞれにおける酸素含有量は、機種（駆動電圧、オン／オフ比、パターン形状）等に応じて適宜設定することができる。

[0041] 実施形態 1 においては、モバイル用途の表示装置用の回路基板において、消費電力を抑制する観点等から、マイナスのバイアス電圧で周辺回路を駆動することが望ましくない場合に、回路基板の外側部（例えば、非表示部）における半導体素子の酸化物半導体層の酸素含有量をより多くし、回路基板の内側部（例えば、表示部）における半導体素子の酸化物半導体層の酸素含有量をより少なくする。これにより、表示部の T F T の閾値電圧 V_{th} は相対的にマイナスシフトし易くなるものの、非表示部の T F T の閾値電圧 V_{th} を十分にマイナスシフトし難くすることができる。

[0042] 実施形態 1 の変形例

表示部等の内側部の閾値電圧 V_{th} が非表示部等の外側部に比べてマイナスシフトし易いことが問題である場合、これを防ぐ観点からは、回路基板の内側部（例えば、表示部）において、半導体素子の酸化物半導体層（例えば、インジウムガリウム亜鉛酸化物膜）の酸素含有量をより多くする（例えば、表示部における酸化物半導体層上の有機絶縁膜に開口部を設けて酸素を供給したり、非表示部における酸化物半導体層上の有機絶縁膜に開口部を設けて酸素を脱離したりするとともに、酸化物半導体層の成膜時及び成膜時の O_2 アニール等で回路基板全体の酸化物半導体層を予め O_2 過多にしたりする）ことで、表示部の T F T の閾値電圧 V_{th} をマイナスシフトし難くすることができる。なお、外側部、内側部それぞれにおける酸素含有量は、機種（駆動電圧、オン／オフ比、パターン形状）等に応じて適宜設定することができる。なお、酸素供給により、閾値電圧 V_{th} はプラスシフトし易くなる。

[0043] 図 4 は、T F T における酸化物半導体層の酸素含有量と、バイアス電圧での閾値電圧のシフトとの関係を示す模式図である。酸化物半導体層の酸素含有

量がより多いと、正（プラス）のバイアス電圧を回路に印加したときに閾値電圧が正（プラス）側にシフトしやすい。一方、酸化物半導体層の酸素含有量がより少ないと、負（マイナス）のバイアス電圧を回路に印加したときに閾値電圧が負（マイナス）側にシフトしやすい。

[0044] 実施形態1の変形例においては、回路基板の内側部（例えば、表示部）における半導体素子の酸化物半導体層の酸素含有量をより多くし、回路基板の外側部（例えば、非表示部）における半導体素子の酸化物半導体層の酸素含有量をより少なくする。これにより、表示部のTFTの閾値電圧 V_{th} をマイナスシフトし難くすることができる。このように酸素含有量を調整するための構成以外は、実施形態1の変形例の構成は、実施形態1で上述した構成と同様である。

[0045] なお、実施形態1及びその変形例の回路基板は、透明基板上に半導体素子が配置された回路基板である。半導体素子は、インジウムガリウム亜鉛酸化物（In、Ga、Znの酸化物）等の酸化物半導体層を含む。回路基板は、該半導体素子上にその一部が配置された、ソース電極、ソース配線及びドレイン電極から構成される導電体層を備える。なお、導電体層は、Cu/Ti積層構造（Cuが上層で、Tiが下層の積層構造）である。

[0046] 以下、実施形態1に係る回路基板を実際に作製した実施条件は、以下の通りである。

実施条件

（酸素供給方法）

O₂プラズマ：O₂流量は、3600 sccmであり、ソース／バイアスパワーは、25 kW／20 kWであり、圧力は、26 mTであり、時間は、60 secである。

O₂アニール：O₂雰囲気下、温度は、220℃であり、時間は、60分である。

（酸素脱離方法）

N₂アニール：N₂雰囲気下、温度は、220℃であり、時間は、60分であ

る。

H₂プラズマ：H₂流量は、3600 s c c mであり、ソース／バイアスパワーは、25 kW／20 kWであり、圧力は、26 mTであり、時間は、60 s e cである。

なお、プラズマ処理のソース／バイアスパワーについては、G8サイズの装置を想定している。

[0047] 実施形態1の回路基板のその他の製造プロセスについて、図1～図3を参照して以下に詳しく説明する。

[0048] 先ず、ガラス基板等の透明基板11上にゲート配線（例えば、図1におけるゲートメタルの下層12及びゲートメタルの上層13から構成される配線。）を形成する。ゲート配線を形成する工程は、例えば、配線層を形成し、その後、フォトリソグラフィ法により所望の形状にパターニングすることによって形成することができる。具体的には、マスクプロセスによりレジストを形成し、配線層に対してエッチングを行って、ゲート配線を形成する。次いで、レジストを除去する。

[0049] 次いで、ゲート絶縁膜14を形成する。ゲート絶縁膜14は、例えば、窒化ケイ素（SiN_x）膜等であり、プラズマ誘起化学気相成長（PECVD：Plasma Enhanced Chemical Vapor Deposition）法等により形成することができる。ゲート絶縁膜については、上述したようにSiN_x単層でも良いし、SiO₂／SiN_xの積層構造、SiO₂の単層構造でも良い。

[0050] 次いで、インジウムガリウム亜鉛酸化物等の、島状の酸化物半導体層IGを形成する。島状の酸化物半導体層は、例えば、スパッタ法を用いて膜厚10 nm～300 nmの酸化物半導体層IGの材料を堆積させ、膜を形成した後、フォトリソグラフィ法を用いて所望の形状にパターニングすることにより、形成することができる。

[0051] 酸化物半導体層上に導電体（ソースメタルの下層15s、15d及びソースメタルの上層16s、16d）を堆積する。マスクプロセスによりレジスト

を形成し、導電体Sをパターニングしてソース電極、ソース配線及びドレイン電極から構成される導電体層を形成する。次いで、基板上のレジストを除去する。

[0052] 導電体層の形成工程は、ドライエッチング、又は、ウェットエッチングとドライエッチングとを組み合わせで行うことが好ましい。酸化物半導体は酸に弱く、導電体層をウェットエッチングした場合、同時に酸化物半導体がエッチングされ、もしくは、ダメージを受けるため、導電体層の全部、もしくは積層である場合の下層の導電体層についてはドライエッチングにてエッチングすることとなる。

[0053] 保護膜17を形成する。保護膜17は、例えば、酸化ケイ素(SiO_2)膜等であり、プラズマ誘起化学気相成長(PECVD: Plasma Enhanced Chemical Vapor Deposition)法等により形成することができる。保護膜17としては上述したように SiO_2 単層でも良いし、 $\text{SiN}_x/\text{SiO}_2$ の積層構造、 SiN_x 単層構造でも良い。膜厚としては、10nm~300nm堆積する。なお、有機絶縁膜の開口部から酸素供給(もしくは酸素脱離)する場合、保護膜17は薄い方がよい。

[0054] 次いで、有機絶縁膜O1を形成する。有機絶縁膜O1は、例えば、アクリル樹脂であり、スリットコート法、又は、スピコート法等により形成することができる。なお、有機絶縁膜O1を形成することにより、図1、図3にも示されるように、基板上を平坦化することができる。

[0055] 次いで、有機絶縁膜O1上の全面に絵素電極18を形成する。絵素電極18は、ITO(インジウム錫酸化物)からなるものとすることができるが、ITOの代わりに、IZO(インジウム亜鉛酸化物)等のその他の透明電極からなるものとしてもよい。

[0056] 上述した実施形態1の回路基板の製造プロセスにおいて説明した部材等について、以下に詳しく説明する。

上記導電体層は、ソースメタルから構成される。ソースメタルは、ソース配線、並びに、ソース配線と同一プロセスで形成された部材(ソース電極、ド

レイン電極等）を指している。

- [0057] 上記導電体層としては、Cu/Tiの積層体を示したが、この他、アルミニウム層、アルミニウム合金層、銅層、銅合金層を含むものを好適に用いることができる。
- [0058] 上記アルミニウム層は、実質的にアルミニウム金属のみで構成されている層である。アルミニウム層を含む配線の製造においては、アルミニウム層と接触する他の金属材料や層間絶縁膜等から元素が拡散することもあるため、アルミニウム層に微量の不純物元素が含まれている場合もある。また、アルミニウム合金層は、アルミニウムを必須として含み、他の金属元素や、ケイ素等の非金属元素を含んで構成されるものであってもよい。アルミニウム合金に添加される金属元素としては、例えば、ニッケル、鉄、コバルト等が挙げられる。アルミニウム合金に、更に、ボロン、ネオジウム、ランタン等を追加元素として添加したものがより好ましい。
- [0059] 上記銅層は、実質的に銅のみで構成されている層である。銅層は、銅層と接触する他の金属材料や層間絶縁膜等から元素が拡散することもあるため、微量の不純物元素が含まれている場合もある。上記銅合金層は、銅を必須として含み、更に他の金属元素や、炭素、ケイ素等の非金属元素を含んで構成されるものであってもよい。銅合金に添加される金属元素としては、例えば、マグネシウム、マンガン等が挙げられる。
- [0060] 上記導電体層としては、この他の金属元素を適宜用いることができる。
- [0061] 上記配線は、電気信号を伝達する信号配線、電源を供給するための電源配線、回路を構成する配線、電界を印加する（例えば、TFTのゲートに電界を印加する）ための配線等である。また、本発明の回路基板を液晶表示装置に適用する場合は、本発明の回路基板は、液晶に印加した電圧を保持するために用いられる補助容量を形成する補助容量配線を更に備えるものであってもよい。
- [0062] 上記半導体素子は、薄膜トランジスタ（TFT:Thin Film Transistor）であることが好ましい。例えば、表示装置用のアクティ

ブマトリクス基板に、上記ＴＦＴを用いた場合、ＴＦＴを構成するソース電極、ドレイン電極を介して、ソース配線は、表示画素を構成する絵素電極と電氣的に接続される。

[0063] 上記透明基板は、特に限定されるものではなく、種々の基板を用いることができる。例えば、単結晶半導体基板、酸化物単結晶基板、金属基板、ガラス基板、石英基板、樹脂基板等の基板を用いることができる。例えば、単結晶半導体基板や、金属基板等の導電性基板である場合には、その上に絶縁膜等を設けることによって用いることが好ましい。

[0064] 上述したゲート絶縁膜、保護膜、有機絶縁膜等は、１層でもよいし、２層以上でもよい。

[0065] 上記絵素電極は、透明導電膜であることが好ましい。通常、透明導電膜としては、酸化インジウム錫、酸化インジウム亜鉛等が用いられるため、本発明の回路基板に好適に使用することができる。

[0066] 実施形態２

図５は、実施形態２に係る回路基板の内側部のＴＦＴの構成を示す断面模式図である。図６は、実施形態２に係る回路基板の内側部のＴＦＴ部の構成を示す平面模式図である。図７は、実施形態２に係る回路基板の外側部のＴＦＴの構成を示す断面模式図である。

実施形態２は、実施形態１と同様にＣＥ構造（チャネルエッチ構造）の場合を示す。実施形態２に係る回路基板は、ソース電極（ソースメタルの下層１１５ｓ及びソースメタルの上層１１６ｓから構成される。）と、酸化物半導体層１１Ｇとが接するコンタクト部を有し、該コンタクト部は、基板主面を平面視したときに、ゲート電極（ゲートメタルの下層１１２及びゲートメタルの上層１１３から構成される。）の外縁と重畳する。その他の構成は、実施形態１の構成と同様である。

[0067] 実施形態２の変形例

実施形態２の変形例の構成は、回路基板の表示部において、回路基板の非表示部よりも、半導体素子の酸化物半導体層の酸素含有量をより多くした以外

は、実施形態 2 の構成と同様である。

[0068] 実施形態 3

図 8 は、実施形態 3 に係る回路基板の内側部の T F T の構成を示す断面模式図である。図 9 は、実施形態 3 に係る回路基板の内側部の T F T 部の構成を示す平面模式図である。図 10 は、実施形態 3 に係る回路基板の外側部の T F T の構成を示す断面模式図である。

実施形態 3 は、エッチングストッパ層が設けられた構造（E S 構造とも言う。）の場合を示し、酸化物半導体層のチャネル部上にのみエッチングストッパ層 E S が配置されている。また、実施形態 3 に係る回路基板は、ソース電極（ソースメタルの下層 2 1 5 s 及びソースメタルの上層 2 1 6 s から構成される。）と、酸化物半導体層 I G とが接するコンタクト部を有し、該コンタクト部は、基板主面を平面視したときに、ゲート電極（ゲートメタルの下層 2 1 2 及びゲートメタルの上層 2 1 3 から構成される。）の外縁と重畳しない。

[0069] 実施形態 3 に係る回路基板は、酸化物半導体層の中央部分（チャネル部）を覆うように、絶縁材料から構成されるエッチングストッパ層 E S が配置される。また、回路基板は、該エッチングストッパ層 E S 上にその少なくとも一部が配置された、ソース電極、ソース配線及びドレイン電極から構成される導電体層（ソースメタルの下層 2 1 5 s、2 1 5 d 及びソースメタルの上層 2 1 6 s、2 1 6 d から構成される。）を備える。

[0070] 実施形態 3 の回路基板の製造プロセスは、酸化物半導体層形成プロセスと、導電体層形成プロセスとの間に、エッチングストッパ層 E S を形成する構成を含む以外は、実施形態 1 と同様である。

[0071] 酸化物半導体層 I G を形成した後に、エッチングストッパ層 E S を形成する。エッチングストッパ層 E S は、例えば、シリコンを含む絶縁材料（例えば、酸化シリコン膜〔S i O₂〕、窒化シリコン膜〔S i N_x〕、窒化酸化シリコン膜〔S i N O〕）等の絶縁材料を用いたプラズマ C V D（化学気相成長）法又はスパッタ法によって膜厚 1 0 n m ~ 3 0 0 n m の絶縁膜を形成した

後、マスクプロセスによりレジストを形成し、絶縁膜に対してエッチングを行って、エッチングストッパ層E Sを形成する。また、エッチングストッパ層E Sは、島状の酸化物半導体層I Gの中央部分を覆うように形成される。次いで、レジストを除去する。酸化物半導体層I Gを作製した回路基板の信頼性を良好なものとするために、このようにエッチングストッパ層E Sを追加している。

[0072] 次いで、実施形態1と同様に、導電体層（ソースメタルの下層2 1 5 s、2 1 5 d及びソースメタルの上層2 1 6 s、2 1 6 dから構成される。）を形成する。

[0073] 上述したエッチングストッパ層は、1層でもよいし、2層以上でもよい。

[0074] 上述したようにエッチングストッパ層が設けられる以外の実施形態3の構成は、実施形態1の構成と同様である。

[0075] 実施形態3の変形例

実施形態3の変形例の構成は、回路基板の表示部において、回路基板の非表示部よりも、半導体素子の酸化物半導体層の酸素含有量をより多くした以外は、実施形態3の構成と同様である。

[0076] 実施形態4

図1 1は、実施形態4に係る回路基板の内側部のT F Tの構成を示す断面模式図である。図1 2は、実施形態4に係る回路基板の内側部のT F T部の構成を示す平面模式図である。図1 3は、実施形態4に係る回路基板の外側部のT F Tの構成を示す断面模式図である。実施形態4に係る回路基板は、ソース電極（ソースメタルの下層3 1 5 s及びソースメタルの上層3 1 6 sから構成される。）と、酸化物半導体層とが接するコンタクト部を有し、該コンタクト部は、基板主面を平面視したときに、ゲート電極（ゲートメタルの下層3 1 2及びゲートメタルの上層3 1 3から構成される。）の外縁と重畳する。その他の構成は、実施形態3の構成と同様である。

[0077] 実施形態4の変形例

実施形態4の変形例の構成は、回路基板の表示部において、回路基板の非表

示部よりも、半導体素子の酸化物半導体層の酸素含有量をより多くした以外は、実施形態 4 の構成と同様である。

[0078] 実施形態 5

図 1 4 は、実施形態 5 に係る回路基板の内側部の T F T の構成を示す断面模式図である。図 1 5 は、実施形態 5 に係る回路基板の内側部の T F T 部の構成を示す平面模式図である。図 1 6 は、実施形態 5 に係る回路基板の外側部の T F T の構成を示す断面模式図である。実施形態 5 は、エッチングストッパ層が設けられた構造（E S 構造とも言う。）の場合を示し、基板主面を平面視したときに、ソース電極と、酸化物半導体層とが接するコンタクト部以外にエッチングストッパ層 E S が配置されている。その他の構成は、実施形態 1 の構成と同様である。

[0079] 実施形態 5 の変形例

実施形態 5 の変形例の構成は、回路基板の表示部において、回路基板の非表示部よりも、半導体素子の酸化物半導体層の酸素含有量をより多くした以外は、実施形態 5 の構成と同様である。

[0080] 実施形態 6

図 1 7 は、実施形態 6 に係る回路基板の内側部の T F T の構成を示す断面模式図である。図 1 8 は、実施形態 6 に係る回路基板の内側部の T F T 部の構成を示す平面模式図である。図 1 9 は、実施形態 6 に係る回路基板の外側部の T F T の構成を示す断面模式図である。実施形態 6 に係る回路基板は、ソース電極と、酸化物半導体層とが接するコンタクト部を有し、該コンタクト部は、基板主面を平面視したときに、ゲート電極の外縁と重畳する。その他の構成は、実施形態 5 の構成と同様である。

[0081] 実施形態 6 の変形例

実施形態 6 の変形例の構成は、回路基板の表示部において、回路基板の非表示部よりも、半導体素子の酸化物半導体層の酸素含有量をより多くした以外は、実施形態 6 の構成と同様である。

[0082] 本発明は、上述した、E S 構造と C E 構造、全ガケと半ガケについてどの構

造についても好適に適用することができる。

[0083] 図20は、上記各実施形態に係る回路基板を適用できる液晶パネルの平面模式図である。表示部（画素電極配置部）201及び周辺回路部（GDM部）202が、配線接続部204を介して、接続端子部203と電氣的に接続されている。

[0084] 図21は、上記各実施形態に係る回路基板を適用できる液晶パネルの配線及び端子のレイアウト図である。接続端子部203が、配線接続部204における層間絶縁膜開口部207（非表示部の開口部）を介して、ソースバスライン105と電氣的に接続されている。また、補助容量配線205が、配線接続部204において、配線と接続されている。なお、ソースバスライン105は、TFT素子部206を介して、ドレイン電極と接続され、ドレイン電極は、画素電極109の中央部と重畳する層間絶縁膜開口部207を介して、画素電極109と電氣的に接続されている。更に、TFT素子部206から延びるゲートバスラインが、周辺回路部（GDM部）202と電氣的に接続されている。なお、GDM部としては、本発明の技術分野において一般的な構成のものを適宜用いることができる。

[0085] 上記各実施形態の回路基板は、これに対向する基板を貼り合わせ、液晶を注入することによって液晶表示用パネルが製造される。また、この液晶表示用パネルに偏光板や、その他の部材を備えることで液晶表示装置となる。

[0086] 対向基板（カラーフィルター基板）の製造方法

図22～図24は、上記各実施形態に係る液晶表示装置が備える対向基板の一作製工程（作製工程（1）～（3））における断面模式図である。

（1）ブラックマトリクス及びカラーフィルタを形成する（図22）。

上記各実施形態において、感光性材料を用いフォトリソグラフィによりブラックマトリクス、及び、赤、緑、青等のカラーフィルタ層を形成する。

（2）対向電極を形成する（図23）。

上記各実施形態において、スパッタ法によりITO膜を50～200nm堆積した後、これをフォトリソグラフィ及びウェットエッチングによりパター

ニングすることで対向電極を形成する。

(3) フォトスペーサを形成する (図 24)。

上記各実施形態において、感光性材料を用いフォトリソグラフィによりフォトスペーサ 25 を形成する。

[0087] 以下、液晶表示装置を作製する工程 (工程 (1) ~ (3)) について説明する。

[0088] 貼り合せ・液晶工程

(1) 配向膜の形成

上記工程により作製したアクティブマトリクス基板及び対向基板に、配向膜としてポリイミドを印刷法により形成する。

(2) 液晶滴下・貼り合せ

上記工程により作製したアクティブマトリクス基板及び対向基板を、シール剤印刷及び液晶滴下した後、貼り合わせる。

(3) ガラス分断

上記貼り合せた基板を、ダイシングにより分断する。

[0089] その他の実施形態

実施形態の導電体層として、Cu/Ti 積層構造を主に述べたが、下層メタルとしてはTi以外でもよい。例えば、Mo、MoN、TiN、W、Nb、Ta、MoTi、MoWであってもよい。

[0090] 実施形態の酸化物半導体としてインジウムガリウム亜鉛酸化物を主に述べたが、その他の酸化物半導体であってもよい。例えば、In、Si、Zn及びOから構成される酸化物半導体、In、Al、Zn及びOから構成される酸化物半導体、Sn、Si、Zn及びOから構成される酸化物半導体、Sn、Al、Zn及びOから構成される酸化物半導体、Sn、Ga、Zn及びOから構成される酸化物半導体、Ga、Si、Zn及びOから構成される酸化物半導体、Ga、Al、Zn及びOから構成される酸化物半導体、In、Cu、Zn及びOから構成される酸化物半導体、Sn、Cu、Zn及びOから構成される酸化物半導体、Zn及びOから構成される酸化物半導体、In及び

Oから構成される酸化物半導体等を用いてもよい。その他にも種々の公知の酸化物半導体を用いることができる。

[0091] 回路基板は、上述したように表示装置用回路基板であることが好ましいが、その他の用途にも好適に適用することができる。

また、表示装置は、液晶表示装置であることが好ましいが、回路基板、該回路基板と対向する対向基板、及び、両基板に挟持される表示素子を備えるものである限り、その他の表示装置（例えば、有機エレクトロルミネッセンス表示装置、無機エレクトロルミネッセンス表示装置、電気泳動を用いた表示装置等）であってもよい。

[0092] 各実施形態に係る回路基板を分解し、光学顕微鏡、STEM（Scanning Transmission Electron Microscope：走査型透過電子顕微鏡）、SEM（Scanning Electron Microscope：走査型電子顕微鏡）等の顕微鏡観察により、回路基板の形状等を確認することができる。

また、一般的に用いられる材料分析にて、回路基板に用いられる部材の材料等を確認することができる。

上述した実施形態における各形態は、本発明の要旨を逸脱しない範囲において適宜組み合わせられてもよい。

符号の説明

[0093] 11、111、211、311、411、511：透明基板

12、112、212、312、412、512：ゲートメタルの下層

13、113、213、313、413、513：ゲートメタルの上層

14、114、214、314、414、514：ゲート絶縁膜

15s、115s、215s、315s、415s、515s：ソースメタルの下層

16s、116s、216s、316s、416s、516s：ソースメタルの上層

15d、115d、215d、315d、415d、515d：ソースメタル

ル（ドレイン電極）の下層

16d、116d、216d、316d、416d、516d：ソースメタ

ル（ドレイン電極）の上層

17、117、217、317、417、517：保護膜

18、118、218、318、418、518：絵素電極

21：ガラス

22：ブラックマトリクス

23：カラーフィルタ

24：対向電極

25：フォトスペーサ

105：ソースバスライン

109：絵素電極

201：表示部（画素電極配置部）

202：周辺回路部（GDM部）

203：接続端子部

204：配線接続部

205：補助容量配線

206：TFT素子部

207：層間絶縁膜開口部

C：コンタクトホール

ES：エッチングストッパ層

H：開口部

IG：酸化物半導体層

OI：有機絶縁膜

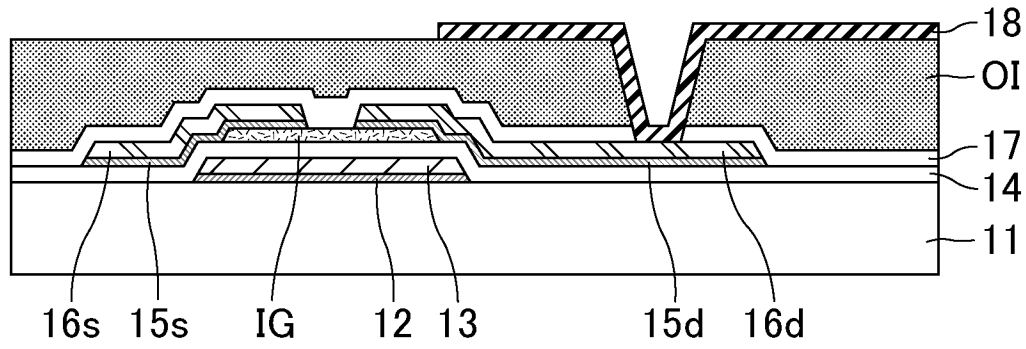
請求の範囲

- [請求項1] 透明基板上に、半導体素子が配置された回路基板であって、
該半導体素子は、酸化物半導体層を含み、
該回路基板は、該半導体素子の上層に配置された保護膜、及び、
該保護膜の上層に配置された有機絶縁膜を備え、
該有機絶縁膜は、少なくとも一部の酸化物半導体層の上で、開口部が
設けられている
ことを特徴とする回路基板。
- [請求項2] 前記開口部は、回路基板の外側部の半導体素子上に設けられ、かつ回
路基板の内側部の半導体素子上に設けられていないか、又は、回路基
板の内側部の半導体素子上に設けられ、かつ回路基板の外側部の半導
体素子上に設けられていない
ことを特徴とする請求項1に記載の回路基板。
- [請求項3] 前記外側部における酸化物半導体層の酸素含有量は、前記内側部にお
ける酸化物半導体層の酸素含有量と異なる
ことを特徴とする請求項1又は2に記載の回路基板。
- [請求項4] 前記外側部における酸化物半導体層の酸素含有量は、前記内側部にお
ける酸化物半導体層の酸素含有量よりも多い
ことを特徴とする請求項3に記載の回路基板。
- [請求項5] 前記内側部における酸化物半導体層の酸素含有量は、前記外側部にお
ける酸化物半導体層の酸素含有量よりも多い
ことを特徴とする請求項3に記載の回路基板。
- [請求項6] 前記酸化物半導体層は、インジウム、ガリウム、亜鉛、及び、酸素か
ら構成される
ことを特徴とする請求項1～5のいずれかに記載の回路基板。
- [請求項7] 前記半導体素子は、酸化物半導体層の中央部の上に、エッチングスト
ッパ層を備える
ことを特徴とする請求項1～6のいずれかに記載の回路基板。

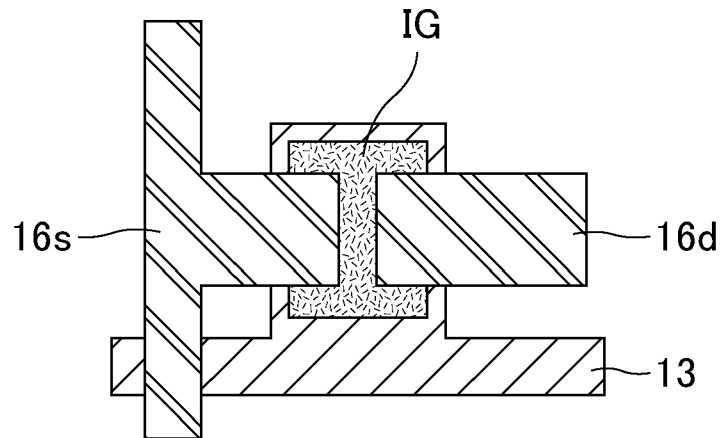
- [請求項8] 前記回路基板は、ソース電極と、酸化物半導体層とが接するコンタクト部を有し、
該コンタクト部は、基板主面を平面視したときに、ゲート電極の外縁と重畳する
ことを特徴とする請求項1～7のいずれかに記載の回路基板。
- [請求項9] 前記回路基板は、ソース電極と、酸化物半導体層とが接するコンタクト部を有し、
該コンタクト部は、基板主面を平面視したときに、ゲート電極の外縁と重畳しない
ことを特徴とする請求項1～7のいずれかに記載の回路基板。
- [請求項10] 前記ソース電極は、銅層、銅合金層、アルミニウム層及びアルミニウム合金層からなる群より選択される少なくとも1つの層と、第4族元素～第6族元素からなる群より選択される少なくとも1つの元素を含む1つの層とを含む2層以上の積層体であり、該銅層、銅合金層、アルミニウム層及びアルミニウム合金層からなる群より選択される少なくとも1つの層がその表層側に配置されている
ことを特徴とする請求項1～9のいずれかに記載の回路基板。
- [請求項11] 前記第4族元素～第6族元素からなる群より選択される少なくとも1つの元素は、チタン、ニオブ、タンタル、モリブデン及びタングステンからなる群より選択される少なくとも1つの元素である
ことを特徴とする請求項10に記載の回路基板。
- [請求項12] 前記半導体素子は、薄膜トランジスタである
ことを特徴とする請求項1～11のいずれかに記載の回路基板。
- [請求項13] 前記回路基板は、表示装置用の回路基板であり、
前記回路基板の内側部は、表示装置の表示部に対応し、
前記回路基板の外側部は、表示装置の非表示部に対応する
ことを特徴とする請求項2、3、4又は5に記載の回路基板。
- [請求項14] 請求項1～13のいずれかに記載の回路基板、該回路基板と対向する

対向基板、及び、両基板に挟持される表示素子を備えることを特徴とする表示装置。

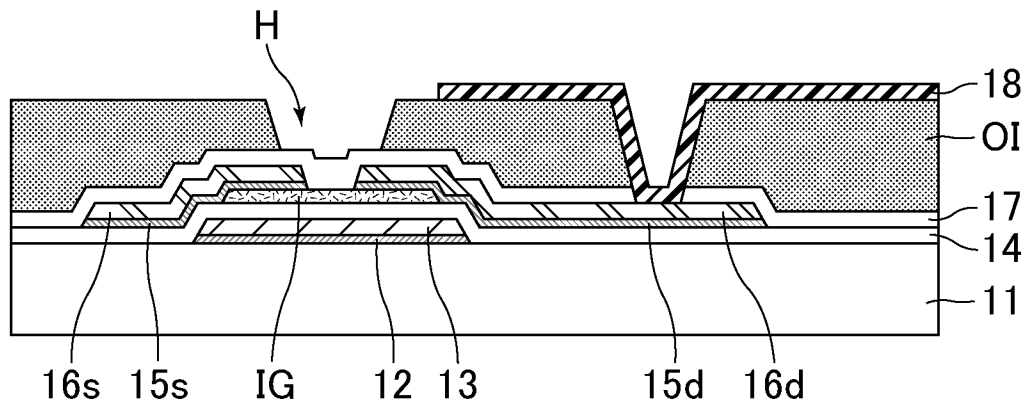
[図1]



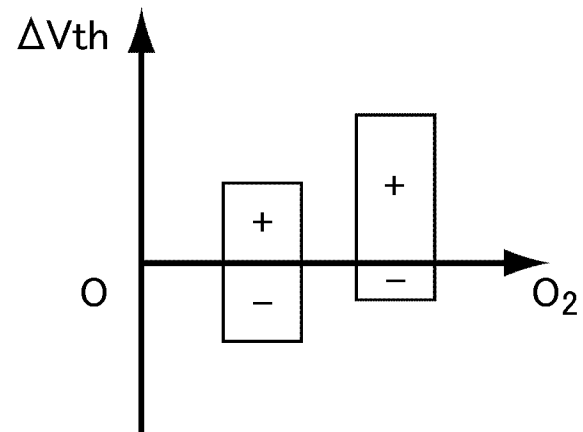
[図2]



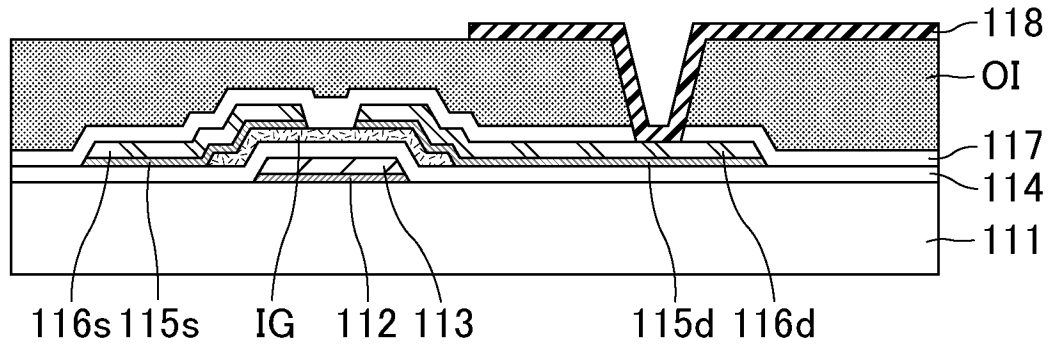
[図3]



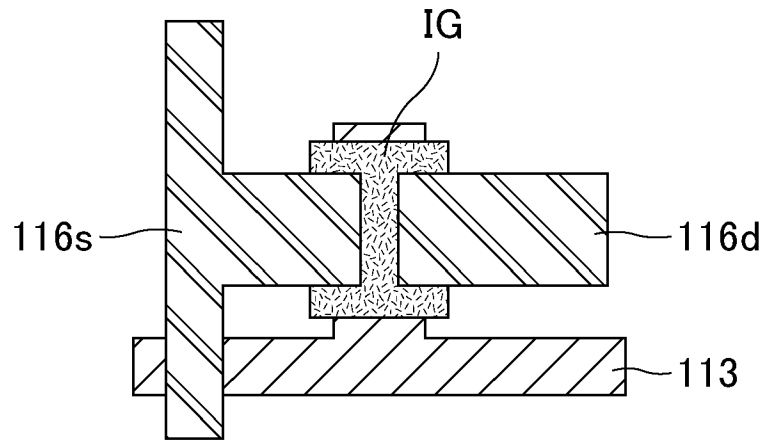
[図4]



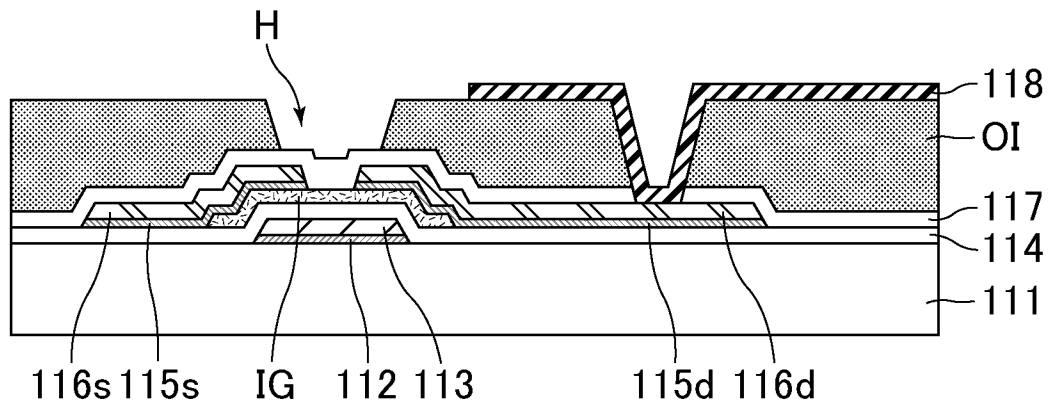
[図5]



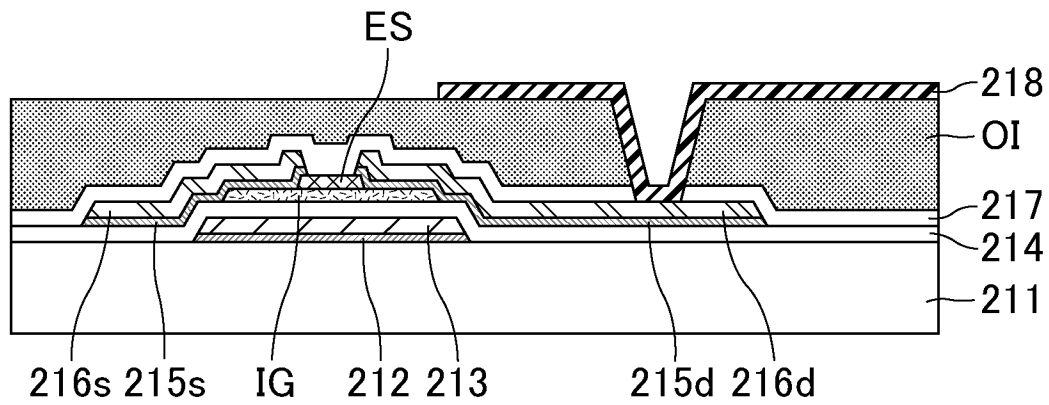
[図6]

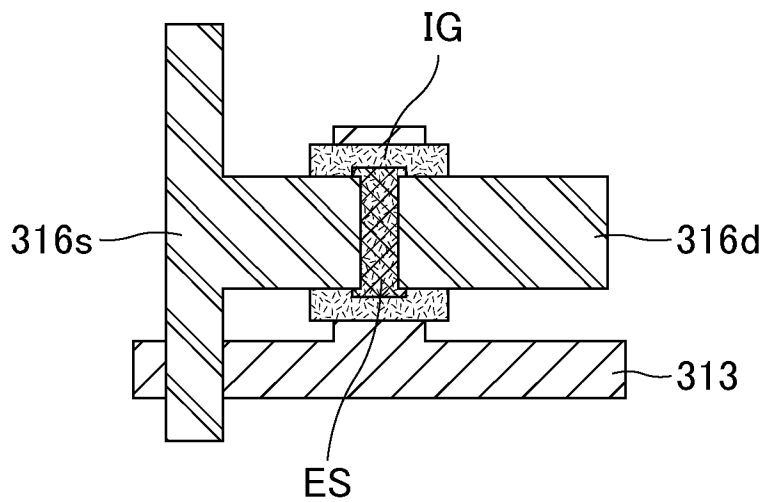
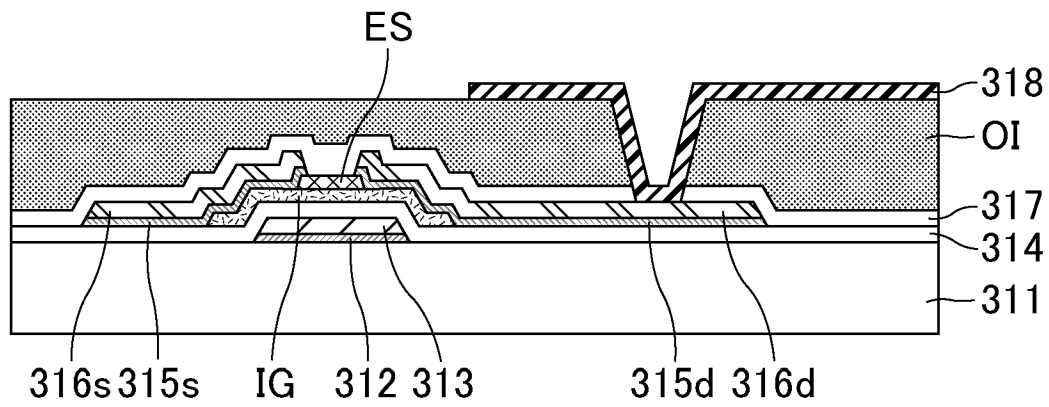
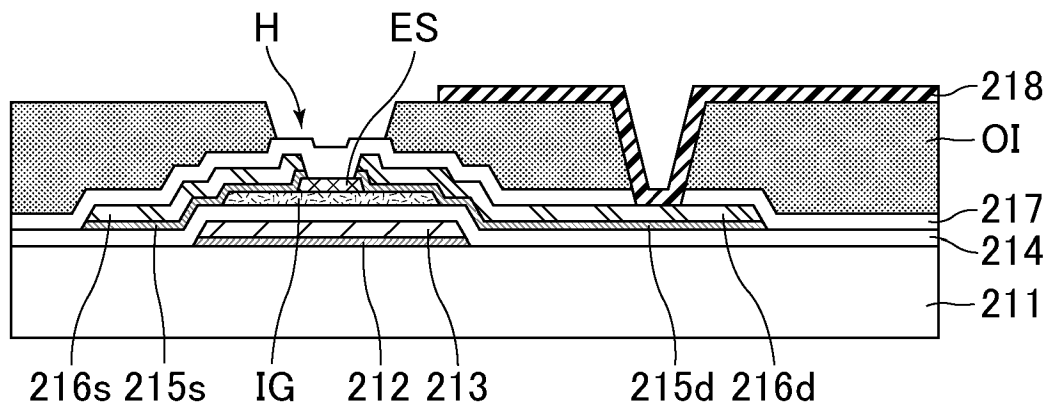
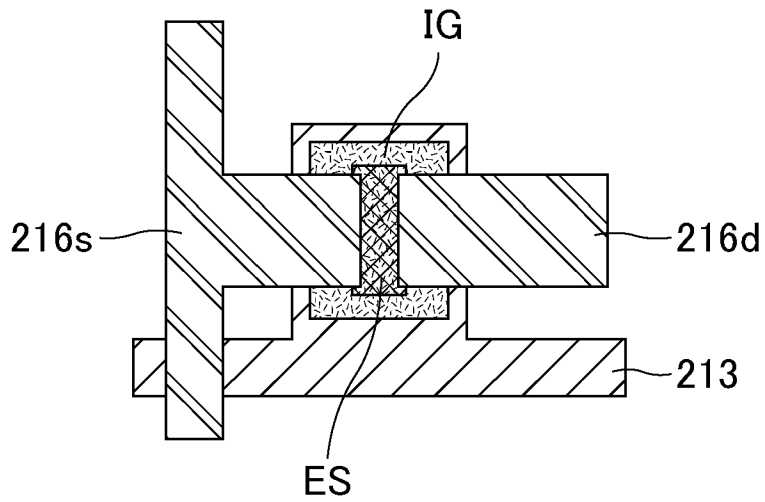


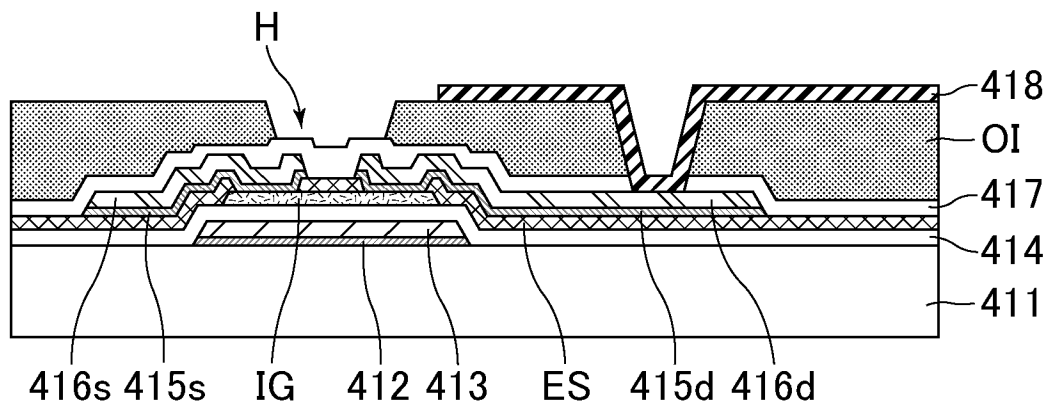
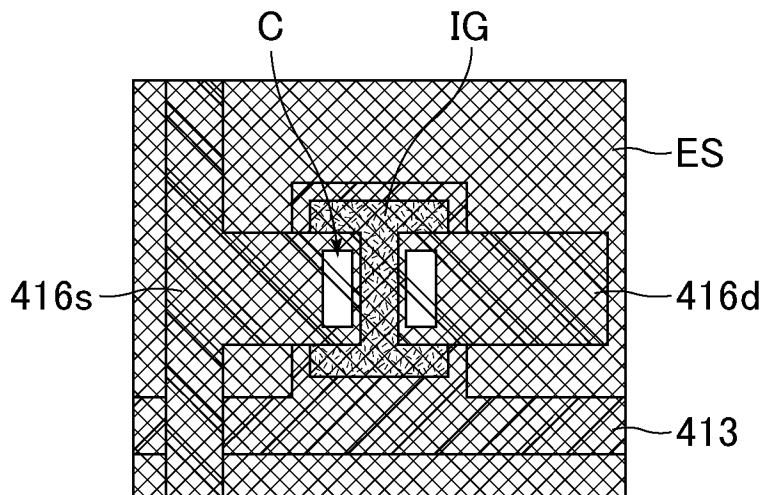
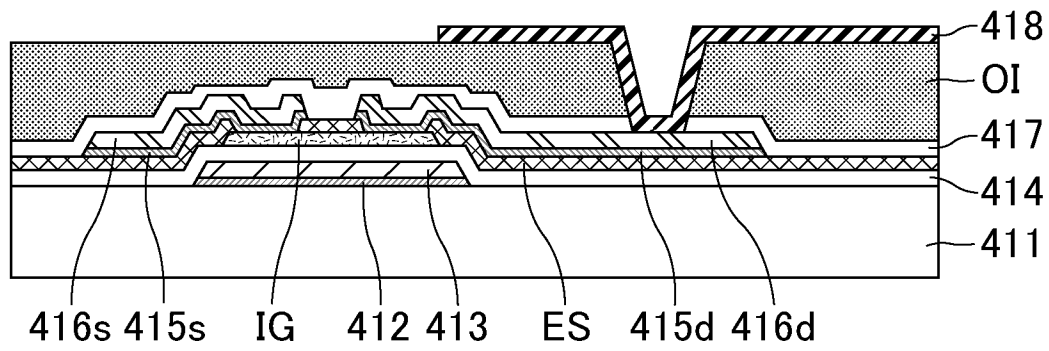
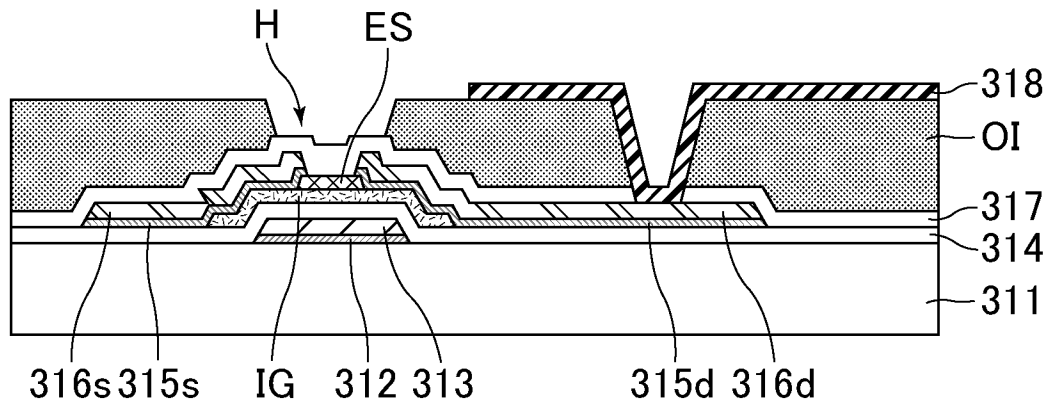
[図7]



[図8]

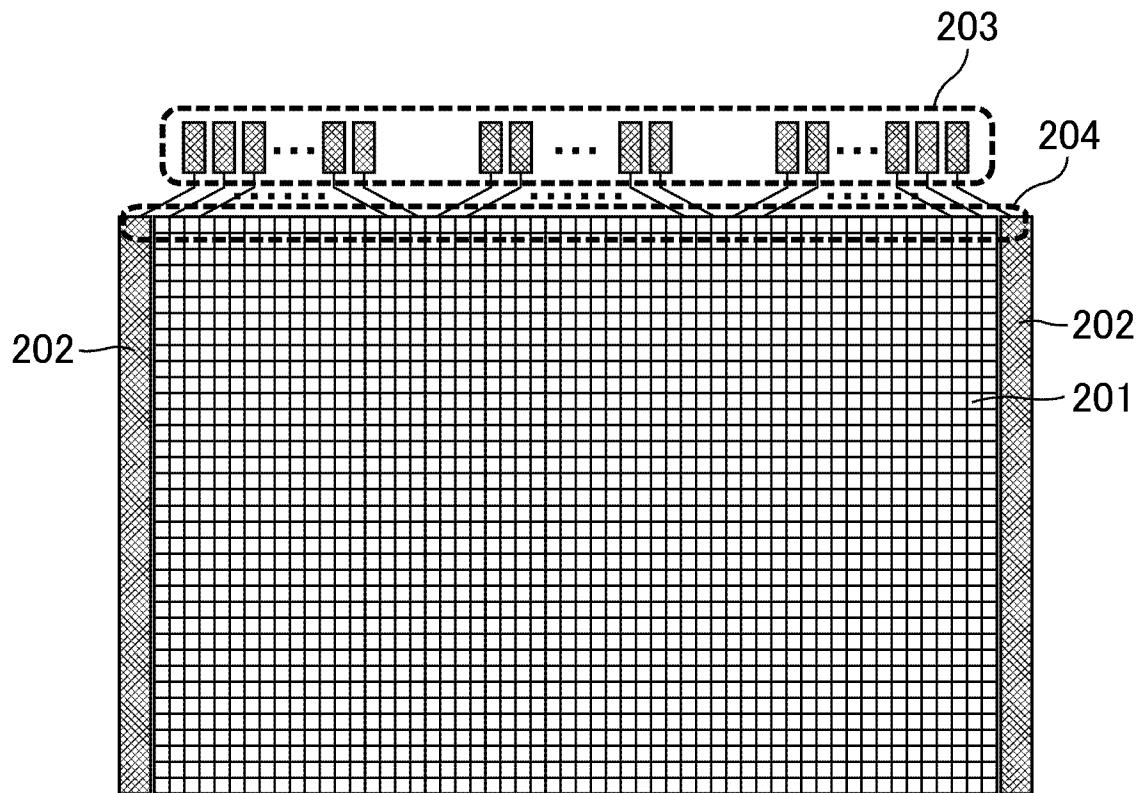






A cross-sectional diagram of a semiconductor device. The base layer is labeled 511. Above it are several thin layers: 514 (cross-hatched), 517 (dotted), and 518 (diagonal hatching). A thick layer of insulating oxide (OI) covers the top. Various regions are labeled at the bottom: 516s, 515s, IG, 512, 513, ES, 515d, and 516d. An arrow labeled H points to a specific feature in the center.

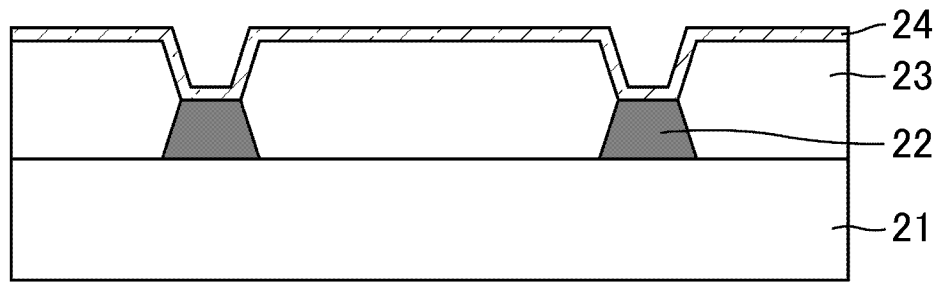
[図20]



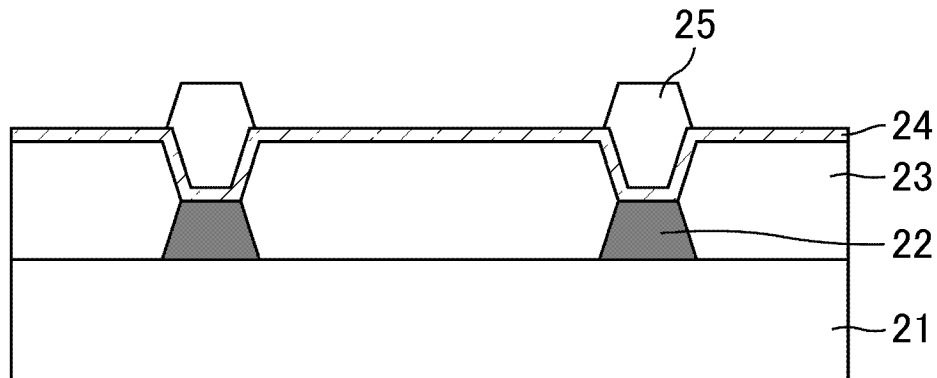
[illegible]

A cross-sectional view of a substrate 21. A layer 22 is formed on the substrate 21, featuring a pattern of rectangular openings. A top layer 23 is formed on the layer 22, covering the openings and the surrounding areas. The top layer 23 has a trapezoidal profile, being wider at the top than at the bottom. The layer 22 is shaded with a stippled pattern.

[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/072763

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/336(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i,
G09F9/30(2006.01)i, H01L29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/336, G02F1/1345, G02F1/1368, G09F9/30, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-311616 A (Samsung Electronics Co., Ltd.), 25 December 2008 (25.12.2008), entire text; all drawings & US 2008/0308795 A1 & KR 10-2008-0109998 A & CN 101325202 A	1-14
A	JP 2009-260002 A (Hitachi, Ltd.), 05 November 2009 (05.11.2009), entire text; all drawings & US 2009/0261325 A1	1-14

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 September, 2013 (26.09.13)

Date of mailing of the international search report
08 October, 2013 (08.10.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/072763

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-135760 A (Semiconductor Energy Laboratory Co., Ltd.), 17 June 2010 (17.06.2010), entire text; all drawings & US 2010/0109708 A1 & KR 10-2010-0048886 A & CN 101728383 A & TW 201110322 A	1-14

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/336(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i, G09F9/30(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/336, G02F1/1345, G02F1/1368, G09F9/30, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-311616 A（三星電子株式会社）2008.12.25, 全文, 全図 & US 2008/0308795 A1 & KR 10-2008-0109998 A & CN 101325202 A	1-14
A	JP 2009-260002 A（株式会社日立製作所）2009.11.05, 全文, 全図 & US 2009/0261325 A1	1-14
A	JP 2010-135760 A（株式会社半導体エネルギー研究所）2010.06.17, 全文, 全図 & US 2010/0109708 A1 & KR 10-2010-0048886 A & CN 101728383 A & TW 201110322 A	1-14

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 6 . 0 9 . 2 0 1 3

国際調査報告の発送日

0 8 . 1 0 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

竹口 泰裕

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 9

5 0

4 0 5 4