

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y 92162

**Patent dodatkowy
do patentu _____**

Zgłoszono: 30.12.74 (P 176974)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.12.75

Opis patentowy opublikowano: 30.06.1979

**Int. Cl². H02J 3/08
H02J 3/40**

**MKP H02j 3/08
H02j 3/40**

CZYTELNIA

**Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej**

Twórcy wynalazku: Adam Zabłocki, Andrzej Dobrogowski, Jerzy Cichoń

**Uprawniony z patentu: Politechnika Poznańska,
Poznań (Polska)**

Sposób i układ synchronizacji sieci lub generatorów prądu zmiennego

Przedmiotem wynalazku jest sposób i układ synchronizacji sieci lub generatorów prądu zmiennego, znajdujący zastosowanie w pomiarach parametrów do synchronizacji w warunkach dużych poślizgów i dużych czasów własnych wyłączników.

Znany jest sposób uzyskiwania stałego czasu wyprzedzenia, opisany w książce S. Wyszkowski Elektrotechnika okrętowa WM Gdańsk 1971 r., w którym stały czas uzyskuje się w rezultacie sumowania napięcia dudnień z przebiegiem jego pochodnej. Sposób ten ze względu na przyjęte w nim założenie aproksymujące pozwala na uzyskanie stałego czasu wyprzedzenia dla kątów wyprzedzenia nie większych od 20°. Niekorzystną cechą jest także konieczność stosowania układu różniczkującego przebiegi wolnozmiennie. Inne sposoby podane zostały w opisach patentowych polskich nr 65365 i nr 67496. Polegają one na tym, że praca licznika rewersyjnego, którego stan początkowy odpowiada żadanemu czasowi wyprzedzenia, uzależniona jest od przejścia napięcia dudnień przez dwa odpowiednio dobrane poziomy różne od zera. Niekorzystną cechą tych rozwiązań jest konieczność dyskryminacji przejścia przebiegu dudnień przez dwa różne od zera poziomy napięcia. Znane są również układy automatyczne synchronizujące, które wykorzystują zasadę sumowania przebiegu dudnień i jego pochodnej. Pozwalają one na prawidłowe załączanie prądnic przy poślizgach do 1% i czasach własnych zadziałania wyłączników do 0,5 s.

Znany jest z radzieckiego opisu wynalazku nr 416805 układ do synchronizacji generatorów, którego wejście stanowi układ kształtujący impulsy prostokątne o czasie trwania równym chwilowej wartości różnicy faz synchronizowanych połączony z blokiem rozdziału impulsów niskiej częstotliwości, i dalej z pierwszymi wejściami dwóch modulatorów. Układ ma ponadto generator impulsów wysokiej częstotliwości o dużej stabilności połączony z blokiem rozdziału impulsów wysokiej częstotliwości, którego wyjście jest połączone z dzielnikiem oraz z drugim wejściem drugiego modulatora. Zaś dzielnik połączony jest z mieszaczem, do którego podawany jest sygnał z wyjścia bloku rozdziału impulsów wysokiej częstotliwości. Wyjście mieszacza połączone jest z drugim wejściem pierwszego modulatora. Każdy z modulatorów połączony jest z licznikami, pomiędzy którymi włączony jest komparator. Komparator połączony jest z bramką wyjściową, z której generowany jest

sygnał synchronizacyjny. Ponadto do pierwszego z liczników dołączony jest deszyfrator, połączony dalej również z blokiem różnic częstotliwości, do którego podawane są również: sygnał z bloku rozdziału impulsów niskiej częstotliwości, sygnał z wyjścia pierwszego licznika oraz sygnał z wyjścia komparatora.

Natomiast blok różnic częstotliwości połączony jest z bramką wyjściową, zaś sygnał z wyjścia pierwszego licznika podawany jest na trzecie wejścia obu modulatorów.

Sposób synchronizacji według opisu wynalazku nr 416805 polega na tym, że rozkaz na załączenie synchronizowanych generatorów jest wytwarzany ze stałym czasem wyprzedzenia przez porównanie chwilowych wartości różnicy faz napięcia synchronizowanych generatorów z określoną żadaną wartością tej różnicy. Porównywanie to dokonywane jest w każdym cyklu zmiany napięć synchronizowanych. Chwilowa wartość różnicy faz jest wytwarzana przez podanie synchronizowanych napięć na układ kształtujący, wytwarzający impulsy prostokątne o czasie trwania równym tej wartości. Impulsy te sterują generatorem wysokiej częstotliwości o dużej stabilności. Ilość impulsów wysokiej częstotliwości, określona przez czas trwania impulsu prostokątnego i przedstawiona w postaci dyskretnej, odpowiada chwilowej wartości różnicy faz synchronizowanych przebiegów. Wartość ta po przekształceniu porównywana jest z wartością ustawioną w urządzeniu, odpowiadającą wymaganemu czasowi wyprzedzenia wyłącznika synchronizowanego generatora do momentu, gdy wartość różnicy faz synchronizowanych przebiegów przewyższa wartość dopuszczalną dla dokonania synchronizacji. Urządzenie generuje sygnał blokujący załączenie wyłącznika.

Jeżeli wartość różnicy faz mieści się w wartości określonej czasem opóźnienia działania wyłącznika, zostaje wygenerowany sygnał synchronizacji. Opisany sposób synchronizacji realizowany jest przy założeniu, że różnica częstotliwości synchronizowanych przebiegów jest mniejsza od różnicy dopuszczalnej, jeżeli jest większa, generowany jest sygnał blokujący możliwość synchronizacji. Sygnał ten wytwarzany jest przez porównanie wartości dwóch kolejno po sobie następujących sygnałów prostokątnych odpowiadających różnicy faz generowanych przebiegów, dokonywane w postaci dyskretnej. Różnica ta porównywana jest z wartością zadaną odpowiadającą maksymalnej dopuszczalnej różnicy częstotliwości.

Istota rozwiązania polega na tym, że mierzy się trzy czasy: półokres lub jego wielokrotność jednego przebiegu, półokres lub jego wielokrotność drugiego przebiegu oraz przesunięcie czasowe między obu przebiegami, przy czym zakończenie pomiaru przebiegu tych półokresów inicjuje pomiar przesunięcia w czasie pomiędzy przebiegami, natomiast zakończenie tego pomiaru następuje w chwili pierwszego przejścia przez zero przebiegu, którego półokres został pomierzony wcześniej a kierunek tego przejścia jest identyczny z przejściem rozpoczynającym pomiar przesunięcia. Równocześnie prowadzi się rachubę czasu względem chwil zrównania się faz.

Układ według wynalazku składa się z dyskryminatorów półokresu, generatora i impulsów wzorcowych, liczników pomiaru czasu, dyskryminatora fazy oraz bramek logicznych i sterownika pomiaru. Każda z synchronizowanych sieci ma szeregowo połączone przekształtnik sygnału sinusoidalnego na prostokątny, dyskryminator półokresu, bramkę dwuargumentową, licznik pomiaru czasu trwania półokresu, ponadto wejścia obu dyskryminatorów półokresu połączone są ze sterownikiem pomiaru, natomiast pozostałe wejścia bramek dwuargumentowych połączone są z generatorem impulsów wzorcowych, równocześnie wyjście każdego z dyskryminatorów półokresu połączone jest z dyskryminatorem fazy, który stanowią połączone ze sobą detektor sekwencji pomiarów półokresów pierwszego i drugiego sygnału oraz procesor wyzwalający chwilę zakończenia pomiaru przesunięcia w czasie, przy czym procesor połączony jest z pierwszym wejściem trójargumentowej bramki, a następnie wejście tej bramki połączone jest równocześnie z procesorem i z detektorem sekwencji pomiarów półokresów, natomiast ostatnie wejście tej samej bramki połączone jest z generatorem impulsów wzorcowych a wejście trójargumentowej bramki jest połączone z licznikiem pomiaru przesunięcia w czasie.

Rozwiązanie według wynalazku pozwala na bardzo dokładne wyznaczenie chwil zrównania się faz dwóch sieci lub generatorów, nawet dla przebiegów różniących się znacznie częstotliwością. Chwile te można wyznaczyć na podstawie jednego cyklu pomiarów. Ponadto eliminuje wpływ zniekształceń przebiegów sinusoidalnych na wyznaczenie chwil zrównania się faz nie wymagając przy tym układów filtrujących.

Przykład realizacji sposobu według wynalazku uwidocznił na rysunku, który przedstawia schemat blokowy układu.

Wyznaczenie chwil zrównania się faz dwóch przebiegów sinusoidalnych, co umożliwia wyznaczenie chwili podania sygnału na wyłącznik prądnic ze stałym wyprzedzeniem w stosunku do chwili zrównania się faz obu przebiegów, osiągnięto przez pomiar w określonej sekwencji metodą zliczania impulsów wzorcowych półokresu lub jego wielokrotności napięcia sieci i półokresu lub jego wielokrotności napięcia prądnic oraz przesunięcia w czasie między tymi napięciami. Do pomiarów przebiegi napięć sinusoidalne zamienia się na prostokątne. Wyniki pomiarów przesyła się do jednostki obliczającej, która na ich podstawie oblicza chwile przejścia napięcia dudnień przez zero odniesione do chwili zakończenia pomiaru. Pomiar rozpoczyna pomiar półokresów obu przebiegów.

Następnie wykrywa się, który pomiar zakończono później. Ustala się także kierunek przejścia przez zero kończącego pomiaru półokresów zakończenie pomiarów półokresów inicjuje początek pomiaru przesunięcia w czasie między przebiegami. Pomiar przesunięcia w czasie kończy się w chwili ponownego przejścia przez zero przebiegu, którego półokres został pomierzony wcześniej, przy czym kierunek tego przejścia musi być identyczny z przejściem rozpoczynającym pomiar przesunięcia w czasie. Wyniki pomiarów oraz informacje, który przebieg wyznaczył zakończenie pomiaru przesunięcia w czasie zostają przesłane do jednostki obliczeniowej.

W przypadku gdy koniec pomiaru przesunięcia w czasie został wyznaczony przez pierwszy przebieg, chwile zrównania się faz obu przebiegów, jednostka obliczeniowa określa według wzoru:

$$t = \frac{n + f_1 \cdot t_{12}}{f_2 - f_1}$$

w którym t oznacza czas, po którym nastąpi zrównanie faz obu przebiegów, n – ciąg liczb całkowitych, f_1 – częstotliwość pierwszego przebiegu, f_2 – częstotliwość drugiego przebiegu, t_{12} – przesunięcie w czasie między pierwszym i drugim przebiegiem.

W przypadku gdy koniec pomiaru przesunięcia w czasie został wyznaczony przez drugi przebieg, chwile zrównania się faz obu przebiegów określa się ze wzoru:

$$t = \frac{n + f_2 \cdot t_{21}}{f_1 - f_2}$$

w którym t_{21} oznacza przesunięcie w czasie pomiędzy przebiegiem drugim a pierwszym.

Częstotliwość f_1 , f_2 oblicza się na podstawie znajomości czasu trwania półokresów przebiegów.

W układzie według wynalazku, każda z synchronizowanych sieci ma szeregowo połączone przekształtnik sygnału sinusoidalnego na prostokątny 1 lub 2, dyskryminator półokresu 3 lub 4, bramkę dwuargumentową 5 lub 6, licznik pomiaru czasu trwania półokresu 7 lub 8, ponadto wejścia obu dyskryminatorów półokresu 3 i 4 połączone są ze sterownikiem pomiaru 9, natomiast pozostałe wejścia bramek dwuargumentowych 5 i 6 połączone są z generatorem impulsów wzorcowych 10, równocześnie wyjście każdego z dyskryminatorów półokresu 3 i 4 połączony jest z dyskryminatorem fazy 11, który stanowi połączone ze sobą detektor 12 sekwencji pomiarów półokresów pierwszego i drugiego sygnału oraz procesor 13 wyznaczający chwilę zakończenia pomiaru przesunięcia w czasie, przy czym procesor 11 połączony jest z pierwszym wejściem trójargumentowej bramki 14, a następnie wejście tej bramki 14 połączone jest równocześnie z procesorem 13 i detektorem 12, a ostatnie wejście tej samej bramki 14 połączone jest z generatorem impulsów wzorcowych 10, natomiast wyjście trójargumentowej bramki 14 jest połączone z licznikiem pomiaru przesunięcia w czasie 15.

Zastrzeżenia patentowe

1. Sposób synchronizacji sieci lub generatorów prądu zmiennego, w którym sinusoidalne napięcie synchronizowanych sieci przekształca się na przebiegi prostokątne, z n a m i e n n y t y m, że mierzy się trzy czasy: półokres lub jego wielokrotność jednego przebiegu, półokres lub jego wielokrotność drugiego przebiegu oraz przesunięcie czasowe między obu przebiegami, przy czym zakończenie pomiaru przebiegów tych półokresów inicjuje pomiar przesunięcia w czasie pomiędzy przebiegami, natomiast zakończenie tego pomiaru następuje w chwili pierwszego przejścia przez zero przebiegu, którego półokres został pomierzony wcześniej a kierunek tego przejścia jest identyczny z przejściem rozpoczynającym pomiar przesunięcia.

2. Układ synchronizacji sieci lub generatorów prądu zmiennego, w którym każda z synchronizowanych sieci ma przekształtnik sygnału połączony z dyskryminatorem półokresu, z n a m i e n n y t y m, że z dyskryminatorem półokresu (3 lub 4) połączone są dalej szeregowo bramka dwuargumentowa (5 lub 6), licznik czasu trwania półokresu (7 lub 8) ponadto wejścia obu dyskryminatorów półokresu (3 i 4) połączone są ze sterownikiem pomiaru (9), natomiast pozostałe wejścia bramek dwuargumentowych (5 i 6) połączone są z generatorem impulsów wzorcowych (10), równocześnie wyjście każdego z dyskryminatorów półokresu (3 i 4) połączone jest z dyskryminatorem fazy (11), który stanowi połączone ze sobą detektor (12) sekwencji pomiarów półokresów pierwszego i drugiego sygnału oraz procesor (13) wyznaczający chwilę zakończenia pomiaru przesunięcia w czasie, natomiast procesor (13) połączony jest z pierwszym wejściem trójargumentowej bramki (14), a następnie wejście tej bramki (14) połączone jest równocześnie z procesorem (13) i detektorem (12) a ostatnie wejście tej samej bramki (14) połączone jest z generatorem impulsów wzorcowych (10), przy czym wyjście trójargumentowej bramki (14) jest połączone z licznikiem pomiaru przesunięcia w czasie (15).

