

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6862760号
(P6862760)

(45) 発行日 令和3年4月21日(2021.4.21)

(24) 登録日 令和3年4月5日(2021.4.5)

(51) Int.Cl. F I
H03H 7/38 (2006.01) H03H 7/38 B
H04B 1/44 (2006.01) H04B 1/44

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2016-210107 (P2016-210107)	(73) 特許権者	000004237
(22) 出願日	平成28年10月27日 (2016.10.27)		日本電気株式会社
(65) 公開番号	特開2018-74303 (P2018-74303A)		東京都港区芝五丁目7番1号
(43) 公開日	平成30年5月10日 (2018.5.10)	(74) 代理人	100109313
審査請求日	令和1年9月13日 (2019.9.13)		弁理士 机 昌彦
		(74) 代理人	100124154
			弁理士 下坂 直樹
		(72) 発明者	堀 真一
			東京都港区芝五丁目7番1号 日本電気株式会社社内
		(72) 発明者	谷尾 真明
			東京都港区芝五丁目7番1号 日本電気株式会社社内

最終頁に続く

(54) 【発明の名称】 送受信機および送受信機の制御方法

(57) 【特許請求の範囲】

【請求項1】

デジタルRF信号を出力するデジタルPA (Power Amplifier) と、
 一端が前記デジタルPAの出力端子に接続され、他端がアンテナに接続されたマッチング回路と、

前記アンテナが受信した受信信号が前記マッチング回路を介して入力される受信回路と、

一端が前記デジタルPAの出力端子、他端が前記受信回路の入力端子に接続され、CLOSEに制御された場合、前記受信信号を前記受信回路に入力するRF (Radio Frequency) スイッチと、

前記RFスイッチと前記受信回路の入力端子との間を接続する第2のインピーダンス調整器とを備え、

前記マッチング回路は、第1のインピーダンス調整器を有し、

前記第1のインピーダンス調整器および前記第2のインピーダンス調整器は、それぞれ1または複数のインダクタおよびキャパシタを含んで構成され、

前記第1のインピーダンス調整器が、

前記デジタルPAの出力端子側と前記アンテナとに直列接続された直列インダクタと

と

その直列インダクタの前記アンテナ側において、該直列インダクタと接地電位との間で並列に接続された対地並列キャパシタとにより構成される1つのLC回路と

によって構成される場合、或いは、複数の前記 LC 回路が、個々の前記 LC 回路の前記直列インダクタの直列接続を維持した状態で接続された構成とした場合において、

前記第 2 のインピーダンス調整器は、

前記第 1 のインピーダンス調整器を構成する 1 つ或いは複数の前記 LC 回路において、

前記直列インダクタが配置された箇所に、前記 RF スイッチと前記受信回路の入力端子とに直列接続された直列キャパシタが配置され、

前記対地並列キャパシタが配置された箇所に、前記直列キャパシタの前記受信回路の入力端子側において、前記直列インダクタと接地電位との間で並列に接続された対地並列インダクタが配置された構成か、

或いは、

前記第 1 のインピーダンス調整器の構成において、前記 LC 回路における前記直列インダクタの代わりにキャパシタが配置されると共に前記対地並列キャパシタの代わりにインダクタが配置された構成の場合に、前記第 2 のインピーダンス調整器は、前記直列キャパシタの代わりにインダクタが配置されると共に前記対地並列インダクタの代わりにキャパシタが配置された構成であり、

前記 RF スイッチが OPEN に制御された場合、前記第 1 のインピーダンス調整器は、前記デジタル PA の出力インピーダンスと前記マッチング回路の入力端子から前記アンテナを見込んだインピーダンスとがマッチングするように設定され、

前記 RF スイッチが CLOSE に制御された場合、前記第 2 のインピーダンス調整器は、前記マッチング回路の出力インピーダンスと前記第 2 のインピーダンス調整器の入力端子から前記受信回路を見込んだインピーダンスとが複素共役となるように設定される
ことを特徴とする送受信機。

【請求項 2】

前記デジタル PA は、各々の一端が電源または接地ノードに接続された複数のスイッチ素子を備え、

前記 RF スイッチが OPEN に制御された場合、前記複数のスイッチ素子のうち 1 つのスイッチ素子が CLOSE に制御されるとともに他のスイッチ素子が全て OPEN に制御され、

前記 RF スイッチが CLOSE に制御された場合、前記複数のスイッチ素子が全て OPEN に制御される

ことを特徴とする請求項 1 に記載の送受信機。

【請求項 3】

前記 RF スイッチと前記第 2 のインピーダンス調整器との間を接続する第 3 のインピーダンス調整器をさらに備え、

前記第 3 のインピーダンス調整器は、

前記 RF スイッチと前記第 2 のインピーダンス調整器との間と、接地電位との間に接続された対地インダクタまたは対地キャパシタのみで構成される

ことを特徴とする請求項 1 に記載の送受信機。

【請求項 4】

デジタル RF 信号を出力するデジタル PA (Power Amplifier) と、

第 1 のインピーダンス調整器を有し、一端が前記デジタル PA の出力端子に接続され、他端がアンテナに接続されたマッチング回路と、

前記アンテナが受信した受信信号が前記マッチング回路を介して入力される受信回路と、

一端が前記デジタル PA の出力端子、他端が前記受信回路の入力端子に接続され、CLOSE に制御された場合、前記受信信号を前記受信回路に入力する RF (Radio Frequency) スイッチと、

前記第 1 のインピーダンス調整器をバイパスする他の RF スイッチを備え、

前記 RF スイッチが OPEN に制御された場合、前記他の RF スイッチが OPEN に制御され、前記第 1 のインピーダンス調整器は、前記デジタル PA の出力インピーダンスと

10

20

30

40

50

前記マッチング回路の入力端子から前記アンテナを見込んだインピーダンスとがマッチングするように設定され、

前記RFスイッチがCLOSEに制御された場合、前記他のRFスイッチがCLOSEに制御され、前記第1のインピーダンス調整器を短絡することを特徴とする送受信機。

【請求項5】

前記RFスイッチと前記受信回路の入力端子との間を接続する第4のインピーダンス調整器をさらに備え、

前記第4のインピーダンス調整器は、
前記RFスイッチと前記受信回路の入力端子との間と、接地電位との間に接続された対地インダクタまたは対地キャパシタのみで構成される
ことを特徴とする請求項4に記載の送受信機。

10

【請求項6】

デジタルRF信号を出力するデジタルPA (Power Amplifier) と、
一端が前記デジタルPAの出力端子に接続され、他端がアンテナに接続されたマッチング回路と、

前記アンテナが受信した受信信号が前記マッチング回路を介して入力される受信回路と

、
一端が前記デジタルPAの出力端子、他端が前記受信回路の入力端子に接続され、CLOSEにされた場合、前記受信信号を前記受信回路に入力するRF (Radio Frequency)

20

スイッチと、
前記RFスイッチと前記受信回路の入力端子との間を接続する第2のインピーダンス調整器と

によって送受信機を構成し、

前記マッチング回路に第1のインピーダンス調整器を設け、

前記第1のインピーダンス調整器および前記第2のインピーダンス調整器を、それぞれ1または複数のインダクタおよびキャパシタを含んで構成し、

前記第1のインピーダンス調整器を、

前記デジタルPAの出力端子側と前記アンテナとに直列接続された直列インダクタと

30

、
その直列インダクタの前記アンテナ側において、該直列インダクタと接地電位との間で並列に接続された対地並列キャパシタとにより構成される1つのLC回路と

によって構成した場合、或いは、複数の前記LC回路が、個々の前記LC回路の前記直列インダクタの直列接続を維持した状態で接続した構成の場合に、

前記第2のインピーダンス調整器は、

前記第1のインピーダンス調整器を構成する1つ或いは複数の前記LC回路において、

前記直列インダクタが配置された箇所に、前記RFスイッチと前記受信回路の入力端子とに直列接続した直列キャパシタを配置し、

前記対地並列キャパシタが配置された箇所に、前記直列キャパシタの前記受信回路の入力端子側において、前記直列インダクタと接地電位との間で並列に接続した対地並列インダクタを配置した構成とするか、

40

或いは、

前記第1のインピーダンス調整器の構成において、前記LC回路における前記直列インダクタの代わりにキャパシタを配置すると共に前記対地並列キャパシタの代わりにインダクタを配置した場合には、

前記第2のインピーダンス調整器の構成において、前記直列キャパシタの代わりにインダクタを配置すると共に前記対地並列インダクタの代わりにキャパシタを配置した構成とし

、

前記RFスイッチがOPENとなった場合、前記第1のインピーダンス調整器によって、前記デジタルPAの出力インピーダンスと前記マッチング回路の入力端子から前記アン

50

テナを見込んだインピーダンスとがマッチングするように設定し、

前記 R F スイッチが C L O S E となった場合、前記第 2 のインピーダンス調整器によって、前記マッチング回路の出力インピーダンスと前記第 2 のインピーダンス調整器の入力端子から前記受信回路を見込んだインピーダンスとが複素共役となるように設定することを特徴とする送受信機の制御方法。

【請求項 7】

デジタル R F 信号を出力するデジタル P A (Power Amplifier) と、

第 1 のインピーダンス調整器を有し、一端が前記デジタル P A の出力端子に接続され、他端がアンテナに接続されるマッチング回路と、

前記アンテナが受信した受信信号が前記マッチング回路を介して入力される受信回路と

10

、
一端が前記デジタル P A の出力端子、他端が前記受信回路の入力端子に接続され、 C L O S E にされた場合、前記受信信号を前記受信回路に入力する R F (Radio Frequency) スイッチと、

前記第 1 のインピーダンス調整器をバイパスする他の R F スイッチと
によって送受信機を構成し、

前記 R F スイッチが O P E N にされた場合、前記他の R F スイッチを O P E N とし、前記第 1 のインピーダンス調整器によって、前記デジタル P A の出力インピーダンスと前記マッチング回路の入力端子から前記アンテナを見込んだインピーダンスとがマッチングするように設定し、

20

前記 R F スイッチが C L O S E にされた場合、前記他の R F スイッチを C L O S E とし、前記第 1 のインピーダンス調整器を短絡することを特徴とする送受信機の制御方法。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

本発明は、送受信機および送受信機の制御方法に関する。

【背景技術】

【 0 0 0 2 】

時分割複信 (Time division duplex。以下、「 T D D 」と略記する。) 方式の無線通信装置では、通信時間を一定の時間に分割して、送信と受信を交互に行う。 T D D 方式では、同一の搬送周波数を用いた送信と受信が可能なので、周波数帯域の利用効率が高いことや、非対称な通信が可能であることや、同じ搬送波周波数を用いる端末からの情報を用いてビームフォーミングを行いやすいこと、などの利点がある。

30

【 0 0 0 3 】

尚、非対称な通信とは、送信時間と受信時間の長さの比率が 1 対 1 ではない通信をいう。具体例としては、移動体通信における、端末から基地局への上りの通信時間の長さ、基地局から端末への下りの通信時間の長さとは異なる通信形態がある。

【 0 0 0 4 】

T D D 方式を用いた無線通信サービスには、 P H S (Personal Handy-phone System) や T D - C D M A (Time Division-Code Division Multiple Access) 、モバイル W i M A X (Worldwide Interoperability for Microwave Access) 、 T D - L T E (Time Division-Long Term Evolution) などがある。

40

【 0 0 0 5 】

T D D 方式の無線通信装置では、送信動作と受信動作とは排他的に行われるので、アンテナ等を送受信部として共用することができる。

【 0 0 0 6 】

本発明に関連する無線通信装置の例が特許文献 1 に記載されている。特許文献 1 に記載の無線通信装置は、送信部、受信部、送信部と受信部とを切り替える切替部、および切替

50

部を介して送信部または受信部と接続される送受信共用アンテナを含む。切替部は、複数の電界効果トランジスタ（F E T : Field Effect Transistor）を含む。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2011-41315号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

関連技術における問題点は、上記無線通信装置を実装する場合、切替部におけるF E Tの抵抗成分により、無線通信装置全体の消費電力が増大する点である。

10

【0009】

その理由は、送信部の出力電力は装置全体の消費電力の多くを占めているため、送信部の出力の電力損失が微小であっても、その後段のF E Tで損失があれば、装置全体の消費電力が増大するためである。

【0010】

本発明の目的は、消費電力の増大を抑制した送受信機を提供することにある。

【課題を解決するための手段】

【0011】

本発明における送受信機は、デジタルR F信号を出力するデジタルP A（Power Amplifier）と、一端が前記デジタルP Aの出力端子に接続され、他端がアンテナに接続されるマッチング回路と、前記アンテナが受信した受信信号が前記マッチング回路を介して入力される受信回路と、一端が前記デジタルP Aの出力端子、他端が前記受信回路の入力端子に接続され、C L O S Eに制御された場合、前記受信信号を前記受信回路に入力するR F（Radio Frequency）スイッチと、を備え、前記マッチング回路は、第1のインピーダンス調整器を有し、前記R FスイッチがO P E Nに制御された場合、前記第1のインピーダンス調整器は、前記デジタルP Aの出力インピーダンスと前記マッチング回路の入力端子から前記アンテナを見込んだインピーダンスとがマッチングするように設定される。

20

【0012】

本発明における送受信機の制御方法は、デジタルR F信号をマッチング回路が有する第1のインピーダンス調整器を介してアンテナに出力し、前記アンテナが受信した受信信号を前記マッチング回路およびC L O S Eに制御されたR Fスイッチを介して入力し、前記R FスイッチがO P E Nに制御された場合、前記第1のインピーダンス調整器は、前記デジタルR F信号を出力するデジタルP Aの出力インピーダンスと前記マッチング回路の入力端子から前記アンテナを見込んだインピーダンスとがマッチングするように設定される。

30

【発明の効果】

【0013】

本発明における効果は、送受信機の消費電力の増大を抑制できる点である。

【図面の簡単な説明】

40

【0014】

【図1】図1は、本発明の第1の実施形態における送受信機100の構成を示すブロック図である。

【図2】図2は、本発明の第1の実施形態におけるデジタルP A101が有するスイッチ素子の構成の例を示すブロック図である。

【図3】図3は、本発明の第1の実施形態における第1のインピーダンス調整器1022の構成の例を示すブロック図である。

【図4】図4は、本発明の第2の実施形態における送受信機200の構成を示すブロック図である。

【図5】図5は、本発明の第2の実施形態における第2のインピーダンス調整器205の

50

構成の例を示すブロック図である。

【図6】図6は、本発明の第3の実施形態における送受信機300の構成を示すブロック図である。

【図7】図7は、本発明の第4の実施形態における送受信機400の構成を示すブロック図である。

【発明を実施するための形態】

【0015】

本発明を実施するための形態について図面を参照して詳細に説明する。なお、各図面および明細書記載の各実施形態において、同様の機能を備える構成要素には同様の符号が与えられている。

10

【0016】

[第1の実施形態]

図1は、本発明の第1の実施形態における送受信機100の構成を示すブロック図である。図1を参照すると、本発明の第1の実施形態における送受信機100は、デジタルパワーアンプ(PA: Power Amplifier)101、マッチング回路102、RF(Radio Frequency)スイッチ103、および受信回路104を含む。

【0017】

デジタルPA101は、デジタルRF信号を出力する。デジタルPA101は、図1に示すように、少なくとも2つのスイッチ素子を有する。第1のスイッチ素子は、一端が接地ノードに、他端がデジタルPA101の出力端子に接続される。第2のスイッチ素子は、一端が電源に、他端がデジタルPA101の出力端子に接続される。デジタルPA101は、動作時において、複数のスイッチ素子のうち1つのスイッチ素子がCLOSEに制御され、残りのスイッチ素子がOPENに制御される。このようなスイッチ素子の制御により、デジタルPA101は、スイッチ素子が接続された電源または接地電位のいずれか一方に等しい電位を出力する。図2は、デジタルPA101が有する複数のスイッチ素子の例を示すブロック図である。各スイッチ素子のOPENまたはCLOSEを高速に動作させることで、矩形信号を生成する。矩形信号がアンテナ端マッチング回路102内のフィルタ1021を通過することで、正弦波状の無線信号が生成される。

20

【0018】

マッチング回路102は、フィルタ1021と第1のインピーダンス調整器1022とを直列に接続して構成される。マッチング回路102は、一端がデジタルPA101の出力端子、他端がアンテナに接続される。マッチング回路102は、デジタルPA101が出力したRF信号をフィルタ1021および第1のインピーダンス調整器1022を介してアンテナに入力する。デジタルPA101が出力したRF信号がフィルタ1021を透過することにより、正弦波状の無線信号が生成される。第1のインピーダンス調整器1022は、フィルタ1021の出力インピーダンス(またはデジタルPA101の出力インピーダンス)と第1のインピーダンス調整器1022の入力端子からアンテナを見込んだインピーダンスとがマッチングするように(すなわち、複素共役の関係となるように)設定される。図1において、第1のインピーダンス調整器1022は、フィルタ1021よりもアンテナ側に配置されているが、第1のインピーダンス調整器1022とフィルタ1021との位置関係は逆であってもよい。

30

40

【0019】

RFスイッチ103は、デジタルPA101の出力端子と受信回路104の入力端子とを接続する。

【0020】

送受信機100が送信モードである場合、RFスイッチ103はOPEN状態に制御される。送信モードとは、送受信機100が送信機として動作する状況、すなわちデジタルPA101が動作し、受信回路104が動作しない状況を言う。この場合、デジタルPA101と受信回路104とはアイソレーションがとれているため、デジタルPA101から出力される送信電力は、受信回路104にリークすることなく、マッチング回路102

50

を介してアンテナに全て給電される。

【0021】

送受信機100が受信モードである場合、RFスイッチ103がCLOSE状態に制御されるとともに、デジタルPA101が有する各スイッチ素子が全てOPEN状態に制御される。受信モードとは、送受信機100が受信機として動作する状況、すなわち受信回路104が動作し、デジタルPA101が動作しない状況を言う。

【0022】

ここで、デジタルPA101の出力電力は、デジタルPA101への印加電圧と、デジタルPA101の出力端子からマッチング回路102を介してアンテナを見込んだ負荷インピーダンスとで決定される。デジタルPA101への印加電圧を V_{sup} 、デジタルPA101に接続される負荷インピーダンスを R_{load} とすると、デジタルPA101の出力電力 P_{out} 、 V_{sup} 、および R_{load} の間には、以下の関係式が成立する。

【0023】

【数1】

$$P_{out} = \frac{\alpha V_{sup}^2}{R_{load}}$$

10

20

【0024】

ここで、 α はデジタルPA101に入力されるデジタルコードに依存した定数である。

α は、デューティ比50%の周期的な矩形信号の場合、 $2/3$ である。数1より、負荷インピーダンス R_{load} を小さくするほど、デジタルPA101から出力される電力は大きくなる。

【0025】

一般的に、アンテナの入力インピーダンス Z_{sys} は、50Ωである。マッチング回路102は、一端がアンテナに接続された状態で、もう一端からアンテナを見込んだ入力インピーダンスとして以下に表される値を提供する。ここで、 D はインピーダンス変換比である。

【0026】

【数2】

$$R_{load} = \frac{Z_{sys}}{D}$$

30

40

【0027】

一方、 V_{sup} は、デジタルPA101を構成するスイッチ素子の耐圧に依存して上限が決定される。本上限値を V_{sup_up} とする。デジタルPA101の所定出力電力を P_{des} 、デジタルPA101の印加電圧を V_{sup_up} とすると、 D が以下の値となるように、第1のインピーダンス調整器1022を設計する必要がある。

【0028】

【数3】

$$D = \frac{Z_{sys} P_{des}}{\alpha V_{sup_up}^2}$$

【0029】

例えば、デジタルPA101に印加可能な電圧を数V（ボルト）、所定出力電力を数W（ワット）、 Z_{sys} を50、および α を0.9程度とすると、Dは数10程度と算出される。

10

【0030】

第1のインピーダンス調整器1022の一例を図3に示す。第1のインピーダンス調整器1022においては、デジタルPA101に接続される端子の方から、直列インダクタ（以下、L）と対地並列キャパシタ（以下、C）とを交互に配置する構成が一般的である（図3（a））。

【0031】

第1のインピーダンス調整器1022は、並列Cと直列Lとが1個ずつでも構成可能（図3（b））である。アンテナの入力インピーダンスが50 Ω 、Cが16pF、Lが1.4nHである場合、1GHz帯で、デジタルPA101の負荷インピーダンス R_{load} は、2 Ω 程度となる。インピーダンス変換比Dは、25倍程度である。

20

【0032】

第1のインピーダンス調整器1022は、直列Cと対地並列Lとを交互に配置しても構成可能であるし、直列L、直列C、対地並列L、および対地並列Cの組み合わせでも構成可能であるし、LとCとを用いた他の回路でも構成可能である。

【0033】

以上の構成によれば、送信モードにおいて送信信号がRFスイッチ103を經由しないため、本発明の送受信機100は、消費電力の増大を抑制することができる。さらに送受信機100は、マッチング回路102を備えることで、送信電力の低減を抑制することができる。

30

【0034】

[第2の実施形態]

図4は、本発明の第2の実施形態における送受信機200の構成を示すブロック図である。図4を参照すると、送受信機200は、デジタルPA101、マッチング回路102、RFスイッチ103、受信回路104、および第2のインピーダンス調整器205を含む。第2の実施形態における送受信機200は、第2のインピーダンス調整器205をさらに含む点で、第1の実施形態における送受信機100と相違する。

【0035】

第2のインピーダンス調整器205は、RFスイッチ103と受信回路104とを接続する。第2のインピーダンス調整器205は、受信モードにおいて良好な受信特性を実現するために、受信回路104の入力インピーダンス Z_{in_res} と、受信回路104の入力端子から第2のインピーダンス調整器205およびマッチング回路102を介してアンテナを見込んだインピーダンス Z_{out_res} とが、複素共役となるように構成される。

40

【0036】

【数4】

$$Z_{in_res} = R_{res} + jI_{res}$$

【0037】

50

【数5】

$$Z_{out_res} = R_{res} - jI_{res}$$

【0038】

ここで、 R_{res} および I_{res} は実数、 j は虚数である。送信モードにおけるマッチング回路102の入力端子からアンテナを見込んだインピーダンスは R_{load} であるので、第2のインピーダンス調整器205は、 R_{load} を $R_{res} - jI_{res}$ にインピーダンス調整する機能を持つ。

【0039】

例えば、受信回路104の入力インピーダンス Z_{in_res} が、50 ($R_{res} = 50$ 、 $I_{res} = 0$)で、第1のインピーダンス調整器1022が、図3(b)に示したような、直列L(L_{i1})と対地並列C(C_{i1})のみで構成される場合、第2のインピーダンス調整器205は、図5(b)に示すように、RFスイッチ103に接続される端子側から、直列C(D_{p1})、接地L(L_{p1})のみで構成することが可能である。所定周波数で、 C_{p1} と L_{i1} と、および L_{p1} と C_{i1} とが共振する組み合わせとすることで(すなわち、 C_{p1} と L_{i1} とが、所定周波数でインピーダンスの絶対値が等しくなる。 L_{p1} と C_{i1} も同様。)、第1のインピーダンス調整器1022と第2のインピーダンス調整器205との直列回路のインピーダンスは、所定周波数帯域においては、ほぼゼロとなる。なお、マッチング回路102内部のフィルタ1021は、所定周波数帯域でインピーダンスはほぼゼロである。よって、 Z_{out_res} は、アンテナの入力インピーダンスにほぼ等しくなる。一般的にアンテナのインピーダンスは50であるので、 Z_{out_res} は50となり、 Z_{in_res} と等しい値となる。

【0040】

また、第1のインピーダンス調整器1022が、図3(a)に示したように、直列Lと並列Cとが交互に接続される構成の場合(デジタルPA101に接続される端子の方から、 L_{i1} 、 C_{i1} 、 L_{i2} 、 C_{i2} 、...、 L_{in} 、 C_{in})は、第2のインピーダンス調整器205は、図5(a)に示すように、直列Cと並列Lとが交互に接続される構成(RFスイッチ103に接続される端子の方から、 C_{p1} 、 L_{p1} 、 C_{p2} 、 L_{p2} 、...、 C_{pn} 、 L_{pn})とし、 C_{ik} と L_{pk} と、および L_{ik} と C_{pk} とが所定周波数帯域で共振するパラメータに設定する。本設定により、第1のインピーダンス調整器1022と第2のインピーダンス調整器205との直列回路のインピーダンスは、所定周波数帯域においてはほぼゼロとなる。これによって、 Z_{out_res} は、アンテナの入力インピーダンスにほぼ等しくなる。一般的にアンテナのインピーダンスは50であるので、 Z_{out_res} は50となり、 Z_{in_res} と等しい値となる。

【0041】

また、前述のように、第1のインピーダンス調整器1022は、直列Cと対地並列Lとを交互に配置しても構成可能であるし、直列L、直列C、対地並列L、および対地並列Cの組み合わせでも構成可能であるし、LとCとを用いた他の回路でも構成可能である。この場合、第2のインピーダンス調整器205は、第1のインピーダンス調整器1022の、Lが配置された箇所にCを、Cが配置された箇所にLを配置した構成をとる。また、第2のインピーダンス調整器205の、C(、L)を、対応する第1のインピーダンス調整器1022のL(、C)と所定周波数帯域で共振する値に設計することで、第1のインピーダンス調整器1022と第2のインピーダンス調整器205との直列回路のインピーダンスは、所定周波数帯域においては、ほぼゼロとなる。よって、 Z_{out_res} は、アンテナの入力インピーダンスにほぼ等しくなる。一般的にアンテナのインピーダンスは50であるので、 Z_{out_res} は50となり、 Z_{in_res} と等しい値となる。

【0042】

受信モードにおいて、デジタルPA101が有する各スイッチ素子が全てOPEN状態に制御されるので、デジタルPA101と、第2のインピーダンス調整器205および受

10

20

30

40

50

信回路104との間は、高いアイソレーションが実現されている。したがって、アンテナが受信した電磁波は、マッチング回路102、RFスイッチ103、および第2のインピーダンス調整器205を経て、効率よく受信回路104に伝送される。

【0043】

以上の構成によれば、送信モードにおいて送信信号がRFスイッチ103を経由しないため、本発明の送受信機200は、消費電力の増大を抑制することができる。さらに送受信機200は、マッチング回路102を備えることで、送信電力の低減を抑制することができる。また送受信機200は、第2のインピーダンス調整器205を備えることで、受信モードにおける受信信号の特性の劣化を抑制することができる。

【0044】

[第3の実施形態]

図6は、本発明の第3の実施形態における送受信機300の構成を示すブロック図である。図6を参照すると、送受信機300は、デジタルPA101、マッチング回路102、RFスイッチ103、受信回路104、第2のインピーダンス調整器205、および第3のインピーダンス調整器306を含む。第3の実施形態における送受信機300は、第3のインピーダンス調整器306をさらに含む点で、第2の実施形態における送受信機200と相違する。

【0045】

第3のインピーダンス調整器306は、RFスイッチ103と第2のインピーダンス調整器205とを接続する。

【0046】

デジタルPA101の出力端子には、実際には、デバイス寄生成分として、キャパシタなどの受動素子が寄生的に接続されている。ターゲット周波数やデバイスによって、特に受信モードにおいて、本寄生成分の大きさは、無視できなくなる。

【0047】

受信モードにおいて、本寄生成分を考慮したマッチングをとるため、新規に第3のインピーダンス調整器306が挿入される。第2の実施形態と同様に、受信モードにおいて、RFスイッチ103はCLOSE状態に制御され、デジタルPA101を構成する全てのスイッチ素子はOPEN状態に制御される。

【0048】

第3のインピーダンス調整器306は、デジタルPA101の寄生成分を補正することで、受信回路104の入力端子からアンテナを見込んだインピーダンスが、第2の実施形態と同様に、第2のインピーダンス調整器205とマッチング回路102とアンテナとの縦列回路のインピーダンスに等しくなる。すなわち、第2の実施形態と同様に、第2のインピーダンス調整器205とマッチング回路102とアンテナとの縦列回路のインピーダンスを、受信回路104の入力インピーダンスと複素共役の関係とすることで、マッチングがとれる。すなわち、良好な受信特性を実現する。

【0049】

想定するデジタルPA101の寄生成分として、一般的には、デジタルPA101の出力端子と接地間に接続されるキャパシタ(C_{par})が想定される。この場合において、第3のインピーダンス調整器306は、対地インダクタ(L_{comp})で構成される。 L_{comp} は、 C_{par} と、所定周波数帯域で共振する値に設計することで、両者合わせて対地インピーダンスを、無限大にすることができる。よって、本実施形態の送受信機300は、所定周波数帯域では、図4に示した送受信機200と等価な回路になる。同様に、受信モードにおいて、受信回路104の入力インピーダンス Z_{in_res} と、受信回路104の入力端子から第2のインピーダンス調整器205およびマッチング回路102を介してアンテナを見込んだインピーダンス Z_{out_res} が、複素共役の関係となる。すなわち、送受信機300は、受信モードにおいて良好な受信特性を実現することができる。

【0050】

以上の構成によれば、送信モードにおいて送信信号がRFスイッチ103を経由しない

10

20

30

40

50

ため、本発明の送受信機300は、消費電力の増大を抑制することができる。さらに送受信機300は、マッチング回路102を備えることで、送信電力の低減を抑制することができる。また送受信機300は、第2のインピーダンス調整器205および第3のインピーダンス調整器306を備えることで、受信モードにおける受信信号の特性の劣化を抑制することができる。

【0051】

[第4の実施形態]

図7は、本発明の第4の実施形態における送受信機400の構成を示すブロック図である。図7を参照すると、送受信機400は、デジタルPA101、マッチング回路102、第1のRFスイッチ103、受信回路104、第4のインピーダンス調整器407、および第2のRFスイッチ408を含む。第4の実施形態における送受信機400は、第4のインピーダンス調整器407と第2のRFスイッチ408とをさらに含む点で、第1の実施形態における送受信機100と相違する。

10

【0052】

送信モードにおいて、第1のRFスイッチ103および第2のRFスイッチ408はOPEN状態に制御される。よって、本モードにおいて、デジタルPA101、マッチング回路102、およびアンテナは、図1に示す第1の実施形態の送受信機100と同じ接続関係となる。送信経路にRFスイッチを含まないため、送受信機400は、第1の実施形態と同様に消費電力の増大を抑制することができる。

20

【0053】

受信モードにおいて、第1のRFスイッチ103および第2のRFスイッチ408はCLOSE状態に制御される。受信モードにおいて、第1のインピーダンス調整器1022の入出力端子は短絡される。第1のインピーダンス調整器1022が、LやCなどのインピーダンスが虚数である素子のみで構成されている場合、第1のインピーダンス調整器1022の入出力端子から第1のインピーダンス調整器1022を見込んだインピーダンス(Z_{imp})は、対地のイマジナリー成分のみで構成される。ここで第4のインピーダンス調整器407は、対地インピーダンスとして、 Z_{imp} のイマジナリー成分と反対符号のイマジナリー成分を提供する。すなわち、第4のインピーダンス調整器407は、 Z_{imp} が負である場合、インピーダンスが所定周波数帯域で $-Z_{imp}$ (正の値)となる値を持ち、一端を接地したインダクタのみで簡易的に構成することができる。逆に Z_{imp} が正である場合、インピーダンスが所定周波数帯域で $-Z_{imp}$ (負の値)となる値を持ち、一端を接地したキャパシタのみで構成することができる。

30

【0054】

第1の実施形態と同様に、受信モードにおいて、デジタルPA101を構成する全てのスイッチ素子はOPEN状態に制御されている。デジタルPA101は、その他の回路ブロックと高いアイソレーションを保つ。受信モードにおいて、アンテナと受信回路104の入力端子との間のインピーダンスはゼロである。よって、受信回路104の入力インピーダンスが50Ωに調整されていれば、アンテナの入力インピーダンスは通常50Ωであることを考慮すると、マッチングがとれており、送受信機400は、良好な受信特性を得ることができる。

40

【0055】

以上の構成によれば、送信モードにおいて送信信号が第1のRFスイッチ103および第2のRFスイッチ408を経由しないため、本発明の送受信機400は、消費電力の増大を抑制することができる。さらに送受信機400は、マッチング回路102を備えることで、送信電力の低減を抑制することができる。また送受信機400は、第4のインピーダンス調整器407を備えることで、受信モードにおける受信信号の特性の劣化を抑制することができる。

【0056】

以上、各実施の形態を参照して本発明を説明したが、本発明は上記実施の形態に限定されるものではない。本発明の構成や詳細には、本発明の範囲内で当業者が理解しえる

50

様々な変更をすることができる。

【 0 0 5 7 】

また、本発明の各実施の形態における各構成要素は、その機能をハードウェア的に実現することはもちろん、コンピュータとプログラムとで実現することができる。プログラムは、磁気ディスクや半導体メモリなどのコンピュータ可読記録媒体に記録されて提供され、コンピュータの立ち上げ時などにコンピュータに読み取られる。この読み取られたプログラムは、そのコンピュータの動作を制御することにより、そのコンピュータを前述した各実施の形態における構成要素として機能させる。

【 符号の説明 】

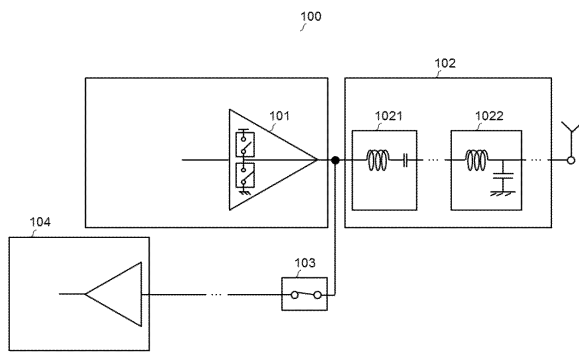
【 0 0 5 8 】

- 1 0 0、2 0 0、3 0 0、4 0 0 送受信機
- 1 0 1 デジタル P A
- 1 0 2 マッチング回路
- 1 0 2 1 フィルタ
- 1 0 2 2 第 1 のインピーダンス調整器
- 1 0 3 R F スイッチ、第 1 の R F スイッチ
- 1 0 4 受信回路
- 2 0 5 第 2 のインピーダンス調整器
- 3 0 6 第 3 のインピーダンス調整器
- 4 0 7 第 4 のインピーダンス調整器
- 4 0 8 第 2 の R F スイッチ

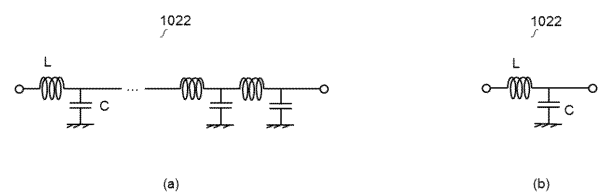
10

20

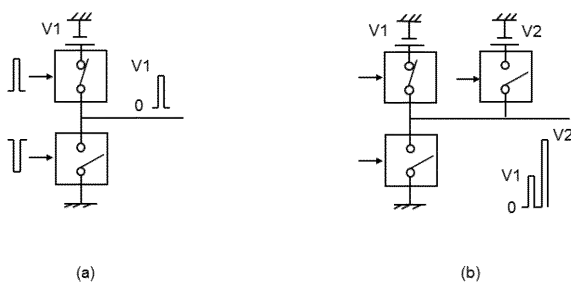
【 図 1 】



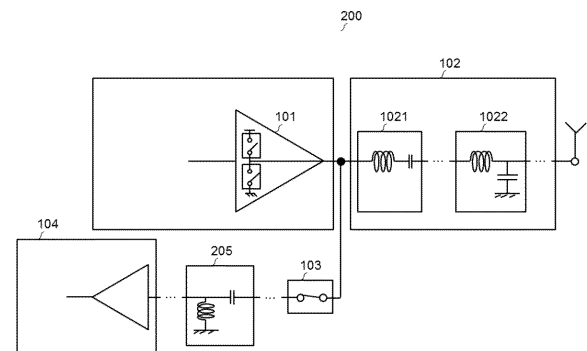
【 図 3 】



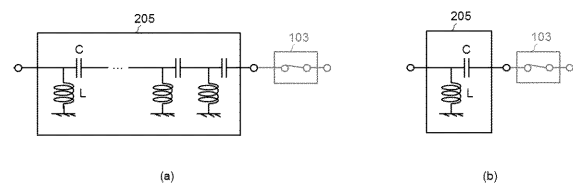
【 図 2 】



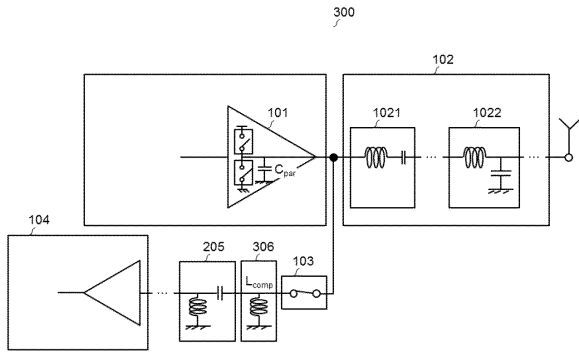
【 図 4 】



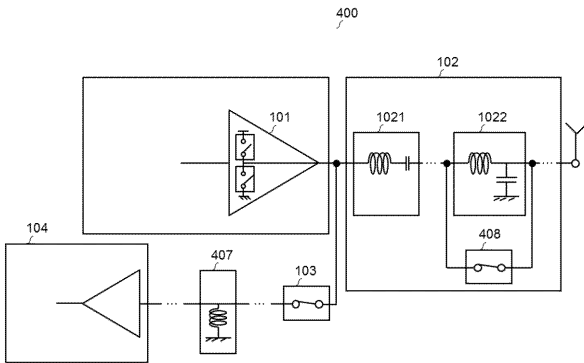
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(72)発明者 國弘 和明
東京都港区芝五丁目7番1号 日本電気株式会社内

審査官 志津木 康

(56)参考文献 国際公開第97/023053(WO,A1)
国際公開第2015/059901(WO,A1)
国際公開第2013/140914(WO,A1)
特開2005-124126(JP,A)
国際公開第2016/030942(WO,A1)

(58)調査した分野(Int.Cl.,DB名)
H03H7/30 - H03H7/54
H04B1/38 - H04B1/58