

[12] 发明专利说明书

[21] ZL 专利号 96191402.5

[45]授权公告日 2002年4月10日

[11]授权公告号 CN 1082748C

[22]申请日 1996.9.17 [24]颁证日 2002.4.10

[21]申请号 96191402.5

[30]优先权

[32]1995.11.15 [33]KR [31]1995/41535

[86]国际申请 PCT/KR96/00162 1996.9.17

[87]国际公布 WO97/18623 英 1997.5.22

[85]进入国家阶段日期 1997.7.10

[73]专利权人 三星电子株式会社

地址 韩国京畿道

[72]发明人 郭末燮

[56]参考文献

EP 0078588A1 1983.5.11 H03L7/16

US 5442324 1995.8.15 H03B28/00

审查员 段成云

[74]专利代理机构 北京市柳沈律师事务所

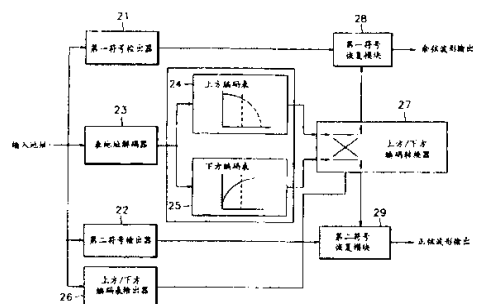
代理人 马莹

权利要求书 7 页 说明书 14 页 附图页数 6 页

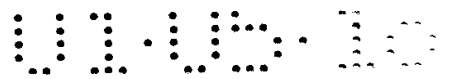
[54]发明名称 用组合查询表产生正或余弦波形的系统、方法及程序产品

[57]摘要

提供一种方法、系统、或程序产品，用来产生一正弦波形及一余弦波形，其中通过在第一查询表(24)中提供对应于一余弦波形周期的一部分的量化数值数据，以及在第二查询表中(25)中提供对应于该余弦波形的一正弦波形周期的一部分的量化数值数据，使得来自第一(24)及第二查询表(25)的量化数值可被用来产生一正弦波形。而且来自第一(24)及第二查询表(25)的量化数值也可被用来产生一余弦波形。



I S S N 1 0 0 8 - 4 2 7 4



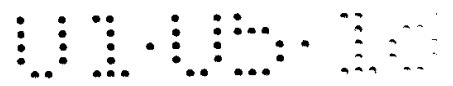
权 利 要 求 书

1. 一正弦/余弦波形产生器, 包括:

- 5 一第一数据查询表(24), 对应于一余弦波形的周期的一部分的量化数值, 其中所述第一查询表的数据通过多个地址来存取;
- 一第二数据查询表(25), 对应于一正弦波形的周期的一部分的量化数值, 而该正弦波形的周期对应于该余弦波形的周期, 其中所述第二查询表的数据通过多个地址来存取;
- 10 一表地址产生器(23), 接收一正弦/余弦产生地址并产生用于根据所述正弦/余弦产生地址来存取第一查询表及第二查询表的地址, 从而选择性地存取该第一及第二查询表, 以便产生一正弦合成数值及一余弦合成数值;
- 一第一符号检出器(21), 从该正弦/余弦产生地址确定出是否该余弦合成数值需被反转, 并且根据该确定产生第一符号信号;
- 15 一第二符号检出器(22), 从该正弦/余弦产生地址确定出是否该正弦合成数值需被反转, 并且根据该确定产生第二符号信号;
- 一查询表选择器(26), 根据该正弦/余弦产生地址来产生一选择信号并来自第一查询表的数据及来自第二查询表的数据选择其一;
- 一数据路由器(27), 根据所述选择信号从所述第一及第二查询表提供正弦合成数值及余弦合成数值;
- 20 一第一输出波形产生器(28), 接收来自所述数据路由器的余弦合成数值并接收来自所述第一符号检出器的第一符号信号, 和从所述余弦合成数值及所述第一符号信号产生一余弦输出波形; 及
- 一第二输出波形产生器(29), 接收来自所述数据路由器的所述正弦合成数值并接收来自所述第二符号检出器的所述第二符号信号, 和从所述正弦合成数值及所述第二符号信号产生一正弦输出波形。
- 25

2. 如权利要求 1 所述的正弦/余弦波形产生器, 其中所述第一查询表数据的数据包括对应于一余弦波形的八分之一周期范围内的量化数值的数据, 而第二查询表数据的数据包括对应于与该余弦波形八分之一周期对应的一正弦波形的八分之一周期范围内的量化数值。

30 3. 如权利要求 2 所述的正弦/余弦波形产生器, 其中所述八分之一周期包括正弦波的第一个八分之一周期及余弦波的第一个八分之一周期。



4. 如权利要求 1 所述的正弦/余弦波形产生器，其中所述表地址产生器随着所述正弦/余弦产生地址增加而通过所述正弦/余弦产生地址的一容许的地址范围，交替往上增加然后往下减少所述多个地址可允许的一地址范围，所述多个地址用来存取第一及第二查询表的存储数值，其中查询表的每一个地址改变均对应该正弦/余弦产生地址的改变。

5. 一种用来产生一正弦波形及一余弦波形的方法，该方法包括：

(a)在第一查询表中提供对应一余弦波形周期的一部分的量化数值的数据，其中该第一查询表的数据是通过多个地址来存取；

(b)在第二查询表中提供对应一正弦波形周期的一部分的量化数值的数据，而该正弦波形的周期对应到该余弦波形的周期，其中该第二查询表的数据通过多个地址来存取；

(c)接收一正弦/余弦产生地址，而该正弦/余弦产生地址对应于一正弦波形的一预定部分及一对应的余弦波形的一预定部分；并且

(d)选择性地存取该第一及第二查询表，以便由所述查询表之一产生第一合成数值，并且由另一查询表产生第二合成数值，所述这些合成数值对应于与所接收到的正弦/余弦产生地址相关的所述正弦波形的预定部分及所述余弦波形的预定部分；

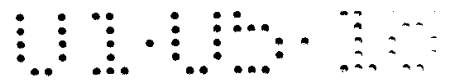
(e)根据所述正弦/余弦产生地址而从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于该正弦波形部分的正弦合成数值，而该正弦波形部分与所述正弦/余弦产生地址相关；

(f)根据所述正弦/余弦产生地址从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于所述余弦波形部分的余弦合成数值，而该余弦波形部分与所述正弦/余弦产生地址相关；

(g)由所述正弦/余弦产生地址确定是否所述正弦合成数值应该被反转；

(h)由所述正弦/余弦产生地址确定是否所述余弦合成数值应该被反转；

(i)如果在由所述正弦/余弦产生地址确定是否该正弦合成数值应该被反转的步骤中确定出该正弦合成数值应被反转时，则对应于该正弦/余弦产生地址的该部分的正弦波形的数值由该反转的正弦合成数值产生；如果在由所述正弦/余弦产生地址确定是否该正弦合成数值应该被反转的步骤中确定出该



正弦合成数值不应被反转时，则对应于该正弦/余弦产生地址的该部分的正弦波形的数值由该正弦合成数值产生；

5 (j)如果在由所述正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤中确定出余弦合成数值应被反转时，则对应于该正弦/余弦产生地址的该部分的余弦波形的数值由该反转的正弦合成数值产生；如果在由所述正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤中确定出余弦合成数值不应被反转时，则对应于该正弦/余弦产生地址的该部分的余弦波形的数值由该余弦合成数值产生。

10 6. 如权利要求5所述的方法还包括：一步骤，用来针对对应到所述要被产生的正弦波形及余弦波形的周期部分的每一地址而重复步骤(c)至(j)。

7. 如权利要求5所述的方法，其中所述在第一查询表中提供数据的步骤包括在第一查询表中提供对应于一余弦波形的八分之一周期的量化数值的数据，而所述在第二查询表中提供数据的步骤包括在第二查询表中提供对应于与该余弦波形八分之一周期对应的一正弦波形的八分之一周期的量化数值。

15 8. 如权利要求7所述的方法，其中所述正弦波形及余弦波形是被同时产生。

9. 如权利要求7所述的方法，其中所述这些八分之一周期包括所述正弦波的第一个八分之一周期及所述余弦波的第一个八分之一周期。

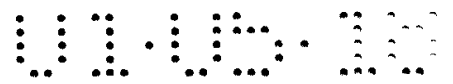
20 10. 如权利要求6所述的方法，其中所述选择性存取的步骤包括一步骤，用来随着所述正弦/余弦产生地址增加而通过所述正弦/余弦产生地址的一容许的地址范围，交替往上增加然后往下减少所述多个地址可允许的一地址范围，所述多个地址用来存取第一及第二存储的查询表的存储数值，其中所述存储的查询表的每一个地址改变均对应该正弦/余弦产生地址的改变。

25 11. 一种用来产生一正弦波形及一余弦波形的电脑程序产品，该电脑程序产品包括：

一电脑可读存储介质，具有多种电脑可读程序码装置，所述这些电脑可读程序码装置包括：

30 一电脑可读程序码装置，用来在第一数据查询表中提供对应一余弦波形周期的一部分的量化数值的数据，其中该第一查询表的数据通过多个地址来存取；

一电脑可读程序码装置，用来在第二数据查询表中提供对应一正弦波形



周期的一部分的量化数值的数据，而该正弦波形的周期对应该余弦波形的周期，其中该第二查询表的数据通过多个地址来存取；

一电脑可读程序码装置，用来接收一正弦/余弦产生地址；

5 一电脑可读程序码装置，用来响应于所述用于接收的电脑可读程序码装置而选择性地存取第一及第二查询表，以便由其中一查询表产生第一合成数值，而且由另一查询表产生第二合成数值，所述这些合成数值对应于与所接收到的正弦/余弦产生地址相关的正弦波形的一预定部分及余弦波形的一预定部分；

10 一电脑可读程序码装置，用来根据所述正弦/余弦产生地址从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于该正弦波形部分的正弦合成数值，而该正弦波形部分与该正弦/余弦产生地址相关；

15 一电脑可读程序码装置，用来根据所述正弦/余弦产生地址从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于该正弦波形部分的正弦合成数值，而该正弦波形部分与该正弦/余弦产生地址相关；

一电脑可读程序码装置，用来由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转；

20 一电脑可读程序码装置，用来由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转；

25 一电脑可读程序码装置，用来响应于所述用来由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的电脑可读程序码装置，并且响应于所述用来根据正弦/余弦产生地址而从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一以提供正弦合成数值的该电脑可读程序码装置，而且如果所述由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的该电脑可读程序码装置确定出该正弦合成数值应被反转的话，则该电脑可读程序码装置由该反转的正弦合成数值产生对应于正弦/余弦产生地址的该部分的正弦波形的数值；如果所述由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的该电脑可读程序码装置确定出该正弦合成数值不应被反转的话，则该电脑可读程序码装置使得由该正弦合成数值产生对应于正弦/余弦产生地址的该部分的正弦波形的数值；以及

30

一电脑可读程序码装置,用来响应于所述用来由该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的该电脑可读程序码装置,并且响应于所述用来根据正弦/余弦产生地址而从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一以提供余弦合成数值的该电脑可读程序码装置;如果所述由该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤确定出该余弦合成数值应被反转的话,则被电脑可读程序码装置由该反转的余弦合成数值产生对应于正弦/余弦产生地址的该部分的余弦波形的数值;如果所述由该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤确定出该余弦合成数值不应被反转的话,则该电脑可读取式程序码装置由余弦合成数值产生对应于正弦/余弦产生地址的该部分的余弦波形的数值。

12. 如权利要求 11 所述的电脑程序产品,还包括一电脑可读程序码装置,用来重复接收该正弦/余弦产生地址,并且对于每一正弦/余弦产生地址使得:

15 所述用来选择性地存取第一及第二查询表的电脑可读程序码装置由其中一查询表产生第一合成数值,而且由另一查询表产生第二合成数值,所述这些合成数值对应到与所接收到的正弦/余弦产生地址相关的正弦波形的一预定部分及余弦波形的一预定部分;

20 所述用来从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一一的电脑可读程序码装置提供一个对应于所述正弦波形部分的正弦合成数值,而该正弦波形部分与所述正弦/余弦产生地址相关;以从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一,从而提供一个对应于所述正弦波形部分的余弦合成数值,而该正弦波形部分与所述正弦/余弦产生地址相关;

25 所述用来根据正弦/余弦产生地址而从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一一的电脑可读程序码装置提供一个对应于所述余弦波形部分的余弦合成数值,而该余弦波形部分与所述正弦/余弦产生地址相关;以从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一,从而提供一个对应于余弦波形部分的余弦合成数值,而该余弦波形部分与所述正弦/余弦产生地址相关;

30 所述由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的电

脑可读程序码装置确定出该正弦合成数值是否应该被反转；

由该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的电脑可读程序码装置确定出该余弦合成数值是否应该被反转；

5 所述用来产生正弦波形部分数值的电脑可读程序码装置在如果所述根据该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的电脑可读程序码装置确定出该正弦合成数值应被反转时，则由该反转的正弦合成数值产生对应于该正弦/余弦产生地址的该部分的正弦波形的数值；如果所述根据该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的该电脑可读程序码装置确定出该正弦合成数值不应被反转的话，则由该正弦合成数值产生对
10 应于该正弦/余弦产生地址的该部分的正弦波形的数值；及

所述用来产生余弦波形部分数值的电脑可读程序码装置在如果所述根据该正弦/余弦产生地址而确定是否该余弦合成数值应该被反转的步骤确定出该余弦合成数值应被反转时，则由该反转的余弦合成数值产生对应于该正弦/余弦产生地址的该部分的余弦波形的数值；如果所述根据该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤确定出该余弦合成数值不应被反转的话，则由余弦合成数值产生对应于该正弦/余弦产生地址的该部分的余弦波形的数值。
15

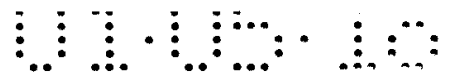
13. 如权利要求 11 所述的电脑程序产品，其中所述用来在第一查询表中提供数据的电脑可读程序码装置包括一电脑可读程序码装置，用来在第一查询表中提供对应于余弦波形的八分之一一周期的量化数值的数据，而且其中所述用来在第二查询表中提供数据的电脑可读程序码装置包括一电脑可读程序码装置，用来在第二查询表中提供对应于正弦波形的八分之一一周期的量化数值的数据，而该正弦波形八分之一一周期的量化数值对应于该余弦波形八分之一一周期的量化数值。
20

14. 如权利要求 13 所述的电脑程序产品，其中该余弦波形部分及该正弦波形部分被同时产生。
25

15. 如权利要求 13 所述的电脑程序产品，其中所述这些八分之一周期包括正弦波的第一个八分之一周期及余弦波的第一个八分之一周期。

16. 如权利要求 12 所述的电脑程序产品，其中所述用来选择性地存取的电脑可读程序码装置包括一电脑可读程序码装置，用来随着该正弦/余弦产生地址增加而通过所述正弦/余弦产生地址的一容许的地址范围时交替地往上
30

增加然后往下减少所述多个地址可允许的一范围地址，所述多个地址是用来存取第一及第二查询表的存储数值，其中该查询表的每一个地址改变均对应于该正弦/余弦产生地址的改变。



说明书

用组合查询表产生正
或余弦波形的系统、
方法及程序产品

5

本发明涉及波形的产生，尤其是指正弦波形及对应的余弦波形的产生。

现在的视频处理器大都需要用到正弦及余弦波形。当一数字视频处理器中需要用到一正弦或余弦波形时，通常需要用到一正弦/余弦查找表来产生正弦及余弦波形。例如，一个用来将一合成视频信号解码成多个分量的视频解码器或一个用来将多个分量转换成一合成信号的视频编码器就是使用一彩色副载波的正弦波信号。通常是利用一正弦/余弦查找表来产生彩色副载波。

一正弦或余弦查询表波形产生器通过在某些特定时段地址循环而产生，其中这些特定时段地址被用来存取一数值表，该数值表中的这些数值对应于正弦波或余弦波在该波的一周期中对应每一地址的数值。一传统的正弦/余弦查询表的例子是用一个八比特地址输入及一个十比特输出值的查询表来表示。在此例子中，该查询表接收八比特地址作为输入，并且将该地址转换成十比特正弦或余弦波形数值。采用八比特地址，则地址的范围从0至255。正弦波形或余弦波形的一个周期被分割成256个部分，而且该波形的每一部分经过量化而得到对应于256个地址的每一个的分离数值。在此例子中，输入地址及输出数值的关系如下：

$$\text{正弦输出数值} = \sin(2\pi/256*i),$$

适用于一正弦波形查询表，而且：

$$\text{余弦输出数值} = \cos(2\pi/256*i),$$

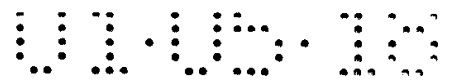
适用于一余弦波形查询表，在上述的等式中，i代表输入地址的数值(于本例子中是介于0至255)。

当正弦及余弦波被量化作10比特的信息时，上述等式会变成：

$$\text{正弦输出} = \text{INT}[1024/2*\sin(2\pi/256*i)],$$

$$\text{余弦输出} = \text{INT}[1024/2*\cos(2\pi/256*i)],$$

其中INT代表经过取整或舍余的量化后的整数值。这些量化后的值可以存在一查询表中，而且通过地址i予以存取。然后这些地址可被循环以便从



查询表中取回这些量化的数值，并由此重新产生该正弦或余弦波形。而这些地址被循环的频率则决定该波形的频率。

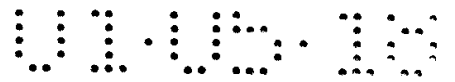
5 与本发明相关的传统系统的更详细的数据可参考(1)C·P·Sandbank 所著的“数字电视(Digital Television)”第 139 至 141 页，及(2)Keith Jack 所著的“视频释义(Video Demystified)”第 220 至 223 页。

10 现在参考图 1，一传统的正弦/余弦波形产生器利用查询表而使四分之一周期的正弦波形及余弦波形被量化而且被存储在两个查询表中。如图 1 所示，第一个四分之一周期的余弦波形被编码在余弦(COS)编码表 14 中，而第一个四分之一周期的正弦波形被编码在正弦(SIN)编码表 15 中。余弦波形输出完全由余弦表 14 所产生，而正弦波形输出完全由正弦表 15 所产生。这可以通过选择性地将四分之一波形相对于 x 轴及 y 轴旋转而产生一完整的正弦周期及一完整的余弦周期。这里选择性的旋转的完成是通过采用表地址解码器 13 将波形相对 y 轴旋转，第一符号检出器 11 确定这些余弦数值何时针对 x 轴旋转，及第二符号检出器 12 确定这些正弦数值何时针对 x 轴旋转。第一符号附加模块 16 接收余弦编码表 14 的输出，并且利用该输出作为余弦波形值或者将该输出相对 x 轴旋转而产生余弦波形值。同样，第二符号附加模块 17 接收正弦编码表 15 的输出，并且利用该输出作为正弦波形值或者将该输出针对 x 轴旋转而产生正弦波形值。

20 以此方式，只有第一个四分之一周期的正弦波形及余弦波形被用于传统的正弦/余弦波形产生器，而第二，第三，及第四个四分之一周期的正弦波形及余弦波形则由第一个四分之一周期的正弦波形及余弦波形所产生。

25 对于一正弦波形输出而言，为了得到一整个周期的正弦波形，第二个四分之一周期是将第一个四分之一周期相对于 y 轴取其对称值而产生，第三个四分之一周期是将第一个四分之一周期相对于 x 轴取其对称值而产生，而第四个四分之一周期是将第一个四分之一周期相对于 y 轴取其对称值然后再相对于 x 轴取其对称值而产生。

30 对于一余弦波形输出而言，为了得到一整个周期的余弦波形，第二个四分之一周期是将第一个四分之一周期相对于 y 轴取其对称值然后再相对于 x 轴取其对称值而产生，第三个四分之一周期是将第一个四分之一周期相对于 x 轴取其对称值而产生，而第四个四分之一周期是将第一个四分之一周期相对于 y 轴取其对称值而产生。



然而使用一正弦波及一余弦波形的整个周期或四分之一周期一般都需要复杂的电路用来解码并且重新排序每一个四分之一周期的各地址数值所对应的地址。而且为了波形的产生而存储整个波形或四分之一波形也需要用到大量的存储容量，而相对的需要大量的耗能及材料上的花费。

5 基于传统正弦/余弦波形产生器的上述限制，因此有必要针对正弦/余弦波形产生器加以改进。

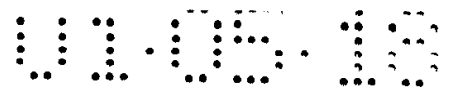
鉴于以上，本发明的一个目的在于提供一种正弦/余弦波形产生器，可以减少产生一正弦波形及对应的余弦波形所需的存储量。

10 本发明的另一目的在于提供一种具有较低复杂度的正弦/余弦波形产生器。

本发明的另一目的在于提供一种耗能减少的正弦/余弦波形产生器。

本发明的另一目的在于提供一种可减少制造成本的正弦/余弦波形产生器。

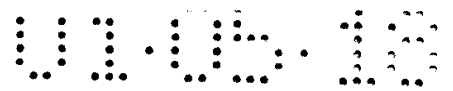
15 为了达到这些目的，本发明提供一种正弦/余弦波形产生器，包括：一第一数据查询表，对应于一余弦波形的周期的一部分的量化数值，其中所述第一查询表的数据通过多个地址来存取；一第二数据查询表，对应于一正弦波形的周期的一部分的量化数值，而该正弦波形的周期对应于该余弦波形的周期，其中所述第二查询表的数据通过多个地址来存取；一表地址产生器，接收一正弦/余弦产生地址并产生用于根据所述正弦/余弦产生地址来存取第一
20 查询表及第二查询表的地址，从而选择性地存取该第一及第二查询表，以便产生一正弦合成数值及一余弦合成数值；一第一符号检出器，从该正弦/余弦产生地址确定出是否该余弦合成数值需被反转，并且根据该确定产生第一符号信号；一第二符号检出器，从该正弦/余弦产生地址确定出是否该正弦合成数值需被反转，并且根据该确定产生第二符号信号；一查询表选择器，根据
25 该正弦/余弦产生地址来产生一选择信号并从来自第一查询表的数据及来自第二查询表的数据选择其一；一数据路由器，根据所述选择信号从所述第一及第二查询表提供正弦合成数值及余弦合成数值；一第一输出波形产生器，接收来自所述数据路由器的余弦合成数值并接收来自所述第一符号检出器的第一符号信号，和从所述余弦合成数值及所述第一符号信号产生一余弦输出
30 波形；及一第二输出波形产生器，接收来自所述数据路由器的所述正弦合成数值并接收来自所述第二符号检出器的所述第二符号信号，和从所述正弦合



成数值及所述第二符号信号产生一正弦输出波形。

本发明还提供一种用来产生一正弦波形及一余弦波形的方法，该方法包括：(a)在第一查询表中提供对应一余弦波形周期的一部分的量化数值的数据，其中该第一查询表的数据是通过多个地址来存取；(b)在第二查询表中提供对应一正弦波形周期的一部分的量化数值的数据，而该正弦波形的周期对应到该余弦波形的周期，其中该第二查询表的数据通过多个地址来存取；(c)接收一正弦/余弦产生地址，而该正弦/余弦产生地址对应于一正弦波形的一预定部分及一对应的余弦波形的一预定部分；并且(d)选择性地存取该第一及第二查询表，以便由所述查询表之一产生第一合成数值，并且由另一查询表产生第二合成数值，所述这些合成数值对应于与所接收到的正弦/余弦产生地址相关的所述正弦波形的预定部分及所述余弦波形的预定部分；(e)根据所述正弦/余弦产生地址而从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于该正弦波形部分的正弦合成数值，而该正弦波形部分与所述正弦/余弦产生地址相关；(f)根据所述正弦/余弦产生地址从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于所述余弦波形部分的余弦合成数值，而该余弦波形部分与所述正弦/余弦产生地址相关；(g)由所述正弦/余弦产生地址确定是否所述正弦合成数值应该被反转；(h)由所述正弦/余弦产生地址确定是否所述余弦合成数值应该被反转；(i)如果在由所述正弦/余弦产生地址确定是否该正弦合成数值应该被反转的步骤中确定出该正弦合成数值应被反转时，则对应于该正弦/余弦产生地址的该部分的正弦波形的数值由该反转的正弦合成数值产生；如果在由所述正弦/余弦产生地址确定是否该正弦合成数值应该被反转的步骤中确定出该正弦合成数值不应被反转时，则对应于该正弦/余弦产生地址的该部分的正弦波形的数值由该正弦合成数值产生；(j)如果在由所述正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤中确定出余弦合成数值应被反转时，则对应于该正弦/余弦产生地址的该部分的余弦波形的数值由该反转的正弦合成数值产生；如果在由所述正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤中确定出余弦合成数值不应被反转时，则对应于该正弦/余弦产生地址的该部分的余弦波形的数值由该余弦合成数值产生。

本发明还提供一种用来产生一正弦波形及一余弦波形的电脑程序产



品，该电脑程序产品包括：一电脑可读存储介质，具有多种电脑可读程序码装置，所述这些电脑可读程序码装置包括：一电脑可读程序码装置，用来在第一数据查询表中提供对应一余弦波形周期的一部分的量化数值的数据，其中该第一查询表的数据通过多个地址来存取；一电脑可读程序码装置，用来在第二数据查询表中提供对应一正弦波形周期的一部分的量化数值的数据，而该正弦波形的周期对应该余弦波形的周期，其中该第二查询表的数据通过多个地址来存取；一电脑可读程序码装置，用来接收一正弦/余弦产生地址；一电脑可读程序码装置，用来响应于所述用于接收的电脑可读程序码装置而选择性地存取第一及第二查询表，以便由其中一查询表产生第一合成数值，而且由另一查询表产生第二合成数值，所述这些合成数值对应于与所接收到的正弦/余弦产生地址相关的正弦波形的一预定部分及余弦波形的一预定部分；一电脑可读程序码装置，用来根据所述正弦/余弦产生地址从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于该正弦波形部分的正弦合成数值，而该正弦波形部分与该正弦/余弦产生地址相关；一电脑可读程序码装置，用来根据所述正弦/余弦产生地址从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一，以便提供一个对应于该正弦波形部分的正弦合成数值，而该正弦波形部分与该正弦/余弦产生地址相关；一电脑可读程序码装置，用来由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转；一电脑可读程序码装置，用来由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转；一电脑可读程序码装置，用来响应于所述用来由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的电脑可读程序码装置，并且响应于所述用来根据正弦/余弦产生地址而从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一以提供正弦合成数值的该电脑可读程序码装置，而且如果所述由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的该电脑可读程序码装置确定出该正弦合成数值应被反转的话，则该电脑可读程序码装置由该反转的正弦合成数值产生对应于正弦/余弦产生地址的该部分的正弦波形的数值；如果所述由该正弦/余弦产生地址确定是否该正弦合成数值应该被反转的该电脑可读程序码装置确定出该正弦合成数值不应被反转的话，则该电脑可读程序码装置使得由该正弦合成数值产生对应于正弦/余弦产生地址的该部分的正弦波形的数值；以及一电脑可读程序码装置，



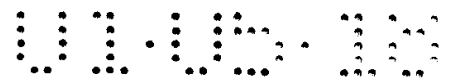
用来响应于所述用来由该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的该电脑可读程序码装置，并且响应于所述用来根据正弦/余弦产生地址而从来自第一查询表的第一合成数值及来自第二查询表的第二合成数值选择其中之一以提供余弦合成数值的该电脑可读程序码装置；如果所述由该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤确定出该余弦合成数值应被反转的话，则被电脑可读程序码装置由该反转的余弦合成数值产生对应于正弦/余弦产生地址的该部分的余弦波形的数值；如果所述由该正弦/余弦产生地址确定是否该余弦合成数值应该被反转的步骤确定出该余弦合成数值不应被反转的话，则该电脑可读程序码装置由余弦合成数值产生对应于正弦/余弦产生地址的该部分的余弦波形的数值。

本发明的正弦/余弦波形产生器可利用较小尺寸的查询表而相应地减少所需的存储量、电路的复杂度、电能的消耗，及其制造成本。通过在第一查询表中提供对应于一余弦波形的周期的一部分的量化数值的数据，以及在第二查询表中提供与该余弦波形的周期对应的相应于一正弦波形的周期的一部分的量化数值的数据，使得来自第一及第二查询表的量化数值可被用来产生一正弦波形。而且来自第一及第二查询表的量化数值也可被用来产生一余弦波形。

在产生正弦及余弦波形时，通过利用两个查询表，使得查询表的尺寸可被减小。查询表尺寸的减小可进而减小与波形产生器相关的电路的复杂度，而且可减小该波形产生器的所需的电能。而且，因为查询表可变得更小，本发明的波形产生器比那些具有较大查询表的波形产生器具有较低的制造成本。

该波形产生器的其它实施例也可为一方法、系统、或程序产品，使其在第一查询表中存储对应于一余弦波形的一部分的量化数值的数据。以及在第二查询表中存储对应于该余弦波周期的正弦波形周期的一部分的量化数值的数据。当对应于一正弦波形的一预定部分及一余弦波形的一对应的预定部分的一正弦/余弦产生地址被接收时，该第一及第二查询表被选择性地存取，以便由其中一查询表产生第一合成数值，而且由另一查询表产生第二合成数值。这些合成数值对应于与所接收到的正弦/余弦产生地址相关的正弦波形的一预定部分及余弦波形的预定部分。

第一合成数值或第二合成数值其中之一被选取来提供一个正弦合成数



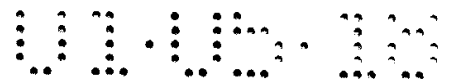
值，而该数值对应于与正弦/余弦产生地址相关的正弦波形的一预定部分。同理，第一合成数值或第二合成数值其中之一被选取来提供一个余弦合成数值，而该数值对应于与正弦/余弦产生地址相关的余弦波形的一预定部分。该正弦/余弦产生地址还被用来确定是否该正弦合成数值应被反转，而且也被用来确定是否该余弦合成数值应被反转。如果确定出正弦合成数值应被反转时，则对应于正弦/余弦产生地址的该部分的正弦波形的数值由反转的正弦合成数值产生；如果确定出正弦合成数值不应被反转时，则对应于正弦/余弦产生地址的该部分的正弦波形的数值由正弦合成数值产生。如果确定出余弦合成数值应被反转时，则对应于正弦/余弦产生地址的该部分的余弦波形的数值由反转的余弦合成数值产生；如果确定出余弦合成数值不应被反转时，则对应于正弦/余弦产生地址的该部分的余弦波形的数值由余弦合成数值产生。通过在对应于这些波形的周期的一地址范围中重复每一地址的对应数值的产生步骤，可以产生该波形的整个周期。

在本发明的优选实施例中，第一查询表数据对应于一余弦波形的八分之一周期范围内的量化数值，而第二查询表数据则对应于与该余弦波形八分之一周期对应的一正弦波形的八分之一周期范围内的量化数值。最好该余弦波形及该正弦波形被同时产生。而且这些八分之一周期可包括该正弦波的第一个八分之一周期及余弦波的第一个八分之一周期。

在本发明的另一优选实施例中，各查询表被选择性地存取是通过交替地在多个地址的可允许地址范围内往上增加然后往下减少地址来完成，而这些地址存取第一及第二查询表的存储数值。这种对于数据查询表地址的增加或减少的发生是随着该正弦/余弦产生地址增加而通过该正弦/余弦产生地址的容许的地址范围，使得查询表的每一个地址改变都对应到该正弦/余弦产生地址的改变。

在本发明的一特定的实施例中，一正弦/余弦波形产生器包含对应一余弦波形的周期的一部分的量化数值的数据的第一查询表，其中第一查询表的数据是通过多个地址来存取。一第二查询表数据对应一正弦波形的周期的一部分的量化数值，而该正弦波形的周期对应余弦波形的周期，其中第二查询表的数据也是通过多个地址来存取。

一种表地址产生器接收一正弦/余弦产生地址并产生一地址，该地址用于根据该正弦/余弦产生地址而存取第一查询表及第二查询表，进而选择性地存



取该第一及第二查询表，以便产生一正弦合成数值及一余弦合成数值。一第一符号检出器从该正弦/余弦产生地址确定是否该余弦合成数值应被反转，并且根据该确定而产生第一符号信号。一第二符号检出器可从该正弦/余弦产生地址确定是否该正弦合成数值应被反转，并且根据该确定而产生第二符号信号。

一查询表选择器根据该正弦/余弦产生地址而产生一选择信号以便从来自第一查询表的数据及来自第二查询表的数据选择其一，另外，一数据路由器根据该选择信号而从第一及第二查询表选择性地提供正弦合成数值及余弦合成数值。

一第一输出波形产生器接收来自该数据路由器的余弦合成数值并接收来自该第一符号检出器的第一符号信号，进而由该接收的余弦合成数值及该第一符号信号而产生一余弦输出波形。一第二波形产生器接收来自该数据路由器的正弦合成数值并接收来自该第二符号检出器的第二符号信号，进而由该接收的正弦合成数值及该第二符号信号而产生一正弦输出波形。

本发明的上述及其它目的，优点，及特征，以及其实实施方式在参照本发明的优选实施例详述及附图后当会变得更清楚，其中：

图 1 为一方框图，用来示出一传统的正弦/余弦波形产生器；

图 2 为一方框图，用来示出根据本发明的正弦/余弦波形产生器；

图 3 为一示意图，用以显示根据本发明的一正弦/余弦波形产生器的输出；

图 4 为一流程图，用以显示图 2 的正弦/余弦波形产生器的操作情形；及图 5A 及图 5B 的流程图示出本发明的一优选实施例。

本发明在经过参考下列优选实施例详述及所附图将可被完全地描述。本发明可以用多种不同的方式实施而且不仅限于所引用的实施例；事实上这些实施例是为求使整个公开能达到完整及完全的程度，而将本发明的范围完全传达给本领域技术人员。

本发明的一实施例示于图 2。如图 2 所示，一正弦/余弦波形产生器包含第一查询表 24(在图 2 中标为“上方编码表”)，该表 24 包含的数据相当于一余弦波形的部分周期的量化数值。这些数据通过多个地址加以存取，使得每一地址对应于该余弦波形的部分周期中的一量化数值。如图 2 所示，在本发明的一实施例中，被编码的余弦波形部分为该余弦波形的第一个八分之一周



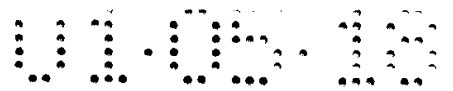
期。而且为了说明起见，该余弦波形的第一个八分之一周期被量化成 32 个分离数值，使得被存在查询表 24 中的余弦数值(函数值)可用 0 至 31 的地址加以存取。

第二查询表 25(在图 2 中标为“下方编码表”)也示于图 2 中。第二查询表 25 存储的数据相当于一正弦波形的部分周期的量化数值，而该正弦波形周期对应于存储在第一查询表 24 中的余弦波形周期。第二查询表 25 中的数据也通过多个地址加以存取，而在本例子中，这些地址也是由 0 至 31。因为被量化并被存储在第二查询表 25 中的正弦波形部分对应于存储在第一查询表 24 中的余弦波形，因此在本发明中的第一个八分之一周期的正弦波形被存储在第二查询表 25 中。

对于本领域技术人员可知第一及第二查询表可利用任何适当的存储介质来实施。例如随机存取存储器，只读存储器，或其它的存储器装置均可被用来实施这些查询表。而且，因为这些查询表所需之尺寸小，因此它们可被实施在单一的集成电路中，或多个集成电路的组合中，或分立的元件中。最后，在本发明的一软件实施中，这些查询表可用阵列的方式实施，其中数据是被存储在电脑存储器中，在一硬盘中，或在其它形式的存储装置中。

另一个被包含在本发明的波形产生器中的是一表地址产生器 23(在图 2 中是以“表地址解码器”表示)，该表地址产生器 23 接收一正弦/余弦产生地址并产生一地址用来存取该第一及第二查询表 24 及 25。查询表地址的产生选择性地相对 y 轴而旋转存储在查询表中的波形。这是通过反转查询表的存取顺序而达成。例如为了从查询表中得到未旋转的波形数值，这些查询表从最小的地址开始到最大的地址结束(例如，从 0 至 31)依序地以增加地址的方式被存取。为了将存储在查询表中的波形相对 y 轴旋转，这些查询表从最大的地址开始到最小的地址结束(例如，从 31 至 0)依序地以减少地址的方式被存取。

在查询表中的数值是否要被旋转是由正弦/余弦产生地址所决定，而该正弦/余弦产生地址是被提供给波形产生器的地址，其范围对应于正弦或余弦波形的一周期中的量化数值的总数。于本例子中，该正弦/余弦产生地址的范围在 0 至 255，因为这些波形整个周期的八分之一被编码成 32 个不同的数值。因此，用来产生这些波形整个周期就需要 32×8 ，也就是 256 个地址。该周期地址产生器 23 因此就可根据这些正弦/余弦产生地址产生查询表地址以便

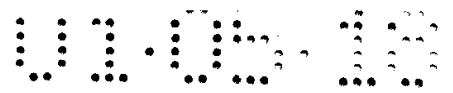


选择性地存取第一及第二查询表而产生一正弦合成数值及余弦合成数值，该两数值被相对 y 轴适当地旋转以便能位于这些波形的周期内。

在操作时，对应到查询表的各地址可被交替地增加到最大地址值然后从最大地址值往下减少，以便使查询表的值相对 y 轴作正确的旋转，因此对于本领域技术人员可知该表地址产生器 23 可作为一上数/下数计数器而在查询表的地址到达 0 或其最大地址时转换其方向。在本例子中，该计数器 23 只需与正弦/余弦产生地址同步，这是通过在正弦/余弦产生地址为 0 时置计数器 23 为 0，然后计数器随着正弦/余弦产生地址的每一次改变而相应地改变。或者，查询表地址的产生也可通过在硬件，软件，或其组合中将正弦/余弦产生地址予以解码而进行。

因为少于一完整四分之一周期被存在每一查询表中，所以被存在两个查询表中的数值都被用来产生正弦波形及余弦波形。关于哪一个查询表要被用来产生整个波形周期的特定部分的关系是由一查询表选择器 26 所决定(图 2 中标为“上方/下方编码表检出器”)。该查询表选择器 26 产生一选择信号用来根据该正弦/余弦产生地址而由第一查询表的数据及第二查询表的数据选择其中之一。两查询表与输出波形的关系则显示在下表中。一数据路由器 27(在图 2 中标为“上方/下方编码转换器”)则根据该选择信号而从该第一及第二查询表选择性地提供该正弦合成数值及该余弦合成数值。该数据路由器 27 的输出为两个数据流，其中之一用于正弦波形，而另一个用于余弦波形，而该两个数据流均适当的相对 y 轴而旋转以便产生最后的波形，但不作相对 x 轴适当的旋转。本文中所称的“信号”是用来表示任何类型的状况指示，诸如一电信号，一软件应用程序中的标识或变量，或用来表示状态或确定结果的其它为本领域技术人员所知的方法。

相对 x 轴的旋转由第一符号检出器 21 确定，以便从正弦/余弦产生地址确定由该数据路由器 27 所输出的余弦合成数值是否应该被反转，并且根据该确定而产生第一符号信号。一第二符号检出器 22 从正弦/余弦产生地址确定出由该数据路由器 27 所输出的正弦合成数值是否应该被反转，并且根据该确定而产生第二符号信号。用于本文中的“反转”一词指将存储在查询表中并且由数据路由器所输出的波形数值相对 x 轴而旋转。对于本领域技术人员可知，所谓“相对 x 轴而旋转”在某些情况下是指将一数值符号从正变负或从负变正，令其反号。但是如果一 DC(直流)偏压存在于该输出波形中，则该旋



程序指令而被实施。这些电脑程序指令可被载入到一电脑或其它的可编程数据处理装置以便产生一机器，使得在电脑或其它可编程数据处理装置上执行的各指令可产生一装置用来实施流程图方框中所定义的各项功能。这些电脑程序指令也可被存在一电脑可读取的存储器中，而该存储器可容许一电脑或其它可编程数据处理装置以一特定方式操作，致使存储在电脑可读取的存储器中的各指令产生一制品，其包含有指令装置，可实施在该流程图各方框中所界定的功能。这些电脑程序指令也可以被载入到一电脑或其它的可编程数据处理装置以便产生一序列的操作步骤用来在该电脑或其它的可编程装置上实施，以便产生一电脑实施的处理，致使在电脑或其它可编程装置上执行的这些指令可提供多个步骤用来实施在各流程图方框中所界定的功能。

因此，这些流程图方框支持用来实施这些特定功能的装置的组合，用来实施这些特定功能步骤的组合，及用来实施这些特定功能的程序指令装置。应指出这些流程图的每一方框，及这些流程图的所有方框的组合均可通过专用的执行这些特定功能或步骤的硬件电脑系统或专用的硬件及电脑指令的组合加以实施。

如图4所示，一余弦波形的一部分周期被存储在第一查询表中(方框30)，而对应于所存储的余弦波形部分的一正弦波形的一部分周期被存储在第二查询表中(方框32)。当一正弦/余弦产生地址被接收时(方框34)，第一及第二查询表则根据所接收的正弦/余弦产生地址而被选择性的存取，如方框36所示。如方框38所示，其中一查询表的输出被选择而产生一正弦合成数值。同理，如方框40表示，其中一查询表的输出被选择而产生一余弦合成数值。接着，如方框42所示，确定是否正弦合成数值应该被反转。如果正弦合成数值应该被反转，即如方框46所示，该正弦合成数值被反转然后作为产生的正弦波形的数值。如果正弦合成数值不应该被反转，则如方框44所示，该正弦合成数值被作为产生的正弦波形的数值。同理，如方框48所示，确定是否余弦合成数值需要被反转。如果余弦合成数值需要被反转，则如方框52所示，该余弦合成数值被反转然后作为产生的余弦波形的数值。如果余弦合成数值不需要被反转，则如方框50所示，该余弦合成数值被作为产生的余弦波形的数值。从方框34开始的产生程序接着对于所接收到的每一正弦/余弦产生地址而重复执行。依此方式，一完整周期的正弦及余弦波形则对于每一次通过正弦/余弦产生地址的循环而被产生。

图5示出一优选实施例，其中存储在查询表中的正弦波形及余弦波形部

分包含其波形的第一个八分之一周期。余弦波形的第一个八分之一周期被存在第一查询表中，见方框 60，而正弦波形的第一个八分之一周期被存在第二查询表中，见方框 62。接着一正弦/余弦产生地址可被得到，如方框 64 所示。

5 在方框 66、70、74、78、82、86、及 90 中，对应于正弦/余弦产生地址的八分之一周期的波形被确定。如方框 68 所示，如果确定出该正弦/余弦产生地址是对应于波形的第一个八分之一周期，则第一及第二查询表利用正弦/余弦产生地址作为查询表地址而被存取，并且第一查询表的输出被作为余弦数值，而第二查询表的输出被作为正弦数值。如方框 72 所示，如果该正弦/余弦产生地址落在波形的第二个八分之一周期内，则第一及第二查询表的存取

10 可利用所产生的地址减去在波形的八分之一周期内的地址数作为一补偿值，然后再从第一及第二查询表的最后地址减去该补偿值。第二查询表的输出被作为余弦数值，而第一查询表的输出被作为正弦数值。

如方框 76 所示，如果该正弦/余弦产生地址落在波形的第三个八分之一周期内，则第一及第二查询表的存取可利用所产生的地址减去波形的四分之一周期的地址数作为一补偿值，将该补偿值加到第一及第二查询表的第一地址。第二查询表的输出被反转而作为余弦数值，而第一查询表的输出被作为

15 正弦数值。

如方框 80 所示，如果该正弦/余弦产生地址落在波形的第四个八分之一周期内，则第一及第二查询表的存取可利用所产生的地址减去波形的八分之三周期的地址数作为一补偿值，然后再从第一及第二查询表的最后地址减去该补偿值，第一查询表的输出被反转而作为余弦数值，而第二查询表的输出

20 被作为正弦数值。

如方框 84 所示，如果该正弦/余弦产生地址落在波形的第五个八分之一周期内，则第一及第二查询表的存取可利用所产生的地址减去波形的二分之一周期的地址数作为一补偿值，然后再将该补偿值加到第一及第二查询表的第一地址。第一查询表的输出被反转而作为余弦数值，而第二查询表的输出

25 也被反转而作为正弦数值。

如方框 88 所示，如果该正弦/余弦产生地址落在波形的第六个八分之一周期内，则第一及第二查询表的存取可利用所产生的地址减去波形的八分之五周期的地址数作为一补偿值，然后再从第一及第二查询表的最后地址减去该补偿值。第二查询表的输出被反转而作为余弦数值，而第一查询表的输出

30 也被反转作为正弦数值。

如方框 92 所示，如果该正弦/余弦产生地址落在波形的第七个八分之一周期内，则第一及第二查询表的存取可利用所产生的地址减去波形的四分之三周期的地址数作为一补偿值，然后再将该补偿值加到第一及第二查询表的第一地址。第二查询表的输出被作为余弦数值，而第一查询表的输出则被反转而作为正弦数值。

如方框 94 所示，如果该正弦/余弦产生地址落在波形的最后一个八分之一周期内，则第一及第二查询表的存取可利用所产生的地址减去波形的八分之三周期的地址数作为一补偿值，然后再从第一及第二查询表的最终地址减去该补偿值而达成。第一查询表的输出被作为余弦数值，而第二查询表的输出被反转而作为正弦数值。

从方框 64 开始的产生程序接着对于所接收到的每一正弦/余弦产生地址而重复执行。依此方式，一完整周期的正弦及余弦波形则对于每一次通过正弦/余弦产生地址范围的循环而被产生。

由上述可明显的看出本发明的优选实施例只针对一正弦及余弦波形的八分之一周期编码以便将一输入地址转换成一正弦及余弦波形。而且最好所存储的八分之一周期的正弦波形总是对应到所存储的八分之一周期的余弦波形。虽然在本发明所描述的第一查询表 24 是用来存储第一个八分之一周期的余弦波形，而第二查询表 25 是用来存储第一个八分之一周期的正弦波形，然而对于本领域技术人员来讲应明白这些波形的其它组合也可被利用。例如，如果第二个八分之一周期的余弦波形是被存储在第二查询表 25 中，则第二个八分之一周期的正弦波形可被存储在第二查询表 25 中。同理，如果第三个八分之一周期的余弦波形是被存储在第二查询表 25 中，则第三个八分之一周期的正弦波形可被存储在第二查询表 25 中。而且对于本领域技术人员应明白两查询表可以适当的修改而彼此互换，例如第一查询表 24 可存储一正弦波形而第二查询表 25 可存储一余弦波形。

以上说明书及附图中已经描述了本发明的典型的较佳实施例，虽然采用了某些特定的名称，然而它们只是一般性及描述性的方式使用并非用来作为限制的目的，因此本发明的范围应以所附权利要求来界定。

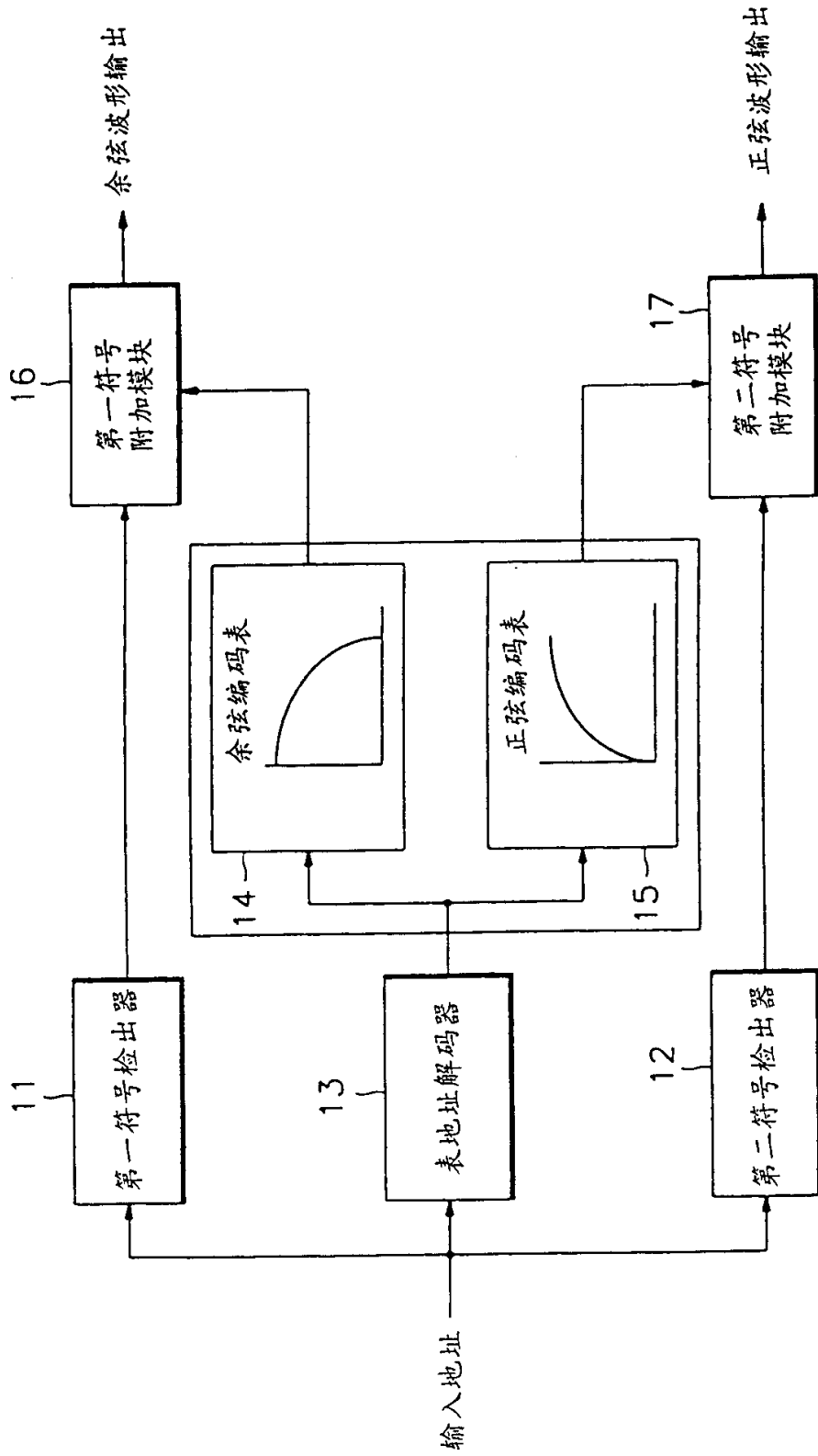


图 1

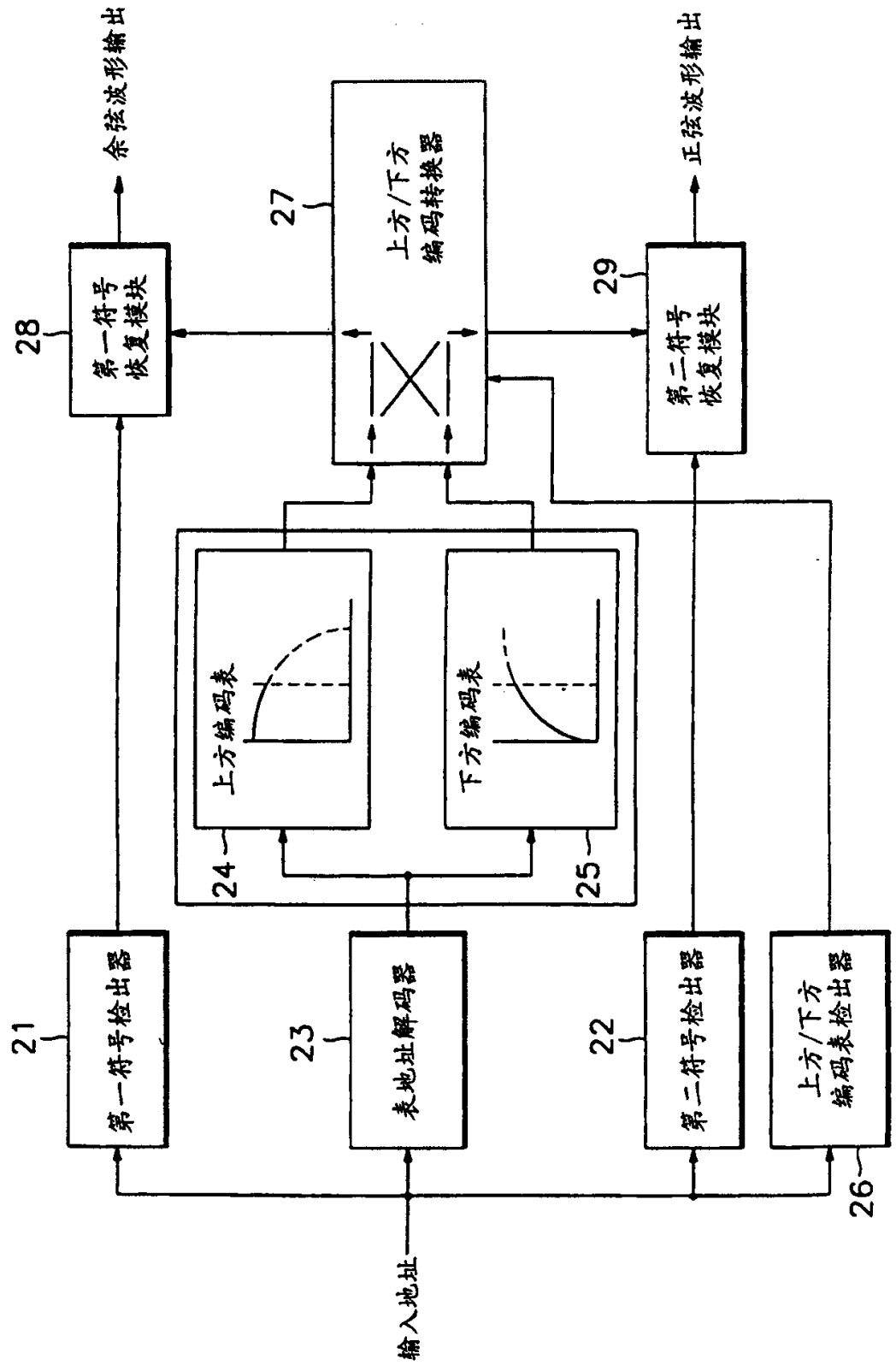
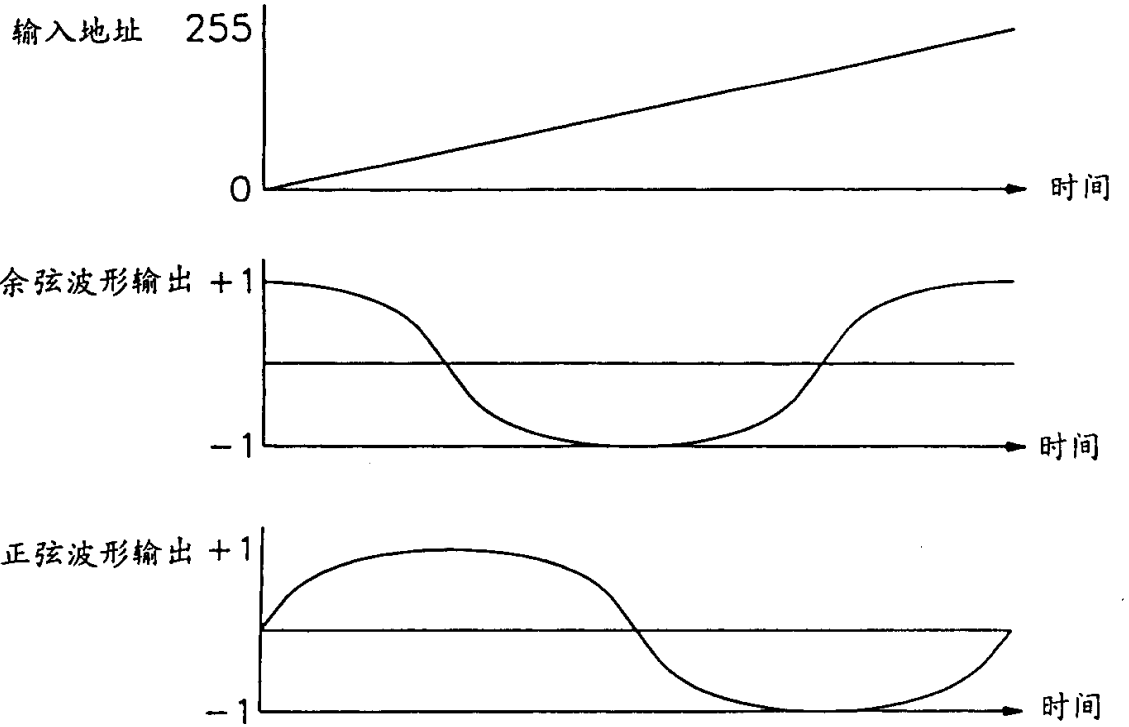


图 2

图 3



输入范围	表地址	余弦输出		正弦输出	
		表选择	负符号	表选择	负符号
0 ~ 31	0~31	上	否	下	否
32 ~ 63	31~0	下	否	上	否
64 ~ 95	0~31	下	是	上	否
96 ~ 127	31~0	上	是	下	否
128 ~ 159	0~31	上	是	下	是
160 ~ 191	31~0	下	是	上	是
192 ~ 223	0~31	下	否	上	是
224 ~ 255	31~0	上	否	下	是

图 4

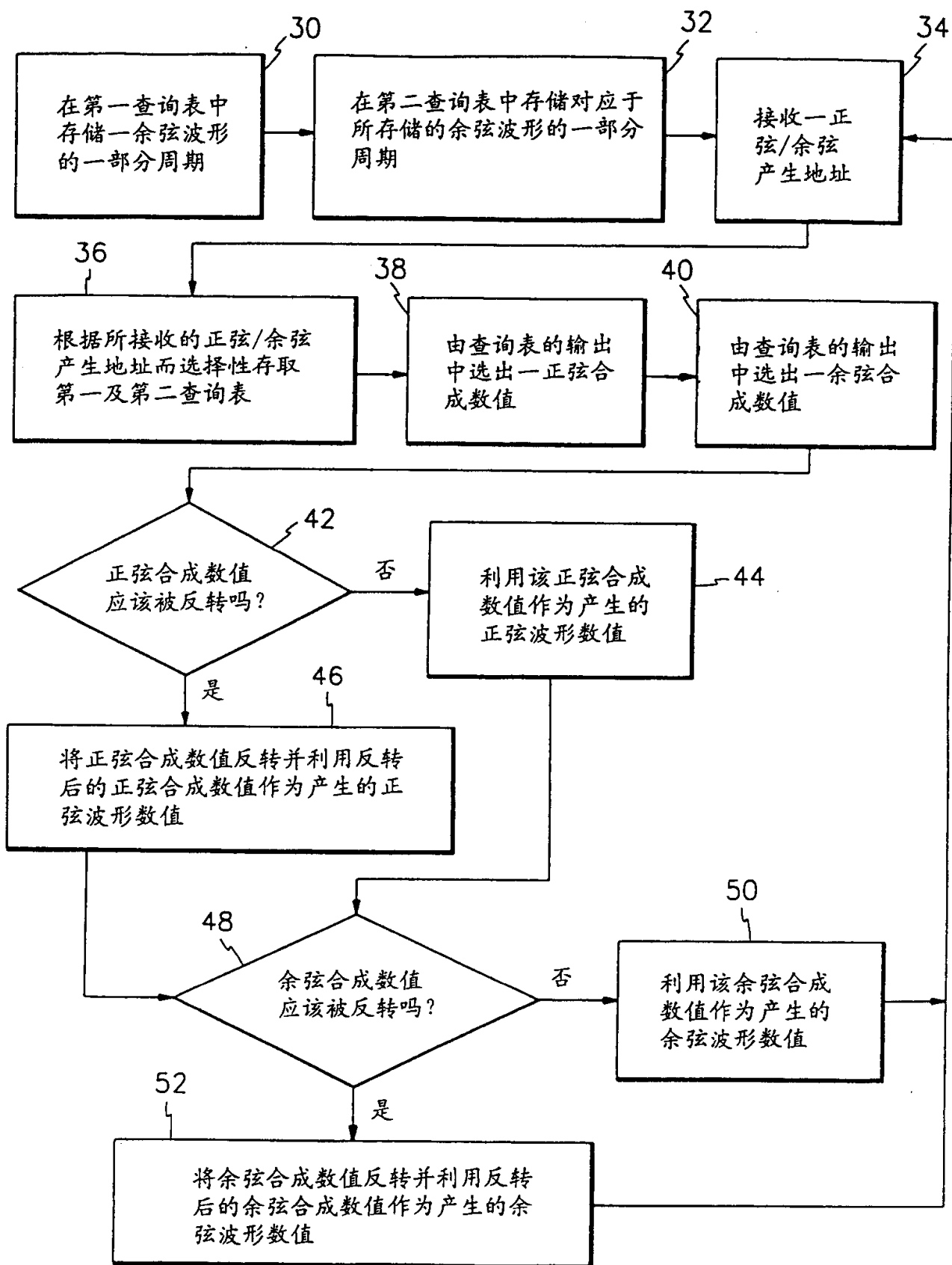


图 5A

