



(12) 发明专利申请

(10) 申请公布号 CN 117856833 A

(43) 申请公布日 2024. 04. 09

(21) 申请号 202211216179.5

(22) 申请日 2022.09.30

(71) 申请人 大唐移动通信设备有限公司

地址 100085 北京市海淀区上地东路5号院
1号楼1层

(72) 发明人 叶凌云 黄秋萍

(74) 专利代理机构 北京路浩知识产权代理有限
公司 11002

专利代理师 王庆龙

(51) Int. Cl.

H04B 7/04 (2017.01)

H04B 7/06 (2006.01)

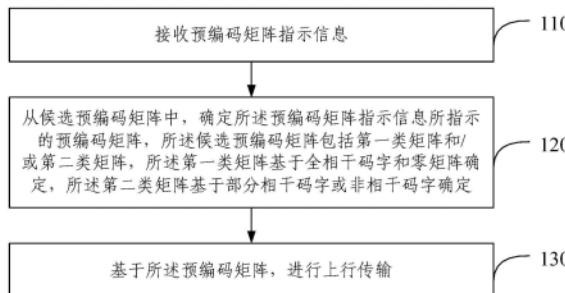
权利要求书6页 说明书39页 附图3页

(54) 发明名称

上行传输方法、终端、网络设备、装置和存储
介质

(57) 摘要

本申请实施例提供一种上行传输方法、终端、网络设备、装置和存储介质,方法包括:接收预编码矩阵指示信息;从候选预编码矩阵中,确定预编码矩阵指示信息所指示的预编码矩阵,候选预编码矩阵包括第一类矩阵和/或第二类矩阵,第一类矩阵基于全相干码字和零矩阵确定,第二类矩阵基于部分相干码字或非相干码字确定;基于预编码矩阵,进行上行传输。本申请实施例提供的方法、终端、网络设备、装置和存储介质,可以快速、便捷地组合得到的候选预编码矩阵,从而实现支持更多天线端口和更多层的上行并行传输,以满足高吞吐量需求。



1. 一种上行传输方法,其特征在于,包括:

接收预编码矩阵指示信息;

从候选预编码矩阵中,确定所述预编码矩阵指示信息所指示的预编码矩阵,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

基于所述预编码矩阵,进行上行传输。

2. 根据权利要求1所述的上行传输方法,其特征在于,所述第一类矩阵为矩阵W和矩阵Z的组合;

在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

3. 根据权利要求2所述的上行传输方法,其特征在于,在每个相干传输组内有 2^K 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

所述矩阵W为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数;

在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

4. 根据权利要求1所述的上行传输方法,其特征在于,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

5. 根据权利要求1所述的上行传输方法,其特征在于,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

6. 根据权利要求5所述的上行传输方法,其特征在于,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

所述候选矩阵的非零元素所在的行号连续;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-1;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-2;

其中,所述P为上行天线端口总数。

7. 根据权利要求1至6中任一项所述的上行传输方法,其特征在于,所述候选预编码矩

阵基于如下步骤确定：

确定目标候选矩阵数量M,并获取初始预编码矩阵集合中每M个初始预编码矩阵构成的多个初始矩阵组合；

基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值；

基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的M个初始预编码矩阵确定为所述候选预编码矩阵。

8.一种上行传输方法,其特征在于,包括：

基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定；

将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

9.根据权利要求8所述的上行传输方法,其特征在于,所述第一类矩阵为矩阵W和矩阵Z的组合；

在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵；

其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

10.根据权利要求9所述的上行传输方法,其特征在于,在每个相干传输组内有 2^K 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的：

所述矩阵W为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1；或,

所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2；

其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数；

在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的：

所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

11.根据权利要求8所述的上行传输方法,其特征在于,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

12.根据权利要求8所述的上行传输方法,其特征在于,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

13.根据权利要求12所述的上行传输方法,其特征在于,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取

得到的：

所述候选矩阵的非零元素所在的行号连续；
所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2$ ；
所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-1$ ；
所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-2$ ；
其中，所述 P 为上行天线端口总数。

14. 根据权利要求8至13中任一项所述的上行传输方法，其特征在于，所述候选预编码矩阵基于如下步骤确定：

确定目标候选矩阵数量 M ，并获取初始预编码矩阵集合中每 M 个初始预编码矩阵构成的多个初始矩阵组合；

基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值，确定每个初始矩阵组合的组内矩阵差异值；

基于所述多个初始矩阵组合的组内矩阵差异值，从所述多个初始矩阵组合中选取候选矩阵组合，并将所述候选矩阵组合中的 M 个初始预编码矩阵确定为所述候选预编码矩阵。

15. 一种终端，其特征在于，包括存储器，收发机，处理器：

存储器，用于存储计算机程序；收发机，用于在所述处理器的控制下收发数据；处理器，用于读取所述存储器中的计算机程序并执行以下操作：

接收预编码矩阵指示信息；

从候选预编码矩阵中，确定所述预编码矩阵指示信息所指示的预编码矩阵，所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵，所述第一类矩阵基于全相干码字和零矩阵确定，所述第二类矩阵基于部分相干码字或非相干码字确定；

基于所述预编码矩阵，进行上行传输。

16. 根据权利要求15所述的终端，其特征在于，所述第一类矩阵为矩阵 W 和矩阵 Z 的组合；

在每个相干传输组内有 2^N 个上行天线端口的情况下，所述矩阵 W 包括上行 2^i 天线端口的全相干码字，所述矩阵 Z 包括行数为 2^i 的零矩阵；

其中， N 为正整数，且 $N < \log_2 P$ ， P 为上行天线端口总数， i 的取值为1至 N 中的至少一个整数。

17. 根据权利要求16所述的终端，其特征在于，在每个相干传输组内有 2^K 个上行天线端口的情况下，所述第一类矩阵是在所述矩阵 W 和所述矩阵 Z 的任意组合所得的组合矩阵的基础上，通过如下规则中的至少一种选取得到的：

所述矩阵 W 为上行 2^K 天线端口的全相干码字，且所述组合矩阵不同行的非零元素个数差小于等于1；或，

所述矩阵 W 为上行 2^j 天线端口的全相干码字，且所述组合矩阵每行的非零元素个数小于等于2；

其中， K 为整数，且 $1 < K < \log_2 P$ ； j 的取值为1至 K 中的至少一个整数；

在每个相干传输组内有2个上行天线端口的情况下，所述第一类矩阵是在所述矩阵 W 和所述矩阵 Z 的任意组合所得的组合矩阵的基础上，通过如下规则选取得到的：

所述组合矩阵中每行的非零元素个数小于等于2，且，所述组合矩阵中不同行非零元素

个数差小于等于1。

18. 根据权利要求15所述的终端,其特征在于,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

19. 根据权利要求15所述的终端,其特征在于,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

20. 根据权利要求19所述的终端,其特征在于,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

所述候选矩阵的非零元素所在的行号连续;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-1;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-2;

其中,所述P为上行天线端口总数。

21. 根据权利要求15至20中任一项所述的终端,其特征在于,所述候选预编码矩阵基于如下步骤确定:

确定目标候选矩阵数量M,并获取初始预编码矩阵集合中每M个初始预编码矩阵构成的多个初始矩阵组合;

基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的M个初始预编码矩阵确定为所述候选预编码矩阵。

22. 一种网络设备,其特征在于,包括存储器,收发机,处理器:

存储器,用于存储计算机程序;收发机,用于在所述处理器的控制下收发数据;处理器,用于读取所述存储器中的计算机程序并执行以下操作:

基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

23. 根据权利要求22所述的网络设备,其特征在于,所述第一类矩阵为矩阵W和矩阵Z的组合;

在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

24. 根据权利要求23所述的网络设备,其特征在于,在每个相干传输组内有 2^k 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

所述矩阵W为上行 2^k 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差

小于等于1;或,

所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数;

在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

25. 根据权利要求22所述的网络设备,其特征在于,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

26. 根据权利要求22所述的网络设备,其特征在于,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

27. 根据权利要求26所述的网络设备,其特征在于,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

所述候选矩阵的非零元素所在的行号连续;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-1;

所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-2;

其中,所述P为上行天线端口总数。

28. 根据权利要求22至27中任一项所述的网络设备,其特征在于,所述候选预编码矩阵基于如下步骤确定:

确定目标候选矩阵数量M,并获取初始预编码矩阵集合中每M个初始预编码矩阵构成的多个初始矩阵组合;

基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的M个初始预编码矩阵确定为所述候选预编码矩阵。

29. 一种上行传输装置,其特征在于,包括:

接收单元,用于接收预编码矩阵指示信息;

选取单元,用于从候选预编码矩阵中,确定所述预编码矩阵指示信息所指示的预编码矩阵,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

预编码单元,用于基于所述预编码矩阵,进行上行传输。

30. 一种上行传输装置,其特征在于,包括:

生成单元,用于基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字

和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

发送单元,用于将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

31.一种处理器可读存储介质,其特征在于,所述处理器可读存储介质存储有计算机程序,所述计算机程序用于使所述处理器执行权利要求1至14任一项所述的上行传输方法。

上行传输方法、终端、网络设备、装置和存储介质

技术领域

[0001] 本申请涉及无线通信技术领域,尤其涉及一种上行传输方法、终端、网络设备、装置和存储介质。

背景技术

[0002] 3GPP(The 3rd Generation Partnership Project,第三代合作伙伴计划)NR(New Radio,新空口)系统的Release 17版本中,基于码本的上行MIMO(Multiple Input Multiple Output,多输入多输出)传输支持4个天线端口最大4层。

[0003] 而在实际应用中,CPE(Customer Premise Equipment,客户终端设备)/FWA(Fixed Wireless Access,固定无线接入)/车辆Vehicle/工业Industrial等应用场景,均对上行传输有着高吞吐量的需求。而目前上行传输仅支持最大4个天线端口最大4层的码本,显然无法满足上述应用场景的需求。

发明内容

[0004] 本申请实施例提供一种上行传输方法、终端、网络设备、装置和存储介质,用以解决现有技术中上行传输无法满足高吞吐量需求的缺陷。

[0005] 第一方面,本申请实施例提供一种上行传输方法,包括:

[0006] 接收预编码矩阵指示信息;

[0007] 从候选预编码矩阵中,确定所述预编码矩阵指示信息所指示的预编码矩阵,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0008] 基于所述预编码矩阵,进行上行传输。

[0009] 可选地,根据本申请一个实施例的上行传输方法,所述第一类矩阵为矩阵W和矩阵Z的组合;

[0010] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

[0011] 其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

[0012] 可选地,根据本申请一个实施例的上行传输方法,在每个相干传输组内有 2^K 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0013] 所述矩阵W为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

[0014] 所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

[0015] 其中,K为整数,且 $1 < K < \log_2 P$;j的取值为1至K中的至少一个整数;

[0016] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0017] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0018] 可选地,根据本申请一个实施例的上行传输方法,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

[0019] 可选地,根据本申请一个实施例的上行传输方法,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0020] 可选地,根据本申请一个实施例的上行传输方法,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0021] 所述候选矩阵的非零元素所在的行号连续;

[0022] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2;

[0023] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-1;

[0024] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-2;

[0025] 其中,所述P为上行天线端口总数。

[0026] 可选地,根据本申请一个实施例的上行传输方法,所述候选预编码矩阵基于如下步骤确定:

[0027] 确定目标候选矩阵数量M,并获取初始预编码矩阵集合中每M个初始预编码矩阵构成的多个初始矩阵组合;

[0028] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0029] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的M个初始预编码矩阵确定为所述候选预编码矩阵。

[0030] 第二方面,本申请实施例还提供一种上行传输方法,包括:

[0031] 基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0032] 将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

[0033] 可选地,根据本申请一个实施例的上行传输方法,所述第一类矩阵为矩阵W和矩阵Z的组合;

[0034] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

[0035] 其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

[0036] 可选地,根据本申请一个实施例的上行传输方法,在每个相干传输组内有 2^K 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0037] 所述矩阵W为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

[0038] 所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

[0039] 其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数;

[0040] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0041] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0042] 可选地,根据本申请一个实施例的上行传输方法,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

[0043] 可选地,根据本申请一个实施例的上行传输方法,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0044] 可选地,根据本申请一个实施例的上行传输方法,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0045] 所述候选矩阵的非零元素所在的行号连续;

[0046] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2;

[0047] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-1;

[0048] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-2;

[0049] 其中,所述P为上行天线端口总数。

[0050] 可选地,根据本申请一个实施例的上行传输方法,所述候选预编码矩阵基于如下步骤确定:

[0051] 确定目标候选矩阵数量M,并获取初始预编码矩阵集合中每M个初始预编码矩阵构成的多个初始矩阵组合;

[0052] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0053] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的M个初始预编码矩阵确定为所述候选预编码矩阵。

[0054] 第三方面,本申请实施例还提供一种终端,包括存储器,收发机,处理器,其中:

[0055] 存储器,用于存储计算机程序;收发机,用于在所述处理器的控制下收发数据;处理器,用于读取所述存储器中的计算机程序并实现如上所述第一方面所述的上行传输方法的步骤。

[0056] 第四方面,本申请实施例还提供一种网络设备,包括存储器,收发机,处理器,其中:

[0057] 存储器,用于存储计算机程序;收发机,用于在所述处理器的控制下收发数据;处理器,用于读取所述存储器中的计算机程序并实现如上所述第二方面所述的上行传输方法的步骤。

[0058] 第五方面,本申请实施例还提供一种处理器可读存储介质,所述处理器可读存储介质存储有计算机程序,所述计算机程序用于使所述处理器执行如上所述第一方面或第二方面所述的上行传输方法的步骤。

[0059] 本申请实施例提供的上行传输方法、终端、网络设备、装置和存储介质,应用基于全相干码字和零矩阵确定的第一类矩阵,和/或,基于部分相干码字或非相干码字确定的第二类矩阵,形成候选预编码矩阵,以便于从中确定预编码矩阵进行上行传输的预编码。由于全相干码字、部分相干码字和非相干码字均可以从现有的码本中直接得到,可以快速、便捷地由此组合得到的候选预编码矩阵,从而实现支持更多天线端口和更多层的上行并行传输,以满足高吞吐量需求。

附图说明

[0060] 为了更清楚地说明本申请实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍,显而易见地,下面描述中的附图是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0061] 图1是本申请实施例提供的上行传输方法的流程示意图之一;

[0062] 图2是本申请实施例提供上行传输方法的流程示意图之二;

[0063] 图3是本申请实施例提供的终端的结构示意图;

[0064] 图4是本申请实施例提供的网络设备的结构示意图;

[0065] 图5是本申请实施例提供的上行传输装置的结构示意图之一;

[0066] 图6是本申请实施例提供的上行传输装置的结构示意图之二。

具体实施方式

[0067] 本申请实施例中术语“和/或”,描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况。字符“/”一般表示前后关联对象是一种“或”的关系。

[0068] 本申请实施例中术语“多个”是指两个或两个以上,其它量词与之类似。

[0069] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请一部分实施例,并不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0070] 相关技术中,上行传输方案通常基于码本实现,具体是通过基于固定码本确定上行传输预编码矩阵的多天线传输技术实现。

[0071] 目前的NR系统上行传输支持DFT(Discrete Fourier Transform,离散傅里叶)-S-

OFDM(Single-carrier Frequency-Division Multiple Access,单载波频分多址)和CP-OFDM(Cyclic Prefix Orthogonal Frequency Division Multiplexing,循环前缀正交频分复用)两种波形,且两种波形的适用场景和特性不同,码本设计考虑的因素也有所不同。

[0072] 其中,DFT-S-OFDM下的上行传输主要用于功率受限的边缘覆盖场景,只支持单流的数据传输,需要专门针对单流码本进行设计。CP-OFDM则最多可以支持4流的并行传输,需要设计最多4流的码本。

[0073] 对于终端的MIMO传输,其传输天线与射频的特性和网络设备有较大差别,码本设计上需要充分考虑天线间的相关特性。当两个天线端口满足相干传输条件,即各天线单元发射通路可以调整至固定功率、相位差时,终端可以通过预编码,利用这两个天线端口同时进行同一层的数据传输,由此获得阵列增益。然而,由于天线阵元的互耦效应、馈线差异以及射频通路的放大器相位和增益的变化等因素的影响,实际应用中,终端天线各端口间不可避免地存在着功率和相位等方面的差异。受限于成本和设计,不是所有的终端都可以将各天线端口校准至满足相干传输需求的程度。不能相干传输的天线端口可以同时在不同的传输层上进行数据传输。因此,上行传输的码本设计需要考虑终端的天线相干传输能力。

[0074] NR系统定义了三种终端的天线相干传输能力。

[0075] 全相干(Full-Coherent):所有的天线都可以相干传输。

[0076] 部分相干(Partial-Coherent):同一相干传输组内的天线可以相干传输,相干传输组之间不能相干传输,每个相干传输组包含两个天线。

[0077] 非相干(Non-coherent):没有天线可以相干传输。

[0078] 考虑到终端天线结构的多样性,上行码本的设计不基于任何特定的天线结构假设和相关性假设。上行码本中应包含天线部分相干传输和天线非相干传输的码字,以用于具有部分相干传输能力或非相干传输能力的终端。

[0079] 目前,使用DFT-S-OFDM波形的4天线码本是以LTE(Long Term Evolution,长期演进)上行4天线单流传输的码本为基础进行设计的。LTE的上行4天线单流传输的码本中包含了16个适用于4根天线全相干传输的码字和8个适用于部分天线相干传输的码字。其中,部分天线相干传输的码字中包含两个相干传输天线组:1和3天线为一组,2和4天线为一组。NR在DFT-S-OFDM波形下的4天线的码本在LTE上行4天线单流传输的码本的基础上增加了4个单天线选择的码字,用于非相干传输能力的终端和天线选择。

[0080] 使用CP-OFDM时的上行4天线单流传输的码本中所有天线相干传输的码字是对CodebookMode=1、L=1的NR Type I下行4天线单流传输的码本进行码字组均匀降采样后的码字,即将过采样因子 O_1 置为2,共16个码字。部分天线相干传输的码字沿用了LTE上行4天线单流传输的码本中的8个部分天线相干传输的码字。非相干传输的码字为全部的4个单天线选择码字。

[0081] 使用CP-OFDM时的4天线2流传输的码本中,所有天线相干传输的码字是通过对CodebookMode=1、L=1的NR Type I下行4天线2流传输的码本进行了码字组均匀降采样后得到的,即将过采样因子 O_1 置为2,同时对组内的码字也进行了降采样,将 $i_{1,3}$ 固定为0,共8个码字。部分天线相干传输的码字由LTE上行4天线2流传输的码本中以1和2天线为一组相干传输天线组、3和4天线为一组相干传输天线组的码字所构成。为了与4天线单流传输的码本中针对部分天线相干传输的码字所对应的相干传输天线组的分组保持一致,NR中将LTE

上行4天线单流传输的码本中针对部分天线相干传输的码字中的2、3天线的系数进行互换后用于使用CP-OFDM波形时的4天线2流传输的码本。非相干传输的码字为全部的6个2流天线非相干传输的码字。

[0082] 使用CP-OFDM时上行4天线3流传输的码本中所有天线相干传输的码字都是通过对CodebookMode=1~2、L=1的NR Type I下行4天线2流传输的码本进行了码字组均匀降采样得到的,即将过采样因子 0_1 置为2,同时对组内的码字也进行了降采样,将 $i_{1,1}$ 的取值范围限制在{0,2},将 $i_{1,3}$ 固定为0,共4个码字。部分天线相干传输的码字为从LTE R10上行码本中选取的2个码字,对应于以1和3天线为一组相干传输天线组、2和4天线为一组相干传输天线组的码字。

[0083] 使用CP-OFDM时的4天线4流传输的码本中所有天线相干传输的码字只有两个,是通过对CodebookMode=1~2、L=1的NR Type I下行4天线4流传输的码本进行了码字组均匀降采样得到的,即将过采样因子 0_1 置为2,同时对组内的码字也进行了降采样,将 $i_{1,1}$ 置为0,将 $i_{1,3}$ 固定为0,共两个码字。部分天线相干传输的码字数量也为2,对应于以1和3天线为一组相干传输天线组、2和4天线为一组相干传输天线组的码字。天线非相干传输的码字与LTE上行4天线4流传输的码本相同,只有一个单位阵码字。

[0084] 综上可知,目前上行传输仅支持最大4个天线端口最大4层的码本,因此无法满足各类应用场景的需求。

[0085] 针对这一问题,本申请提供一种上行传输方法,以提高上行传输性能。图1是本申请实施例提供的上行传输方法的流程示意图之一,如图1所示,该方法的执行主体为终端,该方法包括:

[0086] 步骤110,接收预编码矩阵指示信息;

[0087] 此处,预编码矩阵指示信息是网络设备发送至终端的。预编码矩阵指示信息用于指示上行传输所应用的预编码矩阵,预编码矩阵指示信息可以携带用于上行传输的预编码矩阵的索引,以便于终端从优先从存储的用于上行传输的码本中确定该预编码矩阵。可以理解的是,此处用于上行传输的码本是网络设备和终端预先约定好的。

[0088] 步骤120,从候选预编码矩阵中,确定所述预编码矩阵指示信息所指示的预编码矩阵,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定。

[0089] 具体地,候选预编码矩阵即用于上行传输的码本中可用于上行传输的预编码矩阵,候选预编码矩阵可以是多个,且上行传输的码本中可以包含用于实现部分相干传输的候选预编码矩阵,也可以包含用于实现非相干传输的候选预编码矩阵。

[0090] 为了能够支持更多天线端口和更多层的上行并行传输,本申请实施例中的候选预编码矩阵至少包括第一类矩阵和/或第二类矩阵,此处的第一类矩阵和第二类矩阵均是用于上行P天线端口的部分相干传输的预编码矩阵,P为终端所包含的上行天线端口总数。

[0091] 其中,第一类矩阵为全相干码字和零矩阵组合任意而成的预编码矩阵。此处,全相干码字对应的上行天线端口数与终端所拥有的各相干传输组内包含的上行天线端口数相关,例如,相干传输组内包含4个上行天线端口的情况,用于构成第一类矩阵的全相干码字可以是上行4天线的全相干码字,也可以是上行2天线的全相干码字,还可以既包括上行4天线的全相干码字,也包括上行2天线的全相干码字。

[0092] 第二类矩阵基于部分相干码字或非相干码字确定,进一步地,第二类矩阵可以是在两个部分相干码字拼接的基础上确定的,第二类矩阵也可以是在两个非相干码字拼接的基础上确定的。而具体在确定第二类矩阵时,应用部分相干码字还是非相干码字,可以根据终端所拥有的各相干传输组内包含的上行天线端口数相关,例如相干传输组内包含4个上行天线端口的情况,用于构建第二类矩阵的可以是两个上行4天线端口的部分相干码字;相干传输组内包含2个上行天线端口的情况,用于构建第二类矩阵的可以是两个上行4天线端口的非相干码字。

[0093] 可以理解的是,无论是第一类矩阵还是第二类矩阵,都可以基于现有码本中的全相干码字,或者基于现有码本中的部分相干码字或非相干码字进行组合得到,由此,在设计针对支持更多天线端口和更多层的上行并行传输的码本时,应用现有的支持较少天线端口和较少层的上行并行传输的码本中的码字即可实现,例如,在设计8天线端口8层的上行并行传输的候选预编码矩阵时,可以应用4天线端口4层的上行并行传输的码本中的码字。

[0094] 在码本足以提供丰富的能够支持更多天线端口和更多层的上行并行传输的候选预编码矩阵的情况下,终端在接收到预编码矩阵指示信息之后,仅需从候选预编码矩阵中选取预编码矩阵指示信息所指示的候选预编码矩阵,作为后续进行上行传输的预编码矩阵。

[0095] 步骤130,基于所述预编码矩阵,进行上行传输。

[0096] 具体地,在确定用于上行传输的预编码矩阵之后,终端可以应用预编码矩阵,对待发送的信息进行预编码操作,并发送预编码操作后的信息,由此实现上行传输。

[0097] 本申请实施例提供的方法,应用基于全相干码字和零矩阵确定的第一类矩阵,和/或,基于部分相干码字或非相干码字确定的第二类矩阵,形成候选预编码矩阵,以便于从中确定预编码矩阵进行上行传输的预编码。由于全相干码字、部分相干码字和非相干码字均可以从现有的码本中直接得到,可以快速、便捷地由此组合得到的候选预编码矩阵,从而实现支持更多天线端口和更多层的上行并行传输,以满足高吞吐量需求。

[0098] 基于上述实施例,所述第一类矩阵为矩阵W和矩阵Z的组合;

[0099] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

[0100] 其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

[0101] 具体地,终端用于上行传输的天线端口可以根据相干传输能力划分相干传输组,每个相干传输组内的上行天线端口数量是一致的。例如8个天线端口可以划分为2个相干传输组,每个相干传输组内有4个上行天线端口,又例如8个天线端口可以划分为4个相干传输组,每个相干传输组内有2个上行天线端口;还例如,16个天线端口可以划分为2个相干传输组,每个相干传输组内有8个上行天线端口,本申请实施例不对此作具体限定。

[0102] 可以理解的是,每个相干传输组内至少存在2个上行天线端口,相干传输组内存在的上行天线端口数为2的指数,例如2、4、8等,且各相干传输组中存在的上行天线端口数小于终端的上行天线端口总数P。由此,每个相干传输组内可以有 2^N 个上行天线端口,此处的N为正整数,并且考虑到部分相干的情况,上行传输的天线端口至少分为两个相干传输组,故 $N < \log_2 P$ 。

[0103] 在此情况下,针对于第一类矩阵的构建,全相干码字和零矩阵需要符合如下条件:

[0104] 第一类矩阵为上行 2^i 天线端口的全相干码字 W 与行数为 2^i 的零矩阵 Z 的任意组合。

[0105] 此处, i 的取值受 N 的限制,即, i 可以是1至 N 中的一个或者多个整数。换言之,在每个相干传输组内有 2^N 个上行天线端口的情况下,用于构建第一类矩阵的矩阵 W 可以包括2至 2^N 中每个2的指数的天线端口的全相干码字,矩阵 Z 可以包括行数为2至 2^N 中每个2的指数的零矩阵。

[0106] 例如,终端有8天线端口,划分为2个相干传输组且每个相干传输组有4个天线端口,其用于部分相干传输的第一类矩阵可以是如下所有可能矩阵或矩阵变换的组合:

[0107]
$$\begin{bmatrix} W \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W \end{bmatrix}, \begin{bmatrix} W_1 & Z \\ Z & W_2 \end{bmatrix}, \begin{bmatrix} W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & W_3 \end{bmatrix}, \begin{bmatrix} W_1 & Z & Z & Z \\ Z & W_2 & Z & Z \\ Z & Z & W_3 & Z \\ Z & Z & Z & W_4 \end{bmatrix}。$$

[0108] 其中, W, W_1, W_2, W_3 和 W_4 是上行4和/或2天线端口的全相干码字, Z 是行数为4和/或2的零矩阵。

[0109] 上述矩阵变换是指对如上矩阵做行变换。比如 W_1 和 W_2 表示为 $\begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}$, 则矩阵

$$\begin{bmatrix} W_1 & Z \\ Z & W_2 \end{bmatrix} = \begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ x_3 & 0 \\ x_4 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ 0 & x_3 \\ 0 & x_4 \end{bmatrix}, \text{做行变换后可以是} \begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ x_3 & 0 \\ x_4 & 0 \\ 0 & x_3 \\ 0 & x_4 \end{bmatrix}。$$

[0110] 又例如,终端有8天线端口,划分为4个相干传输组且每个相干传输组有2个天线端口,其用于部分相干传输的第一类矩阵可以是如下所有可能矩阵或矩阵变换的组合:

[0111]
$$\begin{bmatrix} W \\ Z \\ Z \end{bmatrix}; \begin{bmatrix} Z \\ W \\ Z \end{bmatrix}; \begin{bmatrix} Z \\ Z \\ W \end{bmatrix}; \begin{bmatrix} Z \\ Z \\ W \end{bmatrix}; \begin{bmatrix} W_1 & Z \\ Z & W_2 \\ Z & Z \end{bmatrix}; \begin{bmatrix} W_1 & Z \\ Z & Z \\ Z & W_2 \end{bmatrix}; \begin{bmatrix} W_1 & Z \\ Z & Z \\ Z & W_2 \end{bmatrix}; \begin{bmatrix} Z & Z \\ W_1 & Z \\ Z & W_2 \end{bmatrix}; \begin{bmatrix} Z & Z \\ W_1 & Z \\ Z & W_2 \end{bmatrix};$$

$$\begin{bmatrix} Z & Z \\ Z & Z \\ W_1 & Z \\ Z & W_2 \end{bmatrix}; \begin{bmatrix} W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & Z \end{bmatrix}; \begin{bmatrix} W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & Z \end{bmatrix}; \begin{bmatrix} W_1 & Z & Z \\ Z & Z & Z \\ Z & W_2 & Z \\ Z & Z & W_3 \end{bmatrix}; \begin{bmatrix} Z & Z & Z \\ W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & W_3 \end{bmatrix}; \begin{bmatrix} W_1 & Z & Z & Z \\ Z & W_2 & Z & Z \\ Z & Z & W_3 & Z \\ Z & Z & Z & W_4 \end{bmatrix}。$$

[0112] 其中 W, W_1, W_2, W_3 和 W_4 是上行2天线端口的全相干码字, Z 是行数为2的零矩阵。

[0113] 所述矩阵变换是指对如上矩阵做行变换。比如 W_1 和 W_2 表示为 $\begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$, 则矩阵

$$\begin{bmatrix} W_1 & Z \\ Z & W_2 \\ Z & Z \\ Z & Z \end{bmatrix} = \begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \text{做行变换后可以是} \begin{bmatrix} x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \\ 0 & 0 \\ 0 & 0 \end{bmatrix}。$$

[0114] 本申请实施例提供的方法,通过矩阵W和矩阵Z的组合构建第一类矩阵,由于矩阵W是可以从现有的码本中直接得到全相干码字,而矩阵Z是可以直接构建的矩阵,此两者的获取难度都很低,基于此两者组合得到第一类矩阵的成本很低,且可以得到丰富多样的能够支持更多天线端口和更多层的上行并行传输的第一类矩阵,提高了预编码矩阵选取的灵活性。

[0115] 考虑到任意组合所得的第一类矩阵的数量规模极其庞大,为了从中筛选中更加适合于上行部分相干传输的候选预编码矩阵,基于上述任一实施例,本申请实施例针对矩阵W和矩阵Z的任意组合进行了筛选:

[0116] 在每个相干传输组内有 2^k 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0117] 所述矩阵W为上行 2^k 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

[0118] 所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

[0119] 其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数;

[0120] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0121] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0122] 具体地,针对N的取值,可以进一步划分为两种情况,一种是N为大于1的整数,即 $1 < N < \log_2 P$,此时将N记为K,即K为整数,且 $1 < K < \log_2 P$;另一种是N为1,此时 $2^N = 2$ 。

[0123] 针对第一种情况,即每个相干传输组内有 2^k 个上行天线端口, $2^k \geq 4$ 的情况,此时可应用如下规则对矩阵W和矩阵Z的任意组合所得的组合矩阵进行选取以获取第一类矩阵:

[0124] 矩阵W为上行 2^k 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1。

[0125] 通过如上规则选取得到的第一类矩阵,由于不同行的非零元素个数差小于等于1,能够有效限制在上行传输时不同天线端口的发射功率差,从而平衡各天线端口的发射功率。

[0126] 例如,K=2时,即8天线端口有2个相干传输组且每个相干传输组有4个天线端口,其部分相干传输码本可以是按照上述规则筛选出的以下第一类矩阵:

$$\begin{aligned}
[0127] \quad & \begin{bmatrix} W_{4Tx,r1} \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \\
& \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r3} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r3} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r3} & Z \\ Z & W_{4Tx,r3} \end{bmatrix}, \\
& \begin{bmatrix} W_{4Tx,r3} & Z \\ Z & W_{4Tx,r4} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r4} & Z \\ Z & W_{4Tx,r3} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r4} & Z \\ Z & W_{4Tx,r4} \end{bmatrix}。
\end{aligned}$$

[0128] 其中, $W_{mTx, rn}$ 是上行 m 天线端口的层数为 n 的全相干码字; 零矩阵 Z 的行数是 4。

[0129] 针对第一种情况, 即每个相干传输组内有 2^k 个上行天线端口, $2^k \geq 4$ 的情况, 此时还可应用如下规则对矩阵 W 和矩阵 Z 的任意组合所得的组合矩阵进行选取以获取第一类矩阵:

[0130] 所述矩阵 W 为上行 2^j 天线端口的全相干码字, 且所述组合矩阵每行的非零元素个数小于等于 2, j 的取值为 1 至 K 中的至少一个整数。

[0131] 通过上述规则选取得到的第一类矩阵, 由于每行的非零元素个数均小于等于 2, 能够保证低立方度量 (cubic metric), 从而使得终端侧的功率放大器效率得到保障。

[0132] 例如, $K=2$ 时, 即 8 天线端口有 2 个相干传输组且每个相干传输组有 4 个天线端口, 其部分相干传输码本可以是按照上述规则筛选出的以下第一类矩阵:

$$\begin{aligned}
[0133] \quad & \begin{bmatrix} W_{4Tx,r1} \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \\
& \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{2Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z & Z \\ Z & W_{2Tx,r1} & Z \\ Z & Z & W_{2Tx,r2} \end{bmatrix}, \\
& \begin{bmatrix} W_{2Tx,r2} & Z & Z \\ Z & W_{2Tx,r1} & Z \\ Z & Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx,r1} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{2Tx,r2} \end{bmatrix}, \\
& \begin{bmatrix} W_{2Tx,r2} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r1} \end{bmatrix}, \\
& \begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r1} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r1} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}, \\
& \begin{bmatrix} W_{2Tx,r1} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}。
\end{aligned}$$

[0134] 其中 $W_{mTx, rn}$ 是上行 m 天线端口的层数为 n 的全相干码字; 零矩阵 Z 的行数是 4 和/或 2。

[0135] 针对第二种情况, 即每个相干传输组内有 2 个上行天线端口的情况, 此时可应用如下规则对矩阵 W 和矩阵 Z 的任意组合所得的组合矩阵进行选取以获取第一类矩阵:

[0136] 组合矩阵中每行的非零元素个数小于等于 2, 且, 组合矩阵中不同行非零元素个数差小于等于 1。

[0137] 此处,通过限制每行的非零元素的个数,以及不同行的非零元素的个数差,能够有效限制在上行传输时不同天线端口的发射功率,从而平衡各天线端口的发射功率。

[0138] 例如,8天线端口有4个相干传输组且每个相干传输组有2个天线端口,其部分相干传输码本可以是按照上述规则筛选出的以下第一类矩阵:

$$\begin{aligned}
 [0139] \quad & \begin{bmatrix} W_{2Tx, r1} \\ Z \\ Z \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W_{2Tx, r1} \\ Z \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ Z \\ W_{2Tx, r1} \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ Z \\ Z \\ W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z \\ Z & W_{2Tx, r1} \\ Z & Z \\ Z & Z \end{bmatrix}, \\
 & \begin{bmatrix} W_{2Tx, r1} & Z \\ Z & Z \\ Z & W_{2Tx, r1} \\ Z & Z \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z \\ Z & Z \\ Z & W_{2Tx, r1} \\ Z & Z \end{bmatrix}, \begin{bmatrix} Z & Z \\ W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z \end{bmatrix}, \begin{bmatrix} Z & Z \\ Z & W_{2Tx, r1} \\ Z & W_{2Tx, r1} \end{bmatrix}, \\
 & \begin{bmatrix} W_{2Tx, r1} & Z & Z \\ Z & W_{2Tx, r1} & Z \\ Z & Z & W_{2Tx, r1} \\ Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} \\ Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & W_{2Tx, r1} \end{bmatrix}, \\
 & \begin{bmatrix} Z & Z & Z \\ W_{2Tx, r1} & Z & Z \\ Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \\
 & \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \\
 & \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \\
 & \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \\
 & \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & W_{2Tx, r1} \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix},
 \end{aligned}$$

$$\begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \\
 \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \\
 \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \\
 \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}。$$

[0140] 其中 $W_{2Tx, rn}$ 是上行2天线端口的层数为n的全相干码字；零矩阵Z的行数是2。

[0141] 本申请实施例提供的方法，通过限制矩阵W所对应的天线端口数，以及矩阵W和矩阵Z组合得到的组合矩阵中不同的行的非零元素个数和/或非零元素个数差，对矩阵W和矩阵Z任意组合的组合矩阵进行筛选，在保证第一类矩阵能够支持更多天线端口和更多层的上行并行传输的同时，有效控制了候选预编码矩阵的规模。

[0142] 基于上述任一实施例，第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩阵A、B均为上行P/2天线端口的部分相干码字，或，矩阵A、B均为上行P/2天线端口的非相干码字。

[0143] 具体地，在第二类矩阵的构建中，需要参考上行P/2天线端口的部分相干码字或者非相干码字。而具体通过何种码字构建第二类矩阵，依然需要依据终端所拥有的各相干传输组内包含的上行天线端口数而定，具体在相干传输组有P/2个天线端口的情况下，A、B为部分相干码字，在相干传输组中天线端口的数量小于P/2的情况下，A、B为非相干码字。

[0144] 例如，针对终端包括8天线端口，具体可拆分2个相干传输组且每个相干传输组有4个天线端口的情况，用于构建第二类矩阵的A、B为上行4天线端口的部分相干码字；又例如，针对终端包括8天线端口，具体可拆分4个相干传输组且每个相干传输组有2个天线端口的情况，用于构建第二类矩阵的A、B为上行4天线端口的非相干码字。

[0145] 本申请实施例提供的方法，应用部分相干码字或非相干码字构建第二类矩阵，由于部分相干码字和非相干码字均可以从现有的码本中直接得到，可以快速、便捷地由此组合得到的候选预编码矩阵，从而实现支持更多天线端口和更多层的上行并行传输，以满足高吞吐量需求。

[0146] 基于上述任一实施例，所述候选预编码矩阵还包括第三类矩阵，所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0147] 具体地，考虑到终端中的P个上行天线端口中可能不存在可以相干传输天线端口，即终端需要进行非相干传输的情况，候选预编码矩阵中也应设置有用于实现更多天线端口

和更多层的上行非相干传输的预编码矩阵。本申请实施例中,将此类用于非相干传输的预编码矩阵,记为第三类矩阵。

[0148] 此处,第三类矩阵的每一行只有一个非零元素,且第三类矩阵的每一列只有一个非零元素。预编码矩阵中包含的第三类矩阵,可以是所有可能的矩阵的集合,也可以是基于预先设定的原则进行筛选后得到的矩阵的集合,本申请实施例对此不作具体限定。

[0149] 本申请实施例提供的方法,提供了用于实现非相干传输的第三类矩阵作为候选预编码矩阵,从而保证无论是部分相干传输还是非相干传,终端均可以从候选预编码矩阵中获取得到合适的预编码矩阵,以实现更多天线端口和更多层的上行并行传输。

[0150] 考虑到符合第三类矩阵每行、每列均只有一个非零元素的矩阵数量规模极其庞大,为了从中筛选中更加适合用于上行非相干传输的候选预编码矩阵,基于上述任一实施例,本申请实施例针对各在每行、每列均只有一个非零元素的任意候选矩阵进行了筛选:

[0151] 所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0152] 所述候选矩阵的非零元素所在的行号连续;

[0153] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2$;

[0154] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-1$;

[0155] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-2$;

[0156] 其中,所述 P 为上行天线端口总数。

[0157] 具体地,上述四种规则可以择一应用以实现第三类矩阵的筛选,也可以选取其中的多个分别应用,并将基于每个规则筛选得到的候选矩阵均作为第三类矩阵,本申请实施例对此不作具体限定。

[0158] 上述各规则中,选取非零元素所在行号联系的候选矩阵作为第三类矩阵,使得在应用该矩阵进行预编码处理并发送信号时,所占用的上行天线端口的序号是连续的,更有利相应上行天线端口配置的便捷性;根据相邻列的非零元素所在行号的间隔从候选矩阵中筛选第三类矩阵,使得在应用该矩阵进行预编码处理并发送信号时,相邻的上行天线端口之间的抗干扰性能更强。

[0159] 本申请实施例提供的方法,通过限制第三类矩阵中非零元素所在行号的连续性、相邻列的非零元素所在行号的间隔,对候选矩阵进行筛选,在保证第三类矩阵能够支持更多天线端口和更多层的上行并行传输的同时,有效控制了候选预编码矩阵的规模。

[0160] 基于上述任一实施例,考虑到基于上述方法产生的候选预编码矩阵数量比较大,会增加候选预编码矩阵在两个设备之间传递的信令开销,也会增加选择最优码本的算法复杂度和存储全部候选预编码矩阵集合的开销。为了解决候选预编码矩阵数量庞大的问题,还可以通过如下步骤规划限制候选预编码矩阵的规模:

[0161] 确定目标候选矩阵数量 M ,并获取初始预编码矩阵集合中每 M 个初始预编码矩阵构成的多个初始矩阵组合;

[0162] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0163] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的 M 个初始预编码矩阵确定为所述候选预编码矩

阵。

[0164] 具体地,目标候选矩阵数量M即期望最终应用于该上行传输方法的候选预编码矩阵的总数。初始预编码矩阵集合中包含了大量的初始预编码矩阵,此处,初始预编码矩阵集合可以包括第一类矩阵和/或第二类矩阵,还可以既包括第三类矩阵,也包括第一类矩阵和/或第二类矩阵,本申请实施例对此不作具体限定。

[0165] 针对数量规模庞大的初始预编码矩阵集合,可以将M作为初始矩阵组合内包括的初始预编码矩阵的数量值,从初始预编码矩阵集合中选取M个初始预编码矩阵以构建初始矩阵组合。可以理解的是,此处的M个初始预编码矩阵可以是任意选取的,由此得到初始矩阵组合涵盖了所有可能的M个初始预编码矩阵的组合形式。

[0166] 在得到各种初始矩阵组合之后,针对其中的每一个初始矩阵组合,均可以计算该初始矩阵组合内的每两个初始预编码矩阵之间的差异值,此处两个初始预编码矩阵之间的差异值可以表示为两个初始预编码矩阵的弦距离。在得到一个初始矩阵组合内的每两个初始预编码矩阵之间的差异值之后,即可基于此确定该初始矩阵组合的组内矩阵差异值,此处的组内矩阵差异值以初始矩阵组合为单位反映整个初始矩阵组合内各初始预编码矩阵之间的差异大小,组内矩阵差异值可以取初始矩阵组合内每两个初始预编码矩阵之间的差异值的均值,也可以取初始矩阵组合内每两个初始预编码矩阵之间的差异值的最小值,本申请实施例对此不作具体限定。

[0167] 在得到每个初始矩阵组合的组内矩阵差异值,即可从上述每个初始矩阵组合中选取出组内矩阵差异值最大的初始矩阵组合,作为候选矩阵组合。可以理解的是,组内矩阵差异值越大,则初始矩阵组合内各初始预编码矩阵之间的差异越大,初始矩阵组合所覆盖的初始预编码矩阵的种类特性越多。由此,选取矩阵差异值最大的初始矩阵组合,即在有限的初始预编码矩阵数量M的前提下,尽可能覆盖最多种类特性的初始预编码矩阵,以应对各种上行传输需求。

[0168] 在得到候选矩阵组合之后,即可将候选矩阵组合中的M个初始预编码矩阵确定为候选预编码矩阵。

[0169] 本申请实施例提供的方法,有效限制了候选预编码矩阵的规模数量,降低了预编码矩阵选取的算法复杂度,并且降低了候选预编码矩阵存储的开销。

[0170] 基于上述任一实施例,针对于候选预编码矩阵数量规模的限制,各层可以按照如下方法删减候选预编码矩阵到合理的个数M。

[0171] Step1.从初始预编码矩阵集合中选出所有的M个初始预编码矩阵的组合,即初始矩阵组合;

[0172] Step2.遍历所有组合,对于每个组合,从M个初始预编码矩阵中选择2个初始预编码矩阵的所有组合共有 C_N^2 种,计算每两个初始预编码矩阵之间的差异值,即每两个初始预编码矩阵之间弦距离 $d(w_i, w_j) = \frac{1}{\sqrt{2}} \|w_i w_i^H - w_j w_j^H\|_F$ 。然后再计算这 C_N^2 个弦距离的最小值作为组合的组内矩阵差异值。由此,每个组合对应有一个组内矩阵差异值,即弦距离最小值。

[0173] Step3.遍历所有组合,选出组内矩阵差异值最大的组合,即为该层的最优的候选矩阵组合,其包含M个初始预编码矩阵,此M个初始预编码矩阵即最终应用于该层的候选预

编码矩阵。

[0174] 基于上述任一实施例,图2是本申请实施例提供上行传输方法的流程示意图之二,如图2所示,该方法的执行主体为网络设备,该方法包括:

[0175] 步骤210,基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定。

[0176] 具体地,候选预编码矩阵即用于上行传输的码本中可用于上行传输的预编码矩阵,候选预编码矩阵可以是多个,且上行传输的码本中可以包含用于实现部分相干传输的候选预编码矩阵,也可以包含用于实现非相干传输的候选预编码矩阵。

[0177] 为了能够支持更多天线端口和更多层的上行并行传输,本申请实施例中的候选预编码矩阵至少包括第一类矩阵和/或第二类矩阵,此处的第一类矩阵和第二类矩阵均是用于上行P天线端口的部分相干传输的预编码矩阵,P为终端所包含的上行天线端口总数。

[0178] 其中,第一类矩阵为全相干码字和零矩阵组合任意而成的预编码矩阵。此处,全相干码字对应的上行天线端口数与终端所拥有的各相干传输组内包含的上行天线端口数相关,例如,相干传输组内包含4个上行天线端口的情况,用于构成第一类矩阵的全相干码字可以是上行4天线的全相干码字,也可以是上行2天线的全相干码字,还可以既包括上行4天线的全相干码字,也包括上行2天线的全相干码字。

[0179] 第二类矩阵基于部分相干码字或非相干码字确定,进一步地,第二类矩阵可以是在两个部分相干码字拼接的基础上确定的,第二类矩阵也可以是在两个非相干码字拼接的基础上确定的。而具体在确定第二类矩阵时,应用部分相干码字还是非相干码字,可以根据终端所拥有的各相干传输组内包含的上行天线端口数相关,例如相干传输组内包含4个上行天线端口的情况,用于构建第二类矩阵的可以是两个上行4天线端口的部分相干码字;相干传输组内包含2个上行天线端口的情况,用于构建第二类矩阵的可以是两个上行4天线端口的非相干码字。

[0180] 可以理解的是,无论是第一类矩阵还是第二类矩阵,都可以基于现有码本中的全相干码字,或者基于现有码本中的部分相干码字或非相干码字进行组合得到,由此,在设计针对支持更多天线端口和更多层的上行并行传输的码本时,应用现有的支持较少天线端口和较少层的上行并行传输的码本中的码字即可实现,例如,在设计8天线端口8层的上行并行传输的候选预编码矩阵时,可以应用4天线端口4层的上行并行传输的码本中的码字。

[0181] 在码本足以提供丰富的能够支持更多天线端口和更多层的上行并行传输的候选预编码矩阵的情况下,网络设备可以从候选预编码矩阵中选取一个预编码矩阵,并生成用于指示该预编码矩阵的预编码矩阵指示信息。此处预编码矩阵指示信息用于指示上行传输所应用的预编码矩阵,预编码矩阵指示信息可以携带用于上行传输的预编码矩阵的索引。

[0182] 步骤220,将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

[0183] 具体地,网络设备可以将生成的预编码矩阵指示信息发送到终端。终端在接收到预编码矩阵指示信息之后,可以从候选预编码矩阵中选取预编码矩阵指示信息所指示的候选预编码矩阵,作为后续进行上行传输的预编码矩阵。在确定用于上行传输的预编码矩阵之后,终端可以应用预编码矩阵,对待发送的信息进行预编码操作,并发送预编码操作后

的信息,由此实现上行传输。

[0184] 本申请实施例提供的方法,应用基于全相干码字和零矩阵确定的第一类矩阵,和/或,基于部分相干码字或非相干码字确定的第二类矩阵,形成候选预编码矩阵,以便于从中确定预编码矩阵进行上行传输的预编码。由于全相干码字、部分相干码字和非相干码字均可以从现有的码本中直接得到,可以快速、便捷地由此组合得到的候选预编码矩阵,从而实现支持更多天线端口和更多层的上行并行传输,以满足高吞吐量需求。

[0185] 基于上述任一实施例,所述第一类矩阵为矩阵W和矩阵Z的组合;

[0186] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

[0187] 其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

[0188] 具体地,终端用于上行传输的天线端口可以根据相干传输能力划分相干传输组,每个相干传输组内的上行天线端口数量是一致的。例如8个天线端口可以划分为2个相干传输组,每个相干传输组内有4个上行天线端口,又例如8个天线端口可以划分为4个相干传输组,每个相干传输组内有2个上行天线端口;还例如,16个天线端口可以划分为2个相干传输组,每个相干传输组内有8个上行天线端口,本申请实施例不对此作具体限定。

[0189] 可以理解的是,每个相干传输组内至少存在2个上行天线端口,相干传输组内存在的上行天线端口数为2的指数,例如2、4、8等,且各相干传输组中存在的上行天线端口数小于终端的上行天线端口总数P。由此,每个相干传输组内可以有 2^N 个上行天线端口,此处的N为正整数,并且考虑到部分相干的情况,上行传输的天线端口至少分为两个相干传输组,故 $N < \log_2 P$ 。

[0190] 在此情况下,针对于第一类矩阵的构建,全相干码字和零矩阵需要符合如下条件:

[0191] 第一类矩阵为上行 2^i 天线端口的全相干码字W与行数为 2^i 的零矩阵Z的任意组合。

[0192] 此处,i的取值受N的限制,即,i可以是1至N中的一个或者多个整数。换言之,在每个相干传输组内有 2^N 个上行天线端口的情况下,用于构建第一类矩阵的矩阵W可以包括2至 2^N 中每个2的指数的天线端口的全相干码字,矩阵Z可以包括行数为2至 2^N 中每个2的指数的零矩阵。

[0193] 本申请实施例提供的方法,通过矩阵W和矩阵Z的组合构建第一类矩阵,由于矩阵W是可以从现有的码本中直接得到全相干码字,而矩阵Z是可以直接构建的矩阵,此两者的获取难度都很低,基于此两者组合得到第一类矩阵的成本很低,且可以得到丰富多样的能够支持更多天线端口和更多层的上行并行传输的第一类矩阵,提高了预编码矩阵选取的灵活性。

[0194] 考虑到任意组合所得的第一类矩阵的数量规模极其庞大,为了从中筛选中更加适合用于上行部分相干传输的候选预编码矩阵,基于上述任一实施例,本申请实施例针对矩阵W和矩阵Z的任意组合进行了筛选:

[0195] 在每个相干传输组内有 2^K 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0196] 所述矩阵W为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素

个数差小于等于1;或,

[0197] 所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

[0198] 其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数;

[0199] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0200] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0201] 具体地,针对N的取值,可以进一步划分为两种情况,一种是N为大于1的整数,即 $1 < N < \log_2 P$,此时将N记为K,即K为整数,且 $1 < K < \log_2 P$;另一种是N为1,此时 $2^N = 2$ 。

[0202] 针对第一种情况,即每个相干传输组内有 2^K 个上行天线端口, $2^K \geq 4$ 的情况,此时可应用如下规则对矩阵W和矩阵Z的任意组合所得的组合矩阵进行选取以获取第一类矩阵:

[0203] 矩阵W为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1。

[0204] 通过如上规则选取得到的第一类矩阵,由于不同行的非零元素个数差小于等于1,能够有效限制在上行传输时不同天线端口的发射功率差,从而平衡各天线端口的发射功率。

[0205] 针对第一种情况,即每个相干传输组内有 2^K 个上行天线端口, $2^K \geq 4$ 的情况,此时还可应用如下规则对矩阵W和矩阵Z的任意组合所得的组合矩阵进行选取以获取第一类矩阵:

[0206] 所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2, j的取值为1至K中的至少一个整数。

[0207] 通过上述规则选取得到的第一类矩阵,由于每行的非零元素个数均小于等于2,能够保证低立方度量(cubic metric),从而使得终端侧的功率放大器效率得到保障。

[0208] 针对第二种情况,即每个相干传输组内有2个上行天线端口的情况,此时可应用如下规则对矩阵W和矩阵Z的任意组合所得的组合矩阵进行选取以获取第一类矩阵:

[0209] 组合矩阵中每行的非零元素个数小于等于2,且,组合矩阵中不同行非零元素个数差小于等于1。

[0210] 此处,通过限制每行的非零元素的个数,以及不同行的非零元素的个数差,能够有效限制在上行传输时不同天线端口的发射功率,从而平衡各天线端口的发射功率。

[0211] 本申请实施例提供的方法,通过限制矩阵W所对应的天线端口数,以及矩阵W和矩阵Z组合得到的组合矩阵中不同的行的非零元素个数和/或非零元素个数差,对矩阵W和矩阵Z任意组合的组合矩阵进行筛选,在保证第一类矩阵能够支持更多天线端口和更多层的上行并行传输的同时,有效控制了候选预编码矩阵的规模。

[0212] 基于上述任一实施例,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

[0213] 具体地,在第二类矩阵的构建中,需要参考上行P/2天线端口的部分相干码字或者非相干码字。而具体通过何种码字构建第二类矩阵,依然需要依据终端所拥有的各相干传输组内包含的上行天线端口数而定,具体在相干传输组有P/2个天线端口的情况下,A、B为

部分相干码字,在相干传输组中天线端口的数量小于 $P/2$ 的情况下,A、B为非相干码字。

[0214] 本申请实施例提供的方法,应用部分相干码字或非相干码字构建第二类矩阵,由于部分相干码字和非相干码字均可以从现有的码本中直接得到,可以快速、便捷地由此组合得到的候选预编码矩阵,从而实现支持更多天线端口和更多层的上行并行传输,以满足高吞吐量需求。

[0215] 基于上述任一实施例,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0216] 具体地,考虑到终端中的 P 个上行天线端口中可能不存在可以相干传输天线端口,即终端需要进行非相干传输的情况,候选预编码矩阵中也应设置有用于实现更多天线端口和更多层的上行非相干传输的预编码矩阵。本申请实施例中,将此类用于非相干传输的预编码矩阵,记为第三类矩阵。

[0217] 此处,第三类矩阵的每一行只有一个非零元素,且第三类矩阵的每一列只有一个非零元素。预编码矩阵中包含的第三类矩阵,可以是所有可能的矩阵的集合,也可以是基于预先设定的原则进行筛选后得到的矩阵的集合,本申请实施例对此不作具体限定。

[0218] 本申请实施例提供的方法,提供了用于实现非相干传输的第三类矩阵作为候选预编码矩阵,从而保证无论是部分相干传输还是非相干传,终端均可以从候选预编码矩阵中获取得到合适的预编码矩阵,以实现更多天线端口和更多层的上行并行传输。

[0219] 考虑到符合第三类矩阵每行、每列均只有一个非零元素的矩阵数量规模极其庞大,为了从中筛选中更加适合用于上行非相干传输的候选预编码矩阵,基于上述任一实施例,本申请实施例针对各在每行、每列均只有一个非零元素的任意候选矩阵进行了筛选:

[0220] 所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0221] 所述候选矩阵的非零元素所在的行号连续;

[0222] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2$;

[0223] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-1$;

[0224] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-2$;

[0225] 其中,所述 P 为上行天线端口总数。

[0226] 具体地,上述四种规则可以择一应用以实现第三类矩阵的筛选,也可以选取其中的多个分别应用,并将基于每个规则筛选得到的候选矩阵均作为第三类矩阵,本申请实施例对此不作具体限定。

[0227] 上述各规则中,选取非零元素所在行号联系的候选矩阵作为第三类矩阵,使得在应用该矩阵进行预编码处理并发送信号时,所占用的上行天线端口的序号是连续的,更有利相应上行天线端口配置的便捷性;根据相邻列的非零元素所在行号的间隔从候选矩阵中筛选第三类矩阵,使得在应用该矩阵进行预编码处理并发送信号时,相邻的上行天线端口之间的抗干扰性能更强。

[0228] 本申请实施例提供的方法,通过限制第三类矩阵中非零元素所在行号的连续性、相邻列的非零元素所在行号的间隔,对候选矩阵进行筛选,在保证第三类矩阵能够支持更多天线端口和更多层的上行并行传输的同时,有效控制了候选预编码矩阵的规模。

[0229] 基于上述任一实施例,考虑到基于上述方法产生的候选预编码矩阵数量比较大,

会增加候选预编码矩阵在两个设备之间传递的信令开销,也会增加选择最优码本的算法复杂度和存储全部候选预编码矩阵集合的开销。为了解决候选预编码矩阵数量庞大的问题,还可以通过如下步骤规划限制候选预编码矩阵的规模:

[0230] 确定目标候选矩阵数量 M ,并获取初始预编码矩阵集合中每 M 个初始预编码矩阵构成的多个初始矩阵组合;

[0231] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0232] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的 M 个初始预编码矩阵确定为所述候选预编码矩阵。

[0233] 具体地,目标候选矩阵数量 M 即期望最终应用于该上行传输方法的候选预编码矩阵的总数。初始预编码矩阵集合中包含了大量的初始预编码矩阵,此处,初始预编码矩阵集合可以包括第一类矩阵和/或第二类矩阵,还可以既包括第三类矩阵,也包括第一类矩阵和/或第二类矩阵,本申请实施例对此不作具体限定。

[0234] 针对数量规模庞大的初始预编码矩阵集合,可以将 M 作为初始矩阵组合内包括的初始预编码矩阵的数量值,从初始预编码矩阵集合中选取 M 个初始预编码矩阵以构建初始矩阵组合。可以理解的是,此处的 M 个初始预编码矩阵可以是任意选取的,由此得到初始矩阵组合涵盖了所有可能的 M 个初始预编码矩阵的组合形式。

[0235] 在得到各种初始矩阵组合之后,针对其中的每一个初始矩阵组合,均可以计算该初始矩阵组合内的每两个初始预编码矩阵之间的差异值,此处两个初始预编码矩阵之间的差异值可以表示为两个初始预编码矩阵的弦距离。在得到一个初始矩阵组合内的每两个初始预编码矩阵之间的差异值之后,即可基于此确定该初始矩阵组合的组内矩阵差异值,此处的组内矩阵差异值以初始矩阵组合为单位反映整个初始矩阵组合内各初始预编码矩阵之间的差异大小,组内矩阵差异值可以取初始矩阵组合内每两个初始预编码矩阵之间的差异值的均值,也可以取初始矩阵组合内每两个初始预编码矩阵之间的差异值的最小值,本申请实施例对此不作具体限定。

[0236] 在得到每个初始矩阵组合的组内矩阵差异值,即可从上述每个初始矩阵组合中选取组内矩阵差异值最大的初始矩阵组合,作为候选矩阵组合。可以理解的是,组内矩阵差异值越大,则初始矩阵组合内各初始预编码矩阵之间的差异越大,初始矩阵组合所覆盖的初始预编码矩阵的种类特性越多。由此,选取矩阵差异值最大的初始矩阵组合,即在有限的初始预编码矩阵数量 M 的前提下,尽可能覆盖最多种类特性的初始预编码矩阵,以应对各种上行传输需求。

[0237] 在得到候选矩阵组合之后,即可将候选矩阵组合中的 M 个初始预编码矩阵确定为候选预编码矩阵。

[0238] 本申请实施例提供的方法,有效限制了候选预编码矩阵的规模数量,降低了预编码矩阵选取的算法复杂度,并且降低了候选预编码矩阵存储的开销。

[0239] 实施例一:

[0240] 本申请提供一种基于上行非相干传输码本的上行传输方法,应用于8个上行天线端口的终端,包括如下步骤:

[0241] 1、终端按照如下方式获取各层的非相干传输预编码矩阵集合,即各层的第三类矩阵的集合。所有层的第三类矩阵的集合可以作为上行非相干传输码本,存储于终端中。

[0242] 第三类矩阵获取规则包括:

[0243] 第三类矩阵每一列只有一个非零元素,每一行只有一个非零元素;并且:

[0244] Rank=1时,所有可能的每行、每列均只有一个非零元素的候选矩阵作为第三类矩阵构成一层的码本,即一层的第三类矩阵共8个,见表1示出的上行非相干传输码本。

[0245] Rank=2时,在所有可能的候选矩阵中,按照相邻列的非零元素所在的行号间隔是4的规则进行删减,得到4个第三类矩阵,见表1示出的上行非相干传输码本。

[0246] Rank=3时,在所有可能的候选矩阵中,按照相邻列的非零元素所在的行号间隔是3的规则进行删减,得到2个第三类矩阵,见表1示出的上行非相干传输码本。

[0247] Rank=4时,在所有可能的候选矩阵中,按照相邻列的非零元素所在的行号间隔是2的规则进行删减,得到2个第三类矩阵,见表1示出的上行非相干传输码本。

[0248] Rank=5~7时,在所有可能的候选矩阵中,按照非零元素所在的行号连续的规则进行删减,每层得到1个第三类矩阵,见表1示出的上行非相干传输码本。

[0249] Rank=8时,预编码矩阵只有1个,见表1示出的上行非相干传输码本。

[0250] 2、终端接收网络设备指示的预编码矩阵指示信息,此处的预编码矩阵指示信息具体可以是预编码矩阵索引。

[0251] 3、对于没有天线端口可以进行相干传输的终端,根据预编码矩阵指示信息指示的预编码矩阵索引,在上述非相干传输码本中找到相应的预编码矩阵,对数据进行预编码。

[0252] 实施例二:

[0253] 本申请提供一种基于上行非相干传输码本的上行传输方法,应用于8个上行天线端口的终端,包括如下步骤:

[0254] 1、网络设备按照如下方式获取各层的非相干传输预编码矩阵集合,即各层的第三类矩阵的集合。所有层的第三类矩阵的集合可以作为上行非相干传输码本,存储于网络设备中。

[0255] 第三类矩阵获取规则与实施例一相同,此处不作赘述。

[0256] 2、如果终端上报的能力仅支持非相干传输,则网络设备从上述非相干传输码本中选择最优的预编码矩阵,并生成携带了预编码矩阵的索引的预编码矩阵指示信息。

[0257] 3、网络设备将此预编码矩阵指示信息发送给终端。

[0258] 表1. 上行非相干传输码本

[0261] 实施例三:

[0262] 本申请提供一种基于上行部分相干传输码本的上行传输方法,应用于8个上行天线端口的终端,该方法包括:

[0263] 1、终端有2个相干传输组且每个相干传输组都有4个天线端口,终端可以按照如下方式产生各层的部分相干传输预编码矩阵集合,即各层的第一类矩阵的集合。所有层的第一类矩阵的集合作为表2示出的上行部分相干传输码本,存储于终端中。

[0264] 第一类矩阵获取规则包括:

[0265] 第一类矩阵由非零元素构成的矩阵W和零元素矩阵Z任意组合而成。第一类矩阵每一列仅有一个相干传输组对应的元素全为非零,其余相干传输组对应的元素全为0。

[0266] 下式中, $W_{4Tx,rankn}$ 是当前上行4天线端口UL 4Tx系统rank n的全相干码字,维度是 $4*n$ 。

[0267] Rank = 1时, $W_{4Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}$, 则UL 4Tx一层的第一类矩阵可以包括 $\begin{bmatrix} x_1 \\ x_2 \\ 0 \\ 0 \\ x_3 \\ x_4 \\ 0 \\ 0 \end{bmatrix}$ 和/或

$$\begin{bmatrix} 0 \\ 0 \\ x_1 \\ x_2 \\ 0 \\ 0 \\ x_3 \\ x_4 \end{bmatrix}。$$

[0268] Rank = 2时, $W_{4Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}$, 则UL 4Tx两层的第一类矩阵可以是 $\begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ x_3 & 0 \\ x_4 & 0 \\ 0 & x_3 \\ 0 & x_4 \end{bmatrix}。$

[0269] Rank = 3时, $W_{4Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} \\ x_{14,r2} & x_{24,r2} \end{bmatrix}$, $W_{4Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}$, 则UL4Tx三层的第

一类矩阵可以包括
$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 \\ x_{12,r2} & x_{22,r2} & 0 \\ 0 & 0 & x_1 \\ 0 & 0 & x_2 \\ x_{13,r2} & x_{23,r2} & 0 \\ x_{14,r2} & x_{24,r2} & 0 \\ 0 & 0 & x_3 \\ 0 & 0 & x_4 \end{bmatrix}$$
 和/或
$$\begin{bmatrix} x_1 & 0 & 0 \\ x_2 & 0 & 0 \\ 0 & x_{11,r2} & x_{21,r2} \\ 0 & x_{12,r2} & x_{22,r2} \\ x_3 & 0 & 0 \\ x_4 & 0 & 0 \\ 0 & x_{13,r2} & x_{23,r2} \\ 0 & x_{14,r2} & x_{24,r2} \end{bmatrix}。$$

[0270] Rank = 4时, $W_{4Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} \\ x_{14,r2} & x_{24,r2} \end{bmatrix}$, 则UL 4Tx四层的第一类矩阵可以是

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 \\ x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} \\ 0 & 0 & x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} & 0 & 0 \\ x_{14,r2} & x_{24,r2} & 0 & 0 \\ 0 & 0 & x_{13,r2} & x_{23,r2} \\ 0 & 0 & x_{14,r2} & x_{24,r2} \end{bmatrix}。$$

其中, 1、3列, 以及2、4列选用的非零矩阵 $W_{4Tx,rank2}$ 可以相同,

也可以不同。

[0271] Rank=5时, $W_{4Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} \\ x_{14,r2} & x_{24,r2} \end{bmatrix}$, $W_{4Tx,rank3} = \begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} \\ x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} \\ x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$, 则UL 4Tx五

层的第一类矩阵可以是
$$\begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} & 0 & 0 \\ x_{12,r3} & x_{22,r3} & x_{32,r3} & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} & 0 & 0 \\ x_{14,r3} & x_{24,r3} & x_{34,r3} & 0 & 0 \\ 0 & 0 & 0 & x_{13,r2} & x_{23,r2} \\ 0 & 0 & 0 & x_{14,r2} & x_{24,r2} \end{bmatrix}$$
 和/或
$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & x_{11,r3} & x_{21,r3} & x_{31,r3} \\ 0 & 0 & x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r2} & x_{23,r2} & 0 & 0 & 0 \\ x_{14,r2} & x_{24,r2} & 0 & 0 & 0 \\ 0 & 0 & x_{13,r3} & x_{23,r3} & x_{33,r3} \\ 0 & 0 & x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}。$$

[0272] Rank=6时, $W_{4Tx,rank3} = \begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} \\ x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} \\ x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$, 则UL 4Tx六层的第一类矩阵可以

是
$$\begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} & 0 & 0 & 0 \\ x_{12,r3} & x_{22,r3} & x_{32,r3} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r3} & x_{21,r3} & x_{31,r3} \\ 0 & 0 & 0 & x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} & 0 & 0 & 0 \\ x_{14,r3} & x_{24,r3} & x_{34,r3} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{13,r3} & x_{23,r3} & x_{33,r3} \\ 0 & 0 & 0 & x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}。$$
 其中, 1、4列, 2、5列, 以及3、6列选用的非零

矩阵 $W_{4Tx,rank3}$ 可以相同, 也可以不同。

[0273] Rank=7时, $W_{4Tx,rank3} = \begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} \\ x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} \\ x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$, $W_{4Tx,rank4} = \begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}$,

则UL 4Tx七层的第一类矩阵可以是 $\begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} & 0 & 0 & 0 \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r3} & x_{21,r3} & x_{31,r3} \\ 0 & 0 & 0 & 0 & x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} & 0 & 0 & 0 \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{13,r3} & x_{23,r3} & x_{33,r3} \\ 0 & 0 & 0 & 0 & x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$ 和/

或 $\begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} & 0 & 0 & 0 & 0 \\ x_{12,r3} & x_{22,r3} & x_{32,r3} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ 0 & 0 & 0 & x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} & 0 & 0 & 0 & 0 \\ x_{14,r3} & x_{24,r3} & x_{34,r3} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ 0 & 0 & 0 & x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}$ 。

[0274] Rank=8时, $W_{4Tx,rank4} = \begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}$, 则UL 4Tx八层的第一类矩

阵可以是 $\begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} & 0 & 0 & 0 & 0 \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ 0 & 0 & 0 & 0 & x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} & 0 & 0 & 0 & 0 \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ 0 & 0 & 0 & 0 & x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}$ 。1、5列, 2、6列, 3、7列,

以及4、8列选用的非零矩阵 $W_{4Tx,rank4}$ 可以相同,也可以不同。

[0275] 2、终端接收网络设备指示的预编码矩阵指示信息,此处的预编码矩阵指示信息具体可以是预编码矩阵索引。

[0276] 3、终端根据预编码矩阵指示信息中的预编码矩阵索引,从上述包含了第一类矩阵的部分相干传输码本和包含了第三类矩阵的非相干码本中找到相应的预编码矩阵,对数据进行预编码。

[0277] 实施例四:

[0278] 本申请提供一种基于上行部分相干传输码本的上行传输方法,应用于8个上行天线端口的终端,该方法包括:

[0279] 1、网络设备按照如下方式产生各层的部分相干传输预编码矩阵集合,即各层的第一类矩阵的集合。所有层的第一类矩阵的集合作为表2示出的上行部分相干传输码本,存储于网络设备中。

[0280] 第一类矩阵获取规则与实施例三相同,此处不作赘述。

[0281] 2、如果终端上报的能力支持部分相干传输,且每个相干传输组有4个端口,则网络设备从上述部分相干传输码本和非相干传输码本中选择最优的预编码矩阵,并生成携带了预编码矩阵的索引的预编码矩阵指示信息。

[0282] 3、网络设备将此预编码矩阵指示信息发送给终端。

[0283] 表2. 上行部分相干传输码本(第一类矩阵)

| | | 部分相干1层预编码矩阵 | | | | | | | |
|--------|-------------------|----------------------------------------------------------------------------------|------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------|
| [0284] | Alt1 (示例一) | $\frac{1}{2} \begin{bmatrix} 1 \\ 1 \\ 0 \\ 0 \\ j \\ j \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ 1 \\ 0 \\ 0 \\ -j \\ -j \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ j \\ 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ j \\ 0 \\ 0 \\ -1 \\ -j \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -1 \\ 0 \\ 0 \\ j \\ -j \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -1 \\ 0 \\ 0 \\ -j \\ j \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -j \\ 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -j \\ 0 \\ 0 \\ -1 \\ j \\ 0 \\ 0 \end{bmatrix}$ |
| | | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ j \\ j \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ -j \\ -j \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ 1 \\ j \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ -1 \\ -j \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ j \\ -j \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ -j \\ j \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ 1 \\ -j \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ -1 \\ j \end{bmatrix}$ |
| | Alt2 (示例二) | $\frac{1}{2} \begin{bmatrix} 1 \\ 1 \\ 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ 1 \\ 0 \\ 0 \\ -1 \\ -1 \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ j \\ 0 \\ 0 \\ j \\ -1 \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ j \\ 0 \\ 0 \\ -j \\ 1 \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -1 \\ 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -1 \\ 0 \\ 0 \\ -1 \\ 1 \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -j \\ 0 \\ 0 \\ j \\ 1 \\ 0 \\ 0 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 1 \\ -j \\ 0 \\ 0 \\ -1 \\ -1 \\ 0 \\ 0 \end{bmatrix}$ |
| [0285] | | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ 1 \\ 1 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ -1 \\ -1 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ j \\ -1 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ -j \\ 1 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ 1 \\ -1 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ -1 \\ 1 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ j \\ 1 \end{bmatrix}$ | $\frac{1}{2} \begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ -1 \\ -1 \end{bmatrix}$ |

| | | 部分相干 2 层预编码矩阵 | | | | | | | |
|--------|-----------------------|-------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------|
| [0286] | Alt1 (示例一) | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -j \\ j & 0 \\ 0 & -1 \\ 0 & j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ -j & 0 \\ 0 & -j \\ 0 & j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ 1 & 0 \\ j & 0 \\ 0 & 1 \\ 0 & -j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ -1 & 0 \\ -j & 0 \\ 0 & j \\ 0 & -j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & 1 \\ j & 0 \\ 0 & -j \\ 0 & -j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & j \\ -j & 0 \\ 0 & -1 \\ 0 & -j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & j \\ -j & 0 \\ 0 & 1 \\ 0 & j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & 1 \\ j & 0 \\ -1 & 0 \\ 0 & j \end{bmatrix}$ |
| | Alt2 (示例二) | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -j \\ 1 & 0 \\ 0 & -j \\ 0 & -1 \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ -1 & 0 \\ -1 & 0 \\ 0 & -1 \\ 0 & 1 \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ 0 & -j \\ j & 0 \\ -1 & 0 \\ 0 & 1 \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ -j & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -1 \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & 1 \\ 1 & 0 \\ -1 & 0 \\ 0 & -1 \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & j \\ -1 & 0 \\ 1 & 0 \\ 0 & -j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & j \\ j & 0 \\ 1 & 0 \\ 0 & j \end{bmatrix}$ | $\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & 1 \\ -j & 0 \\ -1 & 0 \\ 0 & 1 \end{bmatrix}$ |

| | | 部分相干 3 层预编码矩阵 | |
|--------|--|------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------|
| [0287] | | $\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 0 \\ 1 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 1 \\ 1 & -1 & 0 \\ 1 & -1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 1 \end{bmatrix}$ | $\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 0 \\ -1 & -1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & -1 \\ 1 & -1 & 0 \\ -1 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & -1 \end{bmatrix}$ |

| | | 部分相干 4 层预编码矩阵 | |
|--------|--|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| [0288] | | $\frac{1}{4} \begin{bmatrix} 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 1 \\ 0 & 0 & 1 & 1 \\ 1 & -1 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & j & -j \\ 0 & 0 & j & -j \end{bmatrix}$ | $\frac{1}{4} \begin{bmatrix} 1 & 1 & 0 & 0 \\ -1 & -1 & 0 & 0 \\ 0 & 0 & 1 & 1 \\ 0 & 0 & -1 & -1 \\ j & -j & 0 & 0 \\ -j & j & 0 & 0 \\ 0 & 0 & 1 & -1 \\ 0 & 0 & -1 & 1 \end{bmatrix}$ |

| | | 部分相干 5 层预编码矩阵 |
|--------|--|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| [0289] | | $\frac{1}{2\sqrt{5}} \begin{bmatrix} 1 & 1 & 1 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 1 & 1 \\ 1 & 1 & -1 & 0 & 0 \\ 1 & -1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 & -1 \\ 0 & 0 & 0 & 1 & -1 \end{bmatrix}$ |

| | | 部分相干 6 层预编码矩阵 |
|--------|--|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| [0290] | | $\frac{1}{2\sqrt{6}} \begin{bmatrix} 1 & 1 & 1 & 0 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 1 \\ 0 & 0 & 0 & 1 & -1 & 1 \\ 1 & 1 & -1 & 0 & 0 & 0 \\ 1 & -1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & -1 \\ 0 & 0 & 0 & 1 & -1 & -1 \end{bmatrix}$ |

| | |
|---------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 部分相干 7 层预编码矩阵 | |
| [0291] | $\frac{1}{2\sqrt{7}} \begin{bmatrix} 1 & 1 & 1 & 1 & 0 & 0 & 0 \\ 1 & -1 & 1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 & 1 \\ 0 & 0 & 0 & 0 & 1 & -1 & 1 \\ 1 & 1 & -1 & -1 & 0 & 0 & 0 \\ 1 & -1 & -1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 & -1 \\ 0 & 0 & 0 & 0 & 1 & -1 & -1 \end{bmatrix}$ |

| | |
|---------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 部分相干 8 层预编码矩阵 | |
| [0292] | $\frac{1}{4\sqrt{2}} \begin{bmatrix} 1 & 1 & 1 & 1 & 0 & 0 & 0 & 0 \\ 1 & -1 & 1 & -1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 & 1 & 1 \\ 0 & 0 & 0 & 0 & 1 & -1 & 1 & -1 \\ 1 & 1 & -1 & -1 & 0 & 0 & 0 & 0 \\ 1 & -1 & -1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 & -1 & -1 \\ 0 & 0 & 0 & 0 & 1 & -1 & -1 & 1 \end{bmatrix}$ |

[0293] 实施例五：

[0294] 本申请提供一种基于上行部分相干传输码本的上行传输方法，应用于8个上行天线端口的终端，该方法包括：

[0295] 1、终端有4个相干传输组且每个相干传输组都有2个天线端口，终端可以按照如下方式产生各层的部分相干传输预编码矩阵集合，即各层的第一类矩阵的集合。所有层的第一类矩阵的集合作为上行部分相干传输码本，存储于终端中。

[0296] 第一类矩阵获取规则包括：

[0297] 第一类矩阵由非零元素构成的矩阵W和零元素矩阵Z任意组合而成。第一类矩阵每一列仅有一个相干传输组对应的元素全为非零，其余相干传输组对应的元素全为0。

[0298] 下式中， $W_{2Tx,rankn}$ 可以是当前上行2天线端口UL 2Tx系统rank n的全相干预编码矩阵，维度是2*n。

[0299] Rank = 1时， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ，则UL 8Tx一层的第一类矩阵可以是 $\begin{bmatrix} x_1 \\ 0 \\ 0 \\ 0 \\ x_2 \\ 0 \\ 0 \\ 0 \end{bmatrix}$ 和/或

$\begin{bmatrix} 0 \\ x_1 \\ 0 \\ 0 \\ 0 \\ x_2 \\ 0 \\ 0 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 \\ 0 \\ x_1 \\ 0 \\ 0 \\ 0 \\ x_2 \\ 0 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 \\ 0 \\ 0 \\ x_1 \\ 0 \\ 0 \\ 0 \\ x_2 \end{bmatrix}$ 。

[0300] Rank=2时, $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$, 则UL 8Tx两层的第一类矩阵可以是 $\begin{bmatrix} x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \\ 0 & 0 \\ 0 & 0 \end{bmatrix}$ 和/

或 $\begin{bmatrix} x_1 & 0 \\ 0 & 0 \\ 0 & x_1 \\ x_2 & 0 \\ 0 & 0 \\ 0 & x_2 \\ 0 & 0 \end{bmatrix}$ 和/或 $\begin{bmatrix} x_1 & 0 \\ 0 & 0 \\ 0 & x_1 \\ x_2 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & x_2 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 & 0 \\ x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \\ 0 & 0 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 & 0 \\ x_1 & 0 \\ 0 & 0 \\ 0 & x_1 \\ 0 & 0 \\ x_2 & 0 \\ 0 & 0 \\ 0 & x_2 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 & 0 \\ 0 & 0 \\ x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \end{bmatrix}$ 。第1列和第2列可以使用

相同或不同的 $W_{2Tx,rank1}$ 。

[0301] Rank=3时, $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$, 则UL 8Tx三层的第一类矩阵可以是 $\begin{bmatrix} x_1 & 0 & 0 \\ 0 & x_1 & 0 \\ 0 & 0 & x_1 \\ 0 & 0 & 0 \\ x_2 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & x_2 \\ 0 & 0 & 0 \end{bmatrix}$

和/或 $\begin{bmatrix} x_1 & 0 & 0 \\ 0 & x_1 & 0 \\ 0 & 0 & 0 \\ x_2 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & x_2 \end{bmatrix}$ 和/或 $\begin{bmatrix} x_1 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & x_1 & 0 \\ x_2 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & x_2 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 & 0 & 0 \\ x_1 & 0 & 0 \\ 0 & x_1 & 0 \\ 0 & 0 & x_1 \\ 0 & 0 & 0 \\ x_2 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & x_2 \end{bmatrix}$ 。第1/2/3列可以使用相同或不同的

$W_{2Tx,rank1}$ 。

[0302] Rank=4时, $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$, 则UL 8Tx四层的第一类矩阵可以是

$\begin{bmatrix} x_1 & 0 & 0 & 0 \\ 0 & x_1 & 0 & 0 \\ 0 & 0 & x_1 & 0 \\ 0 & 0 & 0 & x_1 \\ x_2 & 0 & 0 & 0 \\ 0 & x_2 & 0 & 0 \\ 0 & 0 & x_2 & 0 \\ 0 & 0 & 0 & x_2 \end{bmatrix}$ 。第1/2/3/4列可以使用相同或不同的 $W_{2Tx,rank1}$ 。

[0303] Rank=5时, $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$, $W_{2Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \end{bmatrix}$, 则UL 8Tx五层的第一

$$\begin{matrix}
 [0306] & \begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_1 \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_2 \end{bmatrix} & \text{和/或} & \begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_2 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix} \\
 \\
 \text{和/或} & \begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_2 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix} & \text{和/或} & \begin{bmatrix} x_1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_2 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}
 \end{matrix}$$

Rank2矩阵的不同列可以使用相同或不同的 $W_{2Tx,rank2}$ 。

[0307] Rank = 8时, $W_{2Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \end{bmatrix}$, 则UL 8Tx八层的第一类矩阵可以是

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$$

[0308] 2、终端接收网络设备指示的预编码矩阵指示信息,此处的预编码矩阵指示信息具体可以是预编码矩阵索引。

[0309] 3、终端根据预编码矩阵指示信息中的预编码矩阵索引,从上述包含了第一类矩阵的部分相干传输码本和包含了第三类矩阵的非相干码本中找到相应的预编码矩阵,对数据进行预编码。

[0310] 实施例六:

[0311] 本申请提供一种基于上行部分相干传输码本的上行传输方法,应用于8个上行天线端口的终端,该方法包括:

[0312] 1、网络设备按照如下方式产生各层的部分相干传输预编码矩阵集合,即各层的第一类矩阵的集合。所有层的第一类矩阵的集合作为表2示出的上行部分相干传输码本,存储于网络设备中。

[0313] 第一类矩阵获取规则与实施例五相同,此处不作赘述。

[0314] 2、如果终端上报的能力支持部分相干传输,且每个相干传输组有2个端口,则网络设备从上述部分相干传输码本和非相干传输码本中选择最优的预编码矩阵,并生成携带了预编码矩阵的索引的预编码矩阵指示信息。

[0315] 3、网络设备将此预编码矩阵指示信息发送给终端。

[0316] 本申请实施例提供的方法,可实现8个天线端口最大8层的并行传输,能够有效提

升上行的吞吐量。

[0317] 基于上述任一实施例,图3是本申请实施例提供的终端的结构示意图,如图3所示,所述终端包括存储器320,收发机300,处理器310:

[0318] 存储器320,用于存储计算机程序;收发机300,用于在所述处理器310的控制下收发数据;处理器310,用于读取所述存储器320中的计算机程序并执行以下操作:

[0319] 接收预编码矩阵指示信息;

[0320] 从候选预编码矩阵中,确定所述预编码矩阵指示信息所指示的预编码矩阵,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0321] 基于所述预编码矩阵,进行上行传输。

[0322] 具体来说,收发机300,用于在处理器310的控制下接收和发送数据。

[0323] 其中,在图3中,总线架构可以包括任意数量的互联的总线和桥,具体由处理器310代表的一个或多个处理器和存储器320代表的存储器的各种电路链接在一起。总线架构还可以将诸如外围设备、稳压器和功率管理电路等之类的各种其他电路链接在一起,这些都是本领域所公知的,因此,本文不再对其进行进一步描述。总线接口提供接口。收发机300可以是多个元件,即包括发送机和接收机,提供用于在传输介质上与各种其他装置通信的单元,这些传输介质包括,这些传输介质包括无线信道、有线信道、光缆等传输介质。针对不同的用户设备,用户接口330还可以是能够外接内接需要设备的接口,连接的设备包括但不限于小键盘、显示器、扬声器、麦克风、操纵杆等。

[0324] 处理器310负责管理总线架构和通常的处理,存储器320可以存储处理器310在执行操作时所使用的数据。

[0325] 可选地,处理器310可以是CPU(中央处理器)、ASIC(Application Specific Integrated Circuit,专用集成电路)、FPGA(Field-Programmable Gate Array,现场可编程门阵列)或CPLD(Complex Programmable Logic Device,复杂可编程逻辑器件),处理器也可以采用多核架构。

[0326] 处理器通过调用存储器存储的计算机程序,用于按照获得的可执行指令执行本申请实施例提供的任一所述方法。处理器与存储器也可以物理上分开布置。

[0327] 可选地,所述第一类矩阵为矩阵W和矩阵Z的组合;

[0328] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

[0329] 其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

[0330] 可选地,在每个相干传输组内有 2^k 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0331] 所述矩阵W为上行 2^k 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

[0332] 所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

[0333] 其中, K 为整数,且 $1 < K < \log_2 P$; j 的取值为1至 K 中的至少一个整数;

[0334] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵 W 和所述矩阵 Z 的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0335] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0336] 可选地,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵 A 、 B 均为上行 $P/2$ 天线端口的部分相干码字,或,矩阵 A 、 B 均为上行 $P/2$ 天线端口的非相干码字。

[0337] 可选地,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0338] 可选地,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0339] 所述候选矩阵的非零元素所在的行号连续;

[0340] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2$;

[0341] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2 - 1$;

[0342] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2 - 2$;

[0343] 其中,所述 P 为上行天线端口总数。

[0344] 可选地,所述候选预编码矩阵基于如下步骤确定:

[0345] 确定目标候选矩阵数量 M ,并获取初始预编码矩阵集合中每 M 个初始预编码矩阵构成的多个初始矩阵组合;

[0346] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0347] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的 M 个初始预编码矩阵确定为所述候选预编码矩阵。

[0348] 在此需要说明的是,本申请实施例提供的上述终端,能够实现上述执行主体为终端的方法实施例所实现的所有方法步骤,且能够达到相同的技术效果,在此不再对本实施例中与方法实施例相同的部分及有益效果进行具体赘述。

[0349] 图4是本申请实施例提供的网络设备的结构示意图,如图4所示,所述网络设备包括存储器420,收发机400,处理器410:

[0350] 存储器420,用于存储计算机程序;收发机400,用于在所述处理器的控制下收发数据;处理器410,用于读取所述存储器中的计算机程序并执行以下操作:

[0351] 基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0352] 将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

[0353] 其中,在图4中,总线架构可以包括任意数量的互联的总线和桥,具体由处理器410代表的一个或多个处理器和存储器420代表的存储器的各种电路链接在一起。总线架构还

可以将诸如外围设备、稳压器和功率管理电路等之类的各种其他电路链接在一起,这些都是本领域所公知的,因此,本文不再对其进行进一步描述。总线接口提供接口。收发机400可以是多个元件,即包括发送机和接收机,提供用于在传输介质上与各种其他装置通信的单元,这些传输介质包括,这些传输介质包括无线信道、有线信道、光缆等传输介质。

[0354] 处理器410负责管理总线架构和通常的处理,存储器420可以存储处理器410在执行操作时所使用的数据。

[0355] 可选地,处理器410可以是CPU(中央处理器)、ASIC(Application Specific Integrated Circuit,专用集成电路)、FPGA(Field-Programmable Gate Array,现场可编程门阵列)或CPLD(Complex Programmable Logic Device,复杂可编程逻辑器件),处理器也可以采用多核架构。

[0356] 处理器通过调用存储器存储的计算机程序,用于按照获得的可执行指令执行本申请实施例提供的任一所述方法。处理器与存储器也可以物理上分开布置。

[0357] 可选地,所述第一类矩阵为矩阵W和矩阵Z的组合;

[0358] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵W包括上行 2^i 天线端口的全相干码字,所述矩阵Z包括行数为 2^i 的零矩阵;

[0359] 其中,N为正整数,且 $N < \log_2 P$,P为上行天线端口总数,i的取值为1至N中的至少一个整数。

[0360] 可选地,在每个相干传输组内有 2^K 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0361] 所述矩阵W为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

[0362] 所述矩阵W为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

[0363] 其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数;

[0364] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0365] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0366] 可选地,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

[0367] 可选地,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0368] 可选地,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0369] 所述候选矩阵的非零元素所在的行号连续;

[0370] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2;

[0371] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-1;

[0372] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-2$;

[0373] 其中,所述 P 为上行天线端口总数。

[0374] 可选地,所述候选预编码矩阵基于如下步骤确定:

[0375] 确定目标候选矩阵数量 M ,并获取初始预编码矩阵集合中每 M 个初始预编码矩阵构成的多个初始矩阵组合;

[0376] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0377] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的 M 个初始预编码矩阵确定为所述候选预编码矩阵。

[0378] 在此需要说明的是,本申请实施例提供的上述网络设备,能够实现上述执行主体为网络设备的方法实施例所实现的所有方法步骤,且能够达到相同的技术效果,在此不再对本实施例中与方法实施例相同的部分及有益效果进行具体赘述。

[0379] 图5是本申请实施例提供的上行传输装置的结构示意图之一,如图5所示,上行传输装置包括:

[0380] 接收单元510,用于接收预编码矩阵指示信息;

[0381] 选取单元520,用于从候选预编码矩阵中,确定所述预编码矩阵指示信息所指示的预编码矩阵,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0382] 预编码单元530,用于基于所述预编码矩阵,进行上行传输。

[0383] 可选地,所述第一类矩阵为矩阵 W 和矩阵 Z 的组合;

[0384] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵 W 包括上行 2^i 天线端口的全相干码字,所述矩阵 Z 包括行数为 2^i 的零矩阵;

[0385] 其中, N 为正整数,且 $N < \log_2 P$, P 为上行天线端口总数, i 的取值为1至 N 中的至少一个整数。

[0386] 可选地,在每个相干传输组内有 2^K 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵 W 和所述矩阵 Z 的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0387] 所述矩阵 W 为上行 2^K 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

[0388] 所述矩阵 W 为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个数小于等于2;

[0389] 其中, K 为整数,且 $1 < K < \log_2 P$; j 的取值为1至 K 中的至少一个整数;

[0390] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵 W 和所述矩阵 Z 的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0391] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0392] 可选地,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵 A 、 B 均为上行 $P/2$ 天线端口的部分相

干码字,或,矩阵A、B均为上行 $P/2$ 天线端口的非相干码字。

[0393] 可选地,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0394] 可选地,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0395] 所述候选矩阵的非零元素所在的行号连续;

[0396] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2$;

[0397] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-1$;

[0398] 所述候选矩阵中相邻列的非零元素所在行号的间隔为 $P/2-2$;

[0399] 其中,所述 P 为上行天线端口总数。

[0400] 可选地,该装置还包括候选矩阵筛选单元,用于:

[0401] 确定目标候选矩阵数量 M ,并获取初始预编码矩阵集合中每 M 个初始预编码矩阵构成的多个初始矩阵组合;

[0402] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0403] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的 M 个初始预编码矩阵确定为所述候选预编码矩阵。

[0404] 具体来说,本申请实施例提供的上述上行传输装置,能够实现上述执行主体为终端的方法实施例所实现的所有方法步骤,且能够达到相同的技术效果,在此不再对本实施例中与方法实施例相同的部分及有益效果进行具体赘述。

[0405] 图6是本申请实施例提供的上行传输装置的结构示意图之二,如图6所示,上行传输装置包括:

[0406] 生成单元610,用于基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0407] 发送单元620,用于将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

[0408] 可选地,所述第一类矩阵为矩阵 W 和矩阵 Z 的组合;

[0409] 在每个相干传输组内有 2^N 个上行天线端口的情况下,所述矩阵 W 包括上行 2^i 天线端口的全相干码字,所述矩阵 Z 包括行数为 2^i 的零矩阵;

[0410] 其中, N 为正整数,且 $N < \log_2 P$, P 为上行天线端口总数, i 的取值为1至 N 中的至少一个整数。

[0411] 可选地,在每个相干传输组内有 2^k 个上行天线端口的情况下,所述第一类矩阵是在所述矩阵 W 和所述矩阵 Z 的任意组合所得的组合矩阵的基础上,通过如下规则中的至少一种选取得到的:

[0412] 所述矩阵 W 为上行 2^k 天线端口的全相干码字,且所述组合矩阵不同行的非零元素个数差小于等于1;或,

[0413] 所述矩阵 W 为上行 2^j 天线端口的全相干码字,且所述组合矩阵每行的非零元素个

数小于等于2;

[0414] 其中,K为整数,且 $1 < K < \log_2 P$; j的取值为1至K中的至少一个整数;

[0415] 在每个相干传输组内有2个上行天线端口的情况下,所述第一类矩阵是在所述矩阵W和所述矩阵Z的任意组合所得的组合矩阵的基础上,通过如下规则选取得到的:

[0416] 所述组合矩阵中每行的非零元素个数小于等于2,且,所述组合矩阵中不同行非零元素个数差小于等于1。

[0417] 可选地,所述第二类矩阵为 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$,其中矩阵A、B均为上行P/2天线端口的部分相

干码字,或,矩阵A、B均为上行P/2天线端口的非相干码字。

[0418] 可选地,所述候选预编码矩阵还包括第三类矩阵,所述第三类矩阵为每行、每列均只有一个非零元素的矩阵。

[0419] 可选地,所述第三类矩阵是在每行、每列均只有一个非零元素的任意候选矩阵的基础上,通过如下规则中的任意一种或多种选取得到的:

[0420] 所述候选矩阵的非零元素所在的行号连续;

[0421] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2;

[0422] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-1;

[0423] 所述候选矩阵中相邻列的非零元素所在行号的间隔为P/2-2;

[0424] 其中,所述P为上行天线端口总数。

[0425] 可选地,该装置还包括候选矩阵筛选单元,用于:

[0426] 确定目标候选矩阵数量M,并获取初始预编码矩阵集合中每M个初始预编码矩阵构成的多个初始矩阵组合;

[0427] 基于每个初始矩阵组合内每两个初始预编码矩阵之间的差异值,确定每个初始矩阵组合的组内矩阵差异值;

[0428] 基于所述多个初始矩阵组合的组内矩阵差异值,从所述多个初始矩阵组合中选取候选矩阵组合,并将所述候选矩阵组合中的M个初始预编码矩阵确定为所述候选预编码矩阵。

[0429] 具体来说,本申请实施例提供的上述上行传输装置,能够实现上述执行主体为网络设备的方法实施例所实现的所有方法步骤,且能够达到相同的技术效果,在此不再对本实施例中与方法实施例相同的部分及有益效果进行具体赘述。

[0430] 需要说明的是,本申请上述各实施例中单元/模块的划分是示意性的,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式。另外,在本申请各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现,也可以采用软件功能单元的形式实现。

[0431] 所述集成的单元如果以软件功能单元的形式实现并作为独立的产品销售或使用,可以存储在一个处理器可读取存储介质中。基于这样的理解,本申请的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的全部或部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等)或处理器(processor)执行本申请各个

实施例所述方法的全部或部分步骤。而前述的存储介质包括：U盘、移动硬盘、只读存储器(Read-Only Memory,ROM)、随机存取存储器(Random Access Memory, RAM)、磁碟或者光盘等各种可以存储程序代码的介质。

[0432] 可选地,本申请实施例还提供一种处理器可读存储介质,所述处理器可读存储介质存储有计算机程序,所述计算机程序用于使所述处理器执行上述各实施例提供的方法,包括:

[0433] 接收预编码矩阵指示信息;

[0434] 从候选预编码矩阵中,确定所述预编码矩阵指示信息所指示的预编码矩阵,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0435] 基于所述预编码矩阵,进行上行传输。

[0436] 或者包括:

[0437] 基于候选预编码矩阵中的一个预编码矩阵,生成预编码矩阵指示信息,所述候选预编码矩阵包括第一类矩阵和/或第二类矩阵,所述第一类矩阵基于全相干码字和零矩阵确定,所述第二类矩阵基于部分相干码字或非相干码字确定;

[0438] 将所述预编码矩阵指示信息发送到终端,所述预编码矩阵指示信息用于指示所述预编码矩阵,所述预编码矩阵用于进行上行传输。

[0439] 需要说明的是:所述处理器可读存储介质可以是处理器能够存取的任何可用介质或数据存储设备,包括但不限于磁性存储器(例如软盘、硬盘、磁带、磁光盘(MO)等)、光学存储器(例如CD、DVD、BD、HVD等)、以及半导体存储器(例如ROM、EPROM、EEPROM、非易失性存储器(NAND FLASH)、固态硬盘(SSD))等。

[0440] 另外需要说明的是:本申请实施例提供的技术方案可以适用于多种系统,尤其是5G系统。例如适用的系统可以是全球移动通讯(global system of mobile communication,GSM)系统、码分多址(code division multiple access,CDMA)系统、宽带码分多址(Wideband Code Division Multiple Access,WCDMA)通用分组无线业务(general packet radio service,GPRS)系统、长期演进(long term evolution,LTE)系统、LTE频分双工(frequency division duplex,FDD)系统、LTE时分双工(time division duplex,TDD)系统、高级长期演进(long term evolution advanced,LTE-A)系统、通用移动系统(universal mobile telecommunication system,UMTS)、全球互联微波接入(worldwide interoperability for microwave access,WiMAX)系统、5G新空口(New Radio,NR)系统等。这多种系统中均包括终端设备和网络设备。系统中还可以包括核心网部分,例如演进的分组系统(Evolved Packet System,EPS)、5G系统(5GS)等。

[0441] 本申请实施例涉及的终端设备,可以是指向用户提供语音和/或数据连通性的设备,具有无线连接功能的手持式设备、或连接到无线调制解调器的其他处理设备等。在不同的系统中,终端设备的名称可能也不相同,例如在5G系统中,终端设备可以称为用户设备(User Equipment,UE)。无线终端设备可以经无线接入网(Radio Access Network,RAN)与一个或多个核心网(Core Network,CN)进行通信,无线终端设备可以是移动终端设备,如移动电话(或称为“蜂窝”电话)和具有移动终端设备的计算机,例如,可以是便携式、袖珍式、手持式、计算机内置的或者车载的移动装置,它们与无线接入网交换语言和/或数据。例如,

个人通信业务 (Personal Communication Service, PCS) 电话、无绳电话、会话发起协议 (Session Initiated Protocol, SIP) 话机、无线本地环路 (Wireless Local Loop, WLL) 站、个人数字助理 (Personal Digital Assistant, PDA) 等设备。无线终端设备也可以称为系统、订户单元 (subscriber unit)、订户站 (subscriber station)、移动站 (mobile station)、移动台 (mobile)、远程站 (remote station)、接入点 (access point)、远程终端设备 (remote terminal)、接入终端设备 (access terminal)、用户终端设备 (user terminal)、用户代理 (user agent)、用户装置 (user device), 本申请实施例中并不限定。

[0442] 本申请实施例涉及的网络设备, 可以是基站, 该基站可以包括多个为终端提供服务的小区。根据具体应用场合不同, 基站又可以称为接入点, 或者可以是接入网中在空中接口上通过一个或多个扇区与无线终端设备通信的设备, 或者其他名称。网络设备可用于将收到的空中帧与网际协议 (Internet Protocol, IP) 分组进行相互更换, 作为无线终端设备与接入网的其余部分之间的路由器, 其中接入网的其余部分可包括网际协议 (IP) 通信网络。网络设备还可协调对空中接口的属性管理。例如, 本申请实施例涉及的网络设备可以是全球移动通信系统 (Global System for Mobile communications, GSM) 或码分多址接入 (Code Division Multiple Access, CDMA) 中的网络设备 (Base Transceiver Station, BTS), 也可以是带宽码分多址接入 (Wide-band Code Division Multiple Access, WCDMA) 中的网络设备 (NodeB), 还可以是长期演进 (long term evolution, LTE) 系统中的演进型网络设备 (evolutional Node B, eNB或e-NodeB)、5G网络架构 (next generation system) 中的5G基站 (gNB), 也可以是家庭演进基站 (Home evolved Node B, HeNB)、中继节点 (relay node)、家庭基站 (femto)、微微基站 (pico) 等, 本申请实施例中并不限定。在一些网络结构中, 网络设备可以包括集中单元 (centralized unit, CU) 节点和分布单元 (distributed unit, DU) 节点, 集中单元和分布单元也可以地理上分开布置。

[0443] 网络设备与终端设备之间可以各自使用一或多根天线进行多输入多输出 (Multi Input Multi Output, MIMO) 传输, MIMO传输可以是单用户MIMO (Single User MIMO, SU-MIMO) 或多用户MIMO (Multiple User MIMO, MU-MIMO)。根据根天线组合的形态和数量, MIMO传输可以是2D-MIMO、3D-MIMO、FD-MIMO或massive-MIMO, 也可以是分集传输或预编码传输或波束赋形传输等。

[0444] 本领域内的技术人员应明白, 本申请的实施例可提供为方法、系统、或计算机程序产品。因此, 本申请可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且, 本申请可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质 (包括但不限于磁盘存储器和光学存储器等) 上实施的计算机程序产品的形式。

[0445] 本申请是参照根据本申请实施例的方法、设备 (系统)、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机可执行指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机可执行指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器, 使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0446] 这些处理器可执行指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的处理器可读存储器中,使得存储在该处理器可读存储器中的指令产生包括指令装置的制造品,该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0447] 这些处理器可执行指令也可装载到计算机或其他可编程数据处理设备上,使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理,从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

[0448] 显然,本领域的技术人员可以对本申请进行各种改动和变型而不脱离本申请的精神和范围。这样,倘若本申请的这些修改和变型属于本申请权利要求及其等同技术的范围之内,则本申请也意图包含这些改动和变型在内。

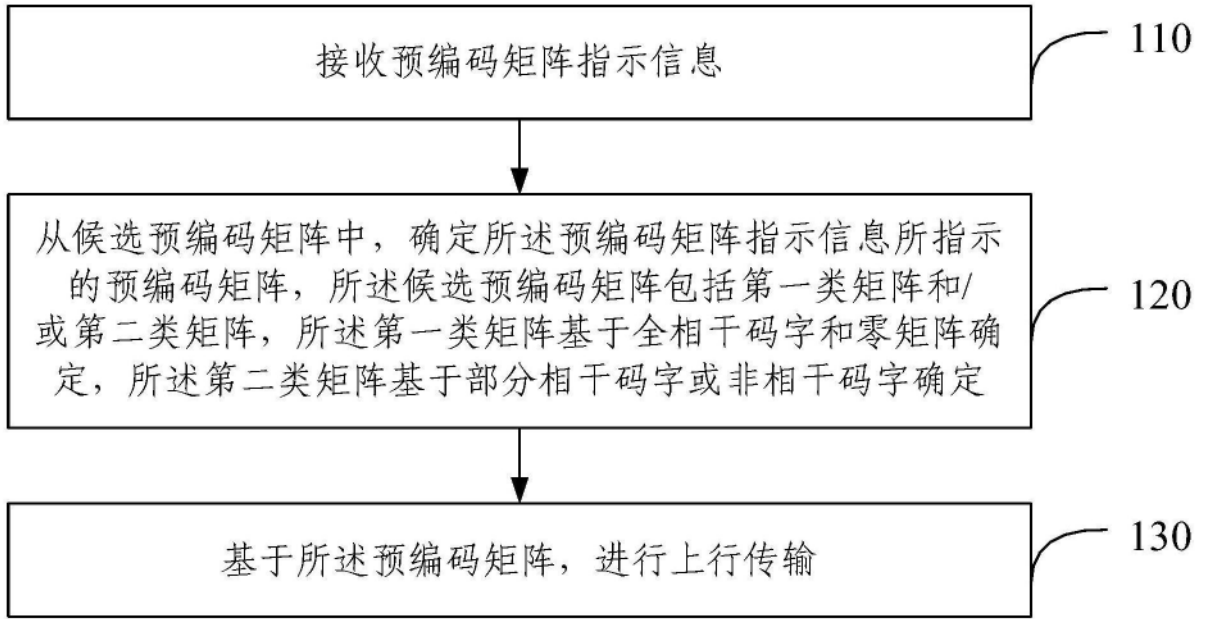


图1

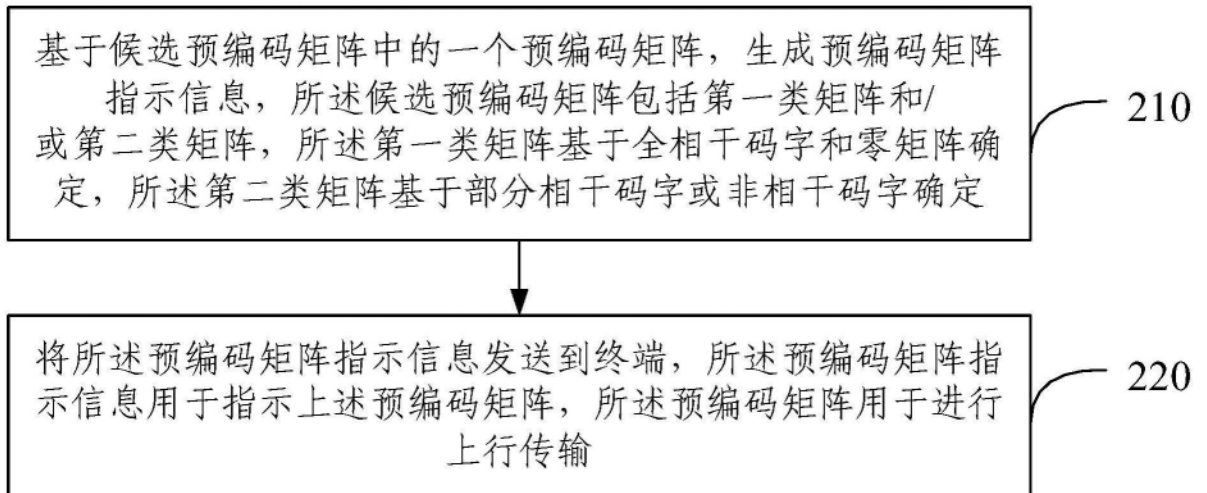


图2

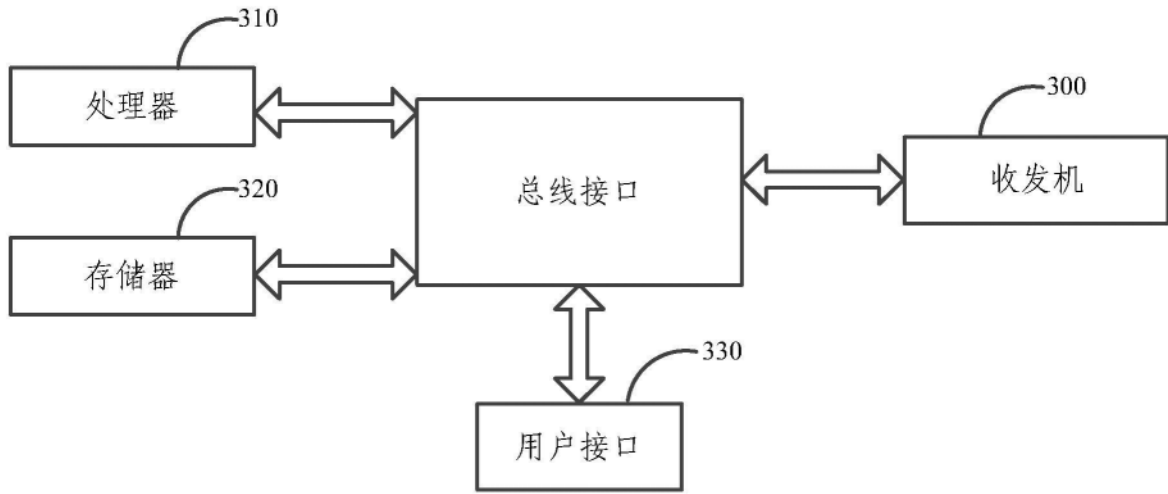


图3



图4

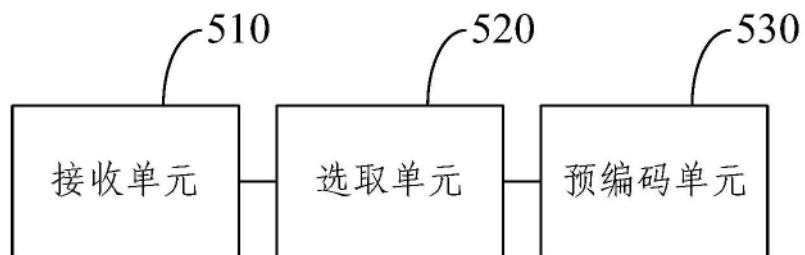


图5

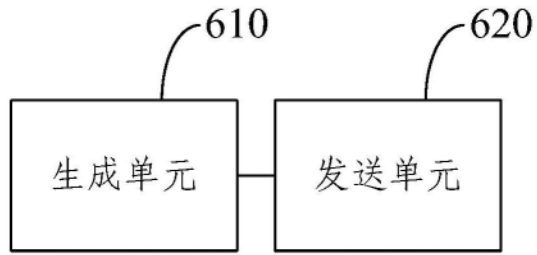


图6