

# (12) 发明专利申请

(10) 申请公布号 CN 102576698 A

(43) 申请公布日 2012. 07. 11

(21) 申请号 201080042745. 4

(51) Int. Cl.

(22) 申请日 2010. 10. 08

H01L 23/48 (2006. 01)

(30) 优先权数据

H01L 23/495 (2006. 01)

12/581, 609 2009. 10. 19 US

H01L 23/52 (2006. 01)

(85) PCT申请进入国家阶段日

2012. 03. 26

(86) PCT申请的申请数据

PCT/US2010/052061 2010. 10. 08

(87) PCT申请的公布数据

W02011/049764 EN 2011. 04. 28

(71) 申请人 国家半导体公司

地址 美国加利福尼亚州

(72) 发明人 邵卫·李 埃因新·吴 赤锡·刘

义金·李 李汉明@尤金·李

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 沈锦华

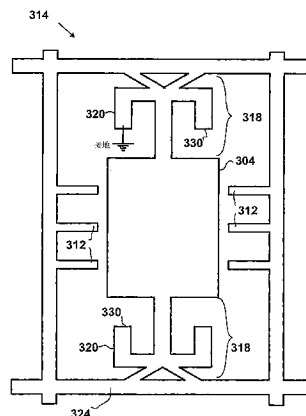
权利要求书 3 页 说明书 6 页 附图 11 页

## (54) 发明名称

具有增强的接地接合可靠性的引线框封装

## (57) 摘要

本文描述改进将裸片线接合到接地或其它外部触点的可靠性的各种半导体封装布置及方法。在一个方面中,所述裸片上的所选择的接地垫线接合到位于引线框的系杆部分上的接合区。所述系杆连接到从所述系杆的所述接合区下移安置的暴露的裸片附接垫。在一些实施例中,所述接合区及引线处于所述裸片及裸片附接垫上方大体上同一高度。所述裸片、接合线及所述引线框的至少一部分可用塑料包封材料包封,而使所述裸片附接垫的接触表面暴露以促进将所述裸片附接垫电耦合到外部装置。



1. 一种集成电路封装,其包含:

引线框,其包括:裸片附接垫;多个引线,其与所述裸片附接垫物理隔离且电绝缘;及第一系杆,其与所述裸片附接垫一体形成,且机械耦合并电耦合到所述裸片附接垫,所述第一系杆包括第一接合区,其中所述裸片附接垫具有裸片安装表面,所述裸片安装表面相对于所述第一接合区下移安置;

裸片,其安装在所述裸片附接垫的所述裸片安装表面上,所述裸片具有大量 I/O 垫;

第一组接合线,其中所述第一组接合线中的每一接合线具有附接到相关联 I/O 垫的第一端及附接到相关联引线的第二端,从而将所述相关联 I/O 垫电耦合到所述相关联引线;及

第二组接合线,所述第二组接合线中有至少一个接合线,所述第二组接合线中的每一接合线具有附接到所述裸片上的相关联 I/O 垫的第一端及附接到所述第一系杆上的所述第一接合区的第二端,借此所述第一接合线到所述第一接合区的附接点相对于包围所述裸片安装表面的平面偏移。

2. 根据权利要求 1 所述的集成电路封装,其中所述裸片附接垫电耦合到接地,且其中附接到所述第二组接合线中的接合线的每一 I/O 垫是接地 I/O 垫。

3. 根据权利要求 1 或 2 所述的集成电路封装,其中所述第一接合区的宽度大体上大于所述第一系杆的其它部分的宽度。

4. 根据前述权利要求中任一权利要求所述的集成电路封装,其进一步包含塑料包封材料,其包封所述裸片、所述接合线及所述引线框的至少一部分而使所述裸片附接垫的底部表面暴露以充当电触点。

5. 一种电子装置,其包括

衬底,其具有接地垫;

根据权利要求 4 所述的集成电路封装,其安装在所述衬底上,其中附接到所述第二组接合线中的接合线的每一 I/O 垫是接地 I/O 垫,且所述裸片附接垫的所述底部表面电耦合且机械耦合到所述衬底接地垫,从而通过所述接合线、所述第一系杆及所述裸片附接垫将所述接地 I/O 垫电连接到接地。

6. 根据权利要求 5 所述的集成电路封装,其中所述封装是在所述封装的相对侧上具有两行引线且无引线从所述封装的相对端延伸的双列直插式封装,且其中所述第一系杆朝所述封装的不具有引线的端延伸。

7. 根据前述权利要求中任一权利要求所述的集成电路封装,其中所述第二组接合线包括多个接合线,其各自耦合到所述第一接合区。

8. 根据前述权利要求中任一权利要求所述的集成电路封装,其进一步包含:

第二系杆,其与所述裸片附接垫一体形成,且具有第二接合区,其中至少一个额外接合线附接到所述第二放大的接合区。

9. 根据权利要求 8 所述的集成电路封装,其中所述第一及第二接合区的顶部表面与所述引线的顶部表面大体上共面。

10. 根据前述权利要求中任一权利要求所述的集成电路封装,其中所述第一接合区的形状是具有朝所述裸片向内延伸的至少一个指状物部分的熔合引线形状。

11. 一种集成电路封装,其包含:

引线框,其具有裸片附接垫及多个引线;

裸片,其安装在所述裸片附接垫上,所述裸片包括多个 I/O 垫;

至少一个线接合凸块,其形成于所述裸片附接垫上;

大量接合线,每一接合线电连接到相关联 I/O 垫,其中第一组所述接合线中的每一者将相关联 I/O 垫电连接到相关联引线,且其中所述接合线中的至少一者是下接合线,下接合线间接紧固到所述裸片附接垫,其中每一下接合线针脚式接合到相关联的线接合凸块,以将所述下接合线电连接到所述裸片附接垫。

12. 一种集成电路封装,其包含:

引线框,其包括多个引线、一裸片附接垫及至少一个系杆,所述系杆连接到所述裸片附接垫且包括线接合焊盘区,其中所述裸片附接垫及所述引线中的每一者充当所述封装的电触点,且所述系杆不充当所述封装的电触点,且其中所述裸片支撑表面相对于所述线接合焊盘区下移安置;

裸片,其安装于所述裸片附接垫上,所述裸片包括多个 I/O 垫,所述 I/O 垫包括至少一个接地 I/O 垫;

大量接合线,每一接合线电连接到相关联 I/O 垫,其中第一组所述接合线中的每一者将相关联 I/O 垫电连接到相关联引线,且其中所述接合线中的至少一者是接地接合线,其将相关联接地 I/O 垫连接到所述系杆的所述线接合焊盘区,从而间接地将所述接地接合线电连接到所述裸片附接垫,借此所述接地接合线到所述线接合焊盘区的附接点相对于包围所述裸片安装表面的平面垂直偏移;及

包封材料,其包封所述裸片、所述接合线及所述引线框的至少一部分,其中所述裸片附接垫的底部表面在所述封装的底部表面上暴露,以促进将所述裸片附接垫电耦合到电接地,从而通过所述接地接合线、所述系杆及所述裸片附接垫将所述接地 I/O 垫电连接到接地。

13. 根据权利要求 1 所述的集成电路封装,其中所述第一接合区的宽度大体上大于所述第一系杆的其它部分的宽度。

14. 根据权利要求 1 所述的集成电路封装,其进一步包含塑料包封材料,其包封所述裸片、所述接合线及所述引线框的至少一部分,而使所述裸片附接垫的底部表面暴露以充当电触点。

15. 一种电装置,其包括:

衬底,其具有接地垫;

根据权利要求 14 所述的集成电路封装,其安装在所述衬底上,其中附接到第二组接合线中的接合线的每一 I/O 垫是接地 I/O 垫,且裸片附接垫的底部表面电耦合且机械耦合到所述衬底接地垫,从而通过所述接合线、所述第一系杆及所述裸片附接垫将所述接地 I/O 垫电连接到接地。

16. 根据权利要求 15 所述的集成电路封装,其中所述封装是在所述封装的相对侧上具有两行引线且无引线从所述封装的相对端延伸的双列直插式封装,且其中所述第一系杆朝所述封装的不具有引线的端延伸。

17. 根据权利要求 1 所述的集成电路封装,其中所述第二组接合线包括多个接合线,其各自耦合到所述第一接合区。

18. 根据权利要求 1 所述的集成电路封装,其进一步包含:

第二系杆,其与所述裸片附接垫一体形成且具有第二接合区,其中至少一个额外接合线附接到所述第二放大的接合区。

19. 根据权利要求 18 所述的集成电路封装,其中所述第一及第二接合区的顶部表面与所述引线的顶部表面大体上共面。

20. 根据权利要求 1 所述的集成电路封装,其中所述第一接合区的形状是具有朝所述裸片向内延伸的至少一个指状物部分的熔合引线形状。

## 具有增强的接地接合可靠性的引线框封装

### 技术领域

[0001] 本发明大体上涉及基于引线框的半导体封装。更明确地说,本发明描述增强裸片与充当所述封装的触点的裸片附接垫之间的电连接的可靠性的布置。

### 背景技术

[0002] 许多半导体封装利用金属引线框以提供集成电路裸片与外部组件之间的电互连。通常使用称为“接合线”的非常小的电线来将裸片上的 I/O 垫(经常称为“接合垫”)电连接到引线框中的对应引线/触点。通常,为了防护,将裸片、接合线及引线框的若干部分包封在塑料中,而留下引线框的若干部分暴露以促进到外部装置的电连接。

[0003] 许多引线框包括裸片附接垫(DAP),在装配封装期间,裸片附接垫支撑裸片。在一些此类封装中,裸片附接垫在封装的表面(通常底部表面)上暴露。暴露的裸片附接垫可协助封装的热管理,因为裸片附接垫提供良好的热传导路径,用于耗散由裸片产生的过多热量。在一些暴露的 DAP 封装中,裸片附接垫也被用作封装的电触点。最常见的是,将裸片附接垫用作接地垫,虽然在少数封装中,可将裸片附接垫用作电源垫,且理论上可将裸片附接垫代替地用作信号垫。

[0004] 当将裸片附接垫用作电触点时,常使用接合线来将裸片上的一个或一个以上接地 I/O 垫电连接到裸片附接垫(常称为“下接合法”的工艺)。更常见地是,将非常细的金线或铜线用作接合线,且引线框由铜或基于铜的合金形成。因为金不能较好地粘附到铜,因此裸片附接垫的顶部表面(及引线框的其它相关部分)通常镀有薄银膜,薄银膜比铜更好地粘附到金接合线。偶尔发生的问题是在使用装置期间,裸片有时会从裸片附接垫分层。分层可同样发生在裸片附接垫与包封裸片的模制化合物之间。当发生分层时,裸片相对于裸片附接垫的运动可有时使下接合线从裸片附接垫分离或以其它方式破坏下接合线。

[0005] 相似的分层问题可同样发生在引线处。举例来说,分层有时发生在模制材料与引线指状物之间,尤其在引线框的镀银的区中。模制材料与引线之间的分层还可能损坏接合线。

[0006] 适合用在具有暴露的裸片附接垫的封装中的代表性引线框在图 1A 及 1B 中概略说明。图 1A 是具有附接及电连接到引线框的裸片的引线框 100 的俯视平面图。图 1B 是图 1A 的沿着截面线 A-A 截取的横截面侧视图。使用接地接合线 106 将裸片 102 线接合到接地的裸片附接垫 104。接地接合线 106 的一端附接到裸片 102 上的接地 I/O 垫 110,而另一端直接附接到裸片附接垫 104。在使用金接地接合线 106 的设计中,为了改进接合质量,接地的裸片附接垫 104 常常镀有银。另外,为了在集成电路设计中按需电连接裸片,接合线 108 将裸片 102 的 I/O 垫 116 连接到引线框 124 的相关联引线 112。举例来说,接合线 108 可用于将裸片 102 连接到电源、信号线或任一其它合适的电连接。裸片附接垫 104 由系杆 118 支撑。

[0007] 尽管常规的接地接合方法在许多应用中有效,但要一直不懈地努力以改进接地接合的可靠性。

## 发明内容

[0008] 为了达到本发明的前述或其它目的,裸片上的一个或一个以上所选择的 I/O 垫(例如,接地 I/O 垫)电耦合到系杆的承载裸片附接垫的部分,或连接到此系杆的结构。接合区升高到高出裸片附接垫。因为将裸片电连接到裸片附接垫的接合线接合在与裸片附接垫不同的平面内,所以即使裸片从裸片附接垫分层,所述接合也不大可能断裂或被损坏。万一发生分层,从接合区下移安置裸片附接垫允许更多的相对运动,从而导致具有增强的电可靠性的接地接合。在一些优选实施例中,接合区比相关联系杆的其它部分宽。此布置允许多个接地 I/O 垫电耦合到裸片附接垫。

[0009] 一些实施例可具有矩形放大接合区,而其它实施例可具有熔合引线形状。所述熔合引线形状包括从系杆朝裸片附接垫向内延伸的至少一个指状物部分。放大接合区的增大的表面积虑及系杆上的多个接地接合位置。同样,在一些设计中,引线框可具有多个系杆及放大的接合区,其可位于裸片的相对侧上或其它合适的位置处。

[0010] 为了保护任一相关联装置,还可将半导体封装包封在塑料包封材料中。裸片附接垫的背表面常常暴露以促进到外部装置的电连接。

[0011] 在研究下图及详细的描述后,本发明的其它设备、方法、特征及优势对于所属领域的技术人员来说将是或将变得显而易见。希望所有此些额外的系统、方法、特征及优势包含在本说明书内,在本发明的范围内,且受所附权利要求书保护。

## 附图说明

[0012] 在以下图式中,相同参考标号有时用于指定相同结构元件。还应了解,图中的描绘是概略的且不按比例绘制的。本发明及其优势可参考结合附图进行的以下描述得到更好的理解,其中:

[0013] 图 1A 说明现有技术集成电路封装的俯视平面图,其中裸片上的接地接合垫向下接合到接地的裸片附接垫。

[0014] 图 1B 说明沿着截面 A-A 截取的图 1A 中所展示的封装的侧视横截面图。

[0015] 图 2A 说明根据本发明的一个实施例的在系杆上具有放大接合区的引线框装置区域的俯视平面图。

[0016] 图 2B 说明根据本发明的一个实施例的包括附接到图 2A 的引线框装置区域的裸片的集成电路封装的俯视平面图,其中裸片电耦合到系杆的放大接合区。

[0017] 图 2C 说明根据本发明的一个实施例沿着图 2B 的实施例的截面 B-B 截取的侧视横截面图,其展示电耦合到系杆的升高的接合区的接地接合线。

[0018] 图 2D 说明根据本发明的一个实施例沿着图 2B 的实施例的截面 C-C 截取的侧视横截面图,其展示电耦合到引线的接合线。

[0019] 图 3A 说明根据本发明的另一个实施例的在系杆上具有放大接合区的引线框装置区域的俯视平面图。

[0020] 图 3B 说明根据本发明的另一个实施例的集成电路封装的俯视平面图,所述集成电路封装包括附接到图 3A 的引线框装置区域的裸片,其中裸片电耦合到系杆的放大接地区。

[0021] 图 3C 说明根据本发明的一个实施例沿着截面 F-F 截取的图 3B 的集成电路封装的侧视横截面图,其中接地 I/O 垫耦合到系杆的放大接合区。

[0022] 图 4A 说明集成电路封装的侧视横截面图,其中接合线经由具有缝在球上的楔形的球形接合 (ball bond with wedge stitched on ball,BSOB) 直接耦合到裸片附接垫。

[0023] 图 4B 说明集成电路封装的侧视横截面图,其中接合线是经由缝在球上的反向球 (reverse ball stitched on ball,RBSOB) 直接耦合到裸片附接垫。

[0024] 图 5A 到 5C 说明根据本发明的一个实施例的含有多个装置区域 514 的引线框带 524 的俯视平面图。

### 具体实施方式

[0025] 本发明大体上涉及用于将裸片上的所选择的 I/O 垫 (例如,接地垫) 电连接到基于引线框的集成电路封装中的裸片附接垫的经改进的设计及技术。

[0026] 在以下描述中,为了提供对本发明的透彻理解而陈述许多具体细节。然而,应理解,本发明可在没有一些或全部的这些具体细节的情况下实践。在其它例子中,为了不会不必要地模糊本发明,没有详细描述众所周知的工艺操作。

[0027] 如在背景部分所描述,一些基于引线框的集成电路封装经设计以使得通过将裸片直接线接合到引线框的接地裸片附接垫部分而将裸片电接地。这种工艺经常称为“下接合法”。在下接合的封装中有时出现的问题是裸片有时可从裸片附接垫分层,这可能导致裸片与裸片附接垫之间的相对运动。当此运动发生时,存在的风险是下接合的接合线可从裸片附接垫撕下或以其它方式遭损坏或断裂,这可导致较差的电可靠性。

[0028] 为解决这个问题,本发明描述一种集成电路封装,其中裸片上的所选择的接地 I/O 垫使用接合线电耦合到系杆的线接合焊盘区。所述系杆是引线框的部分,所述系杆直接连接到裸片附接垫,且在封装期间机械支撑裸片附接垫,但一般不是本身既定用作封装的电触点。在来自现有技术的许多设计中,系杆为仅用于支撑裸片附接垫的薄金属片。本申请案进一步预期使用系杆作为集成电路封装的接地平面的部分。裸片附接垫的裸片安装表面相对于系杆的线接合焊盘区下移安置。在一些实施例中,线接合焊盘区在封装内与引线在同一高度。尽管所描述的实施例预期使用裸片附接垫作为接地触点,但应理解,裸片附接垫可用作用于其它功能的触点,例如电源或信号端子。

[0029] 首先参考图 2A 到 2D,展示本发明的第一实施例。图 2A 说明引线框面板 224 的一个装置区域 214 的俯视平面图,其包括引线 212、系杆 218 及裸片附接垫 204。除了这些组件之外,放大接合区 220 与系杆 218 一体形成。裸片附接垫 204 由系杆 218 承载,且因此电耦合且机械耦合到系杆 218,系杆 218 又附接到引线框面板 224 中的支撑杆 223。多个引线 212 同样机械附接到引线框 224,且朝裸片附接垫 204 向内延伸。接合区 220 可经由系杆 218 通过电连接到接地的裸片附接垫 204 而接地。当引线框由铜或铜合金形成时,一般希望用银膜来电镀接合区 220 以增强金接合线的粘附性。

[0030] 在此第一实施例中,接合区 220 形成为矩形区域,其实际上是系杆 218 的一部分。然而,将了解的是,接合区 220 可在系杆上其它合适的位置形成,且可采用其它合适的形状及大小。接合区 220 通常比其相关联系杆 218 的其它部分宽。出于多种原因,较大的区可为有用的,例如提供较大的表面积以接合多根线。同样地,尽管在此实施例中展示两个系杆

及放大的接合区,但每一装置区域 214 可具有仅一个系杆及接合区,或替代地按裸片设计所要求的两个以上系杆及接合区。图 2A 说明将两个系杆 218 机械连接到裸片附接垫 204 的相对侧上的裸片附接垫 204,但系杆 218 还可附接到任一(或全部)裸片附接垫隅角。

[0031] 图 2B 描绘集成电路封装 200 的俯视平面图。在图 2B 中,裸片 202 机械贴附到裸片附接垫 204 的裸片安装表面 226。裸片包括位于裸片 202 的作用表面上的多个 I/O 垫(接合垫)。第一组 I/O 垫 216 中的每一 I/O 垫经设计以将裸片 202 连接到引线框 224 的相关联引线 212。I/O 垫 216 可用于多种目的,包括将裸片 202 连接到电源、信号线、接地平面或其它合适的功能。如在图 2B 中所说明,I/O 垫 216 使用接合线 208 电连接到引线 212。尽管可使用例如铜等其它合适的材料,但是在优选实施例中,接合线 208 由金制成。此外,接合线优选热声波接合,从而产生 I/O 垫 216 处的金球接合及对应引线 212 处的针脚式接合。

[0032] 第二组 I/O 垫 210 中的每一 I/O 垫(“接地 I/O 垫”)经设计以将裸片 202 电连接到接地平面,接地平面在此情况下是放大的接合区 220。在图 2A 到 2D 的实施例中,接地 I/O 垫 210 经由接地接合线 206 接合到系杆 218 的放大的接合区 220。优选的是,接地接合线由金制成,且由以超声波方式形成所述接合,从而产生 I/O 垫 210 处的金球接合及对应的放大接合区 220 处的针脚式接合。尽管在图 2B 中两个接地接合线 206 连接到每一接合区 220,但一些实施例中将仅一个或替代地大于两个接地接合线连接到单个接合区是有用的。集成电路封装 200 还可包括包封材料,所述包封材料未在图 2B 中展示。

[0033] 图 2C 说明沿着截面 B-B 截取的图 2B 中呈现的封装 200 的侧视横截面图。如在图 2C 中所展示,裸片附接垫 204 的裸片安装表面 226 优选从系杆 218 的放大的接合区 220 下移安置距离  $h_1$ ,将接地接合线 206 耦合到升高的、放大接合区 220 改进接地接合的电可靠性。所述连接不易受到因裸片分层而导致的损坏,因为由接地接合线形成的环路允许比现有技术设计多的相对运动,例如图 1 中展示的情况。裸片与裸片附接垫之间的相对运动因此不大可能导致对接地接合线 206 的损坏。

[0034] 图 2D 是沿着截面 C-C 截取的图 2B 中所呈现的封装 200 的侧视横截面图。引线 212 朝裸片 202 向内延伸。尽管在图 2D 中引线 212 不直接上覆在裸片 202 上,但所属领域的技术人员将了解,引线 212 可不同地定位。裸片附接垫 204 的裸片安装表面 226 从引线 212 下移安置距离  $h_2$ 。距离  $h_2$  可大于或小于图 2C 中展示的距离  $h_1$ 。然而,在优选实施例中,距离  $h_1$  与距离  $h_2$  大体上相等,以致放大的接合区 220 及引线 212 定位在裸片安装表面 226 上方大约同一高度处。

[0035] 裸片 202、裸片附接垫 204、引线 212、I/O 垫 216、接地 I/O 垫 210、接合线 208、接地接合线 206 及系杆 218 的若干部分可包封在包封材料或模制材料 222 内。模制化合物一般是非导电性塑料或树脂。在图 2C 及 2D 中所说明的实施例中,引线 212 的外面部分从包封的封装 200 的侧面延伸以促进与合适的衬底的电连接。

[0036] 裸片附接垫 204 的底部表面穿过包封材料 222 而暴露,以促进将裸片附接垫 204 电耦合到电接地平面。因为裸片附接垫 204 电连接到系杆 218 的接合区 220,因此这呈现一种将接地 I/O 垫电连接到接地的方法。

[0037] 接下来参考图 3A 到 3C,将描述根据本发明的另一个实施例。虽然本文中呈现出若干差异,但本实施例中的许多特征大体上相似于图 2A 到 2D 的特征。图 3A 展示在系杆 318 上具有放大的接合区 320 且具有朝裸片附接垫 304 向内延伸的多根引线 312 的引线框装置

区域 314。图 3A 的放大的接合区 320 的形状（熔合引线形状）包括从系杆 318 朝裸片附接垫 304 向内延伸的至少一个指状物部分 330。接合区 320 的大表面积虑及单个系杆 318 上的多个接地接合位置。接合区 320 又通过系杆 318 电连接到裸片附接垫 304。

[0038] 图 3B 描绘具有附接到裸片附接垫 304 的裸片 302 的集成电路封装 300 的俯视图。如同图 2B 的实施例，接合线 308 将所选择的 I/O 垫 316 从裸片 302 电连接到引线 312。I/O 垫 316 可用于多种目的，包括将裸片 302 连接到电源、信号线、接地平面或其它合适的功能。在优选实施例中，接合线 308 由金制成。此外，接合线 308 优选以超声波方式接合，从而产生 I/O 垫 316 处的金球接合及对应引线 312 处的针脚式接合。

[0039] 第二组 I/O 垫 310 经设计以将裸片 302 电连接到接地平面。在本实施例中，接地 I/O 垫 310 经由接地接合线 306 接合到系杆 318 的放大的接合区 320。优选的是，接地接合线 306 由金制成，且接合是以超声波方式形成，从而产生 I/O 垫 310 处的金球接合及对应的放大接合区 320 处的针脚式接合。

[0040] 当适度按比例缩放时，图 3B 中展示的实施例的沿着截面 D-D 及 E-E 截取的侧视图可大体上分别相似于图 2C 及 2D 的实施例中所描绘的侧视图。作为所述实施例之间的一个显著差别，图 3C 说明沿着图 3B 的截面 F-F 截取的集成电路封装 300 的侧视横截面图。接地接合线 306 将接地 I/O 垫 310 电连接到系杆 318 的放大的接合区 320。在图 3C 的图中，接地接合线 306 以超声波方式接合到接合区 320 的朝裸片向内延伸的指状物部分 330。

[0041] 如同在图 2A 到 2D 中展示的实施例，裸片附接垫 304 的裸片安装表面 326 从放大的接合区 320 下移安置距离  $h_1$  且从引线 312 下移安置距离  $h_2$ 。尽管这些距离不需要相等，但接合区 320 及引线 312 可处于裸片附接垫 304 的裸片安装表面 326 上方的大体上同一高度。放大的接合区 320 的升高的定位通过降低接地接合线 306 上的相关联应力而改进接地接合的可靠性。

[0042] 相似于上文所描述的实施例，集成电路封装 300 优选装入包封材料或模制材料 322 内。裸片附接垫 304 的背表面穿过包封材料 322 而暴露，以连接到接地平面，如上文详细揭示。

[0043] 图 4A 及 4B 呈现又一种改进集成电路封装中的接地接合可靠性的方法。在图 4 中说明的实施例中，裸片 402 上的接地 I/O 垫 410 中的一些使用具有缝在球上的楔形的球形接合 (BSOB) 技术直接耦合到接地的裸片附接垫 404。如可在图 4A 中所见，引线接合凸块 432 最初在接地的裸片附接垫 404 的裸片安装表面 426 上形成。凸块 432 通过使用标准的线接合毛细管以超声波方式将球形接合沉积到接地的裸片附接垫 404 上而制成。不是继续挤压所述线，所述毛细管在靠近球形接合凸块 432 的顶部截短所述线，以使得仅一线接合“球”或“凸块”432 仍在裸片附接垫 404 的顶上。可使用比通常用于线接合多的力来形成凸块 432，这具有使凸块平坦的效果，从而增大其接合表面积并增大所得凸块的强度。

[0044] 接着使用接合线 406 将接地 I/O 垫 410 线接合到凸块 432。接合线 406 可由金、铜或其它合适的导电材料形成。在线接合工艺期间，第二球形接合优选形成于接地 I/O 垫 410 处，且针脚形接合 434 可形成于凸块 432 的顶部上。因此，接合线 406 经由位于在凸块 432 的顶上的针脚形接合 434 电耦合到接地的裸片附接垫 404。在一些实施例中，凸块 432 近似为接地 I/O 垫 410 处的球形接合的高度的三分之一。如果裸片附接垫 404 镀有银，那么图 4 中揭示的实施例改进接地接合的可靠性。这是因为球形接合凸块 432 粘附到镀银的

裸片附接垫 404 好于粘附到针脚形接合。因此,凸块 432 提供接合线 406 与裸片附接垫 404 的裸片安装表面 426 之间的界面,从而降低接合线 406 中的剪应力,并改进可靠性。

[0045] 图 4B 中说明替代球上针脚技术(stitch on ball technique)。在此实施例中,最初的凸块 442 形成于裸片 402 上的接地 I/O 垫 410 上。接着,使用接合线 406 将裸片附接垫 404 电连接到 I/O 垫 410 上的凸块 442。在线接合工艺期间,第二球形接合 446 形成于裸片附接垫 404 上。再次,线接合机可利用比正常更多的接合力,这具有使凸块平坦的效果,从而增大接合强度及表面积。

[0046] 接下来参考图 5A 到 5C,将描述本发明的又一实施例。如所属领域的技术人员将熟悉,使用引线框带 524 来装配集成电路封装常常是有用的,引线框带 524 支撑装置区域 514 的阵列 528。这种配置虑及集成电路封装的大量生产。尽管图 5A 到 5C 描绘装置区域相似于图 2A 到 2D 中所呈现的装置区域,但同样应了解,引线框可支撑图 3A 到 3C 及图 4 的实施例,以及任何其它合适的实施例。

[0047] 图 5A 描绘引线框带 524 的具有大量装置区域 514 的部分。尽管多种其它布置是可能的(如一维阵列、非线性布置等),但通常装置区域 514 布置在面板 524 上的至少一个二维阵列 528 中。在所说明的实施例中,展示装置区域 514 的五个二维阵列 528。然而,应了解,可提供或多或少的阵列 528。尽管各种替代实施例中可使用其它合适的材料(例如铝),但引线框板 524 通常由铜或基于铜的合金形成。每一装置区域 514 可包含如在以上实施例中的任一者中所描述的集成电路封装。当将所述封装装配到引线框 524 上之后,按需要使引线框 524 单一化,以生产多个个别的集成电路封装,其准备好用在任一所要应用中。可布置所述单一化以牺牲系杆 518,且可使引线 512 与引线框 524 的裸片附接垫部分 504 电绝缘。

[0048] 本发明同样可用在任一合适的集成电路封装式样中。在图 2A 到 2D 及图 3A 到 3C 的实施例中,举例来说,集成电路封装 200 可用作在裸片 202 的相对侧上具有两行引线 212 的双列直插式封装(DIP)。当然,所揭示的封装同样可在多种其它封装式样中,例如四方平坦封装(QFP)及薄型小外形封装(TSOP)。

[0049] 尽管已经详细描述本发明的仅几个实施例,但应了解,本发明可以许多其它形式实施而不脱离本发明的精神及范围。举例来说,除了耦合到电接地平面,放大的接合区可同样用于耦合到电源或信号输入。

[0050] 在所说明的预期到系杆的区的线接合的实施例中,裸片附接垫相对于引线及系杆的线接合区两者下移安置。然而,在一些封装(例如,QFN 或 LLP 封装)中,可能希望引线的底部表面充当与裸片附接垫的底部表面共面的触点。在此些实施例中,可能希望上移安置裸片附接垫的接合区,使得引线触点与裸片附接垫仍大体上共面。因此,应将本发明的实施例视为说明性而非限制性的,且本发明不限制于本文所给出的细节,而是可在所附权利要求书的范围及等效物内修改。

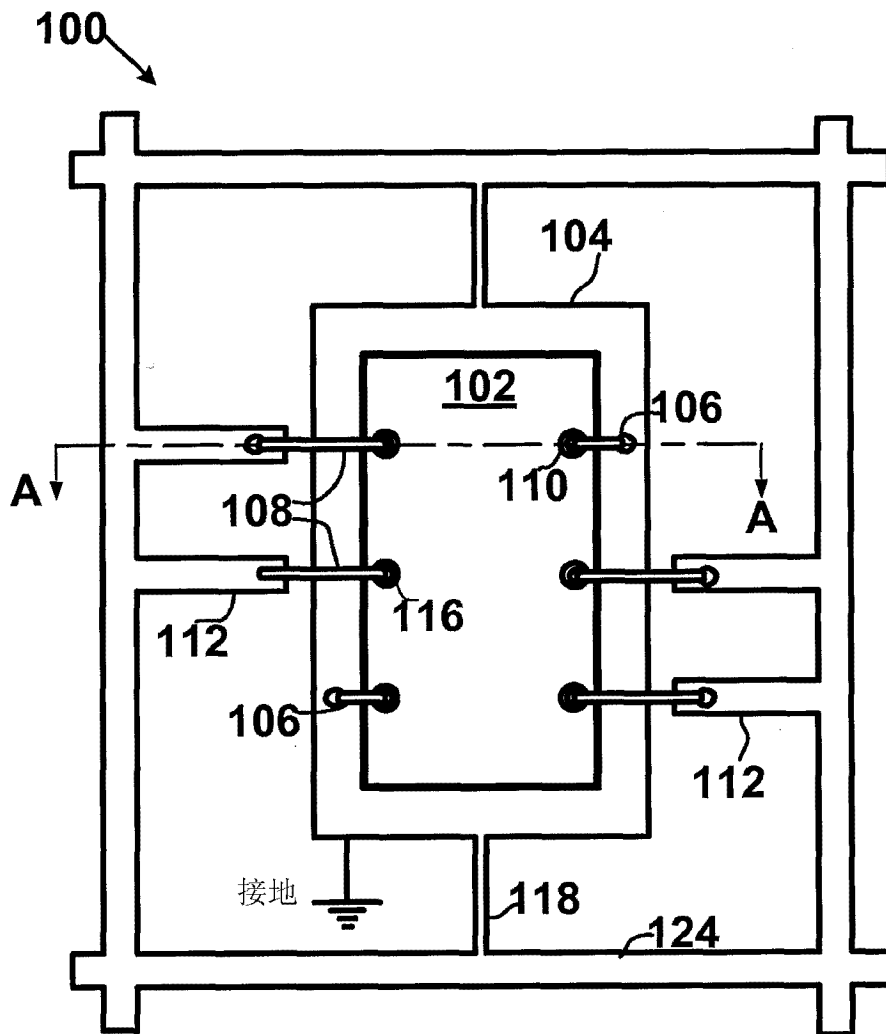


图1A 现有技术

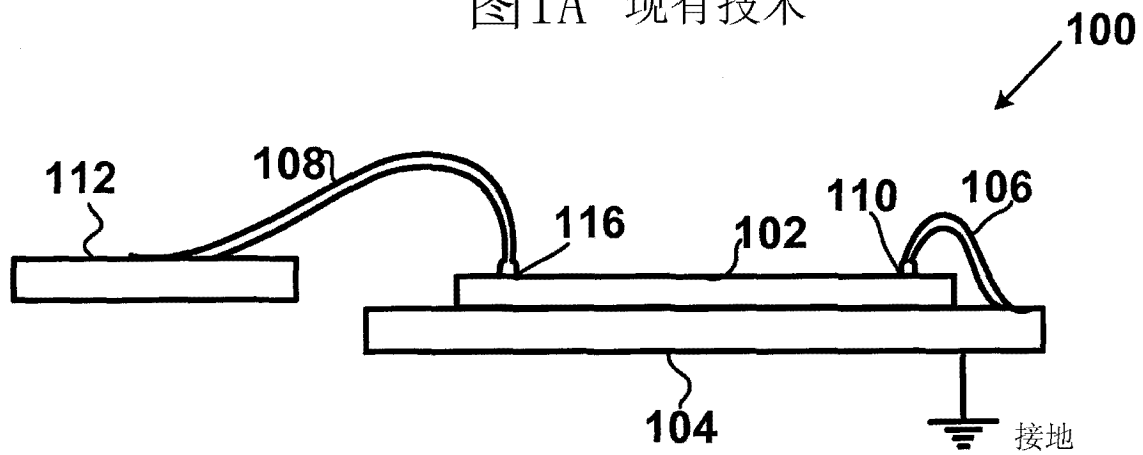


图1B 现有技术

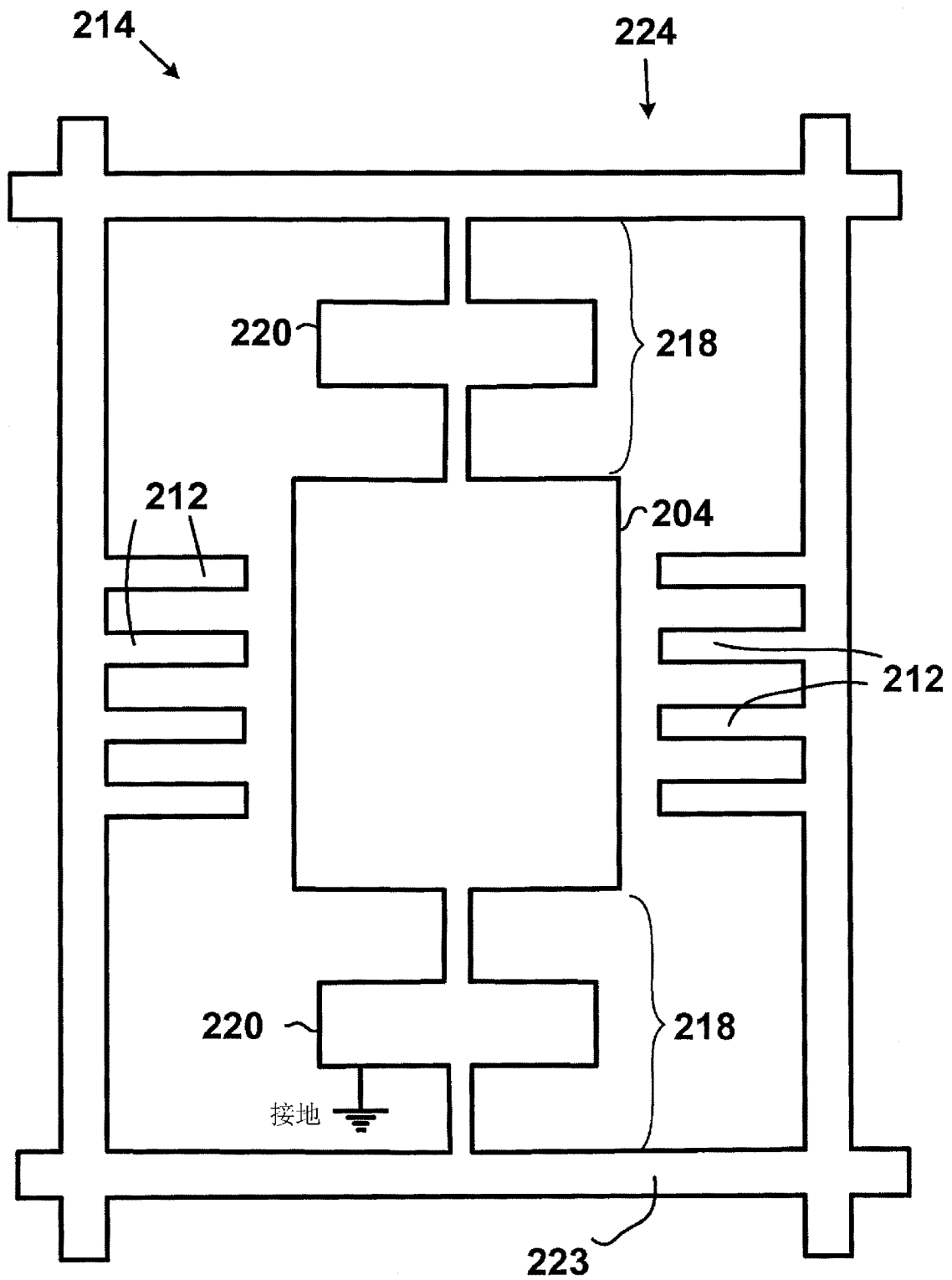


图 2A

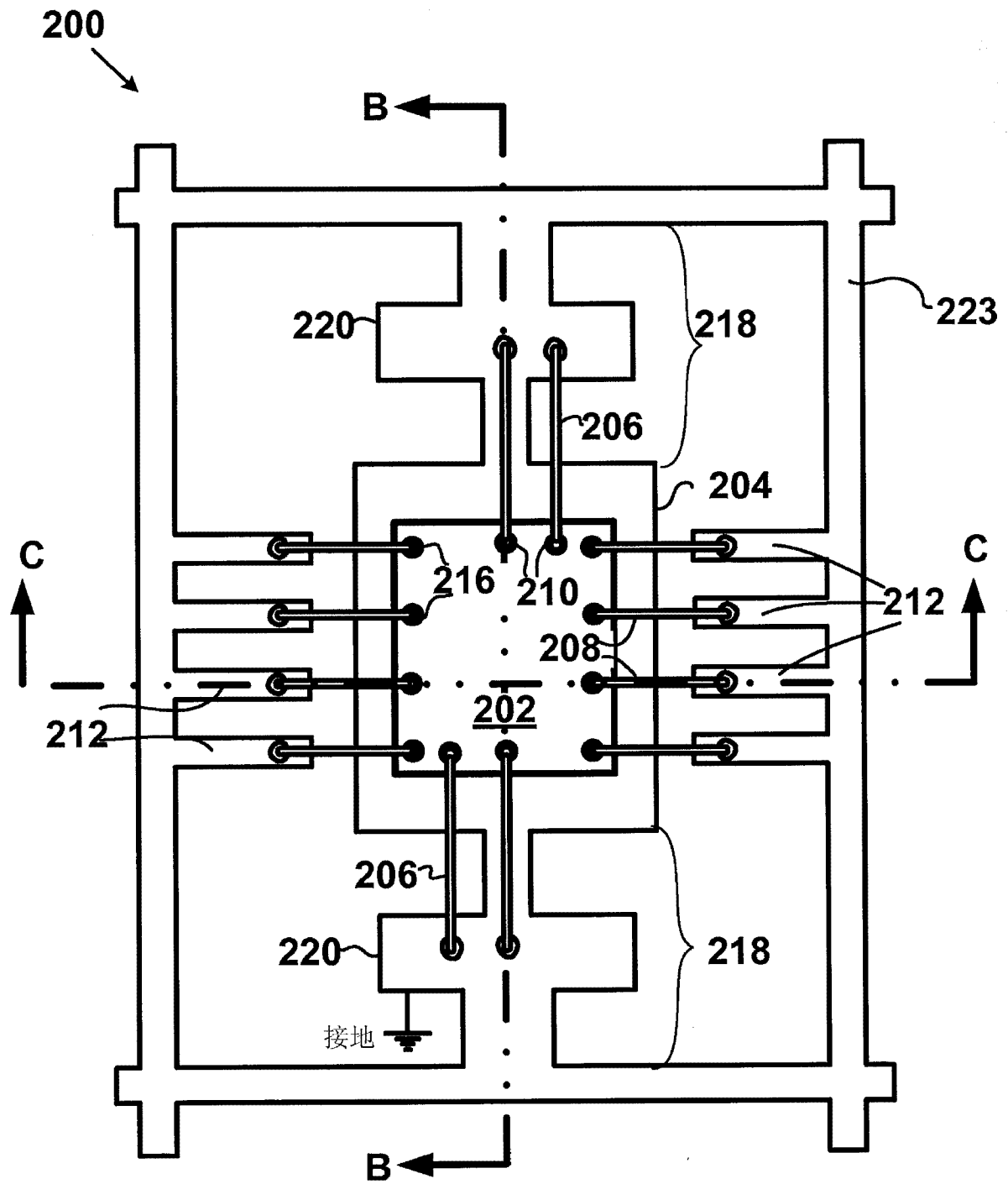


图 2B

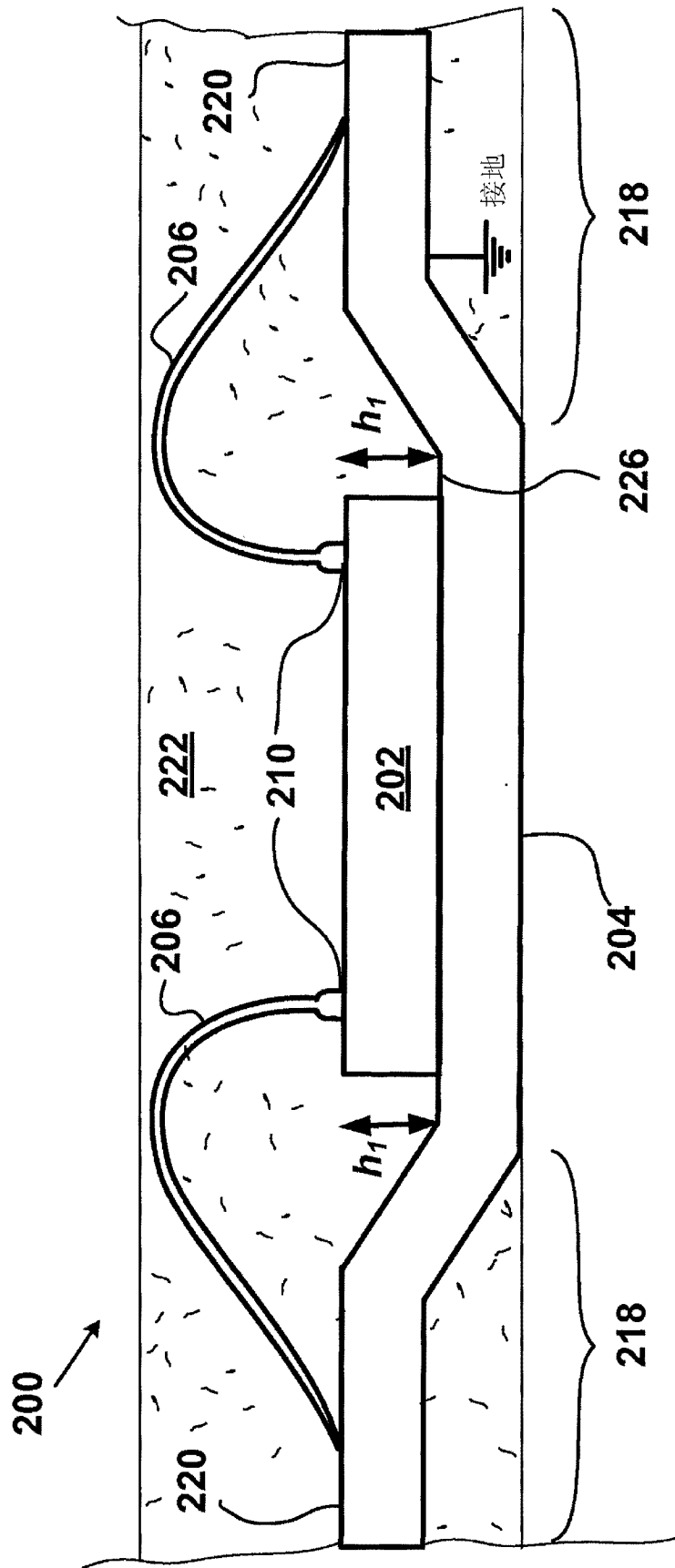


图 2C

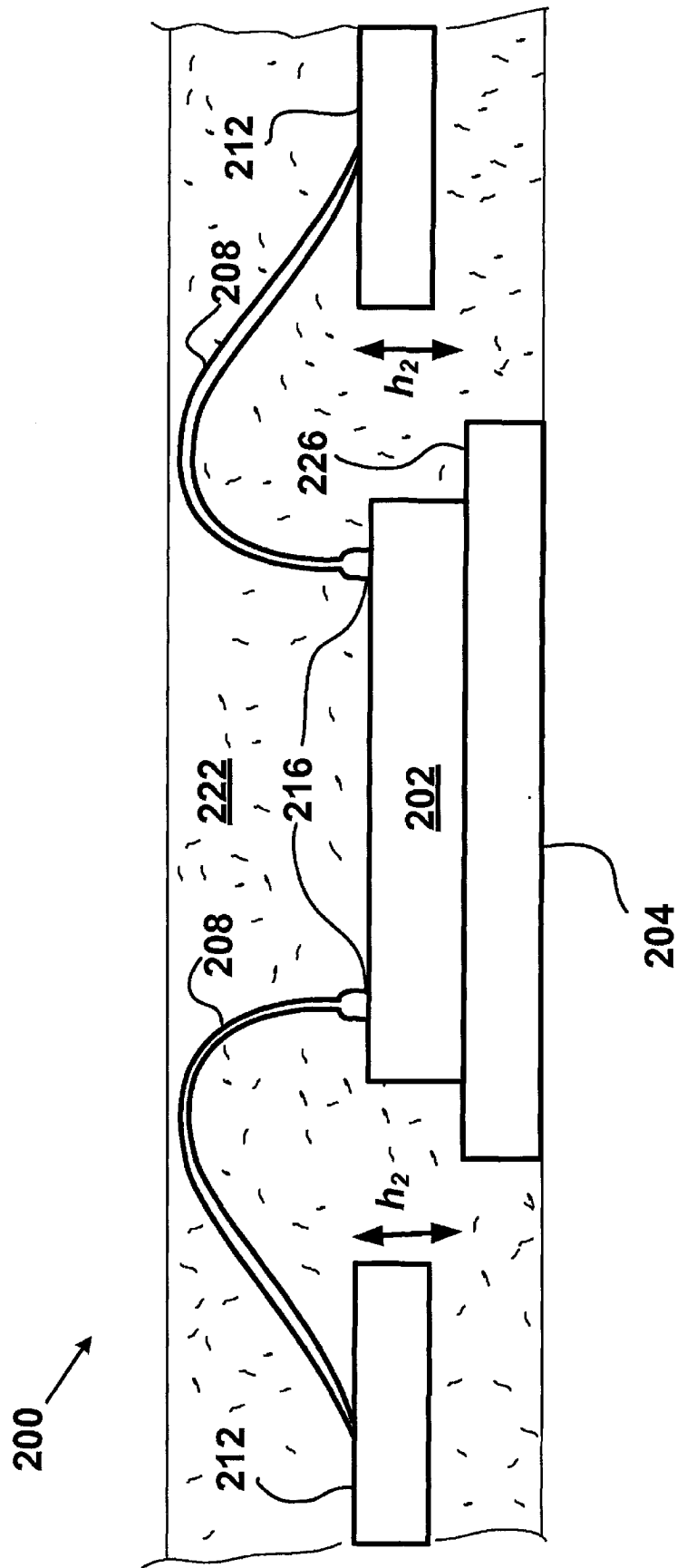


图 2D

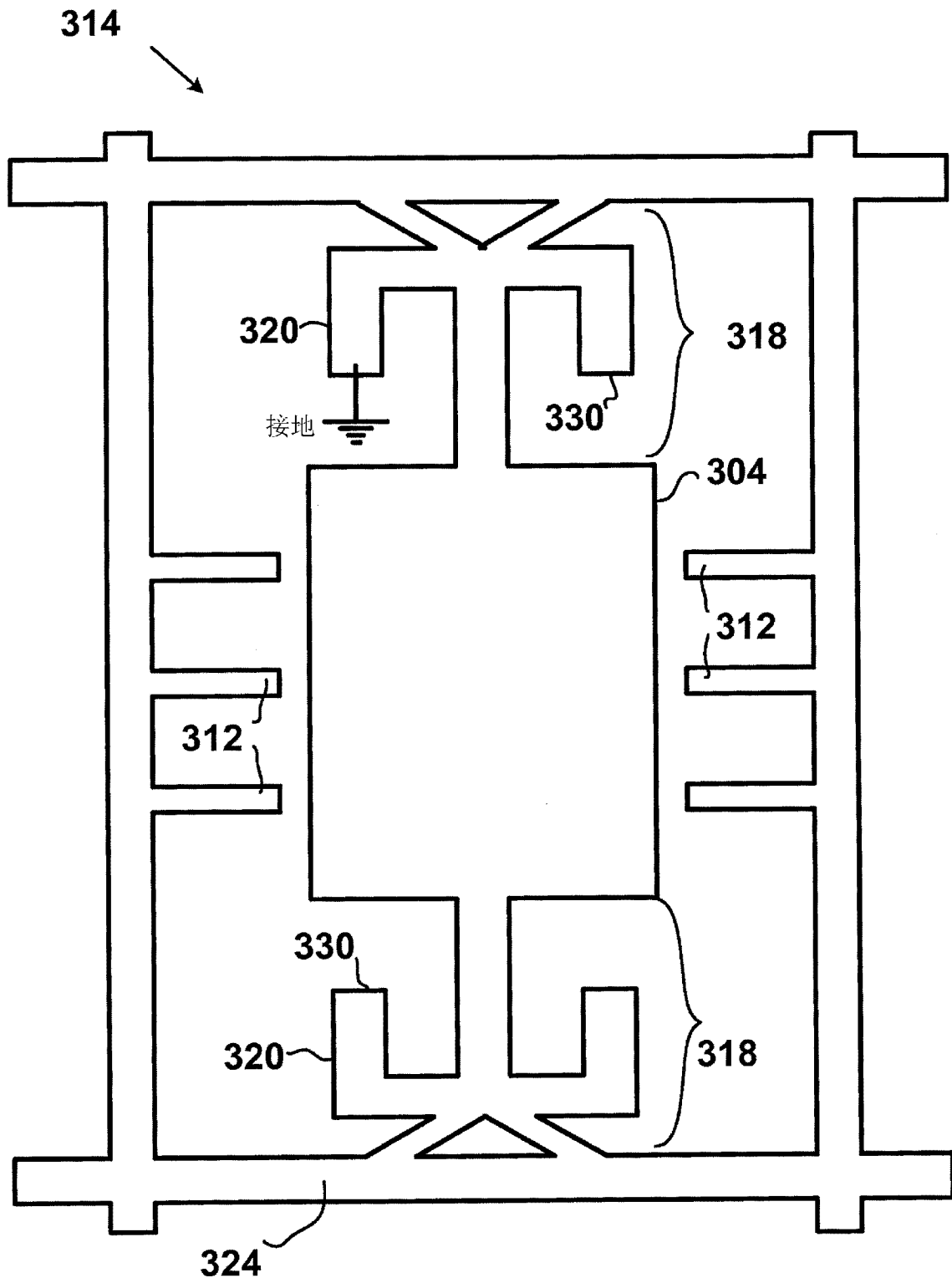


图 3A

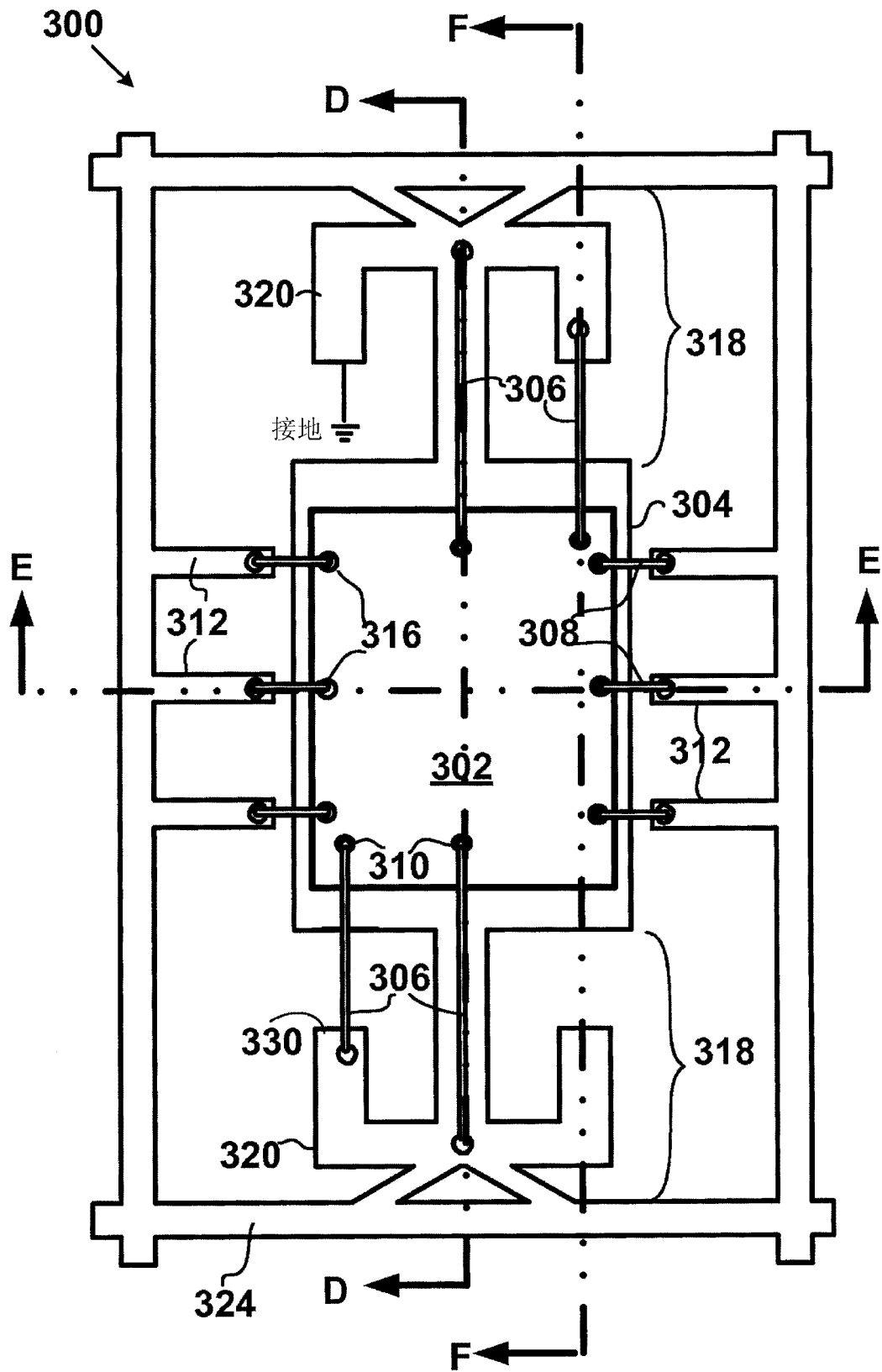


图 3B

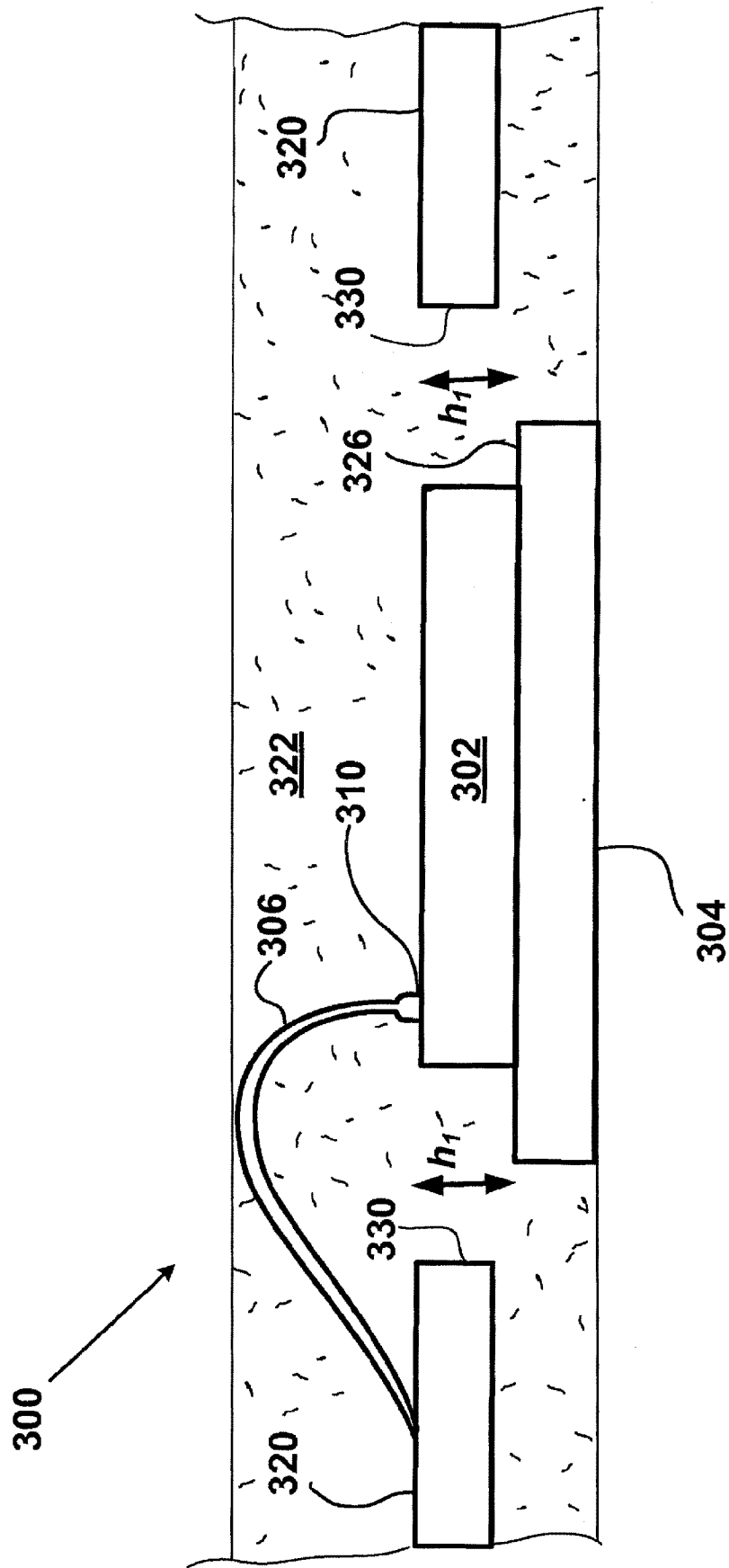


图 3C

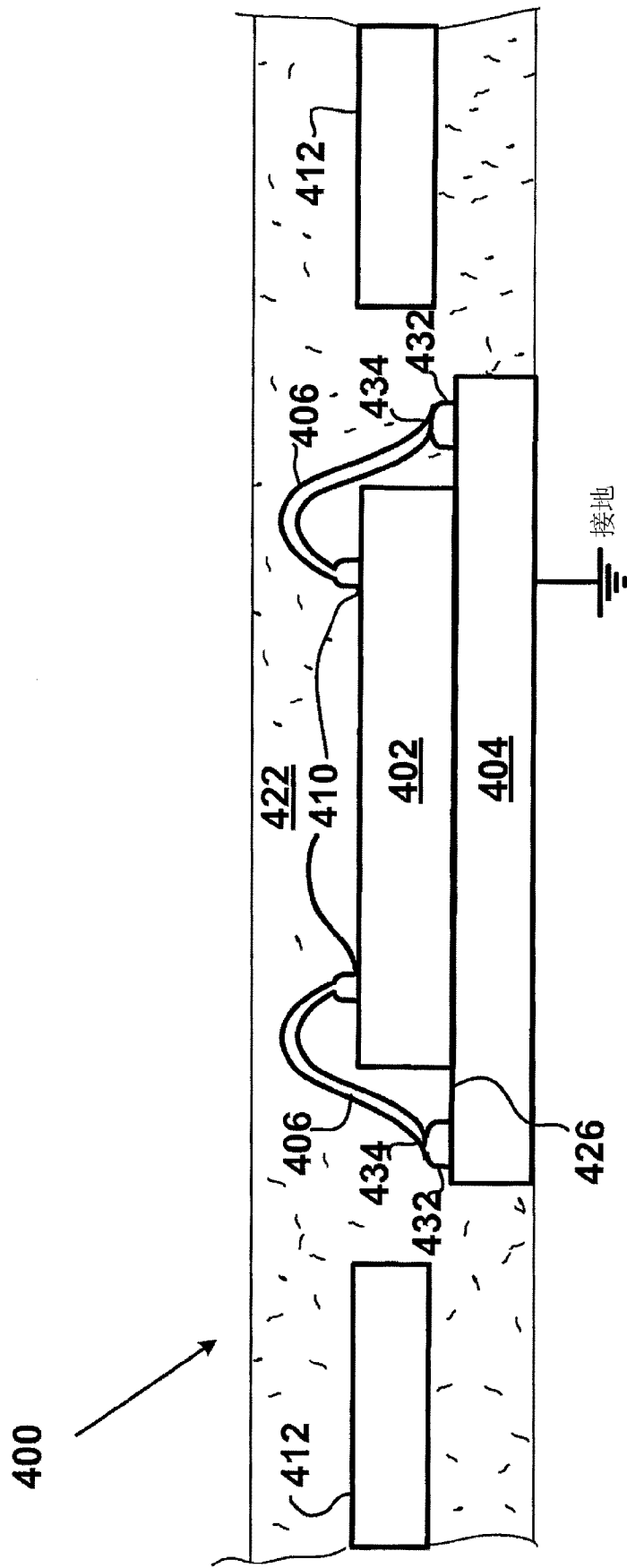


图 4A

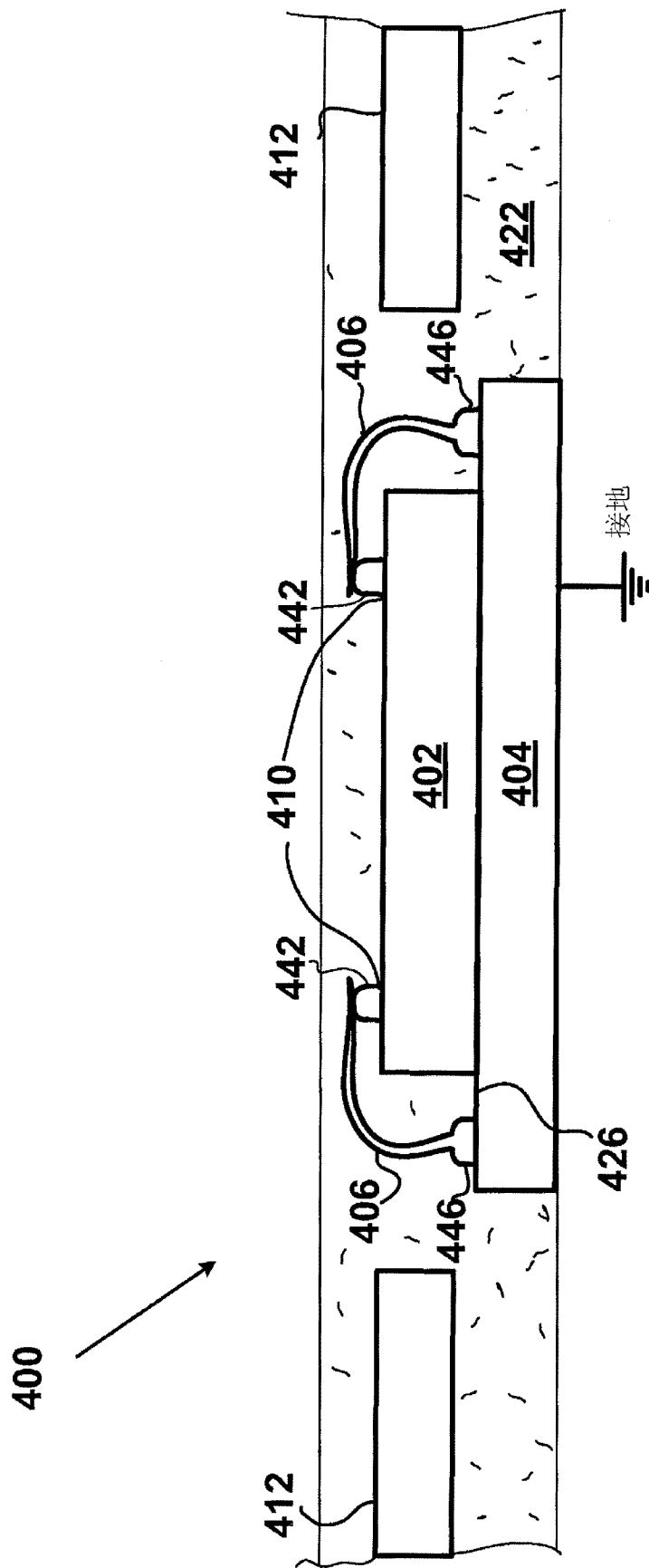


图 4B

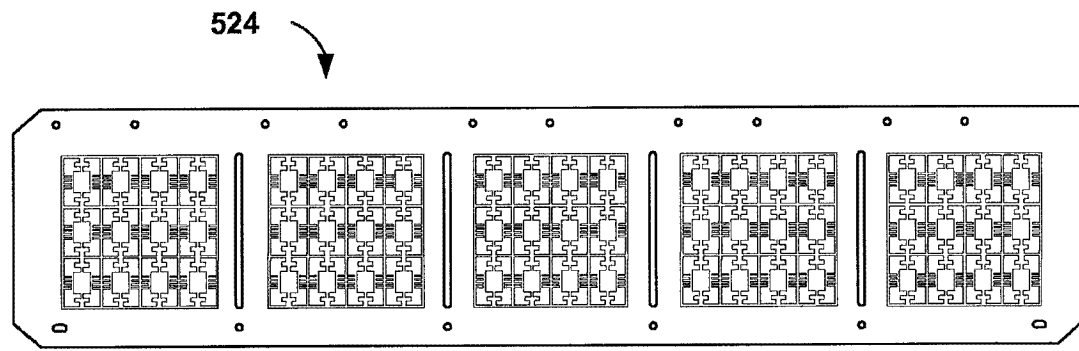


图5A

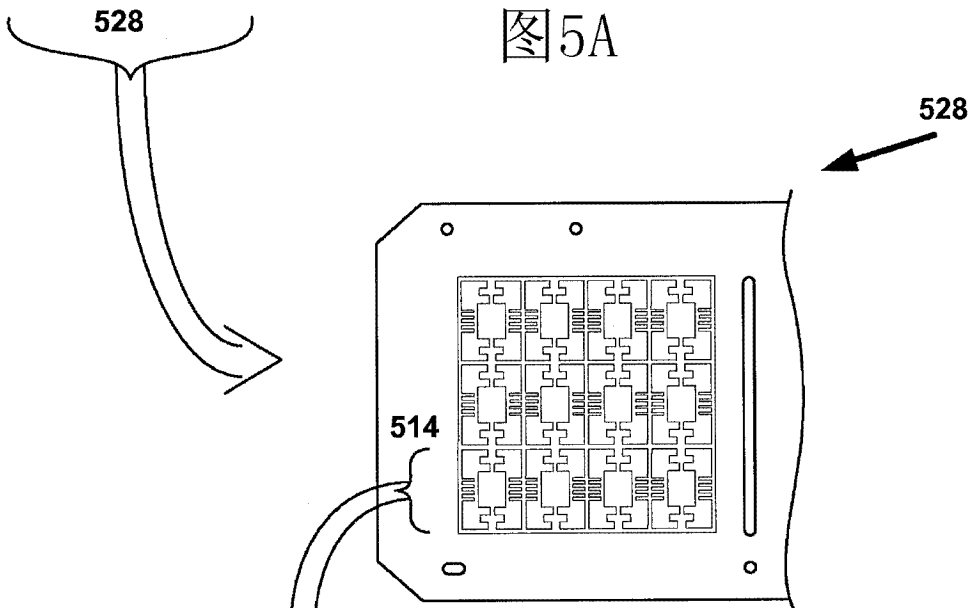


图5B

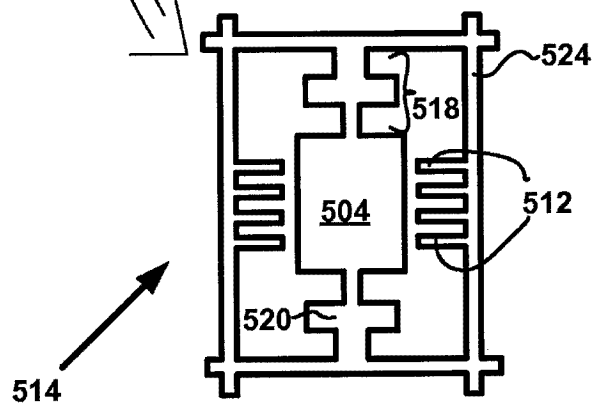


图5C