



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0098532
(43) 공개일자 2024년06월28일

(51) 국제특허분류(Int. Cl.)
H10K 30/00 (2023.01) H01L 31/032 (2006.01)
H01L 31/0352 (2006.01)
(52) CPC특허분류
H10K 30/35 (2023.02)
H01L 31/032 (2013.01)
(21) 출원번호 10-2022-0180379
(22) 출원일자 2022년12월21일
심사청구일자 2022년12월21일

(71) 출원인
경희대학교 산학협력단
경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)
(72) 발명자
이승현
경기도 용인시 기흥구 덕영대로 1732, 전자정보대학 518호 (서천동, 경희대학교 국제캠퍼스)
신유섭
경기도 용인시 기흥구 덕영대로 1732, 가설연구B동 110호 (서천동, 경희대학교 국제캠퍼스)
(74) 대리인
김종선, 이형석

전체 청구항 수 : 총 13 항

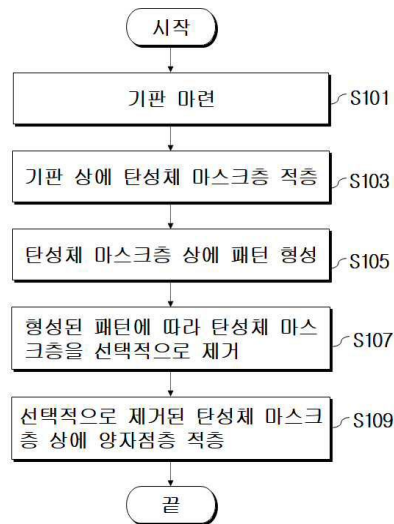
(54) 발명의 명칭 양자점의 무용매 패터닝 방법

(57) 요약

본 발명의 양자점의 무용매 패터닝 방법은 기판을 마련하는 단계, 기판 상에 탄성체 마스크층을 적층하는 단계, 탄성체 마스크층 상에 패턴을 형성하는 단계, 형성된 패턴에 따라 탄성체 마스크층을 선택적으로 제거하는 단계 및, 선택적으로 제거된 탄성체 마스크층 상에 양자점층을 적층하는 단계를 포함한다. 이에 의해 본 발명은 탄성체 마스크층을 적용함으로써 무용매 패터닝 기법으로 고해상도 양자점 패턴을 구현할 수 있다.

본 발명은 (주)LGD와 산학협력 과제 (No. 20191395)의 지원을 받아 수행된 연구임.

대표도 - 도1



(52) CPC특허분류

H01L 31/035218 (2013.01)

(72) 발명자

배준호

경기도 용인시 기흥구 덕영대로 1732, 가설연구B동
110호 (서천동, 경희대학교 국제캠퍼스)

유현규

경기도 용인시 기흥구 덕영대로 1732, 가설연구B동
110호 (서천동, 경희대학교 국제캠퍼스)

이 발명을 지원한 국가연구개발사업

과제고유번호	1345347193
과제번호	2018R1A6A1A03025708
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	이공학학술연구기반구축
연구과제명	융복합 에너지 자율형 다기능 센서 플랫폼 연구
기 여 율	1/2
과제수행기관명	경희대학교(국제캠퍼스)
연구기간	2022.03.01 ~ 2023.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1711087597
과제번호	2017R1C1B2012227
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	2차원 물질의 이방성 열전달 특성을 이용한 질화갈륨(GaN) 전력 반도체 소자의 신뢰
성 개선 연구	
기 여 율	1/2
과제수행기관명	경희대학교(국제캠퍼스)
연구기간	2019.03.01 ~ 2022.02.28

명세서

청구범위

청구항 1

기판을 마련하는 단계;

상기 기판 상에 탄성체 마스크층을 적층하는 단계;

상기 탄성체 마스크층 상에 패턴을 형성하는 단계;

형성된 상기 패턴에 따라 상기 탄성체 마스크층을 선택적으로 제거하는 단계; 및,

선택적으로 제거된 상기 탄성체 마스크층 상에 양자점층을 적층하는 단계;를 포함하는 양자점의 무용매 패터닝 방법.

청구항 2

제1항에 있어서,

상기 기판을 마련하는 단계는,

상기 기판을 산소 플라즈마에 의해 표면 처리하는, 양자점의 무용매 패터닝 방법.

청구항 3

제1항에 있어서,

상기 탄성체 마스크층은,

소수성 폴리머 및 유기질 폴리머를 포함하는 폴리머 이중층인, 양자점의 무용매 패터닝 방법.

청구항 4

제3항에 있어서,

상기 소수성 폴리머는,

플루오로옥틸트리클로로실란(perfluorooctyltrichlorosilane, FOTS), 옥타데실트리클로로실란(octadecyltrichlorosilane, OTS), 퍼플루오로데실트리클로로 실란(perfluorodecyltrichlorosilane, FDTS), 다이클로로디메틸실란(dichlorodimethylsilane, DIMS), 퍼플루오로데실트리클로로실란(perfluorodecyltrichlorosilane, FTCS), 디클로로디메틸실란(Dichlorodimethylsilane; DDMS) 및 diamond-like carbon(DLC) 중 어느 하나 이상을 포함하는, 양자점의 무용매 패터닝 방법.

청구항 5

제4항에 있어서,

상기 유기질 폴리머는,

에폭시(Epoxy), 폴리카보네이트(Polycarbonate, PC), 폴리에틸렌나프탈레이트(Polyethylene naphthalate, PEN), 폴리노르보넨(Polynorbornene, PN), 폴리아크릴레이트 (Polyacrylate), 폴리비닐알콜(Polyvinyl alcohol, PVA), 폴리이미드 (polyimide, PI), 폴리에틸렌 테레프탈레이트(polyethylene terephthalate, PET), 폴리에테르설향(Polyethersulfone, PES), 폴리스타일렌(Polystyrene, PS), 폴리프로필렌(Polypropylene, PP), 폴리에틸렌(Polyethylene, PE), 폴리염화비닐(polyvinylchloride, PVC), 폴리아미드(Polyamide, PA), 폴리부틸렌테레프탈레이트(Polybutyleneterephthalate, PBT), 폴리에스터(Polyester), 폴리디메틸실록산(Polydimethylsiloxane, PDMS) 및 폴리메타크릴레이트(Polymethylmethacrylate, PMMA) 중 어느 하나 이상의 유기질 폴리머를 포함하는, 양자점의 무용매 패터닝 방법.

청구항 6

제5항에 있어서,

상기 기판 상에 탄성체 마스크층을 적층하는 단계는,

상기 기판 상에 FOTS를 드롭 캐스팅한 후 PMMA를 스핀 코팅하여 상기 탄성체 마스크층을 형성하는, 양자점의 무용매 패터닝 방법.

청구항 7

제6항에 있어서,

상기 PMMA는,

톨루엔에 용해된 상태인, 양자점의 무용매 패터닝 방법.

청구항 8

제1항에 있어서,

상기 탄성체 마스크층을 선택적으로 제거하는 단계는,

상기 패턴에 따라 노출된 탄성체 마스크층을 제거하되, 노출된 상기 탄성체 마스크층은 산소 플라즈마로 식각하여 제거하는, 양자점의 무용매 패터닝 방법.

청구항 9

제8항에 있어서,

제거된 상기 탄성체 마스크층의 나머지 영역에 CF_4 플라즈마로 표면 처리하는, 양자점의 무용매 패터닝 방법.

청구항 10

제1항에 있어서,

상기 양자점은

코어-셸(core-shell) 구조로 이루어지며,

상기 코어는 CdSe, CdS, ZnS, ZnSe, CdTe, CdZnS, PbSe, AgInZnS 및 ZnO 중 어느 하나 이상을 포함하며,

상기 셸은 CdSe, CdS, ZnS, ZnSe, CdTe, CdZnSe, PbSe, TiO, SrSe 및 HgSe 중 어느 하나 이상을 포함하는, 양자점의 무용매 패터닝 방법.

청구항 11

제10항에 있어서,

상기 양자점은

TiO_2 리간드를 갖는 CdSe 코어 및 CdZnSe 셸 구조를 갖는, 양자점의 무용매 패터닝 방법.

청구항 12

제1항에 있어서,

상기 탄성체 마스크층 상에 양자점층을 적층하는 단계 이후에,

상기 탄성체 마스크층이 선택적으로 제거되어, 상기 양자점층이 적층된 상기 기판과 제거된 상기 탄성체 마스크층의 나머지 영역의 포토레지스트가 코팅된 탄성체 마스크층을 접착성 폴리머를 사용하여 박리(peel-off)하는 단계;를 더 포함하는, 양자점의 무용매 패터닝 방법.

청구항 13

제12항에 있어서,

상기 박리하는 단계 이후에,

상기 양자점층이 적층된 상기 기판 상에 패시베이션층을 적층하는 단계;를 더 포함하는 양자점의 무용매 패터닝 방법.

발명의 설명

기술 분야

[0001] 본 발명은 양자점의 무용매 패터닝 방법에 관한 것으로서, 특히, 탄성체 마스크층을 적용함으로써 무용매 패터닝 기법으로 고해상도 양자점 패턴을 구현할 수 있는 양자점의 무용매 패터닝 방법에 관한 것이다.

배경 기술

[0002] 양자점(Quantum Dots, QD)를 10 μm 이하의 픽셀로 패턴화하는 것은 중요하지만 매우 어려운 작업이다. 양자점의 품질은 용매와 물을 포함한 대부분의 화학 물질과 접촉할 때 현저하게 저하된다. 따라서 10 μm 이하의 특징을 정밀한 정렬로 패턴화하는 방법 중 하나인 일반 포토리소그래피는 양자점과 호환되지 않는다. 미세 금속 마스크(Fine Metal Mask, FMM) 방법과 잉크젯 프린팅은 양자점 패터닝의 가장 일반적인 방법이다. 그러나, 미세 금속 마스크 방식은 주기적인 세척이 필요하며, 금속 마스크 두께의 한계로 인해 마이크로 포밍 문제가 있다. 또한, 잉크젯 프린팅 기술에서는 노즐 막힘은 일반적인 문제이다. 더 중요한 것은 이 두 기술은 모두 10 μm 이하의 특징을 안정적으로 패턴화할 수 없다는 문제점이 있다.

[0003] 또한, 용액 공정(solution process)을 기반으로 한 양자점층의 패터닝 단계가 여러 번 적용되어야 하므로, 제조 공정이 어려울 뿐 아니라 양자점층의 성능이 열화되는 문제가 발생한다. 잉크젯 프린팅을 비롯하여 여러 가지 용액 공정법이 개발되고 있으나, 먼저 패터닝된 양자점층이 후속 공정, 예를 들면, 마스크 형성 공정, 노광 공정, 식각 공정, 현상 공정과 같은 단위 공정에서 다수의 용매 및 자외선(UV ray)에 노출되어, 양자점층이 손상되거나 심각한 성능 저하가 발생할 수 있다. 또한, 용액 공정이 여러 번 진행된다면 양자점이 공기 중에 노출되는 시간이 길어지므로, 양자점의 안정성에도 좋지 않은 영향을 줄 수 있다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 대한민국 등록특허 제10-1822500호

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로서, 탄성체 마스크층을 적용함으로써 무용매 패터닝 기법으로 고해상도 양자점 패턴을 구현할 수 있는 양자점의 무용매 패터닝 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 상기와 같은 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 양자점의 무용매 패터닝 방법은 기판을 마련하는 단계; 상기 기판 상에 탄성체 마스크층을 적층하는 단계; 상기 탄성체 마스크층 상에 패턴을 형성하는 단계; 형성된 상기 패턴에 따라 상기 탄성체 마스크층을 선택적으로 제거하는 단계; 및, 선택적으로 제거된 상기 탄성체 마스크층 상에 양자점층을 적층하는 단계;를 포함할 수 있다.

[0007] 또한, 상기 기판을 마련하는 단계는, 상기 기판을 산소 플라즈마에 의해 표면 처리할 수 있다.

[0008] 또한, 상기 탄성체 마스크층은, 소수성 폴리머 및 유기질 폴리머를 포함하는 폴리머 이중층일 수 있다.

[0009] 여기서, 상기 소수성 폴리머는, 플루오로옥틸트리클로로실란(perfluorooctyltrichlorosilane, FOTS), 옥타데실

트리클로로실란(octadecyltrichlorosilane, OTS), 퍼플루오로데실트리클로로실란(perfluorodecyltrichlorosilane, FOTS), 다이클로로디메틸실란(dichlorodimethylsilane, DMS), 퍼플루오로데실트리클로로실란(perfluorodecyltrichlorosilane, FTCS), 디클로로디메틸실란(Dichlorodimethylsilane; DDMS) 및 diamond-like carbon(DLC) 중 어느 하나 이상을 포함하고,

[0010] 상기 유기질 폴리머는, 에폭시(Epoxy), 폴리카보네이트(Polycarbonate, PC), 폴리에틸렌나프탈레이트(Polyethylene naphthalate, PEN), 폴리노르보넨(Polynorbornene, PN), 폴리아크릴레이트(Polyacrylate), 폴리비닐알콜(Polyvinyl alcohol, PVA), 폴리이미드(polyimide, PI), 폴리에틸렌 테레프탈레이트(polyethylene terephthalate, PET), 폴리에테르설폰(Polyethersulfone, PES), 폴리스타일렌(Polystyrene, PS), 폴리프로필렌(Polypropylene, PP), 폴리에틸렌(Polyethylene, PE), 폴리염화비닐(polyvinylchloride, PVC), 폴리아미드(Polyamide, PA), 폴리부틸렌테레프탈레이트(Polybutyleneterephthalate, PBT), 폴리에스터(Polyester), 폴리디메틸실록산(Polydimethylsiloxane, PDMS) 및 폴리메타크릴레이트(Polymethylmethacrylate, PMMA) 중 어느 하나 이상의 유기질 폴리머를 포함할 수 있다.

[0011] 또한, 상기 기판 상에 탄성체 마스크층을 적층하는 단계는, 상기 기판 상에 FOTS를 드롭 캐스팅한 후 PMMA를 스핀 코팅하여 상기 탄성체 마스크층을 형성할 수 있다.

[0012] 여기서, 상기 PMMA는, 톨루엔에 용해된 상태일 수 있다.

[0013] 또한, 상기 탄성체 마스크층을 선택적으로 제거하는 단계는, 상기 패턴에 따라 노출된 탄성체 마스크층을 제거하되, 노출된 상기 탄성체 마스크층은 산소 플라즈마로 식각하여 제거할 수 있다.

[0014] 또한, 제거된 상기 탄성체 마스크층의 나머지 영역에 CF_4 플라즈마로 표면 처리할 수 있다.

[0015] 또한, 상기 양자점은 코어-셸(core-shell) 구조로 이루어지며, 상기 코어는 CdSe, CdS, ZnS, ZnSe, CdTe, CdZnS, PbSe, AgInZnS 및 ZnO 중 어느 하나 이상을 포함하며, 상기 셸은 CdSe, CdS, ZnS, ZnSe, CdTe, CdZnSe, PbSe, TiO₂, SrSe 및 HgSe 중 어느 하나 이상을 포함할 수 있다.

[0016] 또한, 상기 양자점은 TiO₂ 리간드를 갖는 CdSe 코어 및 CdZnSe 셸 구조를 가질 수 있다.

[0017] 또한, 상기 탄성체 마스크층 상에 양자점층을 적층하는 단계 이후에, 상기 탄성체 마스크층이 선택적으로 제거되어, 상기 양자점층이 적층된 상기 기판과 제거된 상기 탄성체 마스크층의 나머지 영역의 포토레지스트가 코팅된 탄성체 마스크층을 접착성 폴리머를 사용하여 박리(peel-off)하는 단계;를 더 포함할 수 있다.

[0018] 상기 박리하는 단계 이후에, 상기 양자점층이 적층된 상기 기판 상에 패시베이션층을 적층할 수 있다.

발명의 효과

[0019] 상기와 같은 본 발명에 따른 양자점의 무용매 패터닝 방법 및 이를 이용한 광전 소자는 탄성체 마스크층을 적용함으로써 무용매 패터닝 기법으로 고해상도 양자점 패턴을 구현할 수 있다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 일 실시예에 따른 양자점의 무용매 패터닝 방법을 설명하기 위한 흐름도이다.

도 2는 본 발명의 일 실시예에 따른 양자점의 무용매 패터닝 방법을 이용한 광전 소자의 제조하는 과정을 설명하기 위한 공정 순서도이다.

도 3은 도 2의 공정별 양자점 패턴 표면의 주사 전자 현미경 이미지를 나타내는 도면이다.

도 4는 본 발명의 일 실시예에 따라 탄성체 마스크를 적용한 양자점의 무용매 패터닝 방법을 개략적으로 나타내는 모식도이다.

도 5는 본 발명의 일 실시예에 따른 양자점의 무용매 패터닝 방법을 이용한 광전 소자의 성능 결과를 나타내는 도면들이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하에서 본 발명의 기술적 사상을 명확화하기 위하여 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다. 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성요소에 대한 구체적인 설명이

본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략할 것이다. 도면들 중 실질적으로 동일한 기능구성을 갖는 구성요소들에 대하여는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호들 및 부호들을 부여하였다. 설명의 편의를 위하여 필요한 경우에는 장치와 방법을 함께 서술하도록 한다.

- [0022] 도 1은 본 발명의 일 실시예에 따른 양자점의 무용매 패터닝 방법을 설명하기 위한 흐름도이다.
- [0023] 도 1을 참조하면, 양자점의 무용매 패터닝 방법은 먼저, 기판을 마련한다(S101). 여기서, 기판은 질화갈륨(GaN), 실리콘(Si), 실리콘카바이드(SiC), 게르마늄(Ge), 갈륨비소(GaAs), 갈륨인(GaP), 갈륨비소인(GaAsP), 갈륨안티몬(GaSb), 질화붕소(BN), 산화아연(ZnO), 산화마그네슘(MgO), 인화인듐(InP), 인화비소(InAs), 사파이어(sapphire), 석영(Quartz) 및 유리(Glass) 중 어느 하나의 무기질 기판을 포함할 수 있다. 실시예에서, 기판은 유리 기판을 사용할 수 있다.
- [0024] 이때, 기판은 산소 플라즈마에 의해 표면 처리될 수 있다. 이에, 기판 상에 접착성을 향상시킬 수 있다.
- [0025] 이후, 기판 상에 탄성체 마스크층을 적층한다(S103). 여기서 탄성체 마스크층은 폴리머 이중층으로 이루어질 수 있다.
- [0026] 구체적으로, 폴리머 이중층은 소수성 폴리머 및 유기질 폴리머를 포함할 수 있다. 여기서, 소수성 폴리머는 플루오로옥틸트리클로로실란(perfluorooctyltrichlorosilane, FOTS), 옥타데실트리클로로실란(octadecyltrichlorosilane, OTS), 퍼플루오로데실트리클로로실란(perfluorodecyltrichlorosilane, FOTS), 다이클로로디메틸실란(dichlorodimethylsilane, DIMS), 퍼플루오로데실트리클로로실란(perfluorodecyltrichlorosilane, FTCS), 디클로로디메틸실란(Dichlorodimethylsilane; DDMS) 및 diamond-like carbon(DLC) 중 어느 하나 이상을 포함할 수 있다. 실시예에서, 소수성 폴리머는 플루오로옥틸트리클로로실란(perfluorooctyltrichlorosilane, 이하 'FOTS'라 함)를 사용할 수 있다.
- [0027] 여기서, 유기질 폴리머는 에폭시(Epoxy), 폴리카보네이트(Polycarbonate, PC), 폴리에틸렌나프탈레이트(Polyethylene naphthalate, PEN), 폴리노르보넨(Polynorbornene, PN), 폴리아크릴레이트(Polyacrylate), 폴리비닐알콜(Polyvinyl alcohol, PVA), 폴리이미드(polyimide, PI), 폴리에틸렌 테레프탈레이트(polyethylene terephthalate, PET), 폴리에테르설폰(Polyethersulfone, PES), 폴리스타일렌(Polystyrene, PS), 폴리프로필렌(Polypropylene, PP), 폴리에틸렌(Polyethylene, PE), 폴리염화비닐(polyvinylchloride, PVC), 폴리아미드(Polyamide, PA), 폴리부틸렌테레프탈레이트(Polybutyleneterephthalate, PBT), 폴리에스터(Polyester), 폴리디메틸실록산(Polydimethylsiloxane, PDMS) 및 폴리메타크릴레이트(Polymethylmethacrylate, PMMA) 중 어느 하나 이상의 유기질 폴리머를 포함할 수 있다. 실시예에서, 유기질 폴리머는 폴리메타크릴레이트(Polymethylmethacrylate, 이하 'PMMA'라 함)를 사용할 수 있다.
- [0028] 실시예에서, 기판 상에 FOTS를 드롭 캐스팅한 후 PMMA를 스핀 코팅하여 탄성체 마스크층을 형성할 수 있다. 여기서, PMMA는 톨루엔에 용해된 상태일 수 있다. 이때, 탄성체 마스크층은 560nm 두께의 필름의 PMMA를 생성할 수 있다. 이후, 기판 상에 적층된 탄성체 마스크층은 120° C의 핫플레이트에서 10분 동안 베이킹될 수 있다.
- [0029] 그리고, 탄성체 마스크층 상에 포토레지스트를 코팅한 후, 패틴을 형성한다(S105). 즉, 탄성체 마스크층 상에 코팅된 포토레지스트를 양자점 패틴에 따라 노광한 후 포토레지스트를 제거하여 양자점 패틴을 형성한다.
- [0030] 이 후, 형성된 패틴에 따라 탄성체 마스크층을 선택적으로 제거한다(S107). 즉, 패틴화된 포토레지스트에 의해 노출된 탄성체 마스크층을 제거한다. 이때, 노출된 탄성체 마스크층은 산소 플라즈마로 식각하여 제거할 수 있다.
- [0031] 이어서 제거된 탄성체 마스크층의 나머지 영역에 CF₄ 플라즈마로 표면 처리한다. 즉, 나머지 포토레지스트 및 기판 표면을 CF₄ 플라즈마로 표면 처리할 수 있다 이러한 CF₄ 플라즈마로 처리는 불소 폴리머의 접착성이 약하기 때문에 양자점 패틴의 수율 및 두께를 증가시킬 수 있다.
- [0032] 그리고 나서, 선택적으로 제거된 탄성체 마스크층 상에 양자점층을 적층한다(S109). 즉, 패틴화된 포토레지스트가 코팅된 탄성체 마스크층 상에 양자점을 스핀 코팅하고 핫플레이트에서 100° C에서 2분, 180° C에서 10분 동안 경화한다. 여기서, 양자점은 CdS, CdSe, CdTe, ZnS, ZnSe, ZnTe, CuInS₂, HgS, HgSe, HgTe, CdSeS, CdSeTe, CdSTe, PbSe, PbS, ZnSeS, ZnSeTe, ZnSTe, HgSeS, HgSeTe, HgSTe, CdZnS, CdZnSe, CdZnTe, CdHgS, CdHgSe, CdHgTe, HgZnS, HgZnSe, HgZnTe, CdZnSeS, CdZnSeTe, CdZnSTe, CdHgSeS, CdHgSeTe, CdHgSTe, HgZnSeS, HgZnSeTe, HgZnSTe, GaN, GaP, GaAs, AlN, AlP, AlAs, InN, InP, InAs, GaNP, GaNAs, GaPAs, AlNP, AlNAs,

AlIPAs, InNP, InNAs, InPAs, GaAlNP, GaAlNAs, GaAlIPAs, GaInNP, GaInNAs, GaInPAs, InAlNP, InAlNAs, 및 InAlIPAs 중 어느 하나 또는 둘 이상을 조합하여 포함할 수 있다. 그러나, 이에 제한되지 않는다. 실시예에서, 양자점은 코어-셸(core-shell) 구조일 수 있다. 여기서, 코어는 CdSe, CdS, ZnS, ZnSe, CdTe, CdZnS, PbSe, AgInZnS 및 ZnO 중 어느 하나 이상을 포함하며, 셸은 CdSe, CdS, ZnS, ZnSe, CdTe, CdZnSe, PbSe, TiO₂, SrSe 및 HgSe 중 어느 하나 이상을 포함할 수 있다. 바람직하게, 양자점은 녹색 또는 적색 색상의 변환을 위해 TiO₂ 리간드를 갖는 CdSe 코어 및 CdZnSe 셸 구조를 가질 수 있다.

[0033] 이후, 접착성 폴리머를 사용하여 포토레지스트가 코팅된 탄성체 마스크층과 경화된 양자점이 적층된 기판을 박리(peel-off)한다. 즉, 양자점층이 적층된 기판과 제거된 탄성체 마스크층의 나머지 영역의 포토레지스트가 코팅된 탄성체 마스크층을 접착성 폴리머를 사용하여 박리(peel-off)한다. 여기서, 박리는 기계적 박리를 의미한다.

[0034] 결국, 기판 상에 양자점 패턴만 잔존하게 된다.

[0035] 따라서, 본 발명은 전체 양자점 패터닝 공정 동안 양자점이 용매와 접촉하지 않게 된다.

[0037] 도 2는 본 발명의 일 실시예에 따른 양자점의 무용매 패터닝 방법을 이용한 광전 소자의 제조하는 과정을 설명하기 위한 공정 순서도이고, 도 3은 도 2의 공정별 양자점 패턴 표면의 주사 전자 현미경 이미지를 나타내는 도면이고, 도 4는 본 발명의 일 실시예에 따라 탄성체 마스크를 적용한 양자점의 무용매 패터닝 방법을 개략적으로 나타내는 모식도이다.

[0038] 도 1 내지 도 3을 참조하면, 본 발명의 양자점의 무용매 패터닝 방법을 이용한 광전 소자의 제조 방법은 (a) 단계에서, 기판(110)을 마련하고 클리닝을 수행한다. 실시예에서, 기판(110)은 유리 기판을 사용할 수 있다.

[0039] 이때, (b) 단계에서, 기판(110)은 산소(O₂) 플라즈마에 의해 표면 처리될 수 있다. 이에, 기판 상에 접착성을 향상시킬 수 있다.

[0040] 이후, (c) 및 (d) 단계에서, 기판(110) 상에 탄성체 마스크층(120, 130)을 적층한다. 실시예에서, 탄성체 마스크층(120, 130)은 폴리머 이중층으로 이뤄지며, 소수성 폴리머(120) 및 유기질 폴리머(130)를 포함할 수 있다. 여기서, 소수성 폴리머는 FOTS를 사용하고, 유기질 폴리머는 PMMA를 사용할 수 있다.

[0041] 실시예에 따라, 기판(110) 상에 FOTS(120)를 드롭 캐스팅한 후 PMMA(130)를 스핀 코팅하여 탄성체 마스크층(120, 130)을 형성할 수 있다. 여기서, PMMA는 톨루엔에 용해된 상태일 수 있다. 이때, 탄성체 마스크층은 560nm 두께 필름의 PMMA(130)를 생성할 수 있다. 이후, 기판(110) 상에 적층된 탄성체 마스크층(120, 130)은 120° C의 핫플레이트에서 10분 동안 열처리될 수 있다. 이때, 탄성체 마스크층(120, 130)은 박리에 적합한 수준의 표면 에너지를 유지한다.

[0042] 그리고, (e) 단계에서, 탄성체 마스크층(120, 130) 상에 포토레지스트(PR)를 코팅한 후, 패턴(h)을 형성한다. 즉, 탄성체 마스크층 상에 코팅된 포토레지스트를 패턴(h)에 따라 노광한 후 포토레지스트를 제거하여 패턴(h)을 형성한다.

[0043] 이 후, (f) 단계에서, 형성된 패턴(h)에 따라 탄성체 마스크층(120, 130)을 선택적으로 제거한다. 즉, 패턴화된 포토레지스트(PR)에 의해 노출된 탄성체 마스크층(120, 130)을 제거한다. 이때, 노출된 탄성체 마스크층(120, 130)은 산소 플라즈마로 식각하여 제거할 수 있다. 이어서 나머지 포토레지스트(PR) 및 기판(110) 표면을 CF₄ 플라즈마로 처리할 수 있다 이러한 CF₄ 플라즈마로 처리는 불소 폴리머의 접착성이 약하기 때문에 양자점 패턴의 수율 및 두께를 증가시킬 수 있다.

[0044] 그리고 나서, (g) 단계에서, 선택적으로 제거된 탄성체 마스크층(120, 130) 상에 녹색 양자점층(140)을 적층한다. 즉, 패턴화된 포토레지스트(PR)가 코팅된 탄성체 마스크층(120, 130) 상에 녹색 양자점(140)을 스핀 코팅하고 핫플레이트에서 100° C에서 2분, 180° C에서 10분 동안 경화한다. 실시예에서, 양자점은 녹색 또는 적색 색상의 변환을 위해 TiO₂ 리간드를 갖는 CdSe 코어 및 CdZnSe 셸 구조를 가질 수 있다. 이때, 주사전자현미경(SEM)으로 분석된 이미지는 도 3의 (a)와 같다.

[0045] 이후, (g) 단계에서, 양자점층이 적층된 기판과 제거된 탄성체 마스크층의 나머지 영역의 포토레지스트가 코팅된 탄성체 마스크층을 접착성 폴리머를 사용하여 박리(peel-off)한다. 즉, 접착성 폴리머(P)를 사용하여 포토레

지스트(PR)가 코팅된 탄성체 마스크층(120, 130)과 경화된 녹색 양자점(140)이 적층된 기판(110)을 박리(peel-off)한다. 효과적인 색상 변환을 위해서는 일반적으로 더 두꺼운 양자점이 필요하나 패턴이 작을수록 양자점과 기판 사이의 접착력이 떨어진다. 그러나 본 발명의 양자점은 측벽의 접착력이 박리 공정 후 기판에 증착된 양자점층을 남기기에에도 상당히 높다.

[0046] 결국, (h) 단계에서, 기판(110) 상에 녹색 양자점 패턴(140)만 잔존하게 된다. 녹색과 적색 모두로 이중 패턴을 형성하기 위해 먼저 녹색 양자점층(140)을 형성한 후 경화한다. 이때, 주사전자현미경(SEM)으로 분석된 이미지는 도 3의 (b) 및 (c)와 같다.

[0047] 그 후, (i) 단계에서, 적색 양자점이 형성되기 전에 패시베이션층(150)을 적층한다. 즉, 패시베이션층(150)은 상온의 물리화학적증착법(PVD)을 이용하여 산화 실리콘(SiO_2)을 증착한다. 이때, 이미 경화되었던 녹색 양자점 패턴(140)에는 거의 영향을 미치지 않는다. 여기서, 패시베이션층(150)은 유리 기판(110)과 표면 에너지가 거의 유사하다.

[0048] 이 후, (j) 단계에서, (c) 내지 (f)단계를 반복하여 형성된 패턴화된 포토레지스트(PR)가 코팅된 탄성체 마스크층(120, 130) 상에 적색 양자점층(160)을 적층한다. 즉, 패턴화된 포토레지스트(PR)가 코팅된 탄성체 마스크층(120, 130) 상에 적색 양자점(160)을 스핀 코팅하고 핫플레이트에서 100° C에서 2분, 180° C에서 10분 동안 경화한다.

[0049] 그리고, (k) 단계에서, 접착성 폴리머(P)를 사용하여 포토레지스트(PR)가 코팅된 탄성체 마스크층(120, 130)과 경화된 적색 양자점(160)이 적층된 기판(110)을 박리(peel-off)한다. 이러한 과정은 도 4와 같은 형상으로 나타낼 수 있다. 결국, 기판(110) 상에 적색 양자점 패턴(160)과 패시베이션층(150)이 적층된 녹색 양자점 패턴(140)만 잔존하게 된다. 이후, 다시 패시베이션층(150)을 적층한다. 이때, 주사전자현미경(SEM)으로 분석된 이미지는 도 3의 (d)와 같고, 원자현미경(AFM)으로 분석된 이미지는 (e)와 같다. 실시예에서, 녹색 및 적색광 변환을 위한 양자점의 직경은 각각 4nm 및 7nm일 수 있다.

[0050] 최종적으로 (i) 단계에서, 양자점의 무용매 패터닝 방법을 이용하여 형성된 녹색과 적색 양자점층이 적층된 기판을 광전소자로 통합한다.

[0051] 도 5는 본 발명의 일 실시예에 따른 양자점의 무용매 패터닝 방법을 이용한 광전 소자의 성능 결과를 나타내는 도면들이다.

[0052] 도 2 및 도 5를 참조하면, (a)는 양자점 통합 마이크로 LED 디스플레이 분석하기 위한 5 μm 픽셀을 갖는 웨이퍼 스케일 풀 컬러 마이크로 LED 디스플레이가 실리콘 기판 상에 제조된 것을 나타낸다.

[0053] (b)는 자외선 하에서 20 μm 피치를 갖는 10 μm 픽셀의 녹색과 적색의 양자점 패턴의 현미경 이미지를 나타내며, (c)는 자외선 하에서 10 μm 피치를 갖는 5 μm 픽셀의 녹색과 적색의 양자점 패턴의 현미경 이미지를 나타내고, (d)는 2단계 공정에 의해 연속적으로 패터닝된 녹색과 적색의 양자점 패턴의 현미경 이미지를 나타낸다. 그리고, (e)는 양자점 통합 마이크로 LED 어레이에 대한 RGB 픽셀의 현미경 이미지를 나타낸다.

[0054] (f)는 양자점 색상 변환 프로세스의 개략도를 나타낸다.

[0055] 투과된 청색광과 산란된 청색광은 청색광 누출을 구성하고 하향 변환된 광은 방출된 녹색광을 구성한다. 또한 청색광의 일부가 흡수된다.

[0056] 양점자층과 광변환율과의 관계를 설명하기 위하여 다양한 실험을 수행하였다.

[0057] (g)는 녹색과 적색 양자점층의 PL 스펙트럼을 나타내며, 낸다. 해당 PL 스펙트럼 및 휘도값을 양자점층 두께의 함수로 나타내며, (h)는 양자점 필름 두께의 함수로서의 LED로부터의 청색광의 흡광도를 나타낸다. 흡광도는 입사된 청색광 전력에서 투과된 청색광 전력을 빼서 측정하였다. 초기 검사에서 더 두꺼운 양자점층이 광 변환 증가와 상관 관계가 있었지만 층이 두꺼워짐에 따라 변환 효율이 포화되는 것으로 보였다.

[0058] (i) 및 (j)는 흡수된 청색광의 광력 강도를 정규화하고, 녹색광을 방출하고, 청색광을 투과시켜 녹색 양자점층 두께의 함수로 분석한다. 외부 양자 효율(EQE)은 양자점 두께가 증가함에 따라 포화 상태에 빠진다. 즉, 필름 두께에 따라 광흡광도가 증가(및 빛샘은 감소)한다. 여기서, 중요한 것은 이러한 추세가 선형적이지 않고 빠르게 포화된다는 것이다. 흡광도, 광 투과율 및 다양한 2차 효과의 결합된 반응은 외부 양자 효율(EQE)로 표시된다. 외부 양자 효율(EQE)값은 특정 양자점 두께까지 증가하고 포화되었다. 이 결과는 변환되지 않은 청색광이 다른 형태로 붕괴됨을 시사된다. 산란과 같은, 재확산, 및 흡수. 스톡의 이동으로 인해 양자점 간의 자체 흡

수 및 재 흡수 현상은 필름 두께가 증가함에 따라 더욱 두드러진다. 더 두꺼운 필름은 또한 투과율의 감소와 방출된 녹색/적색광의 형광(fluorescence) 강도를 초래한다. 더욱이, 양자점층이 두꺼워지고 청색광 누설이 감소하더라도, 청색광의 일부는 또한 상부 양자점층에 도달하지 않는다. 따라서 발광 효율의 포화를 나타낸다. EQE는 양자점층 두께가 증가함에 따라 내부 양자 효율(IQE) 수준 이하로 빠르게 포화될 것이다.

[0059] 한편, 양자 효율의 측정은 양자 효율 측정 시스템(QE-1100, 오즈카 전자)을 사용하여 수행되었다.

[0060] (1) EQE (%) = 청색 흡수 (%) × IQE

[0061] (2) 청색광 흡수 = (총 청색광 전력 - 청색광 전력 누출) / 총 청색광 전력

[0062] (3) IQE (즉, 변환 효과) = 변환 된 적색광 또는 녹색 광 전력 / (총 청색광 전력 - 청색광 전력 누출)

[0063] 전력 값은 관련 스펙트럼의 합산으로 추출됩니다.

[0064] (예: 파란색 = 430-490 nm)

[0065] 본 발명에 따른 광전소자인 양자점 기반 색상 변환을 통해 고해상도 GaN LED 어레이는 아래와 같은 장점을 갖는다.

[0066] 먼저, 웨이퍼 규모의 자체 발광, 5 μm 크기의 GaN 마이크로 LED 어레이를 외래 실리콘 기판 상에 집적하였다. 접합, 패틴 후기 기술 및 이 작업에 사용된 얇은 공용 본딩층(eutectic bonding layer)은 플립 칩 본딩 기술에 비해 더 높은 정확도로 리소그래피 수준의 정렬이 가능하다.

[0067] 두 번째, 표면 에너지를 제어하고 탄성체 마스크를 적용함으로써 무용매 공정을 사용하여 양자점 기반 색상 변환층과 리소그래피 수준의 해상도를 통합이 가능하다

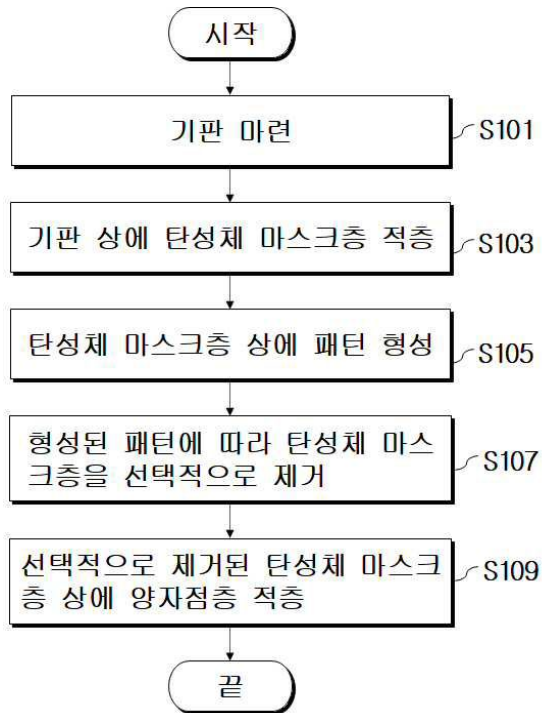
[0068] 이러한 결과는 HMD에 필요한 향후 디스플레이에 대한 상당한 진전이지만 충진율 및 빛 누출 측면에서 개선의 여지가 충분하다. 이러한 요소를 개선하는 DBR과 같은 주변 기술의 적용은 향후 성능을 더욱 향상시킬 것이다.

[0069] 따라서, 다가올 새로운 응용에 적합한 근안 디스플레이를 위한 길을 열어줄 것이다.

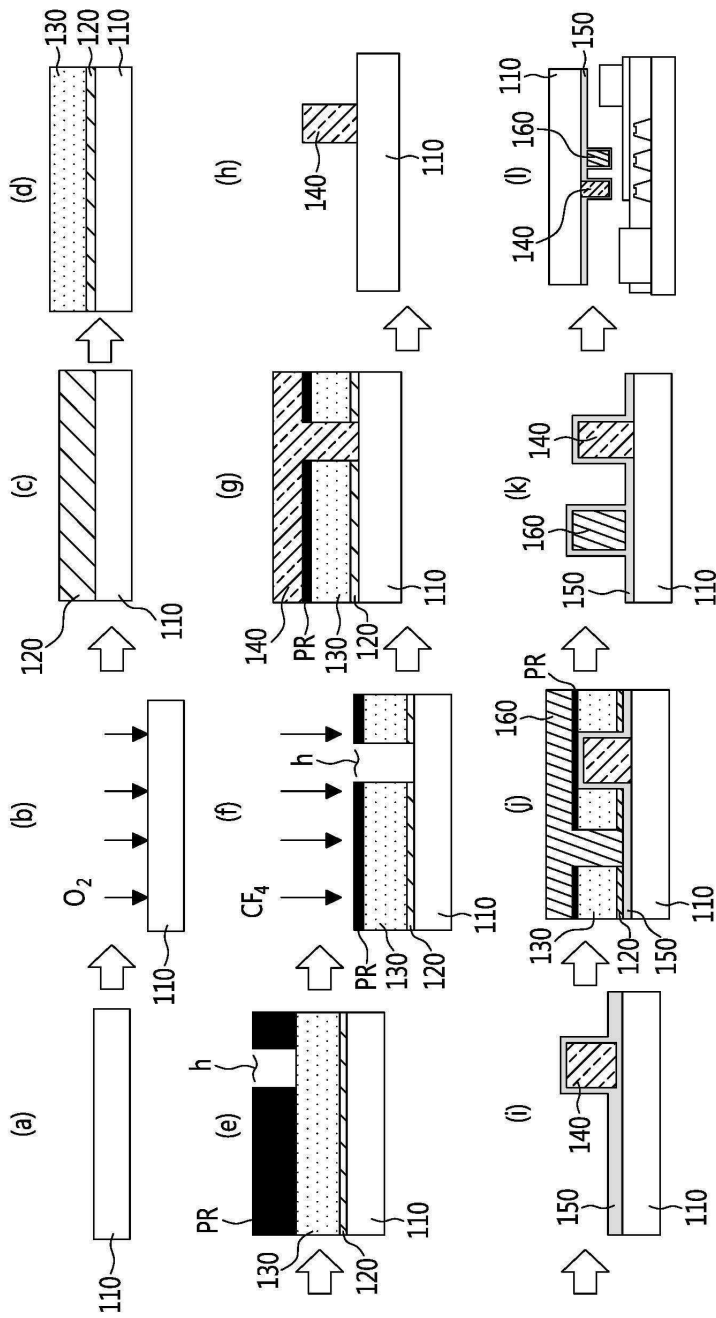
[0070] 지금까지 본 발명에 대하여 도면에 도시된 바람직한 실시예들을 중심으로 상세히 살펴보았다. 이러한 실시예들은 이 발명을 한정하려는 것이 아니라 예시적인 것에 불과하며, 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 진정한 기술적 보호범위는 전술한 설명이 아니라 첨부된 특허청구범위의 기술적 사상에 의해서 정해져야 할 것이다. 비록 본 명세서에 특정한 용어들이 사용되었으나 이는 단지 본 발명의 개념을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 본 발명의 각 단계는 반드시 기재된 순서대로 수행되어야 할 필요는 없고, 병렬적, 선택적 또는 개별적으로 수행될 수 있다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 특허청구범위에서 청구하는 본 발명의 본질적인 기술사상에서 벗어나지 않는 범위에서 다양한 변형 형태 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 균등물은 현재 공지된 균등물뿐만 아니라 장래에 개발될 균등물 즉 구조와 무관하게 동일한 기능을 수행하도록 발명된 모든 구성요소를 포함하는 것으로 이해되어야 한다.

도면

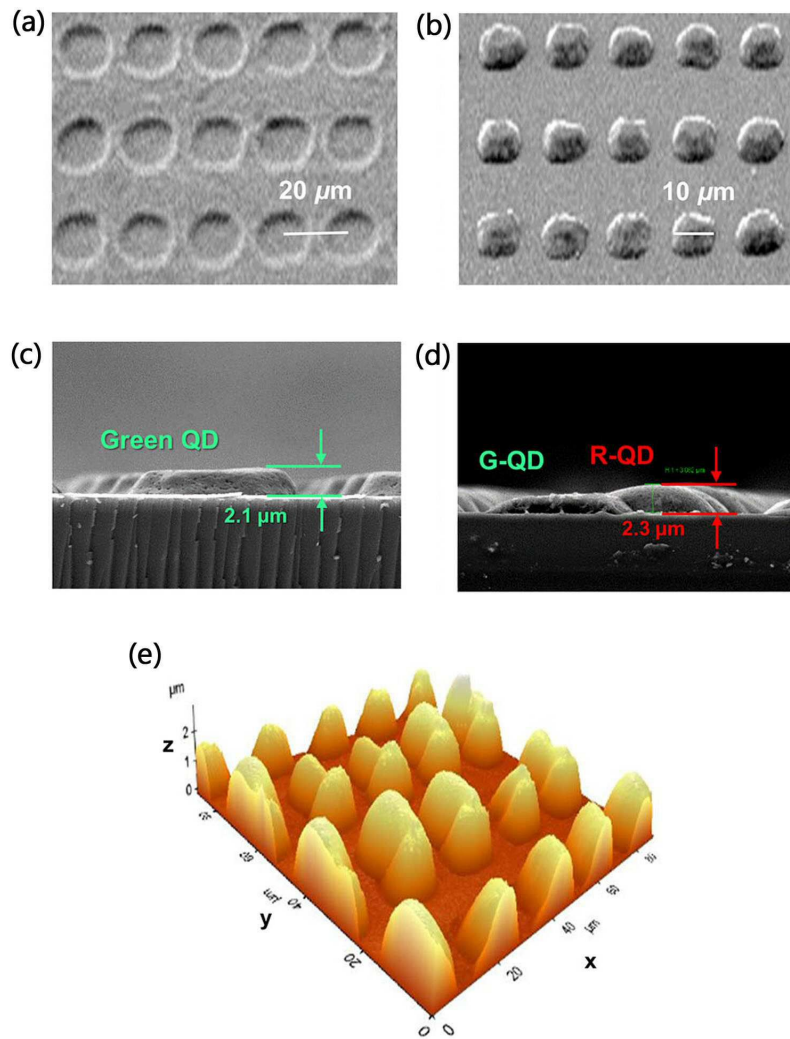
도면1



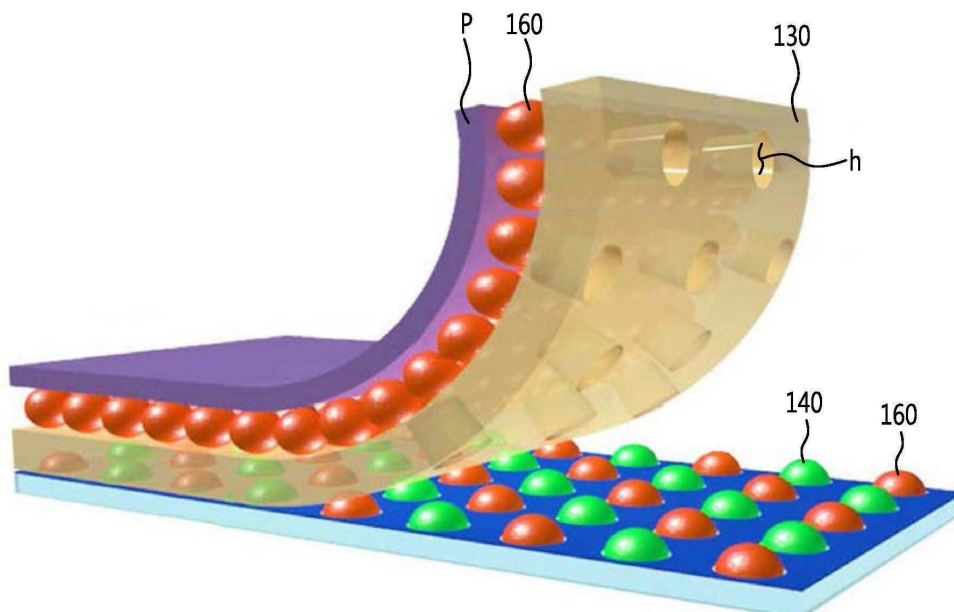
도면2



도면3



도면4



도면5

