

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

84 825

Patent dodatkowy
do patentu _____

Zgłoszono: 13.03.73 (P. 161250)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.04.74

Opis patentowy opublikowano: 30.10.1978

MKP H01h 47/18
H03k 17/28

Int. Cl.² H01H 47/18
H03K 17/28

CZYŚCIELNIA

Urząd Patentowy
Polskiej Rzeczypospolitej Ludowej

Twórcy wynalazku: Andrzej Wiszniewski, Marek Michalik, Andrzej Roszkowski

Uprawniony z patentu: Politechnika Wrocławska,
Wrocław (Polska)

Tranzystorowy układ czasowy

Przedmiotem wynalazku jest tranzystorowy układ czasowy, mający zastosowanie zwłaszcza w układach nadmiarowych i niedomiarowych, zwłoczných zabezpieczeń elektroenergetycznych i automatyki przemysłowej.

Znany tranzystorowy układ czasowy składa się z wejściowego tranzystora, którego kolektor połączony jest poprzez rezystor z kolektorem drugiego tranzystora, oraz bezpośrednio z bazą drugiego tranzystora. Baza wejściowego tranzystora połączona jest z rezystorem wejściowym, poprzez który podawany jest sygnał wejściowy. Między kolektor i emiter wejściowego tranzystora włączony jest kondensator, a emiter drugiego tranzystora połączony jest poprzez diodę Zenera i rezystor z emitern wejściowego tranzystora. Sygnał wejściowy podawany jest poprzez wejściowy tranzystor na kondensator, który w stanie spoczynkowym jest rozładowany poprzez rezystor włączony w obwód kolektora tranzystora wejściowego. Napięcie na kondensatorze jest nieliniowo zależne od czasu, co znacznie ogranicza dokładność pracy układu, oraz zakres uzyskiwanych opóźnień. Układ stwarza trudności przy stosowaniu go do współpracy z większą ilością wejściowych sygnałów sterujących, gdyż przeznaczony jest do pracy z jednym sygnałem sterującym.

Wynalazek dotyczy tranzystorowego układu czasowego, składającego się z tranzystora wejściowego, którego baza jest połączona z diodami, kolektor z bazą tranzystora wyjściowego, a złącze emiter-kolektor jest połączone równolegle z kondensatorem, zaś w obwód emitiera tranzystora wyjściowego jest włączona dioda Zenera. Istota wynalazku polega na wyposażeniu układu w dodatkowy tranzystor, pracujący w układzie regulowanego źródła prądu stałego o ustalonym przez dzielnik potencjałe. Tranzystor dodatkowy jest połączony szeregowo z tranzystorem wejściowym, a kolektor tranzystora dodatkowego jest połączony z kondensatorem. Dzięki temu uzyskuje się ładowanie kondensatora prądem kolektorowym dodatkowego tranzystora, przy czym napięcie na kondensatorze zależy liniowo od czasu i jest porównywane z napięciem diody Zenera.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania tranzystorowego układu czasowego, sterowanego trzema sygnałami wejściowymi. Układ ten pokazany jest na rysunku, który przedstawia jego schemat elektryczny.

Tranzystorowy układ czasowy według wynalazku wyposażony jest w wejściowy tranzystor 1, którego kolektor połączony jest z kolektorem drugiego tranzystora 2, pracującego w układzie źródła prądu stałego. Kolektory tych tranzystorów 1 i 2 połączone są z bazą wyjściowego tranzystora 3, oraz poprzez kondensator 4 z diodą 5, włączoną w obwód emitera wejściowego tranzystora 1. Baza wejściowego tranzystora 1 połączona jest z anodami trzech wejściowych diod 6, oraz poprzez pierwszy rezystor 7 z regulowanym rezystorem 8, włączonym w obwód emitera drugiego tranzystora 2. Baza drugiego tranzystora 2 połączona jest poprzez drugi rezystor 9 z katodą diody 5, oraz poprzez drugą diodę 10 i trzeci rezystor 11 z pierwszym rezystorem 7. Regulowany rezystor 8 połączony jest z kolektorem wyjściowego tranzystora 3, a emiter tego tranzystora 3 połączony jest poprzez diodę Zenera 12 i wyjściowy rezystor 13 z kondensatorem 4.

W stanie niepobudzonym wejściowy tranzystor 1 jest nasycony dzięki polaryzacji przez pierwszy rezystor 7. Wejściowe diody 6 nie przewodzą i separują od siebie źródła sygnałów wejściowych. Drugi tranzystor 2 pracuje w układzie źródła prądu stałego, którego wartość regulowana jest za pomocą regulowanego rezystora 8. Baza drugiego tranzystora 2 jest zasilana z dzielnika utworzonego przez drugi rezystor 9, drugą diodę 10 i trzeci rezystor 11. Prąd kolektora drugiego tranzystora 2 płynie przez nasycony wejściowy tranzystor 1. Pojawienie się na jednym z wejść diod 6, sygnału o ujemnej polaryzacji powoduje zatkanie się wejściowego tranzystora 1, w wyniku czego prąd kolektorowy drugiego tranzystora 2 ładuje kondensator 4. Napięcie na kondensatorze 4 narasta liniowo z czasem, a szybkość narastania zależy od wartości prądu kolektorowego drugiego tranzystora 2. Gdy napięcie na kondensatorze 4 osiąga wartość równą napięciu diody Zenera 12, to na wyjściowym rezystorze 13 pojawia się napięcie, które jest sygnałem wyjściowym układu, umożliwiającym sterowanie następnego stopnia. Wyjściowy tranzystor 3 spełnia rolę wzmacniacza prądowego, zapewniając odpowiedni punkt pracy diody Zenera. Miarą uzyskiwanego w układzie opóźnienia jest czas jaki upływa od momentu pojawienia się pierwszego sygnału wejściowego do momentu zrównania się napięć na kondensatorze 4 i diodzie Zenera.

Zastrzeżenie patentowe

Tranzystorowy układ czasowy, składający się z tranzystora wejściowego, którego kolektor jest połączony z bazą tranzystora wyjściowego, zaś w obwodzie emitera tranzystora wyjściowego jest włączona dioda Zenera, a baza wejściowego tranzystora jest połączona z diodami, których ilość jest równa ilości sygnałów wejściowych, oraz zawierający kondensator połączony równolegle ze złączem emiter-kolektor tranzystora wejściowego, z n a m i e n n y t y m, że jest wyposażony w dodatkowy tranzystor (2), pracujący jako regulowane źródło prądu stałego o ustalonym przez dzielnik (9, 10, 11) potencjale, przy czym dodatkowy tranzystor (2) jest połączony szeregowo z wejściowym tranzystorem (T), a kolektor dodatkowego tranzystora (2) jest połączony z kondensatorem (4).

