

申請日期：92.3.12

IPC分類

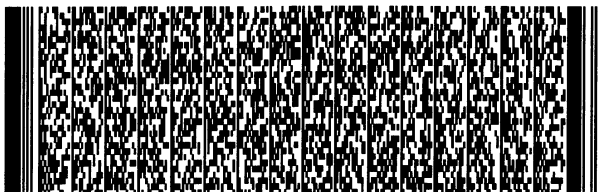
申請案號：9210541

H01L21/66

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	高速臨界電壓及平均表面摻雜量測
	英 文	High Speed Threshold Voltage And Average Surface Doping Measurement
二、 發明人 (共1人)	姓 名 (中文)	1. 威廉·郝蘭德
	姓 名 (英文)	1. William H. Howland
	國 籍 (中英文)	1. 美國 US
	住居所 (中 文)	1. 美國賓夕凡尼亞州15090衛克斯福特秘書道2535號
	住居所 (英 文)	1. 2535 Secretariat Drive, Wexford, Pennsylvania 15090, U. S. A.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 固態量測股份有限公司
	名稱或 姓 名 (英文)	1. Solid State Measurements, Inc.
	國 籍 (中英文)	1. 美國 US
	住居所 (營業所) (中 文)	1. 美國賓夕凡尼亞州15275匹茲堡科技道110號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 110 Technology Drive, Pittsburgh, Pennsylvania 15275, U. S. A.
	代表人 (中文)	1. 查理斯·湯姆斯
	代表人 (英文)	1. Charles A. Thomas



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

美國 US

2002/03/15

10/099,207

有

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。

五、發明說明 (1)

發明領域

本發明係有關一種量測半導體晶圓之電子特性，且更特別有關高速臨界電壓及平均表面摻雜量測的方法。

相關技術說明

傳統具體呈現被形成於半導體晶圓之矽表面上之介電品質的方法係包括電容-電壓(CV)技術。臨界電壓及平均表面摻雜濃度量測係以此法被採用。特別是，電容-電壓量測需位於半導體晶圓之矽表面上及附近之量測位址首先被施加偏壓至深度耗損，非均衡情況。量測位址接著必須於臨界電壓及平均表面摻雜量測之前被返回熱力均衡。均衡係藉由量測位址達到深度耗損之後將其暴露至光源來達成。

至此為止，參考第一圖，電容-電壓曲線8係藉由將交流(AC)信號疊置於直流(DC)信號上，及從具有第一極性之起始電壓至具有第二、反向極性之終止電壓改變被施加至該量測位址之直流信號，及量測最終電容而產生。當起始電壓被施加時，累積區域係被觀察約為固定電容10。當電壓接近零且改變極性時，量測位址被施加偏壓至耗損12時該電容降低，而此電容最後達到深度耗損14。深度耗損14處，光線係被引導於量測位址處，而電壓被保持固定16於該量測位址返回均衡18處。當該量測位址達到均衡18時，光線係被反射而電壓被朝向零降低20。電容位準於此階段期間下降。從此被導出之電容-電壓曲線，臨界電壓及平均表面摻雜可以已知技術之方式來決定。



五、發明說明 (2)

此處理提供約半分鐘量測之到達均衡的慢速工具。然而，針對製造速度，臨界電壓及平均表面摻雜必須被以秒非常快速的量測。因此，需要快速量測臨界電壓及平均表面摻雜的方法。

因此，本發明目的係提供一種與傳統方法相較下，達成臨界電壓及平均表面摻雜濃度可被較快計算(也就是以秒算)之均衡的改良方法。

發明摘要

依據本發明之方法係包括量測拂掠開始之前立即暴露量測位址至高密度光線下。電容-電壓量測拂掠接著以電壓從零伏特增加至其最大正或負電壓來達成(最大正電壓係被用於p型矽，而最大負電壓係被用於n型矽)。當該電壓達到其最大電壓時，光線係被關掉，而量測位址對缺乏光線之反應係被量測直到電容達到均衡為止。

該方法促成熱力均衡於電容-電壓量測拂掠之後被快速達到，藉此用於高速臨界電壓及平均表面摻雜濃度量測。

較佳實施例之說明

本發明完整理解可從以下說明及相同參考字符代表相同部件之附圖來獲得。

參考第二圖，執行依據本發明之方法之裝置係包括被接收於一夾盤102的一半導體晶圓100。一量測探針104係被施加於半導體晶圓100之矽表面108上的量測位址106。如氬氣燈之光源110係被放置導引光線112至半導體晶圓



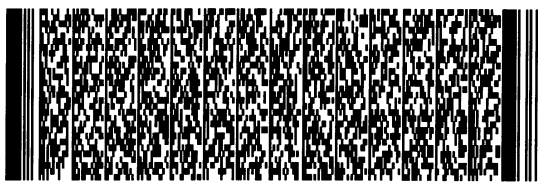
五、發明說明 (3)

100 之量測位址106上。量測工具114係被連接於探針104及夾盤102之間，用於施加電容-電壓激源至半導體晶圓100及量測半導體晶圓100之反應至該激源。

參考第三圖，電容-電壓曲線28係藉由電容-電壓量測拂掠之前導引光線朝向半導體晶圓100之矽表面108上的量測位址106來產生。電容-電壓量測拂掠32接著視半導體晶圓100是否分別被形成自n型矽或p型矽以電壓被拂掠從零伏特增加至其最大正或負電壓而被施加至量測位址106。電容於此拂掠期間係處於平穩狀態。當達到最大電壓時，光源110係被關掉34，而該電壓係被保持固定36。量測位址106之電容係被量測直到其達到均衡38為止。臨界電壓及平均表面摻雜濃度可自此電容-電壓曲線來決定。由於此法，深度耗損絕不會被達成。

參考第四圖，由本發明產生之電容-電壓曲線28係以由傳統方法產生之電容-電壓曲線8來繪製。半導體晶圓之矽表面的均衡係被指定為44。

熟練技術人士將了解，只要不背離本發明之精神及範疇，均可對本發明較佳實施例之上述詳細說明作修改、補充及改變。



圖式簡單說明

第一圖為計算半導體晶圓上之臨界電壓及平均表面摻雜濃度之傳統方法的電容-電壓圖。

第二圖為執行依據本發明之方法之裝置的正面略圖。

第三圖為依據本發明之計算半導體晶圓上之臨界電壓及平均表面摻雜濃度之方法的電容-電壓圖。

第四圖為顯示被彼此重疊之第一及第三圖之電容-電壓圖的電容-電壓圖。

元件符號說明

8, 28	電容-電壓曲線	10	電容
12	耗損	14	深度耗損
16, 36	固定	18, 38, 44	均衡
20	降低	32	電容-電壓量測拂掠
34	關掉	100	半導體晶圓
102	夾盤	104	量測探針
106	量測位址	108	矽表面
110	光源	112	導引光線
114	量測工具		



四、中文發明摘要 (發明名稱：高速臨界電壓及平均表面摻雜量測)

一種藉由在拂掠開始之前，立即暴露量測位址於高密度光線下來量測半導體晶圓之臨界電壓及平均表面摻雜濃度的方法。電容-電壓量測拂掠係以電壓增加至最大壓來達成，而半導體晶圓對電容-電壓量測拂掠之反應係被紀錄。當該電壓達到其最大電壓時，光線係被關掉，而在缺乏光線下量測位址之電容係被量測直到電容達到均衡為止。臨界電壓及平均表面摻雜濃度可自該被紀錄反應來決定。

五、(一)、本案代表圖為：第 2 圖

(二)、本案代表圖之元件代表符號簡單說明：

100 半導體晶圓	102 夾盤
104 量測探針	106 量測位址
108 矽表面	110 光源

六、英文發明摘要 (發明名稱：High Speed Threshold Voltage And Average Surface Doping Measurement)

A method for measuring threshold voltage and average surface doping concentration of a semiconductor wafer begins by exposing a measurement site to a high intensity light immediately before a measurement sweep begins. A CV measurement sweep is made with the voltage increasing to a maximum voltage, and the response of the semiconductor wafer to CV measurement sweep



四、中文發明摘要 (發明名稱：高速臨界電壓及平均表面摻雜量測)

112 導引光線

114 量測工具

六、英文發明摘要 (發明名稱：High Speed Threshold Voltage And Average Surface Doping Measurement)

is recorded. When the voltage is at the maximum voltage, the light is turned off and the capacitance of the measurement site in the absence of light is measured until the capacitance reaches equilibrium. From the recorded response, the threshold voltage and the average surface doping concentration are determined.



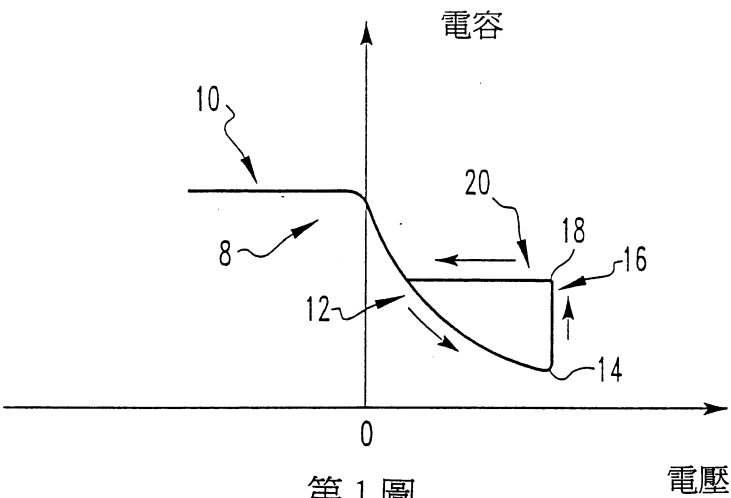
六、申請專利範圍

1. 一種量測半導體晶圓電子特性的方法，包括步驟為：
 - a) 暴露半導體晶圓之量測位址之矽表面於光線下；
 - b) 將具重疊其上之交流電壓的直流電壓；從第一電壓拂掠至第二電壓
 - c) 當該第二電壓被達成時，終止該矽表面接收該光線；
 - d) 保持該第二電壓固定直到該量測位址達到均衡為止；
 - e) 量測該半導體晶圓電容做為被施加至步驟d)之直流電壓的函數；及
 - f) 從被採用於步驟e)之量測來計算該電子特性。
2. 如申請專利範圍第1項所述之方法，其中該電子特性係為臨界電壓及平均表面摻雜濃度。
3. 如申請專利範圍第1項所述之方法，其中該第二電壓係視該半導體晶圓是否被形成自n型矽或p型矽而分別為最大負或正電壓。

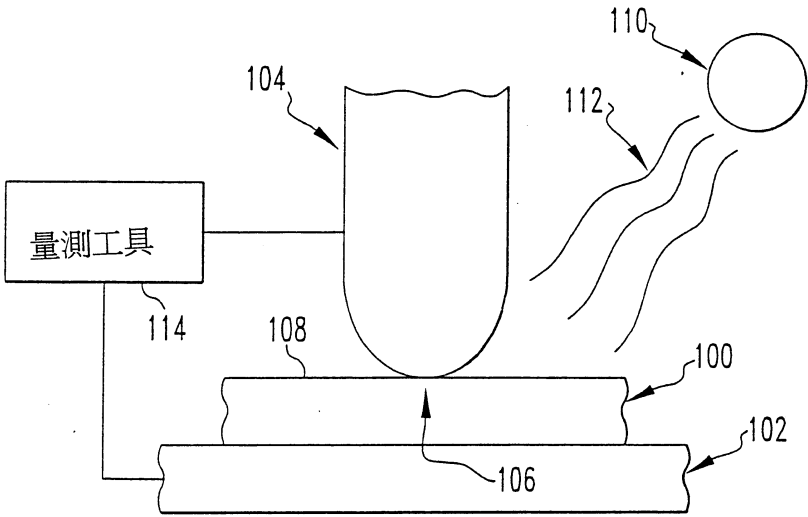


圖式

1/2



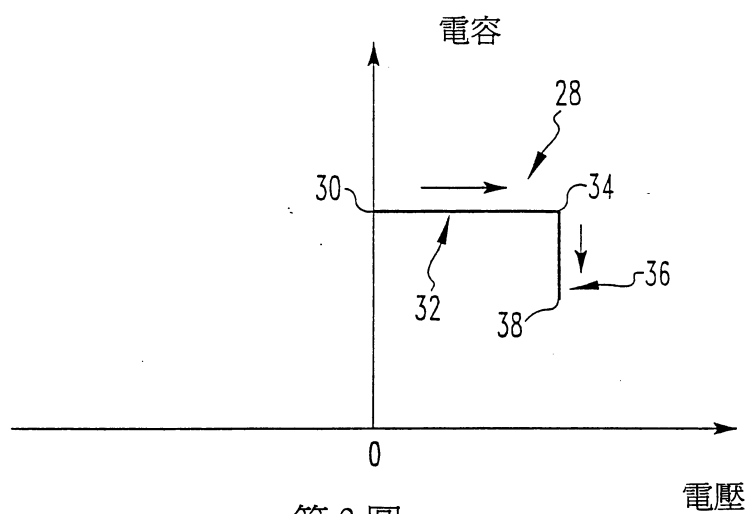
第 1 圖



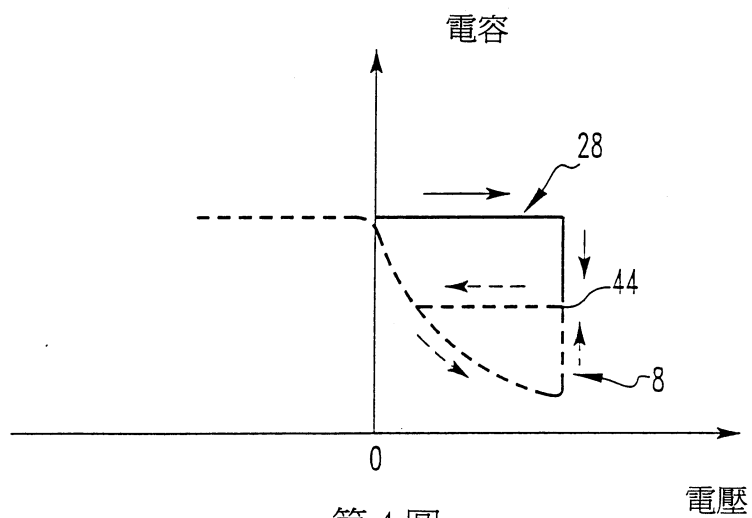
第 2 圖

圖式

2/2



第 3 圖



第 4 圖

四、中文發明摘要 (發明名稱：高速臨界電壓及平均表面摻雜量測)

一種藉由在拂掠開始之前，立即暴露量測位址於高密度光線下來量測半導體晶圓之臨界電壓及平均表面摻雜濃度的方法。電容-電壓量測拂掠係以電壓增加至最大壓來達成，而半導體晶圓對電容-電壓量測拂掠之反應係被紀錄。當該電壓達到其最大電壓時，光線係被關掉，而在缺乏光線下量測位址之電容係被量測直到電容達到均衡為止。臨界電壓及平均表面摻雜濃度可自該被紀錄反應來決定。

五、(一)、本案代表圖為：第 2 圖

(二)、本案代表圖之元件代表符號簡單說明：

100 半導體晶圓	102 夾盤
104 量測探針	106 量測位址
108 矽表面	110 光源

六、英文發明摘要 (發明名稱：High Speed Threshold Voltage And Average Surface Doping Measurement)

A method for measuring threshold voltage and average surface doping concentration of a semiconductor wafer begins by exposing a measurement site to a high intensity light immediately before a measurement sweep begins. A CV measurement sweep is made with the voltage increasing to a maximum voltage, and the response of the semiconductor wafer to CV measurement sweep



四、中文發明摘要 (發明名稱：高速臨界電壓及平均表面摻雜量測)

112 導引光線

114 量測工具

六、英文發明摘要 (發明名稱：High Speed Threshold Voltage And Average Surface Doping Measurement)

is recorded. When the voltage is at the maximum voltage, the light is turned off and the capacitance of the measurement site in the absence of light is measured until the capacitance reaches equilibrium. From the recorded response, the threshold voltage and the average surface doping concentration are determined.

