

A1

**DEMANDE  
DE BREVET D'INVENTION**

②

**N° 80 19048**

---

⑤④ Circuit de détection de boucle pour systèmes téléphoniques.

⑤① Classification internationale (Int. Cl. <sup>3</sup>). H 04 M 3/00, 19/00.

②② Date de dépôt..... 3 septembre 1980.

③③ ③② ③① Priorité revendiquée : Japon, 5 septembre 1979, n° 112806/79.

④① Date de la mise à la disposition du  
public de la demande..... B.O.P.I. — « Listes » n° 10 du 6-3-1981.

---

⑦① Déposant : Société dite : HITACHI, LTD et Société dite : TELEPHONE PUBLIC CORPORATION, résidant au Japon.

⑦② Invention de : Junjiro Kitano, Tetsuo Takeshita et Kazuo Hamazato.

⑦③ Titulaire : *Idem* ⑦①

⑦④ Mandataire : Bureau D. A. Casalonga,  
8, av. Percier, 75008 Paris.

"Circuit de détection de boucle pour systèmes télé-  
phoniques."

---

5 La présente invention concerne des circuits de détec-  
tion de boucle utilisés pour les circuits d'abonnés des sys-  
tèmes de standards téléphoniques ou autres systèmes analogues  
et elle a trait plus particulièrement, à un circuit de détec-  
10 tion de boucle qui convient pour une fabrication sous la forme  
d'un circuit intégré à semi-conducteurs.

On a tendance à réaliser les systèmes de standards  
téléphoniques avec des éléments électroniques en vue d'en  
réduire les dimensions, d'en augmenter la fiabilité et d'en  
15 diminuer le prix de revient. Toutefois, de grands progrès  
dans la réalisation avec des éléments électroniques ont été  
acquis principalement pour la section de commande du système.  
Mais, en ce qui concerne le circuit d'abonné qui est une  
interface directe pour une extrémité d'abonné, la réalisation  
20 avec des éléments électroniques, particulièrement la technique  
de fabrication sous une forme de circuit intégré à semi-  
conducteurs, a pris du retard.

Selon la présente invention, on réalise un circuit pour  
détecter une boucle fermée formée par l'actionnement d'un  
appareil téléphonique, la boucle indiquant une connexion entre  
25 l'appareil téléphonique et un standard par l'intermédiaire  
d'une ligne dite ligne A (c'est-à-dire la ligne reliée à la  
sonnerie d'appel, et appelée "ring line dans la technique  
anglo-saxonne) et d'une ligne dite ligne B (c'est-à-dire la  
ligne reliée à l'extrémité d'une fiche bipolaire et appelée  
30 tip line dans la technique anglo-saxonne), le circuit utilisé  
comprenant : un moyen pour engendrer un signal de détection  
ayant une amplitude proportionnelle à un courant de ligne A  
circulant dans la ligne A; un moyen pour engendrer un second  
signal de détection ayant une amplitude proportionnelle à un  
35 courant de ligne B s'écoulant dans la ligne B, le courant  
de la ligne A et le courant de la ligne B circulant simulta-  
nément dans la boucle fermée; un moyen pour faire la somme  
des premier et second signaux de détection; et un moyen de

sortie sensible à la sortie du moyen de sommation, ce moyen de sortie comprenant un comparateur et une source de signal de référence, les signaux de sortie du moyen de sortie et de la source de signal de référence étant appliqués au comparateur.

5 La présente invention sera mieux comprise à la lecture de la description donnée ci-après en référence aux dessins annexés, sur lesquels :

la figure 1 est un schéma de circuit montrant un exemple du circuit de détection de boucle de la technique antérieure;

10 les figures 2 à 5 sont des schémas de circuit montrant respectivement des modes de réalisation de la présente invention.

On va décrire tout d'abord en se référant à la figure 1, un circuit classique de détection de boucle réalisé avec des éléments électroniques. Par l'expression "circuit de détection de boucle", on désigne un circuit servant à détecter une

15 boucle de courant formée entre l'extrémité "abonné" et un standard téléphonique. Sur la figure 1, l'abréviation TEL désigne un appareil téléphonique aux bornes duquel est reliée une première paire de bornes t1 et r1 d'un transformateur T.

20 Le transformateur T comporte une seconde paire de bornes t2 et r2, la borne t2 étant reliée par l'intermédiaire d'une résistance  $R_1$  au pôle négatif d'une source de potentiel  $V_{BB}$  et la borne r2 étant reliée par l'intermédiaire d'une résistance  $R_1'$  à une ligne de potentiel commun (c'est-à-dire la masse) G.

25 Le pôle positif de la source de potentiel  $V_{BB}'$  est reliée à la masse. La source de potentiel  $V_{BB}'$ , la résistance  $R_1$ , le transformateur T, la résistance  $R_1'$  et la ligne de potentiel commun G forment un circuit d'alimentation en courant pour l'appareil téléphonique TEL. Les résistances  $R_2$ ,  $R_3$ ,  $R_2'$  et

30  $R_3'$  forment un circuit en pont conjointement avec les résistances précitées  $R_1$  et  $R_1'$ . Le circuit-série comprenant les résistances  $R_2$  et  $R_3$  est relié à l'une de ses extrémités à la jonction entre la borne t2 du transformateur T, et la résistance  $R_1$  est reliée à la masse à son autre extrémité.

35 Le circuit-série comprenant les résistances  $R_3'$  et  $R_2'$  est relié à l'une de ses extrémités à la jonction entre la résistance  $R_1$  et la source de potentiel  $V_{BB}$  et est relié à son autre extrémité à la jonction entre la borne r2 du transformateur T et la résistance  $R_1'$ . L'abréviation OP désigne un

amplificateur opérationnel auquel sont appliquées des tensions de polarité opposée d'environ 15 volts, à partir des sources de potentiel respectives  $V_{CC}$  et  $V_{EE}$ . La jonction entre les résistances  $R_2$  et  $R_3$  est reliée à une borne d'entrée inversée et l'amplificateur opérationnel OP, et la jonction entre les résistances  $R_3'$  et  $R_2'$  est reliée à une borne d'entrée non inversée de l'amplificateur. Le circuit en pont  $R_1$  à  $R_3$  et  $R_1'$  à  $R_3'$  et l'amplificateur opérationnel OP forment le circuit de détection de boucle. Le conducteur s'étendant entre le poste téléphonique TEL et la borne t1 du transformateur T et le conducteur s'étendant entre l'appareil téléphonique TEL et la borne r1 du transformateur T, constituent respectivement une partie d'une ligne A et une partie d'une ligne B.

Le transformateur T sert à empêcher l'introduction du bruit du courant alternatif dans le circuit de détection de boucle à partir du côté appareil téléphonique et autres endroits similaires. L'amplificateur opérationnel OP sert à comparer ses deux signaux d'entrée et fournit un signal de sortie de détection basé sur le résultat de la comparaison avec une impédance de sortie faible.

Quand on décroche le combiné de l'appareil téléphonique TEL, le crochet-commutateur de l'appareil téléphonique TEL se ferme, grâce à quoi une boucle de courant s'étendant depuis la masse G à travers la résistance  $R_1$ , les bornes r2 et r1 du transformateur, l'appareil téléphonique TEL, les bornes t1 et t2 du transformateur et la résistance  $R_1$  jusqu'à la source de potentiel  $V_{BB}$  est formée de manière qu'un courant de boucle soit amené à circuler. Quand le courant de boucle circule, une différence de potentiel inversant la sortie  $E_0$  de l'amplificateur opérationnel OP apparaît entre les bornes d'entrée de ce dernier par suite des résistances  $R_2$ ,  $R_3$ ,  $R_2'$  et  $R_3'$ . Il en résulte qu'un signal de détection de boucle apparaît à la sortie  $E_0$ . Toutefois, dans ce circuit de détection de boucle de la figure 1, les résistances  $R_2$ ,  $R_3$ ,  $R_2'$  et  $R_3'$  doivent présenter des valeurs ohmiques élevées extrêmement précises, de l'ordre de 100 k $\Omega$ . La nécessité d'utiliser de telles résistances de valeur élevée et très précises constitue un obstacle sérieux pour la formation d'un circuit intégré à

semi-conducteurs. De plus, du fait que l'on utilise l'amplificateur opérationnel OP, deux sources de potentiel distinctes  $V_{CC}$  et  $V_{EE}$  sont nécessaires en plus de la source de potentiel  $V_{BB}$ , ce qui est très peu pratique.

5 Sur la figure 2 montrant un mode de réalisation de l'invention, on voit qu'une première paire de bornes t1 et r1 d'un transformateur T est reliée aux bornes d'un appareil téléphonique TEL comme dans le circuit de la figure 1. Les bornes t2 et r2 d'une seconde paire de bornes du transformateur T sont respectivement reliées à l'extrémité côté diode d'un circuit-série comprenant une diode D et une résistance  $R_{10}$  ainsi qu'à l'une des extrémités d'une résistance  $R_{10}'$ . L'extrémité côté résistance du circuit-série ci-dessus est reliée au pôle négatif d'une source de potentiel  $V_{BB}'$  dont le pôle positif est relié à une ligne de potentiel commun, par exemple la masse G. L'autre borne de la résistance  $R_{10}'$  est reliée à la masse. Un circuit d'alimentation en courant pour l'appareil téléphonique TEL comprend la ligne de potentiel commun G, la résistance  $R_{10}'$ , le transformateur T, la diode D, la résistance  $R_{10}$  et la source de potentiel  $V_{BB}'$ . En d'autres termes, l'appareil téléphonique TEL, qui est l'extrémité "abonné", est relié au circuit d'alimentation en courant du standard par l'intermédiaire d'une ligne A et d'une ligne B. Dans un circuit de détection de boucle, un moyen pour engendrer un premier signal de détection ayant une amplitude proportionnelle au courant  $I_A$  circulant à travers la ligne A comprend un transistor  $Q_0$  dont la base est reliée à la ligne A, une résistance  $R_{11}$  dont une des extrémités est reliée à l'émetteur du transistor  $Q_0$ , le circuit-série en forme de la diode D et de la résistance  $R_{10}$ , et une résistance  $R_{12}$  dont une des extrémités est reliée au collecteur du transistor  $Q_0$ . La diode D est reliée à son anode à la base du transistor  $Q_0$  et à sa cathode à l'une des extrémités de la résistance  $R_{10}$ . L'autre extrémité de la résistance  $R_{11}$  est reliée à l'autre extrémité de la résistance  $R_{10}$ .  
35 Un moyen pour engendrer un second signal de détection ayant une amplitude proportionnelle au courant  $I_B$  circulant à travers la ligne B comprend la résistance  $R_{10}'$  qui est reliée à l'une

de ses extrémités à la ligne de potentiel commun (c'est-à-dire à la masse) et à son autre extrémité à la ligne B. L'extrémité de la résistance  $R_{10}$  qui n'est pas reliée à la masse est également reliée à l'autre extrémité de la résistance  $R_{12}$ .

5 La résistance  $R_{12}$  engendre à sa première extrémité reliée au collecteur du transistor  $Q_0$  une tension représentant la somme des premier et second signaux de détection. Elle constitue donc un moyen pour faire la sommation des premier et second signaux de détection.

10 La jonction entre le collecteur du transistor  $Q_0$  et la résistance  $R_{12}$  est reliée à la base d'un transistor  $Q_1$  dont le collecteur est reliée par l'intermédiaire d'une résistance à la source de potentiel  $V_{BB}'$ . L'émetteur du transistor  $Q_1$  et l'émetteur d'un transistor  $Q_2$ , dont le collecteur est  
15 relié au pôle négatif de la source de potentiel  $V_{BB}'$ , sont reliés en commun par l'intermédiaire d'une résistance au pôle positif d'une autre source de potentiel  $V_{CC}'$ , dont le pôle négatif est relié à la ligne de potentiel commun (par exemple la masse).

20 Les transistors  $Q_1$  et  $Q_2$  constituent un comparateur pour comparer une tension entrante correspondante à la somme d'une tension proportionnelle au courant  $I_A$  de la ligne A et une tension proportionnelle au courant  $I_B$  de la ligne B, ainsi qu'une tension de référence  $V_{REF}$  (une tension négative dans  
25 le présent mode de réalisation). Le résultat de la comparaison est fourni sous la forme d'un signal de sortie  $E_0$ , de détecteur par un étage de sortie comprenant les transistors  $Q_3$  et  $Q_4$ .

30 Quand on décroche l'appareil téléphonique TEL, un corchet-commutateur (non représenté) de l'appareil téléphonique TEL se ferme, grâce à quoi un courant de boucle est amené à circuler à partir de la masse G à travers la résistance  $R_{10}'$ , les bornes r2 et r1 du transformateur T, la ligne B, l'appareil téléphonique TEL, la ligne A, les bornes t1 et t2 du transformateur, la diode D et la résistance  $R_{10}$  jusqu'à la source  
35 de potentiel  $V_{BB}'$ . Comme on l'a mentionné précédemment, un circuit comprenant le transistor  $Q_0$ , les résistances  $R_{11}$  et  $R_{12}$  et un circuit-série comprenant la diode D et la résistance  $R_{10}$  engendrent une tension proportionnelle au courant de la ligne A par rapport à la masse. La résistance  $R_{10}'$  engendre une

tension proportionnelle au courant de la ligne B. Du fait que les résistances  $R_{12}$  et  $R_{10}'$  sont reliées l'une à l'autre, la somme d'une tension proportionnelle au courant de la ligne A et d'une tension proportionnelle au courant de la ligne B, apparaît sur la base du transistor  $Q_1$ . Les transistors  $Q_1$  et  $Q_2$ , constituent un comparateur de tension, comme on l'a mentionné précédemment, assurent une opération de comparaison de tension telle que le transistor  $Q_1$  devient conducteur quand le potentiel appliqué à sa base devient plus petit que la tension de référence  $V_{REF}$ . Les transistors  $Q_3$  et  $Q_4$  forment un circuit servant à transformer la sortie tout ou rien du transistor  $Q_1$  en un niveau TTL (logique transistor-transistor). Il est nécessaire de faire en sorte que la différence de potentiel en sens direct base-émetteur du transistor  $Q_0$  et la chute de tension en sens direct aux bornes de la diode D soient sensiblement égales l'une à l'autre. On va supposer que la boucle de courant est formée de telle sorte qu'un courant  $I_A$  de ligne A et un courant  $I_B$  de ligne B circulent. On calcule le potentiel  $V_{BQ1}$  appliqué à la base du transistor  $Q_1$  à partir de la chute de tension aux bornes de la résistance  $R_{10}'$ , et de la chute de tension aux bornes de la résistance  $R_{12}$  de la façon suivante. En supposant que les facteurs d'amplification de courant ( $h_{FE}$ ) des transistors  $Q_0$  et  $Q_1$  sont suffisamment élevés, on obtient :

$$-V_{BQ1} = (I_B + \frac{R_{10}}{R_{11}} I_A) \cdot R'_{10} + (\frac{R_{10}}{R_{11}} I_A) \cdot R_{12}$$

$$= \frac{R_{10}}{R_{11}} (R'_{10} + R_{12}) I_A + R'_{10} I_B \dots (1)$$

En choisissant les valeurs de résistance de telle sorte que  $R_{10}'$ ,  $R_{11} = R_{12}$  et  $R_{12} \gg R_{10}'$ ,

$$-V_{BQ1} = (I_A + I_B) \cdot R_{10} \dots (2)$$

c'est-à-dire que le potentiel de base  $-V_{BQ1}$  du transistor  $Q_1$

est sensiblement égal à une tension proportionnelle à la somme du courant  $I_A$  de la ligne A et au courant  $I_B$  de ligne B. Du fait que le potentiel de base du transistor  $Q_2$  est le potentiel de référence  $V_{REF}$ , quand  $V_{BQ1} < V_{REF}$ , c'est-à-dire quand

5  $I_A + I_B > \frac{-V_{REF}}{R_{10}}$ , le transistor  $Q_1$  est conducteur, ce qui rend les transistors  $Q_3$  et  $Q_4$  respectivement conducteurs et non-conducteurs de façon à inverser la sortie  $E_0$  de détection de boucle. De cette façon, une formation de boucle est détectée.

10 Bien que les valeurs ohmiques des résistances  $R_{11}$  et  $R_{12}$  doivent être choisies de manière à être suffisamment élevées par rapport aux valeurs ohmiques des résistances  $R_{10}$  et  $R_{10}'$ , comme mentionné ci-dessus, avec  $R_{10} = R_{10}' = 200\Omega$ , par exemple,  $R_{11} = R_{12}$  peut être de 5 à 10  $k\Omega$ . Cette valeur ohmique permet facilement la

15 formation d'un circuit intégré à semi-conducteurs. A ce moment, le problème que posait la précision de la résistance dans l'exemple de la technique antérieure se trouve maintenant réduit à la précision relative (par exemple l'obtention d'un rapport de résistance d'environ 20 à 50) et on doit pouvoir

20 obtenir facilement cette précision avec la technique des IC à semi-conducteurs. De plus, une source de potentiel de 5 volts pour TTL suffit pour fournir la tension ainsi que  $V_{CC}'$  et les deux sources de potentiel de 15 volts  $V_{CC}$  et  $V_{EE}$  pour l'amplificateur opérationnel du circuit de détection de la figure 1 ne sont plus nécessaires.

25

On va expliquer ci-après la raison pour laquelle on effectue la somme des courants circulant dans la ligne A et dans la ligne B pour détecter la formation du circuit de boucle. D'une façon générale, un appareil téléphonique est relié à un

30 système de standard téléphonique par l'intermédiaire d'un câble téléphonique qui s'étend sur de nombreux kilomètres et qui est souvent placé trop près des lignes ou câbles de transport de courant alternatif pour empêcher que des courants alternatifs d'induction longitudinaux circulent dans le câble téléphonique. En particulier, quand de tels courants longitudinaux sont induits dans les lignes A et B par l'intermédiaire

35 du câble téléphonique, le courant induit circulant dans la ligne A et celui circulant dans la ligne B, a lieu toujours dans le même sens, c'est-à-dire du téléphone TEL vers le standard ou

sinon du standard vers l'appareil téléphonique, ce qui signifie que lorsque le courant induit dans la ligne A augmente, le courant induit dans la ligne B diminue. Il en résulte que si l'on n'observe que le courant de la ligne A ou le courant de la ligne B pour déterminer si un circuit de boucle est formé entre l'appareil téléphonique et le standard, il y a une très grande probabilité pour que, même si une boucle à courant continu n'était pas formée, le circuit de détection émette par erreur un signal de sortie de détection de boucle par suite du courant induit. On voit, par conséquent, que l'utilisation de la somme du courant  $I_A$  de ligne A et du courant  $I_B$  de ligne B dans la détection de la formation d'un circuit de boucle de courant, supprime un fonctionnement erroné du circuit de détection sous l'influence des courants longitudinaux induits.

La figure 3 montre un autre mode de réalisation de l'invention en même temps qu'un circuit d'alimentation en courant réalisé avec des composants électroniques. Ce mode de réalisation est une légère variante du mode de réalisation de la figure 2. Un circuit 1 entouré par une ligne en traits interrompus et comprenant les transistors  $Q_5$ ,  $Q_6$ ,  $Q_7$  et  $Q_8$ , les résistances  $R_{100}$ ,  $R_{101}$ ,  $R_{102}$ ,  $R_{103}$ ,  $R_{104}$ ,  $R_{105}$ ,  $R_{106}$ ,  $R_{107}$ ,  $R_{108}$ , et  $R_{109}$  et les condensateurs,  $C_1$  et  $C_2$  est un exemple de la réalisation d'un circuit électronique jouant le même rôle que le transformateur T de la figure 2 et il constitue une partie d'un circuit d'alimentation en courant. Ce circuit d'alimentation en courant est décrit dans la demande de brevet US n° 78 469 (déposé le 24 septembre 1979), la demande de brevet de la République Fédérale Allemande n° P 29 38 346 (déposée le 21 septembre 1979) et la demande de brevet Canadien n° 336 004 (déposée le 20 septembre 1979), ces demandes étant toutes basées sur la demande de brevet japonais n° 115 766/1978, et il ne constitue donc pas la matière de la présente invention et ne sera décrit que brièvement. Les transistors  $Q_5$  et  $Q_6$ , les résistances  $R_{20}$ ,  $R_{100}$ ,  $R_{101}$ ,  $R_{104}$ ,  $R_{105}$ ,  $R_{106}$  et  $R_{107}$  et les condensateurs  $C_1$  et  $C_2$  forment un circuit de contre-réaction et les transistors  $Q_7$  et  $Q_8$ , les résistances  $R_{20}$ ,  $R_{103}$ ,  $R_{102}$ ,  $R_{104}$ ,  $R_{107}$ ,  $R_{108}$  et  $R_{109}$

et les condensateurs  $C_1$  et  $C_2$  forment un autre circuit de contre-réaction. Le circuit 1, lorsqu'il est vu à partir du téléphone TEL, a donc une résistance interne en courant continu égale à la valeur ohmique des résistances  $R_1$  et  $R_1'$  de la figure 1 (c'est-à-dire les résistances  $R_{10}$  et  $R'_{10}$  de la figure 2), et se comportent, du point de vue courant alternatif, de manière à présenter la même impédance que le transformateur T.

Sur la figure 3, un courant sensiblement égal au courant  $I_A$  de ligne A circule donc à travers la résistance  $R_{20}$  et un courant sensiblement égal au courant  $I_B$  de la ligne B circule à travers la résistance  $R'_{20}$ . En d'autres termes, les résistances  $R_{20}$  et  $R'_{20}$  ont un rôle équivalent à celui des résistances  $R_{10}$  et  $R'_{10}$  de la figure 1 dans la mesure où la détection de la boucle est concernée. Le fonctionnement de ce circuit de détection de boucle est, par conséquent, le même que dans le cas du mode de réalisation de la figure 2, de sorte qu'on ne le décrira pas davantage. Toutefois, dans le présent mode de réalisation, la jonction base-émetteur du transistor  $Q_1$  du circuit 1 joue le rôle de la diode D de la figure 2 de sorte que la diode D n'est plus nécessaire par suite de la connexion de la base du transistor  $Q_0$  à la base du transistor  $Q_5$ . En outre, le potentiel de référence  $V_{REF}$  est fourni à partir de la source de potentiel  $V_{BB}'$  par l'intermédiaire d'un diviseur de tension (consistant en des résistances  $R_{23}$  et  $R_{24}$ ), c'est-à-dire qu'il n'est pas nécessaire de prévoir une source de potentiel de référence distincte  $V_{REF}$ . En outre, en ce qui concerne la source de potentiel  $V_{CC}'$ , une source de potentiel de 5 volts pour TTL suffit et les sources de potentiel  $V_{CC} = 15$  volts et  $V_{EE} = -15$  volts pour l'amplificateur opérationnel, comme représenté sur la figure 1, sont inutiles.

Bien entendu, dans le mode de réalisation de la figure 2, ainsi que dans d'autres modes de réalisation, les résistances utilisées pour diviser le potentiel de la source  $V_{BB}'$  peuvent servir de source de potentiel de référence  $V_{REF}$  comme dans le mode de réalisation de la figure 3.

La figure 4 montre un autre mode de réalisation. Ce mode de réalisation est différent de celui de la figure 2 par le fait

qu'un transistor  $Q_5$ , une résistance  $R_{15}$  et une diode  $D'$  sont utilisées en supplément pour engendrer une tension proportionnelle au courant  $I_B$  de ligne B à l'émetteur du transistor  $Q_5$ . La résistance  $R_{10}'$  est reliée à l'une de ses extrémités à la ligne de potentiel commun (c'est-à-dire la masse) G et à son autre extrémité à l'anode de la diode  $D'$ . La cathode de la diode  $D'$  est reliée à la base du transistor  $Q_5$  ainsi qu'à la ligne de B. Le collecteur du transistor  $Q_5$  est relié au pôle négatif de la source de potentiel  $V_{BB}'$ . La résistance  $R_{15}$  est une résistance d'émetteur dont une des extrémités est reliée à la masse et dont l'autre extrémité est reliée à l'émetteur du transistor  $Q_1$  ainsi qu'à l'autre extrémité (non reliée à la base du transistor  $Q_1$ ) de la résistance  $R_{12}$ . Du fait que le transistor  $Q_5$  est monté suivant une disposition à charge d'émetteur, son impédance de sortie est suffisamment basse pour que la chute de tension aux bornes de la résistance  $R_{10}'$  soit à coup sûr pratiquement exempte de l'influence du courant  $I_A$  de ligne A de sorte qu'il apparaît aux bornes de la résistance d'émetteur  $R_{15}$  du transistor  $Q_5$  une tension proportionnelle au courant  $I_B$  de ligne B. La chute de tension au sens direct aux bornes de la diode  $D'$  est réglée de manière à être sensiblement égale à la différence de potentiel en sens direct base-émetteur du transistor  $Q_5$ .

Grâce au montage ci-dessus, une tension proportionnelle au courant  $I_A$  de ligne A est engendrée aux bornes de la résistance  $R_{12}$  et une tension proportionnelle au courant  $I_B$  de ligne B apparaît aux bornes de la résistance d'émetteur  $R_{15}$  du transistor  $Q_5$ . Une tension correspondant à la somme de ces tensions, c'est-à-dire la somme des tensions proportionnelles au courant respectif de ligne B et de ligne A, est donc appliquée à la base du transistor  $Q_1$ . En d'autres termes, le transistor  $Q_5$ , la diode  $D'$  et les résistances  $R_{15}$  et  $R_{12}$  fonctionnent en combinaison de manière à donner la somme de la tension proportionnelle au courant  $I_A$  de ligne A et de la tension proportionnelle au courant  $I_B$  de ligne B.

Alors que dans le mode de réalisation de la figure 2, le courant de collecteur du transistor  $Q_0$  engendre une certaine chute de tension aux bornes de la résistance  $R_{12}$  en

plus de celle aux bornes de la résistance  $R_{10}'$  en ayant ainsi un léger effet nuisible sur la tension qui est proportionnelle au courant de ligne B et qui est engendré aux bornes de la résistance  $R_{10}'$ , dans le circuit de la figure 4, le courant de collecteur du transistor  $Q_0$  circule principalement à travers la jonction collecteur-émetteur du transistor  $Q_5$  en raison de l'effet d'amplification de courant du transistor  $Q_5$ , de sorte que l'effet nuisible mentionné ci-dessus se trouve éliminé. Dans le circuit de la figure 4, la condition  $R_{12} \gg R_{10}$  (où  $R_{10} = R_{10}'$  et  $R_{11} = R_{12}$ ) qui est nécessaire dans le circuit de la figure 2, n'est pas toujours indispensable, ce qui assure une plus grande liberté de conception en ce qui concerne les constantes du circuit.

La figure 5 montre un autre mode de réalisation encore de l'invention. Ce mode de réalisation est différent du mode de réalisation de la figure 2 en ce qui concerne les parties de circuit entourées par les rectangles X, Y et Z en traits interrompus. Seules ces parties seront donc décrites. Le rectangle X indique un circuit à charge d'émetteur et comprend un transistor  $Q_8$  dont la base est reliée au collecteur du transistor  $Q_0$  du premier moyen générateur de signal de détection, le collecteur est relié au pôle négatif de la source de potentiel  $V'_{BB}$  et l'émetteur est relié à la source de potentiel commun (par exemple la masse). La base du transistor  $Q_8$  est également reliée à la cathode d'une diode dont l'anode est reliée à une des extrémités des résistances  $R'_{12}$ , l'autre extrémité de la résistance  $R'_{12}$  étant reliée à la masse. Le rectangle R indique un circuit générateur de tension de somme et comprend une résistance  $R_{15}$  dont une des extrémités est reliée à l'émetteur du transistor  $Q_8$  du circuit X à charge d'émetteur, une résistance  $R_{13}$  dont une des extrémités est reliée à l'extrémité non connectée à la masse de la résistance  $R'_{10}$  du second moyen générateur de signal de détection, un transistor  $Q_5$  dont la base est reliée aux autres extrémités des résistances  $R_{13}$  et  $R_{15}$  et dont le collecteur est relié au pôle négatif de la source de potentiel  $V'_{BB}$ , un transistor  $Q_6$  dont l'émetteur est relié à l'émetteur du transistor  $Q_5$  ainsi qu'un pôle négatif de la source de potentiel  $V'_{CC}$  par

l'intermédiaire d'une résistance, la base est reliée à la masse et le collecteur est relié au pôle négatif de la source de potentiel  $V'_{BB}$  par l'intermédiaire d'une résistance  $R_{16}$ , une résistance  $R_{14}$  branchée entre la base du transistor  $Q_5$  et la base d'un transistor  $Q'_1$  du comparateur, et un transistor  $Q_7$  dont la base est reliée au collecteur du transistor  $Q_6$ , l'émetteur est relié au pôle négatif de la source de potentiel  $V'_{BB}$  et le collecteur est relié à la jonction entre la résistance  $R_{14}$  et la base du transistor  $Q'_1$ . Une source de courant constant  $I_0$  est disposée entre le collecteur du transistor  $Q_7$  et le pôle positif de la source de potentiel  $V'_{CC}$  pour alimenter le transistor  $Q_7$  avec un courant de polarisation. La source de courant constant  $I_0$  peut être réalisée à l'aide de n'importe quel circuit connu tel qu'un circuit dit "miroir de courant".

Le rectangle Z indique un étage de sortie comprenant un comparateur de tension. Ce comparateur comprend le transistor  $Q'_1$  dont le collecteur est relié au pôle positif de la source de potentiel  $V'_{CC}$  et un transistor  $Q'_2$  dont le collecteur est relié au pôle positif de la source de potentiel  $V'_{CC}$ . Une source  $V'_{REF}$  de potentiel de référence est reliée à son pôle positif à la base du transistor  $Q'_2$  et son pôle négatif est relié à la masse. Les émetteurs de transistor  $Q'_1$  et  $Q'_2$  sont reliés en commun, par l'intermédiaire d'une résistance, au pôle négatif de la source de potentiel  $V'_{BB}$  dont le pôle positif est relié à la masse. Le collecteur du transistor  $Q'_1$  est relié à la base d'un transistor  $Q_4$  dont l'émetteur est relié à la masse et dont le collecteur est relié au pôle positif de la source de potentiel  $V'_{CC}$  par l'intermédiaire d'une résistance. Le comparateur de ce mode de réalisation fonctionne de la même manière que le comparateur du mode de réalisation de la figure 2, sauf que la polarité de fonctionnement est opposée. En particulier, le transistor  $Q'_1$  devient conducteur quand son potentiel de base devient supérieur à la tension de référence  $V'_{REF}$  et rend conducteur le transistor  $Q_4$  alors que sur la figure 2, c'est lorsque le potentiel de base du transistor  $Q_1$  devient plus faible que la tension de référence  $V_{REF}$  que le transistor  $Q_1$  devient conducteur.

Le circuit X à charge d'émetteur engendre, à l'émetteur

du transistor  $Q_8$ , une tension ( $V_{EQ8}$ ) proportionnelle au courant  $I_A$  de ligne A à partir de la chute de tension aux bornes de la résistance  $R'_{12}$ , cela avec une faible impédance de sortie. Le circuit Y générateur de tension de somme produit une inversion d'une tension proportionnelle à la somme de la tension de sortie  $V_{EQ8}$  et à la chute de tension ( $V_{R10'}$ ) aux bornes de la résistance  $R'_{10}$ . En choisissant les valeurs de résistance de telle sorte que  $R_{15} = R_{13} = \frac{1}{k_{14}} R$  ( $k > 1$ ), la tension  $V_{CQ7}$  de collecteur du transistor  $Q_7$ , laquelle est la sortie du circuit générateur de tension de somme, est exprimée par :

$V_{CQ7} = -k(V_{EQ8} + V_{R10'})$ . Par conséquent, comme dans le cas du circuit de la figure 2, la tension de base  $V_{BQ1}$  du transistor  $Q_1$ , laquelle est l'entrée du comparateur, est :

$$V_{BQ1} = V_{CQ7} = k \left( \frac{R_{10}}{R_{11}} I_A \cdot R'_{12} + I_B \cdot R'_{10} \right) \dots (3)$$

quand les valeurs ohmiques sont telles que  $R_{10} = R_{10'}$ , et  $R_{11} = R_{12'}$ ,

$$V_{BQ1} = k(I_A + I_B) \cdot R_{1L} \dots (4)$$

Pendant le fonctionnement, quand  $V_{BQ1} > V_{REF}$ , le transistor  $Q_1$  devient conducteur et rend non conducteur le transistor  $Q_4$ , grâce à quoi l'état de la sortie  $E'_O$  s'inverse en indiquant la détection de la formation de la boucle fermée.

Dans ce mode de réalisation, la condition nécessaire pour déterminer la détection d'une boucle comprend maintenant le facteur d'amplification "k" ( $> 1$ ) comme on peut le voir dans l'équation (4), de sorte que la liberté de conception de la source  $V_{REF}$  de potentiel de référence se trouve avantageusement accrue.

Comme on l'a décrit dans ce qui précède, le circuit de détection de boucle selon la présente invention, dans lequel il n'est pas nécessaire d'utiliser des résistances de valeur élevée extrêmement précise, est réalisée parfaitement bien sous la forme d'un circuit intégré à semi-conducteurs. De plus, il n'exige aucune source de potentiel à valeur relativement

élevée qui n'est pas utilisée habituellement dans un dispositif à circuit intégré (IC).

REVENDICATIONS

1. Circuit pour détecter une boucle fermée formée par actionnement d'un appareil téléphonique, cette boucle indiquant  
5 une connexion entre l'appareil téléphonique et un standard par l'intermédiaire d'une ligne dite ligne A (c'est-à-dire la ligne reliée à la sonnerie) et d'une ligne dite ligne B (c'est-à-dire la ligne reliée à l'extrémité d'une fiche bipolaire), caractérisé par le fait qu'il comprend :

10 un moyen pour engendrer un premier signal de détection ayant une amplitude proportionnelle à un courant de ligne A circulant dans ladite ligne A;

15 un moyen pour engendrer un second signal de détection ayant une amplitude proportionnelle à un courant de ligne de B circulant dans ladite ligne B, ledit courant de ligne A et ledit courant de ligne B circulant simultanément dans ladite boucle fermée;

un moyen pour faire la somme desdits premier et second signaux de détection; et

20 un moyen de sortie asservi à la sortie dudit moyen de sommation, ledit moyen de sortie comprenant un comparateur et une source de signal de référence, les sorties dudit moyen de sommation et ladite source de signal de référence étant appliquées audit comparateur.

25 2. Circuit selon la revendication 1, caractérisé par le fait que ledit moyen de sortie a une structure telle qu'il fournit un signal de sortie ayant une amplitude présentant deux états distincts dépendant du résultat de la comparaison dans ledit comparateur.

30 3. Circuit selon les revendications 1 ou 2, caractérisé par le fait que :

35 ledit premier moyen générateur de signal de détection comprend un transistor ( $Q_0$ ) dont la base est reliée à ladite ligne A, une première résistance ( $R_{11}$ ) dont une des extrémités est reliée à l'émetteur dudit transistor, une connexion-série comprenant une diode (D) et une seconde résistance  $R_{10}$ , l'extrémité côté résistance de ladite connexion-série étant reliée

à l'autre extrémité de ladite première résistance ainsi qu'à une source de potentiel ( $V_{BB}$ ) et l'extrémité côté diode de ladite connexion-série étant reliée à la base dudit transistor, et une troisième résistance ( $R_{12}$ ) dont une des extrémités est  
5 reliée au collecteur dudit transistor; et

ledit second moyen générateur de signal de détection comprend un moyen ( $R_{10}'$ ) formant résistance dont une des extrémités est reliée à une ligne (G) de potentiel commun et dont l'autre extrémité est reliée à l'autre extrémité de ladite  
10 troisième résistance ( $R_{12}$ ) ainsi qu'à ladite ligne B (figure 2).

4. Circuit suivant la revendication 3, caractérisé par le fait que ledit moyen de sommation comprend ladite troisième résistance ( $R_{12}$ ) dont l'extrémité précitée est reliée audit  
15 comparateur et que ledit moyen formant résistance comprend une quatrième résistance (figure 2).

5. Circuit suivant les revendications 1 ou 2, caractérisé par le fait que :

ledit moyen générateur de signal de détection comprend  
20 un transistor ( $Q_0$ ) dont la base est reliée à ladite ligne A, une première résistance ( $R_{11}$ ) dont une des extrémités est reliée à l'émetteur dudit transistor, une connexion-série comprenant une diode (D) et une seconde résistance ( $R_{10}$ ),  
25 l'extrémité côté résistance de ladite connexion-série étant reliée à l'autre extrémité de ladite première résistance ainsi qu'à une source de potentiel ( $V_{BB}'$ ) et l'extrémité côté diode de ladite connexion-série étant reliée à la base dudit  
premier transistor, et une troisième résistance ( $R_{12}$ ) dont une des extrémités est reliée au collecteur dudit transistor;

30 ledit second moyen générateur de signal de détection comprend une connexion-série comprenant une autre diode (D') et une cinquième résistance ( $R_{15}$ ), l'extrémité côté diode de ladite connexion-série étant reliée à ladite ligne B et  
35 l'extrémité côté résistance de ladite connexion-série étant reliée à une ligne de potentiel commun (G); et

ledit moyen de sommation comprend ladite troisième résistance et un autre transistor ( $Q_5$ ) disposé suivant un montage à charge d'émetteur, une des extrémités de la résistance ( $R_{15}$ )

d'émetteur dudit autre transistor étant reliée à ladite ligne de potentiel commun et l'autre extrémité de la résistance d'émetteur dudit autre transistor étant reliée à l'autre extrémité de ladite troisième résistance ainsi qu'à l'émetteur dudit autre transistor, la base dudit autre transistor étant reliée à l'extrémité côté diode de ladite connexion-série (figure 4).

6. Circuit suivant les revendications 1 ou 2, caractérisé par le fait que :

ledit moyen générateur de signal de détection comprend un transistor ( $Q_0$ ) dont la base est reliée à ladite ligne A, une première résistance ( $R_{11}$ ) dont une des extrémités est reliée à l'émetteur dudit transistor, une connexion-série comprenant une diode (D) et une seconde résistance ( $R_1$ ) l'extrémité côté résistance de ladite connexion-série étant reliée à l'autre extrémité de ladite première résistance ainsi qu'à une source de potentiel ( $V'_{BB}$ ) et l'extrémité côté diode de ladite connexion-série étant reliée à la base dudit premier transistor, une troisième résistance ( $R'_{12}$ ) dont une des extrémités est reliée par une connexion électrique au collecteur dudit premier transistor, l'autre extrémité de ladite troisième résistance étant reliée à une ligne (G) de potentiel commun, et un second transistor ( $Q_8$ ) disposé suivant un montage à charge d'émetteur et dont la base est reliée au collecteur dudit premier transistor et par une connexion électrique avec l'autre extrémité de ladite troisième résistance;

ledit second moyen générateur de signal de détection comprend un moyen formant résistance ( $R'_{10}$ ) dont une des extrémités est reliée à ladite ligne de potentiel commun et dont l'autre extrémité est reliée à ladite ligne B; et

ledit moyen de sommation comprend une quatrième résistance ( $R_{15}$ ) dont une des extrémités est reliée à l'émetteur dudit second transistor, une cinquième résistance ( $R_{13}$ ) dont une des extrémités est reliée à l'autre extrémité dudit moyen formant résistance, un troisième transistor ( $Q_5$ ) dont la base est reliée aux autres extrémités desdites quatrième et cinquième résistances et dont le collecteur est relié à ladite source de

potentiel, un quatrième transistor ( $Q_6$ ) dont la base est reliée à ladite ligne de potentiel commun et dont le collecteur est relié à ladite source de potentiel par l'intermédiaire d'une sixième résistance ( $R_{16}$ ), les émetteurs desdits troisième et quatrième transistors étant reliés en commun à une autre source de potentiel ( $V'_{CC}$ ), une septième résistance ( $R_{14}$ ) dont une des extrémités est reliée à la base dudit quatrième transistor, et un cinquième transistor ( $Q_7$ ) dont la base est reliée au collecteur dudit quatrième transistor, l'émetteur est relié à ladite source de potentiel ( $V'_{BB}$ ) mentionné en premier et le collecteur est relié à l'autre extrémité de ladite septième résistance, le point de connexion entre le collecteur dudit cinquième transistor et ledit septième transistor fournissant la sortie dudit moyen de sommation (figure 5).

7. Circuit pour détecter une boucle fermée formée par l'actionnement d'un appareil téléphonique, cette boucle indiquant une connexion entre l'appareil téléphonique et un standard par l'intermédiaire d'une ligne d'appel dite ligne A (c'est-à-dire la ligne reliée à la sonnerie d'appel) et d'une ligne dite ligne B (c'est-à-dire la ligne reliée à l'extrémité d'une fiche bipolaire), le circuit susvisé étant caractérisé par le fait qu'il comprend :

un moyen pour engendrer un premier signal de tension ayant une amplitude proportionnelle à un courant de ligne A circulant dans ladite ligne A;

un moyen pour engendrer un second signal de tension ayant une amplitude proportionnelle à un courant de ligne B circulant dans ladite ligne B;

un moyen pour faire la somme desdits premier et second signaux de tension; et

un moyen de comparaison comprenant une source de référence, ledit moyen de comparaison recevant les sorties dudit moyen de sommation et de ladite source de référence pour fournir un signal de sortie prenant deux états distincts dépendant du résultat de la comparaison dans le moyen de comparaison.

8. Circuit pour détecter une boucle fermée formée par actionnement d'un appareil téléphonique, cette boucle indiquant l'établissement d'une connexion entre l'appareil téléphonique et un standard par l'intermédiaire d'une ligne dite ligne A (c'est-à-dire la ligne reliée à la sonnerie d'appel) et une  
5 ligne dite B (c'est-à-dire la ligne reliée à l'extrémité d'une fiche bipolaire), le circuit étant caractérisé par le fait qu'il comprend :

un premier moyen formant transistor ( $Q_0$ ) comportant une  
10 base reliée à ladite ligne A, un émetteur relié à une première extrémité d'une première résistance ( $R_{11}$ ) et un collecteur relié à une première extrémité d'une troisième résistance ( $R_{12}$ ), la base dudit premier moyen formant transistor étant également reliée à une première extrémité d'une diode (D), la  
15 seconde extrémité de ladite diode étant reliée à une première extrémité d'une seconde résistance ( $R_{10}$ ), la seconde extrémité de ladite seconde résistance étant reliée à la seconde extrémité de ladite première résistance ainsi qu'à une source de potentiel ( $V'_{BB}$ ) ;

20 un moyen formant résistance ( $R'_{10}$ ) dans une première extrémité est reliée à une ligne (G) de potentiel commun et dont la seconde extrémité est reliée à la seconde extrémité de ladite troisième résistance ainsi qu'à ladite ligne B;

un comparateur ( $Q_1, Q_2$ ) comportant, d'une part, une borne  
25 d'entrée reliée au point de connexion entre le collecteur dudit premier moyen formant transistor et de ladite première extrémité de ladite troisième résistance et, d'autre part, une autre borne d'entrée reliée à une source ( $V_{REF}$ ) de potentiel de référence ; et

30 un étage de sortie ( $Q_3, Q_4$ ) monté de façon à recevoir la sortie dudit comparateur pour fournir un signal de sortie prenant deux états distincts dépendant de la sortie dudit comparateur (Figure 2).

9. Circuit pour détecter une boucle fermée formée par actionnement d'un appareil téléphonique, cette boucle indiquant l'établissement d'une connexion entre l'appareil téléphonique et un standard par l'intermédiaire d'une ligne dite ligne A

5 (c'est-à-dire la ligne reliée à la sonnerie d'appel) et d'une ligne dite ligne B (c'est-à-dire la ligne reliée à l'extrémité d'une fiche bipolaire), le circuit susvisé étant caractérisé par le fait qu'il comprend :

10 un premier moyen formant transistor ( $Q_0$ ) comportant une base reliée à la ligne A, un émetteur relié à une première extrémité d'une première résistance ( $R_{11}$ ) et un collecteur relié à une première extrémité d'une troisième résistance ( $R_{12}$ ), la base dudit premier moyen formant transistor étant également reliée à une première extrémité d'une diode (D), la

15 seconde extrémité de ladite diode étant reliée à une première extrémité d'une seconde résistance ( $R_{10}$ ), la seconde extrémité de ladite seconde résistance étant reliée à la seconde extrémité de ladite première résistance ainsi qu'à une source de potentiel ( $V_{BB}$ ) ;

20 une connexion série comprenant une autre diode (D') et une cinquième résistance ( $R'_{10}$ ) et dont l'extrémité côté diode est reliée à ladite ligne B et l'extrémité côté résistance est reliée à une ligne (G) de potentiel commun ;

un second moyen formant transistor ( $Q_5$ ) disposé suivant

25 un montage à charge d'émetteur, une première extrémité de la résistance d'émetteur ( $R_{15}$ ) dudit second moyen formant transistor étant reliée à ladite ligne de potentiel commun et la seconde extrémité de la résistance d'émetteur dudit second moyen formant transistor étant reliée à la seconde extrémité

30 de ladite troisième résistance ainsi qu'à l'émetteur dudit second moyen formant transistor, la base dudit second moyen formant transistor étant reliée à l'extrémité côté diode de ladite connexion séries ;

un comparateur ( $Q_1, Q_2$ ) comportant, d'une part, une borne

35 d'entrée reliée au point de connexion entre le collecteur dudit premier moyen formant transistor et ladite première extrémité de ladite troisième résistance et, d'autre part, une

autre borne d'entrée reliée à une source ( $V_{REF}$ ) de potentiel de référence ; et

5 un étage de sortie ( $Q_3, Q_4$ ) monté de manière à recevoir la sortie dudit comparateur pour fournir un signal de sortie prenant deux états distincts dépendant de la sortie dudit comparateur (Fig. 4).

FIG. 1

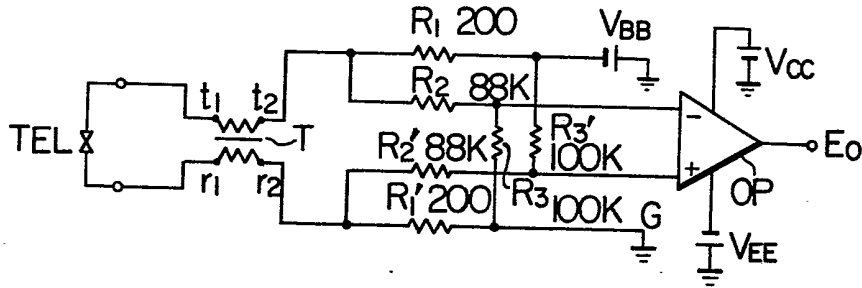


FIG. 2

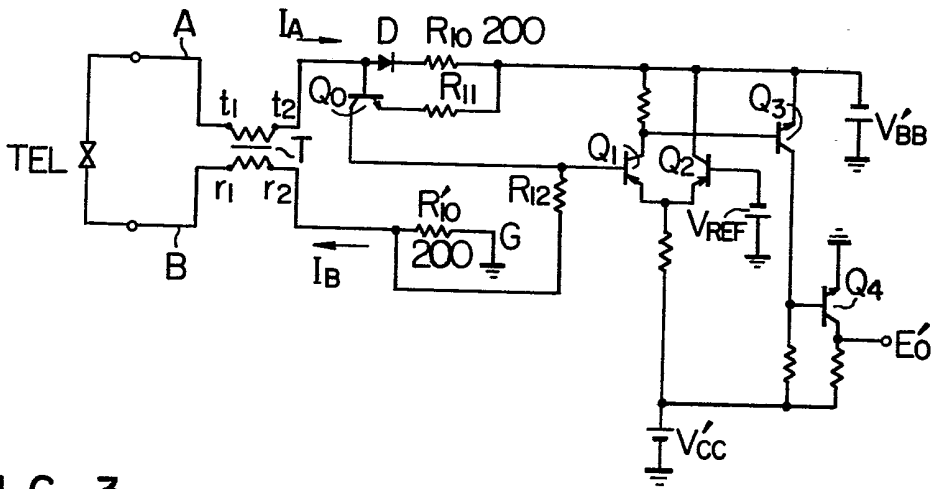


FIG. 3

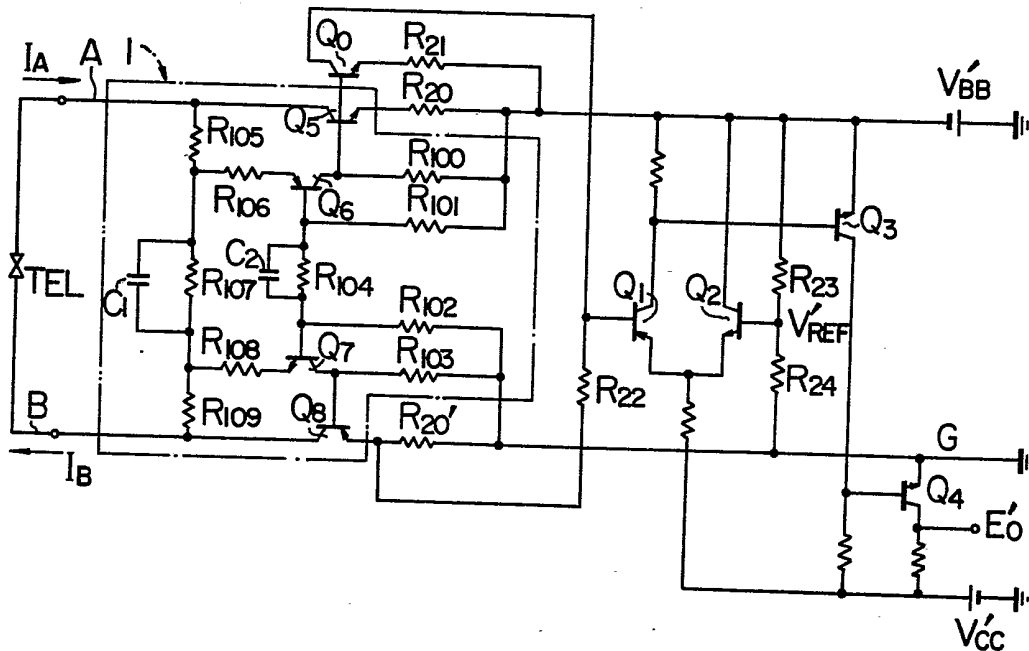


FIG. 4

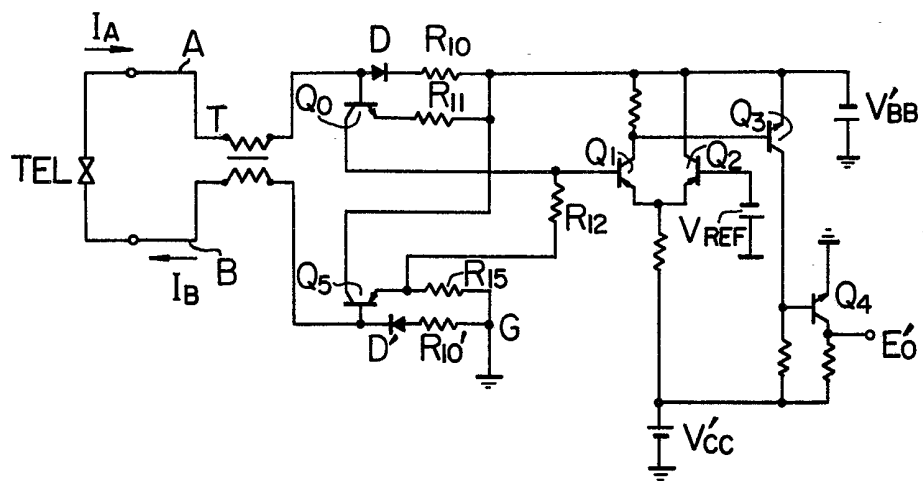


FIG. 5

