



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

214971

(11)

(B1)

(51) Int. Cl.³

H 02 P 13/24

(22) Přihlášeno 23 06 80

(21) [PV 4403-80]

(40) Zveřejněno 31 08 81

(45) Vydáno 15 09 84

(75)

Autor vynálezu

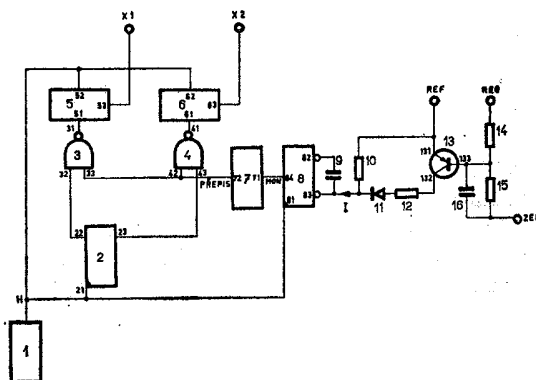
HODER KAREL ing., PAVLÍK JIŘÍ ing., BLANSKO

(54) **Stabilizátor výstupního napětí tranzistorového měniče stejnosměrného napětí na jiné stejnosměrné napětí**

Stabilizátor podle vynálezu je určen zejména pro impulzové napájecí zdroje bez síťového výkonového transformátoru a stabilizuje střední hodnotu výstupního napětí měniče, přičemž výstupy šířkově modulovaných impulsů jsou současně výstupy prvního a druhého klopného obvodu a tyto klopné obvody mají na své nulovací vstupy přiveden výstup generátoru hodinových impulsů. Na nastavovací vstup prvního klopného obvodu je přiveden výstup prvního součinnového hradla a na nastavovací vstup druhého klopného obvodu výstup druhého součinnového hradla. Vstup prvního součinnového hradla a současně vstup druhého součinnového hradla je spojen s výstupem tvarovacího obvodu, jehož vstup je spojen s výstupem monostabilního klopného obvodu. Druhý vstup prvního součinnového hradla je spojen s prvním výstupem děliče kmitočtu, jeho druhý negovaný výstup je připojen ke druhému vstupu druhého součinnového hradla.

Řídicí vstup děliče kmitočtu je připojen k výstupu generátoru hodinových impulsů, jehož výstup je spojen se startovacím vstupem monostabilního klopného obvodu, přičemž mezi jeho svorkami je zapojen kondenzátor a na jednu jeho svorku je zapojena katoda diody. Anoda této diody je přes druhý odpor spojena s ko-

lektorem tranzistoru PNP. Emitor tohoto tranzistoru je prvním odporem propojen se svorkou monostabilního klopného obvodu a tvoří vstup referenčního napětí. Báze tranzistoru PNP je spojena s kolektorem odporového děliče, který je složen z prvního a druhého odporu děliče. První odpor děliče je připojen na živou svorku regulovaného zdroje, na druhý odpor je zapojen filtrační kondenzátor.



Vynález se týká stabilizátoru výstupního napětí tranzistorového měniče stejnosměrného napětí na jiné stejnosměrné napětí, určeného zejména pro impulzové napájecí zdroje bez síťového výkonového transformátoru.

Pro stabilizaci se dosud používá stabilizátorů, které řídí výkon zdroje v každé periodě měniče. Tyto stabilizátory pro správnou funkci vyžadují dodržet složité podmínky stability a jsou velmi náchylné k ovlivnění správné funkce rušivým elektromagnetickým polem vyzařovaným měničem. Stabilizátory podle vynálezu stabilizují střední hodnotu výstupního napětí měniče, jsou velmi jednoduché a nejsou náročné na dodržení podmínek stability a náchylné na rušení elektromagnetickým polem.

Podstata vynálezu spočívá v tom, že výstupy šířkově modulovaných impulzů jsou současně výstupy prvního klopného obvodu a druhého klopného obvodu. Klopné obvody mají na své nulovací vstupy přivedeny řídicí impulzy z generátorů hodinových impulzů, přičemž na nastavovací vstup prvního klopného obvodu je přiveden výstup prvního součinnového hradla, kdežto na nastavovací vstup druhého klopného obvodu výstup druhého součinnového hradla, vstup prvního součinnového hradla a současně vstup druhého součinnového hradla je spojen s výstupem tvarovacího obvodu, jehož vstup je spojen s výstupem monostabilního klopného obvodu, druhý vstup prvního součinnového hradla je spojen s prvním výstupem děliče kmitočtu, přičemž jeho druhý negovaný výstup je připojen ke druhému vstupu druhého součinnového hradla a řídicí vstup děliče kmitočtu k výstupu generátoru hodinových impulzů, jehož výstup je spojen se startovacím vstupem monostabilního klopného obvodu, přičemž mezi jeho svorkami je zapojen kondenzátor a na jednu jeho svorku je též zapojena katoda diody, přičemž anoda této diody je přes druhý odpor spojena s kolektorem tranzistoru PNP, emitor tranzistoru PNP je prvním odporem propojen se svorkou monostabilního klopného obvodu a tvoří vstup referenčního napětí, báze tranzistoru PNP je spojena s kolektorem odporového děliče sestávajícího z prvního a druhého odporu děliče, přičemž první odpor je připojen na výstup napětí regulovaného zdroje, paralelně k druhému odporu je zapojen filtrační kondenzátor.

Na výkresu jsou znázorněny příklady provedení podle vynálezu.

Na obr. 1 je schéma zapojení stabilizátoru, na obr. 2 je časový diagram. První klopný obvod 5 je opatřen výstupem 53, nulovacím vstupem

52 a nastavovacím vstupem 51, druhý klopný obvod je opatřen výstupem 63 a vstupem 62, na nastavovací vstup 51 je přiveden výstup 31 prvního součinnového hradla 3, na nastavovací vstup 61 je přiveden výstup 41 druhého součinnového hradla 4, vstup 33 a vstup 42 je spojen s výstupem 72 tvarovacího obvodu 7, vstup 71 je spojen s výstupem 84 monostabilního klopného obvodu. 8. Dělič kmitočtu 2 je svým prvním výstupem spojen se vstupem 32 prvního součinnového hradla 3. Na vstup 43 druhého součinnového hradla 4 je připojen negovaný výstup 23. Řídicí vstup 21 děliče kmitočtu 2 je připojen k výstupu generátoru hodinových impulzů 1. Dále je v zapojení užít monostabilní klopný obvod 8 se startovacím vstupem 81 a mezi jeho svorkami 82 a 83 je zapojen kondenzátor 9 a katoda diody 11, anoda této diody je zapojena přes odpor 19 s kolektorem 132 tranzistoru PNP 13. Emitor 131 tohoto tranzistoru je prvním odporem 10 propojen na svorku 83 a báze 133 je spojena se středním vývodem odporového děliče tvořeného prvním odporem děliče 14 a druhým odporem děliče 15, paralelně k tomuto odporu je zapojen filtrační kondenzátor 16. Na obr. 2 je časový diagram, ze kterého vyplývá činnost zapojení stabilizátoru.

Řídicí signály X1, X2 neznázorněného tranzistorového měniče jsou vytvářeny klopnými obvody 5 a 6. Klopné obvody jsou nulovány závěrnou hranou hodinových impulzů H generátoru 1 a nastavovány výstupy součinnových hradel 3 a 4 signálem PŘEPIS. Signál PŘEPIS je vytvářen každou nástupnou hranou signálu MON generovaným monostabilním klopným obvodem 8. Každým impulzem H je nastaven vždy jeden klopný obvod 5 nebo 6, podle stavu děliče kmitočtu hodinových impulzů 2. Doba trvání výstupních impulzů X1, X2, je určena rozdílem doby hodinového impulzu t_1 a doby kyvu monostabilního obvodu 8 t_{MON} . Časová mezera mezi dvěma hodinovými impulzy t_0 je dána minimální povolenou dobou mezi sousedními pracovními impulzy nezbytnou pro omezení současného sepnutí obou tranzistorů měniče. Doba kyvu t_{MON} monostabilního obvodu 8 je určena kapacitou kondenzátoru 9 a velikostí proudu 5 příslušajícího do řídicího vstupu 83. Proud I je řízen prostřednictvím tranzistoru 13 velikostí rozdílu napětí děliče složeného z odporů 14 a 15 a referenčního napětí REF. Střední hodnota na výstupu děliče je vytvářena filtračním kondenzátorem. Počáteční, maximální, hodnotu doby t_{MON} nastavujte odpor 10 tak, aby $t_{MON} < t_1$.

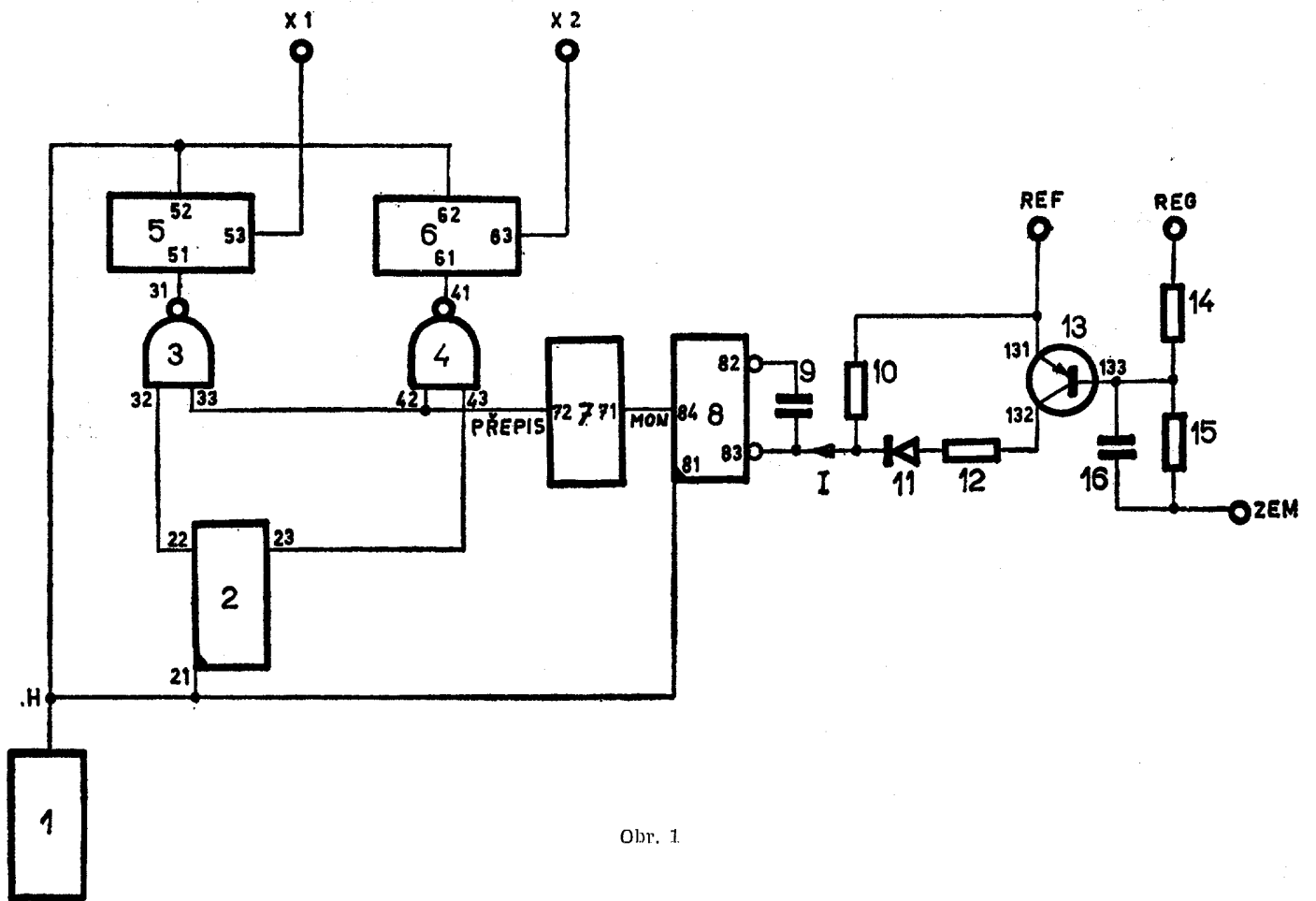
PŘEDMĚT VYNÁLEZU

Stabilizátor výstupního napětí tranzistorového měniče stejnosměrného napětí na jiné stejnosměrné napětí, vyznačený tím, že výstupy

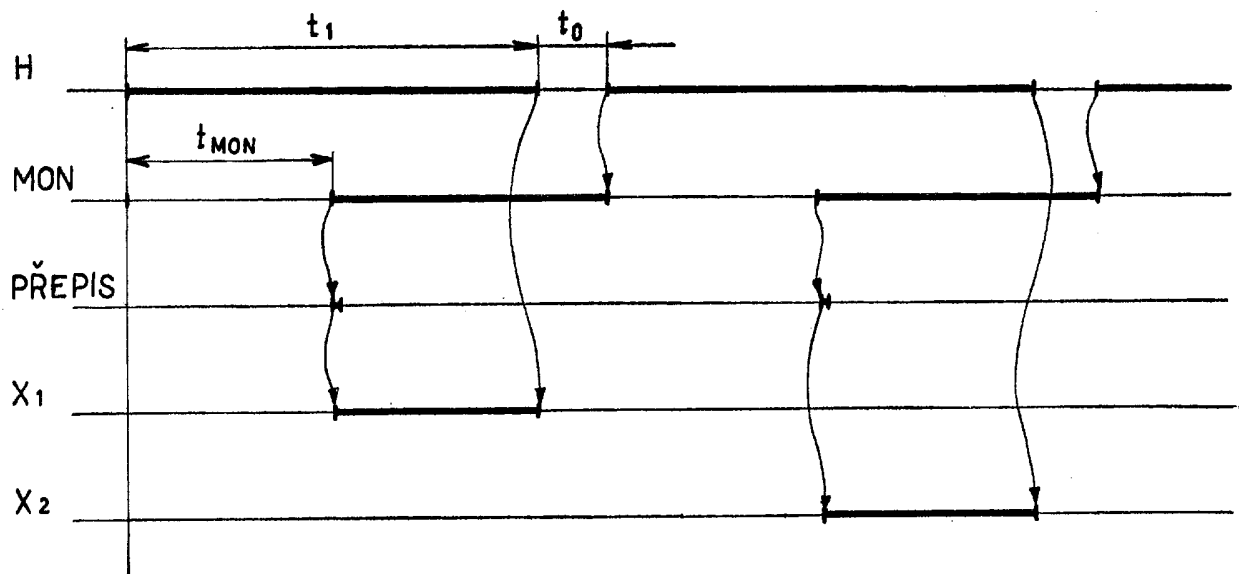
šířkově modulovaných impulzů (X1, X2) jsou současně výstupy (53) prvního klopného obvodu (5) a (63) druhého klopného obvodu (6), při-

čemž tyto klopné obvody mají na své nulovací vstupy (52) a (62) přiveden výstup generátoru hodinových impulzů (1), na nastavovací vstup (51) prvního klopného obvodu (5) je přiveden výstup (31) prvního součinnového hradla (3), na nastavovací vstup (61) druhého klopného obvodu (6) výstup (41) druhého součinnového hradla (4), vstup (33) prvního součinnového hradla (3) a současně vstup (42) druhého součinnového hradla (4) je spojen s výstupem (72) tvarovacího obvodu (7), jehož vstup (71) je spojen s výstupem (84) monostabilního klopného obvodu (8), druhý vstup (32) prvního součinnového hradla (3) je spojen s prvním výstupem (22) děliče kmitočtu (2), přičemž jeho druhý negovaný výstup (23) je připojen ke druhému vstupu (43) druhého součinnového hradla (4) a řídicí vstup (21) děliče kmitočtu (2) k výstupu generátoru hodinových impulzů (1), výstup

generátoru hodinových impulzů je dále spojen se startovacím vstupem (81) monostabilního klopného obvodu (8), přičemž mezi jeho svorkami (82, 83) je zapojen kondenzátor (9) a na svorku (83) je též zapojena katoda diody (11), přičemž anoda této diody je přes druhý odpor (12) spojena s kolektorem (132) tranzistoru PNP (13), emitor (131) tranzistoru PNP (13) je prvním odporem (10) propojen se svorkou (83) monostabilního klopného obvodu (8) a tvoří vstup (REF) referenčního napětí, báze (133) tranzistoru PNP (13) je spojena se středním vývodem odporového děliče sestávajícího z prvního odporu děliče (14) a druhého odporu děliče (15), přičemž první odpor (14) je připojen na výstup (REG) napětí regulovaného zdroje, na druhý odpor (15) společný vodič (ZEM) tohoto zdroje, paralelně k druhému odporu děliče (15) je zapojen filtrační kondenzátor (16).



Obr. 1



Obr. 2