



ÚŘAD PRO VYNÁLEZY
A OUVĚTY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(22) Přihlášeno 15 04 86
(21) (PV 2757-86.R)

(40) Zveřejněno 16 05 88

(45) Vydáno 15 04 89

260480
(11) (B1)

(51) Int. Cl.⁴
G 06 F 7/00
H 03 M 1/00

(75)

Autor vynálezu

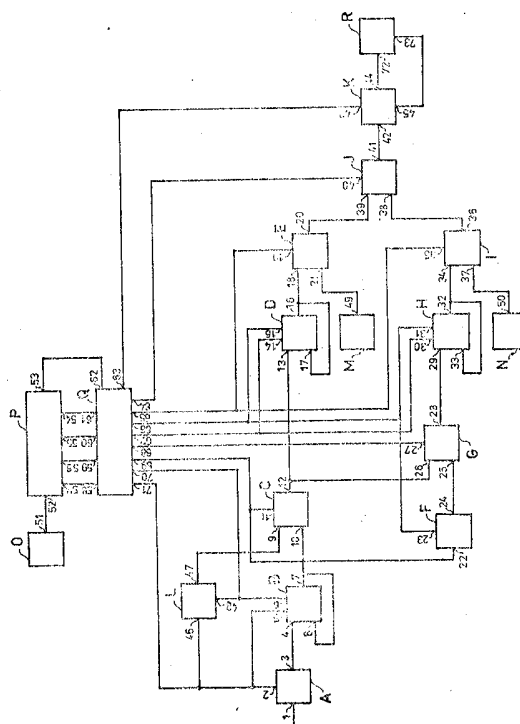
FORMÁNEK VIKTOR ing., OSTRAVA, KALOUS JAROSLAV ing., BRNO,
BARTOŇ JIŘÍ ing., OBŠIL JIŘÍ ing., OSTRAVA

(54) Zařízení pro číslicové zpracování analogových signálů

1

Úkolem řešení je sestavit zařízení pro číslicové zpracování analogových signálů, které odstraňuje nežádoucí šумы a nežádoucí rušení z naměřených signálů. Zařízení sestává z analogově číslicového převodníku, napojeného na první sumátor, druhý čítač impulsů, a blok řadiče, kde první sumátor a druhý čítač impulsů jsou propojeny navzájem a napojeny na dělicí blok, který je rovněž napojen na blok řadiče a dále na první čítač impulsů, druhý násobící blok a druhý sumátor. Druhý násobící blok je napojen na blok řadiče a dále na třetí sumátor, a kde první čítač impulsů je rovněž napojen na třetí sumátor, přičemž třetí sumátor je napojen na blok řadiče a třetí násobící blok spolu s druhým zadávacím blokem. Třetí násobící blok je napojen na blok řadiče a první násobící blok a třetí sumátor na druhý sumátor, kde druhý sumátor je napojen na první násobící blok spolu s prvním zadávacím blokem. První a třetí násobící blok, dále řadicí blok, na který jsou napojeny blok impulsů děličů frakvence a skrze něj generátor impulsů, jsou napojeny na čtvrtý sumátor, který je napojen na blok styku spolu se řadicím blokem, kde blok styku je napojen na zařízení.

2



Vynález se týká zařízení pro číslicové zpracování analogových signálů, které nevykazuje nežádoucí složky ve snímaném nebo naměřeném signálu jako šumy a rušení.

Při provozním snímání nebo měření časově proměnných fyzikálních veličin, zejména technologického procesu, obsahují tyto veličiny nežádoucí složky jako šumy, rušení atd., které podstatně ovlivňují kvalitu regulace nebo zkreslují naměřené výsledky. Proto je nutno tyto nežádoucí složky ze snímaného nebo naměřeného signálu předem odstranit.

Dosud známé systémy pro zpracování analogových signálů používají analogové a číslicové filtry.

Nevýhodou analogových filtrů, zejména v číslicových regulačních obvodech je, že jsou jimi ovlivňovány dynamické vlastnosti těchto obvodů. Navíc konstrukce a nastavování takových filtrů je provozně složité a náročné.

Nevýhodou číslicových filtrů, které obvykle tvoří univerzální číslicové počítače je to, že se u nich naráží na problém filtrace většího množství různých analogových signálů v reálném čase. Navíc je použití takových počítačů pro účely filtrace nákladné, a to jak z hlediska technického, tak i programového vybavení.

Použití analogových nebo číslicových filtrů je orientováno na daný konkrétní případ, nemá tudíž dostatečně obecný charakter.

Uvedené nevýhody dosud známých systémů pro zpracování analogových signálů se odstraní zařízením podle vynálezu, jehož podstata spočívá v tom, že sestává z analogově číslicového převodníku, napojeného na první sumátor, druhý čítač impulsů a blok řadiče, kde první sumátor a druhý čítač impulsů jsou propojeny navzájem a napojeny na dělicí blok, který je rovněž napojen na blok řadiče a dále na první čítač impulsů, druhý násobící blok a druhý sumátor. Druhý násobící blok je napojen na blok řadiče a dále na třetí sumátor, kde první čítač impulsů je rovněž napojen na třetí sumátor, přičemž třetí sumátor je napojen na blok řadiče a třetí násobící blok spolu s druhým zadávacím blokem. Třetí násobící blok je napojen na blok řadiče a první násobící blok a třetí sumátor na druhý sumátor, kde druhý sumátor je napojen na první násobící blok spolu s prvním zadávacím blokem. První a třetí násobící blok, dále řadič blok, na který jsou napojeny blok impulsů děličů frekvence a skrze něj generátor impulsů, jsou napojeny na čtvrtý sumátor, který je napojen na blok styku spolu se řadičím blokem, kde blok styku je napojen na zařízení.

Výhodou zařízení podle vynálezu je to, že využívá ve své funkci kombinace vícenásobného vzorkování a aritmetického průměru a že ve srovnání s analogovými filtry je vysoce adaptibilní, tzn. že parametry fil-

trace nemusíme znát už při návrhu regulační smyčky, pracuje navíc s nulovým zpožděním, čímž nezanáší do regulace další setrvačnosti.

Další jeho výhodou je, že ve srovnání s klasickými číslicovými filtry, které číslicově realizují analogové filtry, je odolné vůči náhodným chybám způsobených chybami čidel a měření, a že ve srovnání s číslicovými filtry, využívajících vícenásobného vzorkování v rámci regulační periody, je odolné také proti průmyslovému periodickému šumu, který může zatěžovat měřený signál. Jeho výhodou rovněž je, že může pracovat v reálném čase bez toho, že by jakýmkoli způsobem zatěžovalo řídicí člen, a že se dá použít i pro analogové regulační systémy doplněním příslušnými převodníky.

Zařízení podle vynálezu je jako příklad znázorněno na přiloženém výkresu.

Zařízení podle příkladného provedení sestává z analogově číslicového převodníku **A**, dále prvního sumátoru **B**, druhého čítače **L** impulsů, dělicího bloku **C**, druhého sumátoru **D**, prvního násobícího bloku **E**, prvního čítače **F** impulsů, druhého násobícího bloku **G**, třetího sumátoru **H**, třetího násobícího bloku **I**, čtvrtého sumátoru **J**, bloku **K** styku, generátoru **O** impulsů, bloku **P** děličů frekvence, blok **Q** řadiče a prvního a druhého zadávacího bloku **M** a **N**, což mohou být permanentní paměti, číselné klávesnice, či jiná podobná zařízení. Blok **K** styku je napojen na zařízení **R**, které ke své funkci vyžaduje filtrovaný analogový signál.

Analogově číslicový převodník **A** má analogový vstup **1**, řídicí vstup **2** a číslicový výstup **3**, který je propojen s číslicovým vstupem **4** prvního sumátoru **B**. První sumátor **B** má dále dva řídicí vstupy **5**, **6**, jeden číslicový výstup **7**, který je propojen s číslicovým vstupem **8** prvního sumátoru **B** a s číslicovým vstupem **10** dělicího bloku **C**. Kromě číslicového vstupu **10** má dělicí blok **C** ještě číslicový vstup **9**, řídicí vstup **11** a číslicový výstup **12**, který je propojen s číslicovým vstupem **13** druhého sumátoru **D** a s číslicovým vstupem **26** druhého násobícího bloku **G**. Druhý čítač **L** impulsů má řídicí vstup **48**, pulsní vstup **46** a číslicový výstup **47**, který je propojen s číslicovým vstupem **9** dělicího bloku **C**. Druhý sumátor **D** má dva číslicové vstupy **13** a **17**, dva řídicí vstupy **14**, **15** a jeden číslicový výstup **16**, který je propojen s číslicovým vstupem **17** druhého sumátoru **D** a s číslicovým vstupem **18** prvního násobícího bloku **E**.

První násobící blok **E** má dva číslicové vstupy **18**, **21**, jeden řídicí vstup **19** a jeden číslicový výstup **20**, který je propojen s číslicovým vstupem **39** čtvrtého sumátoru **J**. První zadávací blok **M** má jeden číslicový výstup **49**, který je propojen s číslicovým vstupem **21** prvního násobícího bloku

E. První čítač F impulsů má pulsní vstup 22, řídicí vstup 23 a číslcový výstup 24, který je propojen s číslcovým vstupem 25 druhého násobícího bloku G. Druhý násobící blok G má dva číslcové vstupy 25 a 26, jeden řídicí vstup 27 a jeden číslcový výstup 28, který je propojen s číslcovým vstupem 29 třetího sumátoru H. Třetí sumátor H má dva číslcové vstupy 29, 33, dva řídicí vstupy 30, 31 a jeden číslcový výstup 32, který je propojen s číslcovým vstupem 34 třetího násobícího bloku I.

Třetí násobící blok I má dva číslcové vstupy 34, 37, jeden řídicí vstup 35 a číslcový výstup 36, který je propojen s číslcovým vstupem 38 čtvrtého sumátoru J. Číslcový vstup 37 třetího násobícího bloku I je propojen s číslcovým výstupem 50 druhého zadávacího bloku N. Čtvrtý sumátor J má dva číslcové vstupy 38 a 39, řídicí vstup 40 a číslcový výstup 41, který je propojen s číslcovým vstupem 42 bloku K styku. Kromě číslcového vstupu 42 má blok K styku ještě řídicí vstup 43, řídicí výstup 43 a číslcový výstup 44, který je propojen s číslcovým vstupem 72 zařízení R. Řídicí výstup 73 zařízení R je propojen s řídicím vstupem 45 bloku K styku.

Generátor O pulsů má pulsní výstup 51, který je propojen s pulsním vstupem 52 bloku P děličů frekvence. Blok P děličů frekvence má dále řídicí vstup 53 a pulsní výstupy 54 až 57, které jsou propojeny na pulsní vstupy 58 až 61 bloku Q tak, že je propojen pulsní výstup 54 s pulsním vstupem 61, pulsní výstup 55 s pulsním vstupem 60, pulsní výstup 56 s pulsním vstupem 59 a pulsní výstup 57 s pulsním vstupem 58. Řídicí vstup 63 bloku Q řadiče je propojen s řídicím výstupem 43 bloku K styku. Blok Q řadiče má dále řídicí výstupy 62 a 64 až 71, které jsou propojeny s řídicími vstupy jednotlivých bloků zařízení následujícím způsobem.

Řídicí výstup 62 bloku Q řadiče je propojen s řídicím vstupem 53 bloku P děličů frekvence, řídicí výstup 64 bloku Q řadiče s řídicím vstupem 40 čtvrtého sumátoru J, řídicí výstup 65 bloku Q řadiče s řídicím vstupem 19 prvního násobícího bloku E a s řídicím vstupem 35 třetího násobícího bloku I, řídicí výstup 66 bloku Q řadiče s řídicím vstupem 15 druhého sumátoru D, s řídicím vstupem 23 čítače F impulsů s řídicím vstupem 31 třetího sumátoru H, řídicí výstup 67 bloku Q řadiče s řídicím vstupem 14 druhého sumátoru D a s řídicím vstupem 30 třetího sumátoru H, řídicí výstup 68 bloku Q řadiče s řídicím vstupem 27 druhého násobícího bloku G, řídicí výstup 69 bloku Q řadiče s řídicím vstupem 11 dělicího bloku C a s pulsním vstupem 22 čítače F impulsů, řídicí výstup 70 bloku Q řadiče s řídicím vstupem 6 prvního sumátoru B s řídicím vstupem 48 druhého čítače L impulsů a řídicí výstup 71 bloku Q řadiče s řídicím vstupem 2 analogově čísl-

cového převodníku A, s řídicím vstupem 5 prvního sumátoru B a s pulsním vstupem 46 druhého čítače L impulsů.

Funkce zařízení je následující. Vstupní analogový signál je přiveden na analogový vstup 1 analogově číslcového převodníku A. S příchodem řídicího impulsu je vstupní analogový signál převeden na číslcový výstup 3 analogově číslcového převodníku A jako číslcová hodnota. V rytmu řídicího impulsu se číslcová hodnota vstupního analogového signálu dále přičte k aktuálnímu obsahu prvního sumátoru B. Aktuální obsah prvního sumátoru B je trvale připojen na číslcový výstup 7, a tím i na číslcový vstup 8 prvního sumátoru B. Aktuální obsah prvního sumátoru B se v dělicím bloku C dělí v rytmu řídicích impulsů obsahem druhého čítače L impulsů, který čítá řídicí impulsy. Aktuální obsah prvního sumátoru B je do dělicího bloku C přiváděn přes číslcový vstup 10 a obsah druhého čítače L impulsů přes číslcový vstup 9. Tak vzniká na číslcovém výstupu 12 dělicího bloku C číslcová hodnota, která je úměrná aritmetickému průměru číslcových hodnot vstupního analogového signálu, a která se v rytmu řídicích impulsů přičítá k aktuálnímu obsahu druhého sumátoru D. Aktuální obsah druhého sumátoru D je trvale připojen na číslcový výstup 16, a tím i na číslcový vstup 17 druhého sumátoru D. Aktuální obsah druhého sumátoru D se v rytmu řídicích impulsů násobí v prvním násobícím bloku E číslcovou hodnotou prvního zadávacího bloku M. Aktuální obsah druhého sumátoru D je do prvního násobícího bloku E přiváděn přes číslcový vstup 18 a číslcová hodnota prvního zadávacího bloku M přes číslcový vstup 21.

Číslcová hodnota rovná aritmetickému průměru se dále násobí v druhém násobícím bloku G v rytmu řídicích impulsů obsahem prvního čítače F impulsů, který čítá řídicí impulsy. Číslcová hodnota rovná aritmetickému průměru je přiváděna do druhého násobícího bloku G přes číslcový vstup 25 a obsah prvního čítače F přes číslcový vstup 25. Výstupní číslcová hodnota druhého násobícího bloku G se v rytmu řídicích impulsů přičítá k aktuálnímu obsahu třetího sumátoru H.

Aktuální obsah třetího sumátoru H je trvale připojen na číslcový výstup 32, a tím i na číslcový vstup 33 třetího sumátoru H. Aktuální obsah třetího sumátoru H je v rytmu řídicích impulsů násoben ve třetím násobícím bloku I číslcovou hodnotou druhého zadávacího bloku N. Aktuální obsah třetího sumátoru H je do třetího násobícího bloku I přiváděn přes číslcový vstup 34 a číslcová hodnota druhého zadávacího bloku N přes číslcový vstup 37. Výstupní číslcová hodnota násobícího bloku E a výstupní číslcová hodnota násobícího bloku I se v rytmu řídicích impulsů sečítají ve

čtvrtém sumátoru **J** přiváděna přes číslicový vstup **39** výstupní číslicová hodnota přes číslicový vstup **23**. Obsah čtvrtého sumátoru **J** je trvale připojen na číslicový výstup **41** čtvrtého sumátoru **J**, a tím i na číslicový vstup **42** bloku **K** styku. Blok **K** styku upravuje obsah čtvrtého sumátoru **J** na číslicovou hodnotu čtvrtého sumátoru **J**, která svým tvarem vyhovuje zařízení **R**. Hodnota čtvrtého sumátoru **J** vstupuje do zařízení **R** přes číslicový vstup **72** při příchodu vnějšího synchronizačního impulsu na řídicí vstup **45** bloku **K** styku.

K synchronizaci celého zařízení se používají vnější synchronizační impulsy s konstantní opakovací frekvencí. Synchronizační impulsy vysílá zařízení **R** přes svůj řídicí výstup **73**. Tím také opakovací perioda synchronizačních impulsů představuje vnější vzorkovací periodu. Z vnějších synchronizačních impulsů jsou v bloku **K** styku odvozeny vnitřní synchronizační impulsy. Blok **K** styku je vysílá přes svůj řídicí výstup **43** na řídicí vstup **63** bloku **Q** řadiče. Pro vlastní řízení jednotlivých částí zařízení se používají řídicí impulsy, které přes své řídicí výstupy **62**, **64** až **71** vysílá blok **Q** řadiče. Řídicí impulsy odvozuje blok **Q** řadiče z výstupních impulsů bloku **P** děličů frekvence, které blok **P** děličů frekvence vysílá přes své pulsní výstupy **54** až **57**.

Výstupní generátor **O** impulsů vysílá přes svůj pulsní výstup **51**. Opakovací frekvence těchto impulsů je mnohonásobně větší, než je opakovací frekvence vnějších synchronizačních impulsů.

Řídicí impulsy z řídicího výstupu **70**, odvozené od řídicích impulsů z řídicího výstupu **69**, slouží k nulování prvního sumátoru **B** a druhého čítače **L** impulsů. Řídicí impulsy z řídicího výstupu **63**, odvozené od řídicích impulsů z řídicího výstupu **64**, slouží k nulování druhého sumátoru **D**, třetího sumátoru **H** a prvního čítače **F** impulsů. Ostatní bloky zařízení jsou nulovány pouze po spuštění zařízení, jinak si uchovávají vstupní číslicový signál do okamžiku příští změny podle povelu příslušných řídicích impulsů.

K řízení bloku **P** děličů frekvence se používají řídicí impulsy, odvozené od vnitřních synchronizačních impulsů a zabezpečují potřebné časové zpoždění mezi vnějšími synchronizačními impulsy a první skupinou řídicích impulsů v dané vnější vzorkovací periodě.

Zařízení podle vynálezu se dá využít kdekoliv, kde je nutno zbavit měření signály rušivých složek, to znamená v regulačních obvodech při měření a podobně.

PŘEDMĚT VYNÁLEZU

Zařízení pro číslicové zpracování analogových signálů, vyznačené tím, že sestává z analogově číslicového převodníku (**A**), napojeného na první sumátor (**B**), druhý čítač (**L**) impulsů, a blok (**Q**) řadiče, kde první sumátor (**B**) a druhý čítač (**L**) impulsů jsou propojeny navzájem a napojeny na dělič blok (**C**), který je rovněž napojen na blok (**Q**) řadiče a dále na první čítač (**F**) impulsů, druhý násobící blok (**G**) a druhý sumátor (**D**), kde druhý násobící blok (**G**) je napojen na blok (**Q**) řadiče a dále na třetí sumátor (**H**) a kde první čítač (**F**) impulsů je rovněž napojen na třetí sumátor (**H**), přičemž třetí sumátor (**H**) je napojen

na blok (**Q**) řadiče a třetí násobící blok (**I**) spolu s druhým zadávacím blokem (**N**), kde třetí násobící blok (**I**) je napojen na blok (**Q**) řadiče a první násobící blok (**E**) a třetí sumátor (**H**) na druhý sumátor (**D**), kde druhý sumátor (**D**) je napojen na první násobící blok (**E**) spolu s prvním zadávacím blokem (**M**), přičemž první a třetí násobící blok (**E**, **I**), dále řadičí blok (**Q**), na který jsou napojeny blok (**P**) impulsů děličů frekvence a skrze něj generátor (**O**) impulsů, jsou napojeny na čtvrtý sumátor (**J**), který je napojen na blok (**K**) styku spolu s řadicím blokem (**Q**), kde blok (**K**) styku je napojen na zařízení (**R**).

