

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 29/778 (2006.01)

H01L 29/06 (2006.01)

H01L 23/29 (2006.01)



[12] 发明专利说明书

专利号 ZL 01804529.4

[45] 授权公告日 2006 年 6 月 21 日

[11] 授权公告号 CN 1260827C

[22] 申请日 2001.2.1 [21] 申请号 01804529.4

[30] 优先权

[32] 2000. 2. 4 [33] US [31] 60/180,435

[32] 2001. 1.29 [33] US [31] 09/771,800

[86] 国际申请 PCT/US2001/003433 2001.2.1

[87] 国际公布 WO2001/057929 英 2001.8.9

[85] 进入国家阶段日期 2002.8.5

[71] 专利权人 美商克立股份有限公司

地址 美国加利福尼亚州

共同专利权人 美国加利福尼亚大学董事会

[72] 发明人 吴益逢 詹奈棋 李马卡西 苏建

苏建

审查员 吴晓达

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 钱慰民

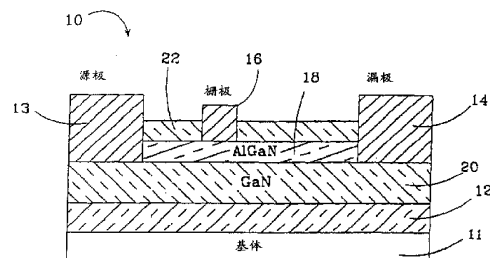
权利要求书 2 页 说明书 7 页 附图 6 页

[54] 发明名称

三族氮化物晶体管及其制造方法

[57] 摘要

本发明揭示新三族氮化物基础场效晶体管(10)及高电子移动晶体管(30)，其高频响应特性提升。该较佳晶体管(10, 30)由 GaN/AlGaN 制成及其阻挡层(18, 38)表面有一介电层(22, 44)。该介电层(22, 44)有高比例之施主电子(68)将该阻挡层(18, 38)之捕捉(69)中和，使该捕捉(69)无法减缓该晶体管(10, 30)之高频响应。亦揭示一制造该晶体管(10, 30)之新方法，该新方法利用溅射沉淀该介电层(18, 38)。



1. 一种三族氮化物场效应晶体管，其特征在于，其包含：

一高电阻非导电层(20)；

一阻挡层(18)，其在所述该非导电层(20)上；

源极接触、漏极接触和栅极接触(13, 14, 16)与所述阻挡层(18)电接触，所述栅极接触位于在所述源极接触和漏极接触之间的所述阻挡层之上，而所述接触(13, 14, 16)将所述阻挡层(18)部份表面暴露；以及

一电子源层(22)在所述接触(13, 14, 16)间的阻挡层(18)表面上形成，该电子源层(22)具有高比例的施主电子(68)。

2. 如权利要求 1 所述的场效应晶体管，其特征在于，所述阻挡层(18)具有正电荷表面捕捉(69)，所述施主电子(68)对所述捕捉(69)进行中和，且所述施主电子(68)的能阶较所述捕捉(69)更高。

3. 如权利要求 1 所述的场效应晶体管，其特征在于，所述电子源层(22)为一介电材料层。

4. 如权利要求 1 所述的场效应晶体管，其特征在于，所述电子源层(22)和所述阻挡层(18)在电场、电压或温度增加所产生应力下具有一稳定键结。

5. 如权利要求 1 所述的场效应晶体管，其特征在于，所述阻挡层(18)表面实质上无损坏。

6. 如权利要求 1 所述的场效应晶体管，其特征在于，所述场效应晶体管还包含一蓝宝石或碳化硅基体(11)，其中，所述阻挡层位于所述非导电层上，而所述非导电层放置在所述阻挡层和基体之间。

7. 如权利要求 6 所述的场效应晶体管，其特征在于，所述场效应晶体管还另包含一在所述非导电层(20)及所述基体(11)之间的缓冲层(12)。

8. 如权利要求 1 所述的场效应晶体管，其特征在于，所述非导电层(20)及所述阻挡层(18)由三族氮化物半导体材料制成。

9. 如权利要求 1 所述的场效应晶体管，其特征在于，所述阻挡层的能带隙较所述高电阻层高，所述场效应晶体管进一步包含一在所述阻挡层及所述高电阻层之间的二维电子气(42)。

10. 一种表面具有一电子源层(108)的三族氮化物晶体管(101)的制造方法，其特征在于，该方法包含以下步骤：

在半导体芯片上形成场效应晶体管；

清洗所述芯片；

通过在溅射室中进行溅射，在所述芯片上沉积氮化硅介电层；

其中所述介电层是在溅射室中无氢环境中进行沉积；

用惰性气体对所述溅射室(130)进行冷却及通风；

自所述溅射室(130)移出所述晶体管。

三族氮化物晶体管及其制造方法

技术领域

本发明涉及高频固态晶体管，更特别是涉及三族氮化物基础场效应晶体管及高电子移动晶体管。

背景技术

微波系统一般使用固态晶体管做为放大器及振荡器，这使系统大小降低而可靠度升高。希望可增加系统之作用频率及功率以容纳越来越多之微波系统。较高频之信号可携带较多信息(频宽)，而使天线较小却具极高增益，并使雷达之分辨力改良。

场效应晶体管(FET)及高电子移动晶体管(HEMT)是常见之固态晶体管由如硅(Si)或砷化镓(GaAs)之半导体材料制成。Si的一个缺点是电子移动率低(约 $1450 \text{ cm}^2/\text{V}\cdot\text{S}$)，而产生高来源电阻。此电阻使该高性能增益大为劣化，否则可有 Si 基础之 FET 及 HEMT[CRC Press, The Electrical Engineering Handbook, Second Edition, Dorf, p. 994 (1997)]。

GaAs 亦是 FET 及 HEMT 常用之材料且成为卫星通讯、细胞式手机以及民用及军用雷达之信号放大标准。GaAs 较硅电子移动率高(约 $6000 \text{ cm}^2/\text{V}\cdot\text{S}$)及来源电阻低，这使 GaAs 基础装置在较高频作用。但 GaAs 之带隙很小(室温 1.42 eV)及崩溃电压很小，这使 GaAs 基础 FET 及 HEMT 无法在高频提供高功率。

GaN/AlGaN 半导体材料制造之改良着重在 GaN/AlGaN 基础 FET 及 HEMT 之发展。这些装置可产生大量功率，因其独特之材质特性组合包含高崩溃场、宽带隙(GaN 在室温 3.36 eV)、大导带偏移及高饱和电子漂移速度。相同作用频率下，GaN 放大器产生之功率可达相同大小之 GaAs 放大器之 10 倍。

Khan et al 之 US 专利 No. 5,192,987 揭示于一缓冲器及一基体生长之 GaN/AlGaN 基础之 HEMT 及其制造方法。其它于 Gaska et al. HEMT "High-Temperature Performance of AlGaN/GaN HFET's on SiC Substrates", IEEE Electron Device Letters, Vol. 18, No 10, 1997 年 10 月第 492 页及 Ping et al., "Dc and Microwave Performance of High Current AlGaN

Heterostructure Field Effect Transistors Grown on P-type SiC Substrates, "IEEE Electron Devices Letters, Vol. 19, No. 2, 1998 年 2 月, 第 54 页中描述。这些装置一些在增益频宽产品(f_T)高达 67 千兆赫(K. Chu et al. WOCSEMMAD, Monterey, CA, 1998 年 2 月)及在 10 GHz 达 2.84 W/mm 之高功率密度(G. Sullivan et al., "High Power 10-GHz Operation of AlGa_N HEMT's in Insulating SiC", IEEE Electron Device Letters, Vol. 19, No. 6, 1998 年 6 月第 198 页; 及 Wu et al., IEEE Electron Device Letters, Volume 19, No. 第 50 页, 1998 年 2 月)。

GaN/AlGa_N 基础 FET 及 HEMT 虽有这些优点却无法产生具高效率及高增益之足够总微波功率。以 DC 闸驱动时其产生大量功率增益, 但对低到毫赫至几千赫调定之频率其放大大为降低。

目前认为 AC 及 DC 放大之差益主要是由该装置信道之表面捕捉造成。虽术语也许不同, 但通常均视一不纯或瑕疵中心为捕捉中心(或捕捉), 若捕获一种载子后最可能之下一状况是再激发。通常深入能隙之捕捉能级较靠近价带导通之其它能级慢释放捕捉载子。这是因为和将较近导带能级之电子再激发所需能量相较, 将近带隙中间之中心捕捉电子再激发至导带所需之能量增加。

Al_xGa_{1-x}N(X=0~1)之表面捕捉密度可和激活能范围 0.7 至 1.8 eV(和 X 有关)深施主状态捕捉之晶体管信道电荷相比。在 FET 及 HEMT 作用时该捕捉捕获信道电子。该慢捕捉及深捕捉处理使晶体管速度劣化, 这使微波频率之功率性能大为劣化。

发明内容

本发明提供一由 GaN/AlGa_N 形成之改良三族氮化物基础 FET 及 HEMT, 并响应 AC 闸驱动提供改良之放大特性。本发明亦提供一制造新 GaN/AlGa_N FET 及 HEMT 之新方法。

该新 FET 包含在一高电阻非导电层上之阻挡层。其包含源极、漏极与栅极接触各和该阻挡层接触。一电子施主层在该接触间之阻挡层表面形成, 该施主层最好为具高比例施主电子之介电层。

对该新 HEMT, 该阻挡层带隙较该非导电层宽, 结果在该阻挡层及该非导电层间接面形成一二维电子气(2DEG)。该 2DEG 电子浓度高使装置跨导增加。该新 HEMT 之接触和 FET 导通信道类似, 而该 HEMT 导通信道包含一类似介电层。

认为各装置之阻挡层表面捕捉带正电。亦认为该介电层施主电子移至该装置阻挡层及填满该表面捕捉。这使之成为电中性而不会捕获自由电子。该新介电膜层亦增加该装置未选通区薄层电子密度及保护该装置在处理时不会有不要之钝化、杂质及损坏。

本发明亦提供制造新 GaN FET 及 HEMT 之方法。该新方法和溅射技术有关，并使该导通信道表面损坏很小或没有。亦在该介电层及该信道表面间提供强而稳定之键结。

精于本技术者由以下细述加上附图将清楚本发明这些及其它特性及优点，其中：

附图说明

图 1 是一新 GaN/AlGa_N FET 剖面图，于其表面有一介电层；

图 2 是一新 GaN/AlGa_N HEMT 剖面图，于其表面有一介电层；

图 3 是该新 GaN/AlGa_N HEMT 栅极之带能图；

图 4 是该新 GaN/AlGa_N HEMT 一进入区之带能图；

图 5 是该新 GaN/AlGa_N HEMT 之介电层及信道间接面之能带图；

图 6 之一组图显示该新 GaN/AlGa_N HEMT 和无介电层时相较之输出特性；

图 7 之一组图显示该新 HEMT 做为该介电层厚度函数性能之差异；

图 8 是传统溅射室剖面图；以及

图 9 是制造具一介电层之晶体管之新方法流程图。

具体实施方式

新 GaN/AlGa_N FET 及 HEMT

图 1 显示依照本发明架构之新三族氮化物基础 FET 10。其包含可为蓝宝石 (Al₂O₃) 或碳化硅 (SiC) 之基体 11，较佳之基体为 4H 多型 (polytype) 之碳化硅。其它亦可使用之碳化硅 polytype 包含 3C, 6H 及 15R polytype。该基体 11 包含一 Al_xGa_{1-x}N 缓冲层 12 (X 在 0 及 1 间) 在该碳化硅基体及该 FET 10 剩余部份提供一适当之晶体架构过渡。

碳化硅对三族氮化物之晶体晶格匹配较蓝宝石接近，故有较高品质之三族氮化物膜。碳化硅之热导性亦很高，故碳化硅之三族氮化物装置总输出功率未受该基体之热耗散限制 (一些于蓝宝石形成之装置有此情形)。另外碳化硅基体

之可用度提供装置绝缘能力及降低寄生电容,使之可做为商用。North Carolina Durham 之 Cree Research, Inc. 有提供 SiC 基体,而其制造方法参考科学文献及 U.S. 专利 No. Re. 34,861; 4,946,547 及 5,200,022。

三族氮化物是指在氮和周期表三族元素通常为铝(Al)、镓(Ga)及铟(In)间形成之半导体化合物。该名词亦指如 AlGa_N 及 AlInGa_N 之三元及第三化合物。

该 FET 10 有一阻挡层 18 由 Al_xGa_{1-x}N 制成,其于由 GaN 制成之高电阻非导电层 20 上。该高电阻层 20 在该阻挡层 18 及该缓冲层 12 间。该阻挡层通常约 0.1 至 0.3 微米厚,而该阻挡层 18、高电阻层 20 及缓冲层 12 利用外延生长或离子注入于该基体 11 上形成。

该 FET 亦有一源极及一漏极接触 13 及 14 在该高电阻层 20 表面上。该阻挡层 18 位于该接触 13 及 14 间,各和该阻挡层之边缘接触。对微波装置该接触 13 及 14 通常由 3 到 10 微米范围之距离分隔。一整肖特基接触(栅极)16 位于该源极及漏极接触 13 及 14 间之阻挡层 18 表面上及通常长度范围在 0.1 至 2 微米间。该 FET 总宽度和所需总功率有关。其可宽过 30 微米,而通常宽度范围为 50 至 100 微米。该等接触间之阻挡层表面区域视为该阻挡层之进入区。

该源极及漏极接触 13 及 14 最好由钛、铝、镍及金之合金形成,及该栅极 16 最好由钛、铂、铬、镍、钛及钨之合金以及硅化铂形成。在一实施例该接触包含一镍-硅及钛之合金,这是由个别沉淀这些材料层然后将之退火而形成。因此合金系统无铝,故防止该退火温度超过铝熔点(660°C)时不要之铝沾污。

作为时该漏极接触 14 以特定电位偏压(对 n 信道装置为正漏极电位)及该源极接地。这造成电流经该信道由该漏极流至该源极。该电流之流动由调节该信道电流及提供增益之供至该栅极 16 之频率电位及该偏压控制。

本发明亦适用于 GaN/AlGa_N 基础 HEMT。图 2 所示之 HEMT 30 和图 10 有相似的一源极接触 13、一漏极接触 14 及一肖特基栅极 16。其亦有一 Al_xGa_{1-x}N 半导体阻挡层 38 在一高电阻非导电 GaN 层 34 上。和图 1 相似,此二层是在一氮化铝缓冲层 12 及一基体 11 上形成。

但在此实施例,该层 38 带隙较该 GaN 层 34 宽,而此能带隙之不连续性使自由电荷由该较宽带隙转至该较低带隙材料。一电荷在此二层之接口累积及产生一二维电子气(2DEG)42,使电流在该源极及漏极接触 13 及 14 间流通。该 2DEG 有极高电子移动性使该 HEMT 在高频之跨导很高。供至该栅极 16 之电压静电性

控制该栅极正下 2DEG 之电子数，因此控制总电子流。

该新 FET 10 及 HEMT 30 亦包含一介电材料层 22 及 44 在其个别阻挡层 18 及 38 表面该阻挡层之进入区上。该介电层最好为氮化硅 (Si_3N_4)，以硅做为该施主电子之来源。为有最佳效果，该层 22 及 44 应符合以下 4 个条件。第一应有一掺杂剂提供高施主电子源。对氮化硅，该层之 Si 比例应很高。申请人虽不希望受任何作用理论限制，但目前认为该层之电子会填充表面捕捉使之电中性，及在作用时不会捕获阻挡层电子。

第二，该掺杂剂能级应较该捕捉能级高，而为有最佳效果该能量应较该阻挡层导带边缘能级高。因认为这会降低电子由栅极金属成为该施主状态之可能，并防止该能级捕捉及去捕捉。若该掺杂剂能级略低于该阻挡层能级，该层亦可作用，但其能量越高越好。

第三，该装置表面之损坏应很少或没有，且形成该介电层不应增加该表面损坏。因认为表面损坏可产生更多表面捕捉。第四，该阻挡层表面及该薄膜间键结在应力下应稳定。若该键结不稳定，该层在实际装置作用下可能因电场、电压或温度增加引起之应力而失效。

图 3 显示该新 HEMT 30 由图 2 点 52 垂直经该装置肖特基闸 16、阻挡层 38、2DEG 42 及 GaN 层 34 之能带图 50。该图 50 显示平衡状态、无偏压及无电流流经该阻挡层之 HEMT。其显示该 HEMT 阻挡层 54、GaN 层 56 及 2DEG 58 带能。其和无介电涂膜 44 之 HEMT 能带图相似。该肖特基栅极 58 覆盖其下之阻挡层，阻隔该介电层电子到达其下之阻挡层。

图 4 显示该 HEMT 30(再次于平衡状态)由图 2 之点 62 垂直经其介电层 44、阻挡层 38、2DEG 42 及 GaN 层 34 之另一能带图 60。该图再次显示该 HEMT 阻挡层 63、GaN 层 64 及 2DEG 65 带能，且其显示该介电层带能 66。在该阻挡层进入区通常有表面捕捉 69 会捕捉电子而降低频率特性。此图显示该介电层带能 66 的施主电子 68 的源的能阶较该捕捉 69 高。该电子 68 移至该阻挡层及填充该表面捕捉 69，使之成为电中性及降低其在作用时捕获电子之能力。

图 5 显示该 HEMT(平衡状态)由图 2 之点 72 水平沿该介电层 44 及该阻挡层 38 间接面之第三能带图 70。其由该栅极 16 开始延续到该栅极及漏极间区域。在该栅极并无介电层及该带能 72 维持常数。在该栅极外侧之阻挡层进入区有来自该介电层之浅施主电子 74 填充表面捕捉 76，使之成为电中性。当该捕捉填充时靠近该栅极边缘之带能下降，然后在该进入区 78 变平。

图 6 显示有及无该介电层之新 HEMT 输出特性 80。该栅极扫描由 2.0 伏闸电压开始,接着以 1 伏为级产生该组曲线。该有及无介电层之 HEMT 之 DC 高功率输出特性 82 均相同(以粗线显示)。但当 AC 栅极驱动供至无该介电层之装置时,该输出响应严重劣化 84(正常线)。具该介电层之 HEMT 之 AC 输出特性 86(虚线)几乎和其 DC 输出特性 82 相同,提供高功率 AC 输出。

图 7 所示之图 90 说明在 AC 及 DC 驱动下(I_{AC}/I_{DC})漏极电流率($V_{ds}=6V$)对该介电层 92 厚度,及功率密度($f=8\text{ GHz}$, $V_{ds}=20V$)对氮化硅介电层 94 厚度。当该层厚度由 $0\text{\AA}$ 增至约 $1500\text{\AA}$ 之较佳厚度,该 AC 功率密度 94 亦增加。该图在该较佳厚度附近显示一点 96,在此该 AC 功率等于该 DC 功率密度及该漏极电流率等于 1。当厚度小于 $1500\text{\AA}$ 时,该 AC 功率密度下降及该电流率小于 1。此差异认为是因较薄层无足够比例之施主电子将所有信道捕捉中和而造成。这使一定比例之电荷捕捉在作用时捕获电子。但若该层太厚将使该装置表面有太多电容。在 $1500\text{\AA}$ 时有足够比例之施主电子而该厚度之再行增加不会改良该装置之性能特性。

新制造方法

如上述,该介电层在其 FET 及 HEMT 表面应有在应力下稳定之强键结。在该 HEMT 原位生长时可使用各种沉淀该层之方法,包含但不限于溅射、PECVD、MOCVD。

将一层 108 于具亦稳定强键结之 FET 及 HEMT 上沉淀之较佳方法是经由溅射。图 8 显示一可用于将材料沉淀于基体上之简化溅射室 100。作用时将一半导体装置 101 置于一阳极 102。该室 103 然后抽空及如氩之钝气 104 经由该阀 105 流出以维持背景压力。该阴极 106 由于该基体/装置上沉淀之材料制成。利用该电极间之高压 107 将该钝气离子化及在该阴极 106 该正离子 110 超出。当正离子撞击阴极 106,其和该阴极原子 112 碰撞使之有足够能量射出。该溅射阴极原子 112 移动,最后覆盖该阳极 102 及其上之半导体装置 101。其它之溅射单元可能较复杂及精细,但其作用之基本物理架构大致相同。利用较复杂之溅射系统可将一组材料及介电层溅射及沉淀。

图 9 显示制造具多施主电子氮化硅介电层之晶体管之新方法。该第一步骤 122 是形成该装置。该装置最好为 GaN/AlGaN FET 或 HEMT,及其利用如金属-有机化学气相沉淀(MOCVD)之处理于一半导体芯片上形成。该芯片然后在步骤 124 清理,以该较佳清理处理将之以 $\text{NH}_4\text{OH}:\text{H}_2\text{O}(1:4)$ 清洗约 10 至 60 秒。该

芯片然后放入具硅来源之一溅射室 126。

在下一步骤 128, 利用溅射将该 Si_3N_4 介电层于该芯片上沉淀。该较佳溅射处理包含将该室汲低至约 3×10^{-7} Torr 低压之特定步骤。利用流量 20-100 sccm 及压力 5-10 mTorr 之来源气体, 该电浆然后以 200-300W 之 RF 功率激活约 2 分钟。这将轰击该阴极之硅, 清理其表面。然后变更该溅射状况使该氩气流量 10-12 sccm, 该氮气流量 8-10 sccm, 该室压 2.5 - 5 mTorr 及该 RF 功率 200 - 300W。维持此状况 2 分钟以溅射该 Si 阴极。该溅射硅和该氮反应及所得氮化硅在该芯片上沉淀。

在溅射后下一步骤 130 关掉该氮气及打开该氩气以 20-100 sccm 流 2 分钟清理该 Si 表面。然后关掉所有气体及电力以及使该室冷却 5 分钟及通风。然后可自该溅射室移去该装置。在该装置蚀刻接触与栅极之窗口。该处理之其它步骤可包含于该装置表面沉淀该接触与栅极以及附着引线 134。在将该介电层在该溅射室沉淀前, 可替代将该接触与栅极于该装置上沉淀。然后可蚀刻该接触与栅极上之介电层以连接引线。

在以 T 栅极替代传统栅极之实施例可能很难完全覆盖该晶体管表面。这是因为在该 T 顶阻隔溅射材料到达该 T-栅极底部附近区域而可能发生之荫蔽造成。为能完全覆盖, 在溅射沉淀中该晶体管可斜角置入及旋转。

在所有沉淀方法尤其是溅射时环境中一定要无氢。氢原子可扩散到该半导体材料中而中和掺杂剂。这可使该掺杂剂不作用而在该材料之生长状态变成绝缘或微掺杂。这可对该 FET 或 HEMT 造成严重性能问题。

本发明虽参照其特定较佳架构详细描述, 但可有其它架构。故所附申请专利范围之精神及范围不应受本申请书所述之较佳架构限制。

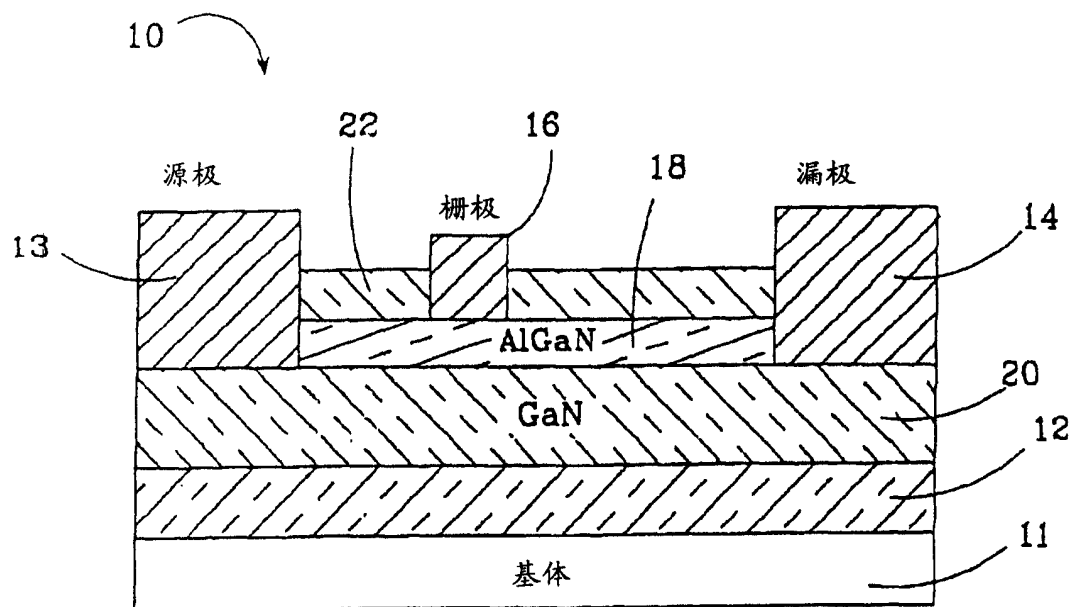


图 1

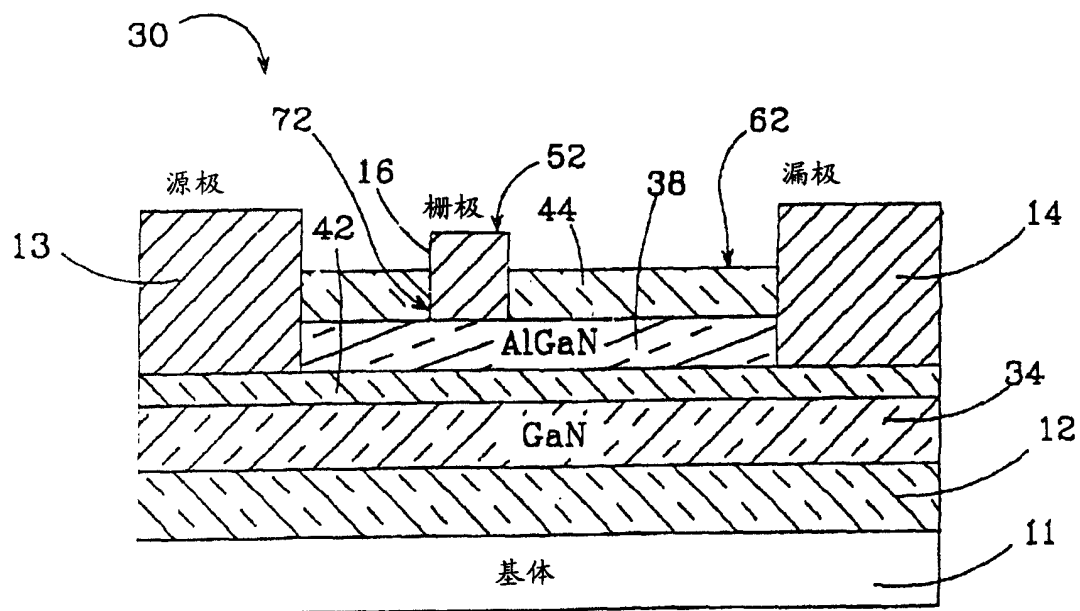


图 2

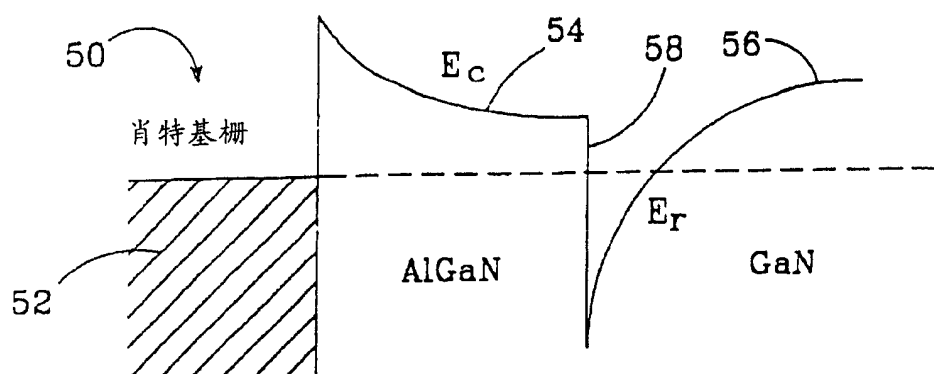


图 3

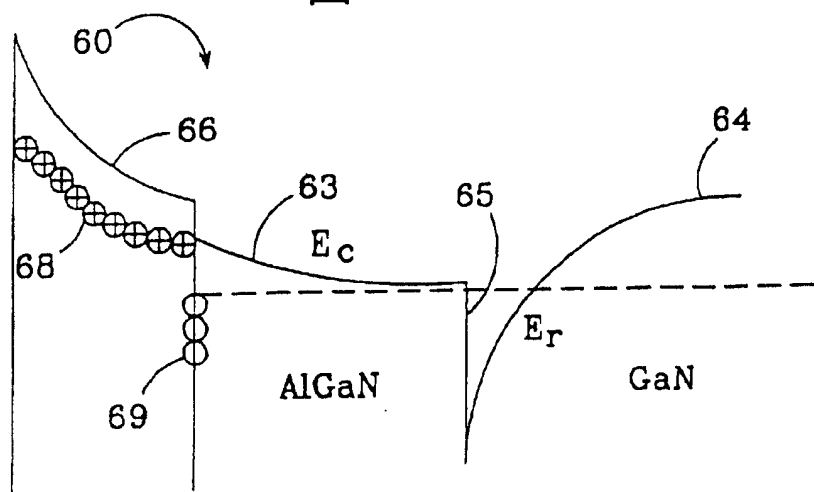


图 4

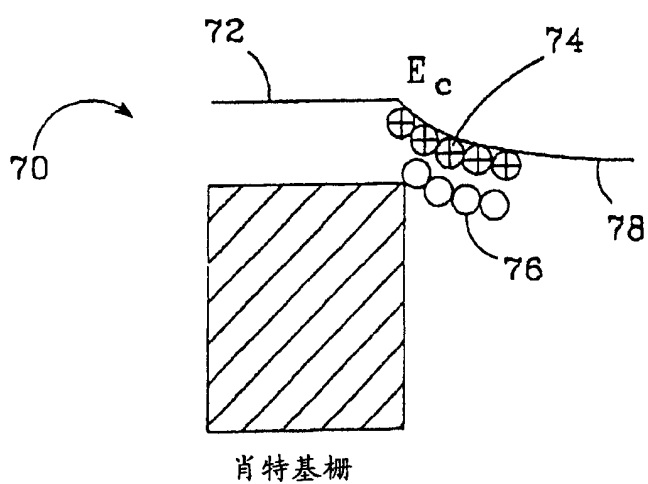


图 5

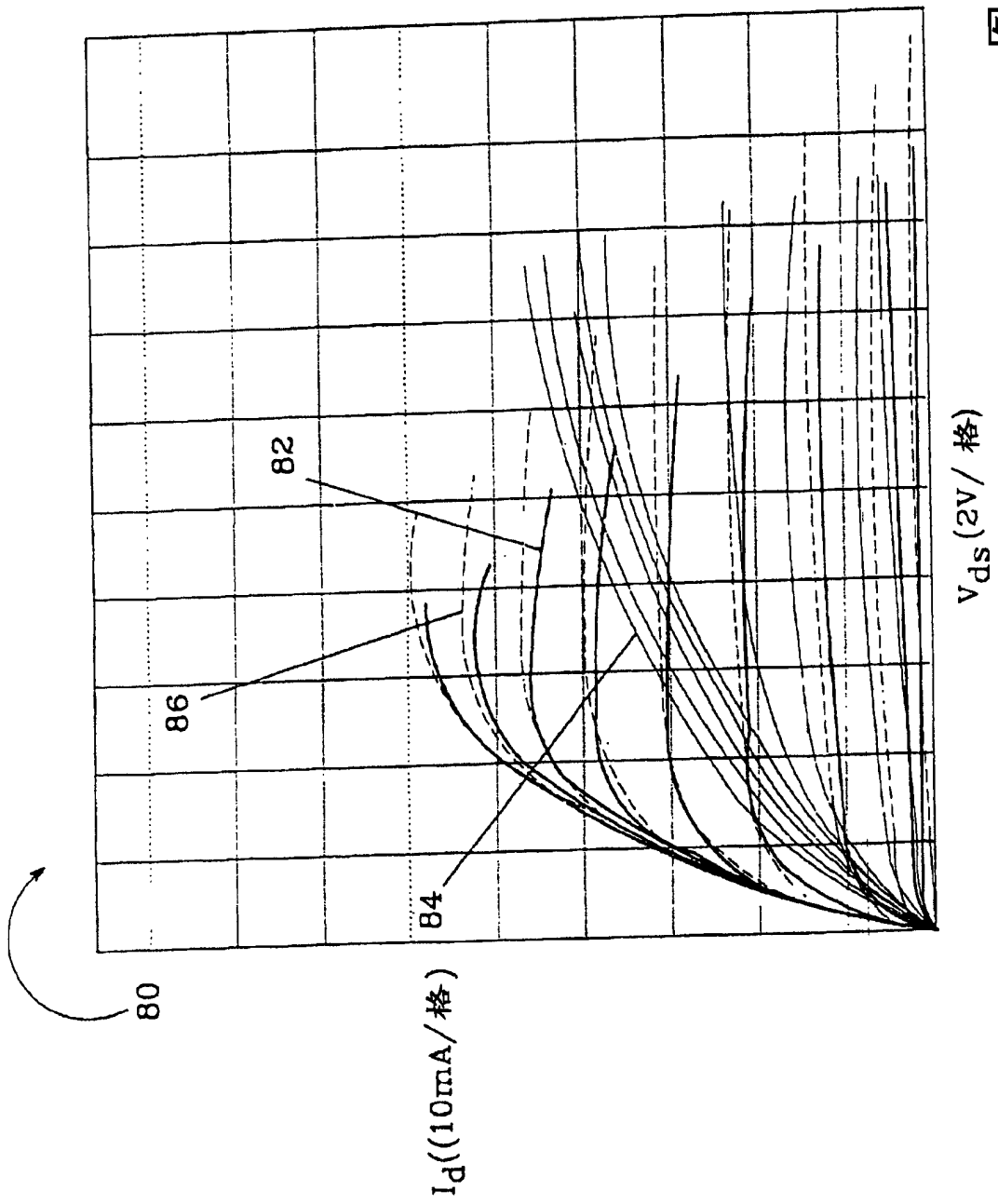


图 6

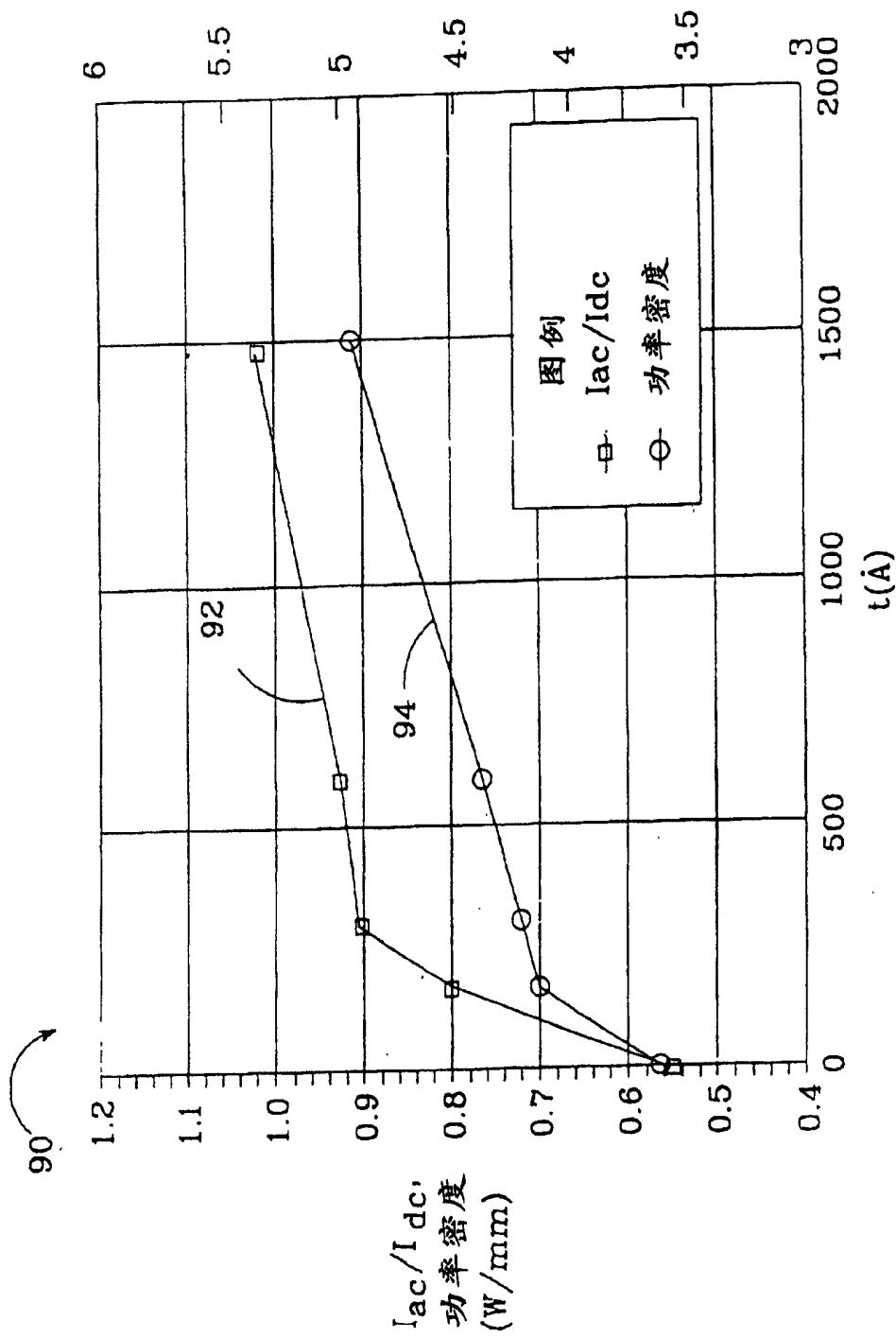


图 7

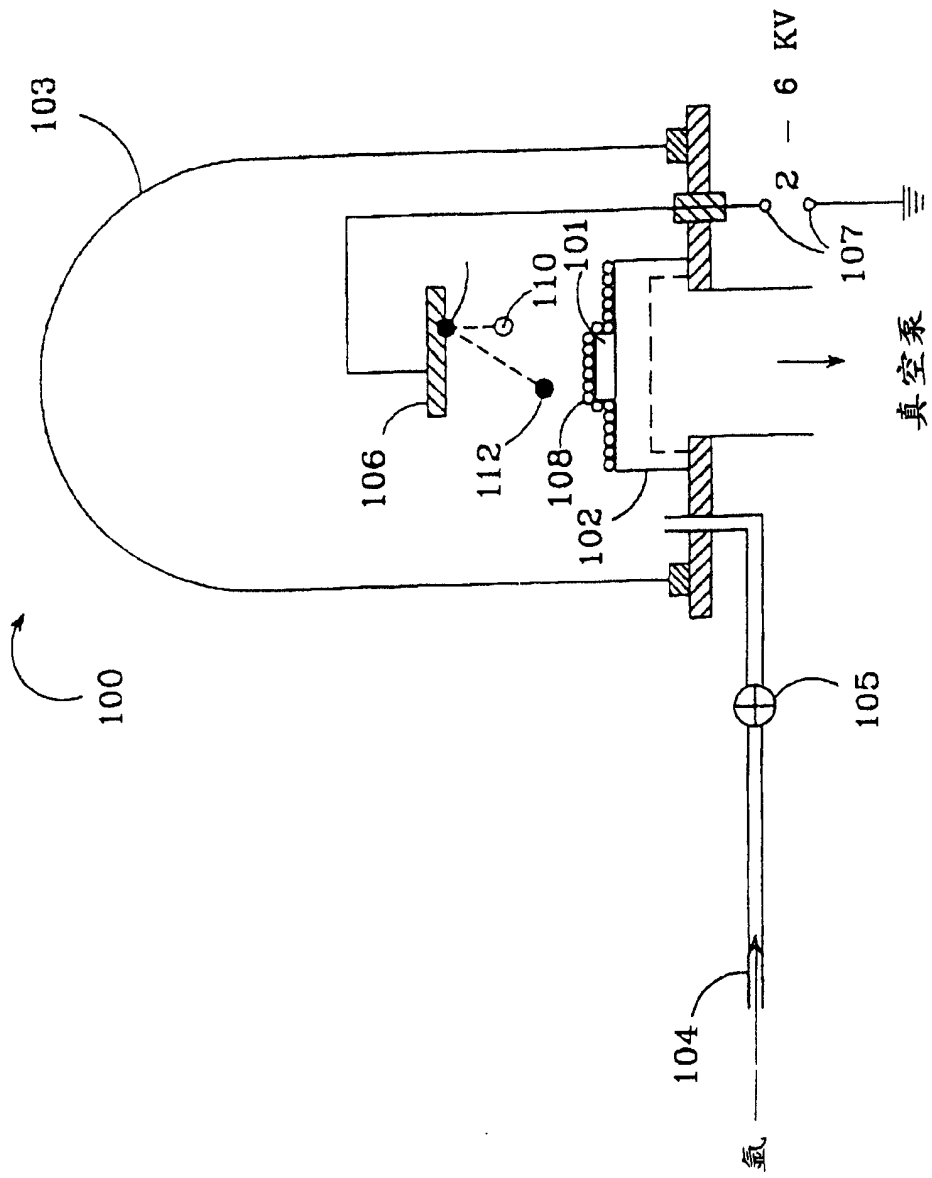


图 8

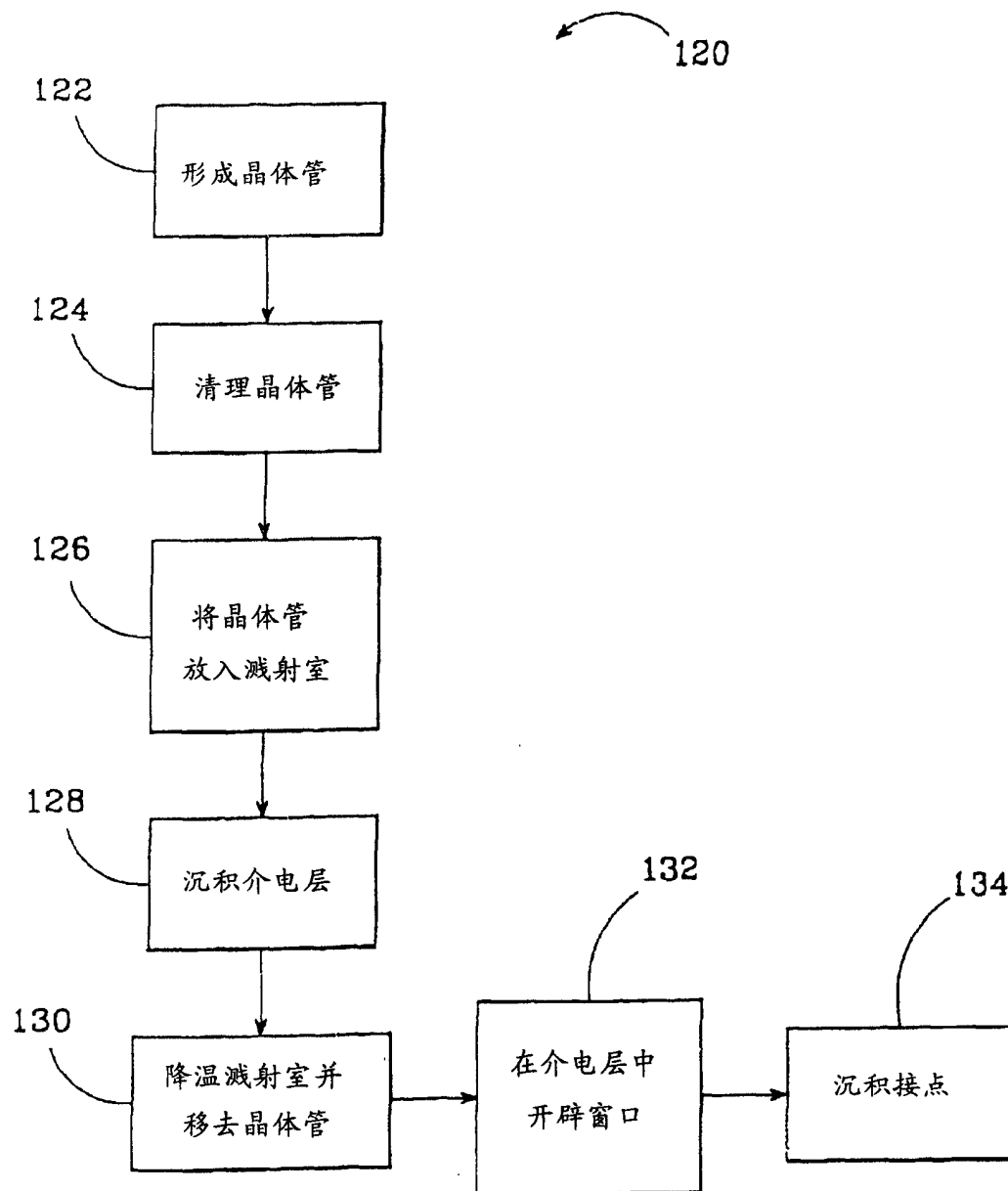


图 9