



(12)发明专利申请

(10)申请公布号 CN 110010071 A
(43)申请公布日 2019.07.12

(21)申请号 201910312247.X

(22)申请日 2019.04.18

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号
申请人 重庆京东方光电科技有限公司

(72)发明人 陈帅 唐秀珠 唐滔良 胡双
董兴 田振国 谭美玲 王欢

(74)专利代理机构 北京同达信恒知识产权代理
有限公司 11291
代理人 郭润湘

(51)Int.Cl.
G09G 3/3225(2016.01)

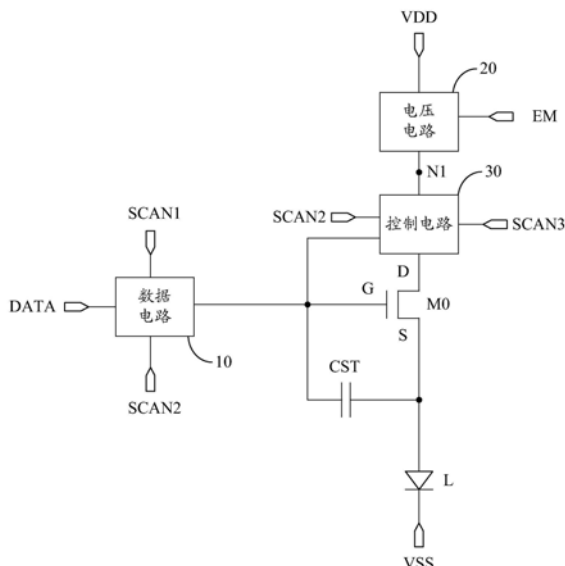
权利要求书2页 说明书10页 附图5页

(54)发明名称

像素补偿电路、其驱动方法、显示面板及显示装置

(57)摘要

本发明公开了一种像素补偿电路、其驱动方法、显示面板及显示装置,通过数据电路、电压电路、控制电路以及驱动晶体管和存储电容的相互配合,实现对驱动晶体管的阈值电压 V_{th} 的补偿,以使驱动晶体管驱动发光器件发光的驱动电流与驱动晶体管的阈值电压无关,可以避免驱动晶体管的阈值电压对流过发光器件的驱动电流的影响,从而可以使驱动电流保持稳定,进而可以提高显示装置中显示区域画面亮度的均匀性。



1. 一种像素补偿电路,其特征在于,包括:

数据电路,被配置为响应于第一扫描信号端的信号,将数据信号端的信号提供给驱动晶体管的栅极,以及响应于第二扫描信号端的信号,将所述数据信号端的信号提供给发光器件的第一端;

电压电路,被配置为响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点;

控制电路,被配置为响应于所述第二扫描信号端的信号,将所述第一节点与所述驱动晶体管的栅极导通,以及响应于第三扫描信号端的信号,将所述第一节点与所述驱动晶体管的第一极导通;

所述驱动晶体管的第二极与所述发光器件的第一端耦接;

存储电容,所述存储电容的第一端与所述驱动晶体管的栅极耦接,所述存储电容的第二端与所述驱动晶体管的第二端耦接。

2. 如权利要求1所述的像素补偿电路,其特征在于,所述数据电路包括:第一开关晶体管和第二开关晶体管;

所述第一开关晶体管的栅极与所述第一扫描信号端耦接,所述第一开关晶体管的第一极与所述数据信号端耦接,所述第一开关晶体管的第二极与所述驱动晶体管的栅极耦接;

所述第二开关晶体管的栅极与所述第二扫描信号端耦接,所述第二开关晶体管的第一极与所述数据信号端耦接,所述第二开关晶体管的第二极与所述发光器件的第一端耦接。

3. 如权利要求1所述的像素补偿电路,其特征在于,所述控制电路包括:第三开关晶体管和第四开关晶体管;

所述第三开关晶体管的栅极与所述第二扫描信号端耦接,所述第三开关晶体管的第一极与所述第一节点耦接,所述第三开关晶体管的第二极与所述驱动晶体管的栅极耦接;

所述第四开关晶体管的栅极与所述第三扫描信号端耦接,所述第四开关晶体管的第一极与所述第一节点耦接,所述第四开关晶体管的第二极与所述驱动晶体管的第一极耦接。

4. 如权利要求1所述的像素补偿电路,其特征在于,所述电压电路包括:第五开关晶体管;

所述第五开关晶体管的栅极与所述发光控制信号端耦接,所述第五开关晶体管的第一极与所述第一电压信号端耦接,所述第五开关晶体管的第二极与所述第一节点耦接。

5. 一种如权利要求1-4任一项所述的像素补偿电路的驱动方法,其特征在于,包括:

恢复阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点;所述控制电路响应于所述第二扫描信号端的信号,将所述第一节点与所述驱动晶体管的栅极导通;所述数据电路响应于第二扫描信号端的信号,将所述数据信号端的第一预设电压的信号提供给发光器件的第一端;

电压调整阶段,所述数据电路响应于第一扫描信号端的信号,将数据信号端的第二预设电压的信号提供给驱动晶体管的栅极;其中,所述第一预设电压小于所述第二预设电压,所述第二预设电压小于或等于0V;

阈值锁存阶段,所述数据电路响应于第一扫描信号端的信号,将数据信号端的所述第二预设电压的信号提供给驱动晶体管的栅极;所述电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点;所述控制电路响应于第三扫描信号端的信

号,将所述第一节点与所述驱动晶体管的第一极导通;

数据输入阶段,所述数据电路响应于第一扫描信号端的信号,将数据信号端的数据电压的信号提供给驱动晶体管的栅极;

发光阶段,所述控制电路响应于第三扫描信号端的信号,将所述第一节点与所述驱动晶体管的第一极导通;所述电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点,驱动所述发光器件发光。

6.如权利要求5所述的驱动方法,其特征在于,所述恢复阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的第二预设电源电压的信号提供给第一节点;其中,所述第二预设电源电压不等于所述第一电压;

所述电压调整阶段还包括:所述电压电路响应于发光控制信号端的信号,将第一电压信号端的所述第二预设电源电压提供给第一节点。

7.如权利要求6所述的驱动方法,其特征在于,所述阈值锁存阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的第一预设电源电压的信号提供给第一节点;其中,所述第一预设电源电压小于所述第二预设电源电压。

8.如权利要求6所述的驱动方法,其特征在于,所述发光阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的第三预设电源电压的信号提供给第一节点;其中,所述第三预设电源电压大于所述第二预设电源电压。

9.一种显示面板,其特征在于,包括如权利要求1-4任一项所述的像素补偿电路。

10.一种显示装置,其特征在于,包括如权利要求9所述的显示面板。

像素补偿电路、其驱动方法、显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素补偿电路、其驱动方法、显示面板及显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)显示器具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,是当今平板显示器研究领域的热点之一。其中,用于控制OLED进行发光的像素电路的设计是OLED显示器的核心技术内容。由于OLED属于电流驱动,需要稳定的电流来控制其发光。然而,由于工艺制程和器件老化等原因,会使像素电路中驱动OLED发光的驱动晶体管的阈值电压 V_{th} 存在不均匀性,这样导致流过OLED的电流会发生变化使得显示亮度不均,从而影响整个图像的显示效果。

发明内容

[0003] 本发明实施例提供一种像素补偿电路、其驱动方法、显示面板及显示装置,用以使驱动发光器件发光的工作电流保持稳定,提高图像显示亮度的均匀性。

[0004] 因此,本发明实施例提供了一种像素补偿电路,包括:

[0005] 数据电路,被配置为响应于第一扫描信号端的信号,将数据信号端的信号提供给驱动晶体管的栅极,以及响应于第二扫描信号端的信号,将所述数据信号端的信号提供给发光器件的第一端;

[0006] 电压电路,被配置为响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点;

[0007] 控制电路,被配置为响应于所述第二扫描信号端的信号,将所述第一节点与所述驱动晶体管的栅极导通,以及响应于第三扫描信号端的信号,将所述第一节点与所述驱动晶体管的第一极导通;

[0008] 所述驱动晶体管的第二极与所述发光器件的第一端耦接;

[0009] 存储电容,所述存储电容的第一端与所述驱动晶体管的栅极耦接,所述存储电容的第二端与所述驱动晶体管的第二端耦接。

[0010] 可选地,在本发明实施例中,所述数据电路包括:第一开关晶体管和第二开关晶体管;

[0011] 所述第一开关晶体管的栅极与所述第一扫描信号端耦接,所述第一开关晶体管的第一极与所述数据信号端耦接,所述第一开关晶体管的第二极与所述驱动晶体管的栅极耦接;

[0012] 所述第二开关晶体管的栅极与所述第二扫描信号端耦接,所述第二开关晶体管的第一极与所述数据信号端耦接,所述第二开关晶体管的第二极与所述发光器件的第一端耦接。

[0013] 可选地,在本发明实施例中,所述控制电路包括:第三开关晶体管和第四开关晶体

管；

[0014] 所述第三开关晶体管的栅极与所述第二扫描信号端耦接,所述第三开关晶体管的第一极与所述第一节点耦接,所述第三开关晶体管的第二极与所述驱动晶体管的栅极耦接；

[0015] 所述第四开关晶体管的栅极与所述第三扫描信号端耦接,所述第四开关晶体管的第一极与所述第一节点耦接,所述第四开关晶体管的第二极与所述驱动晶体管的第一极耦接。

[0016] 可选地,在本发明实施例中,所述电压电路包括:第五开关晶体管；

[0017] 所述第五开关晶体管的栅极与所述发光控制信号端耦接,所述第五开关晶体管的第一极与所述第一电压信号端耦接,所述第五开关晶体管的第二极与所述第一节点耦接。

[0018] 相应地,本发明实施例还提供了一种上述像素补偿电路的驱动方法,包括:

[0019] 恢复阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点;所述控制电路响应于所述第二扫描信号端的信号,将所述第一节点与所述驱动晶体管的栅极导通;所述数据电路响应于第二扫描信号端的信号,将所述数据信号端的第一预设电压的信号提供给发光器件的第一端；

[0020] 电压调整阶段,所述数据电路响应于第一扫描信号端的信号,将数据信号端的第二预设电压的信号提供给驱动晶体管的栅极;其中,所述第一预设电压小于所述第二预设电压,所述第二预设电压小于或等于0V；

[0021] 阈值锁存阶段,所述数据电路响应于第一扫描信号端的信号,将数据信号端的所述第二预设电压的信号提供给驱动晶体管的栅极;所述电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点;所述控制电路响应于第三扫描信号端的信号,将所述第一节点与所述驱动晶体管的第一极导通；

[0022] 数据输入阶段,所述数据电路响应于第一扫描信号端的信号,将数据信号端的数据电压的信号提供给驱动晶体管的栅极；

[0023] 发光阶段,所述控制电路响应于第三扫描信号端的信号,将所述第一节点与所述驱动晶体管的第一极导通;所述电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点,驱动所述发光器件发光。

[0024] 可选地,在本发明实施例中,所述恢复阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的第二预设电源电压的信号提供给第一节点;其中,所述第二预设电源电压不等于所述第一电压；

[0025] 所述电压调整阶段还包括:所述电压电路响应于发光控制信号端的信号,将第一电压信号端的所述第二预设电源电压提供给第一节点。

[0026] 可选地,在本发明实施例中,所述阈值锁存阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的第一预设电源电压的信号提供给第一节点;其中,所述第一预设电源电压小于所述第二预设电源电压。

[0027] 可选地,在本发明实施例中,所述发光阶段,所述电压电路响应于发光控制信号端的信号,将第一电压信号端的第三预设电源电压的信号提供给第一节点;其中,所述第三预设电源电压大于所述第二预设电源电压。

[0028] 相应地,本发明实施例还提供了一种显示面板,包括上述像素补偿电路。

[0029] 相应地,本发明实施例还提供了一种显示装置,包括上述显示面板。

[0030] 本发明有益效果如下:

[0031] 本发明实施例提供的像素补偿电路、其驱动方法、显示面板及显示装置,通过数据电路响应于第一扫描信号端的信号,将数据信号端的信号提供给驱动晶体管的栅极,以及响应于第二扫描信号端的信号,将数据信号端的信号提供给发光器件的第一端。通过电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点。以及通过控制电路响应于第二扫描信号端的信号,将第一节点与驱动晶体管的栅极导通,以及响应于第三扫描信号端的信号,将第一节点与驱动晶体管的栅极导通。这样可以通过上述各电路以及驱动晶体管和存储电容的相互配合,实现对驱动晶体管的阈值电压 V_{th} 的补偿,以使驱动晶体管驱动发光器件发光的驱动电流与驱动晶体管的阈值电压无关,可以避免驱动晶体管的阈值电压对流过发光器件的驱动电流的影响,从而可以使驱动电流保持稳定,进而可以提高显示装置中显示区域画面亮度的均匀性。

附图说明

[0032] 图1为本发明实施例提供的像素补偿电路的结构示意图;

[0033] 图2为本发明实施例提供的像素补偿电路的具体结构示意图;

[0034] 图3为本发明实施例提供的电路时序图之一;

[0035] 图4为本发明实施例提供的电路时序图之二;

[0036] 图5为本发明实施例提供的驱动方法的流程图。

具体实施方式

[0037] 为了使本发明的目的,技术方案和优点更加清楚,下面结合附图,对本发明实施例提供的像素补偿电路、其驱动方法、显示面板及显示装置的具体实施方式进行详细地说明。应当理解,下面所描述的优选实施例仅用于说明和解释本发明,并不用于限定本发明。并且在冲突的情况下,本发明中的实施例及实施例中的特征可以相互组合。需要注意的是,附图中各图形的尺寸和形状不反映真实比例,目的只是示意说明本发明内容。并且自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。

[0038] 本发明实施例提供了一种像素补偿电路,如图1所示,包括:

[0039] 数据电路10,被配置为响应于第一扫描信号端SCAN1的信号,将数据信号端DATA的信号提供给驱动晶体管M0的栅极G,以及响应于第二扫描信号端SCAN2的信号,将数据信号端DATA的信号提供给发光器件L的第一端;

[0040] 电压电路20,被配置为响应于发光控制信号端EM的信号,将第一电压信号端VDD的信号提供给第一节点N1;

[0041] 控制电路30,被配置为响应于第二扫描信号端SCAN2的信号,将第一节点N1与驱动晶体管M0的栅极G导通,以及响应于第三扫描信号端SCAN3的信号,将第一节点N1与驱动晶体管M0的栅极D导通;

[0042] 驱动晶体管M0的第二极S与发光器件L的第一端耦接;

[0043] 存储电容CST,存储电容CST的第一端与驱动晶体管M0的栅极G耦接,存储电容CST的第二端与驱动晶体管M0的第二端S耦接。

[0044] 本发明实施例提供的像素补偿电路,通过数据电路响应于第一扫描信号端的信号,将数据信号端的信号提供给驱动晶体管的栅极,以及响应于第二扫描信号端的信号,将数据信号端的信号提供给发光器件的第一端。通过电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点。以及通过控制电路响应于第二扫描信号端的信号,将第一节点与驱动晶体管的栅极导通,以及响应于第三扫描信号端的信号,将第一节点与驱动晶体管的第一极导通。这样可以通过上述各电路以及驱动晶体管和存储电容的相互配合,实现对驱动晶体管的阈值电压 V_{th} 的补偿,以使驱动晶体管驱动发光器件发光的驱动电流与驱动晶体管的阈值电压无关,可以避免驱动晶体管的阈值电压对流过发光器件的驱动电流的影响,从而可以使驱动电流保持稳定,进而可以提高显示装置中显示区域画面亮度的均匀性。

[0045] 在具体实施时,在本发明实施例中,如图1所示,驱动晶体管M0可以为N型晶体管;其中,驱动晶体管M0的第一极D为其漏极,驱动晶体管M0的第二极S为其源极,并且该驱动晶体管M0处于饱和状态时,电流由驱动晶体管M0的漏极流向其源极。当然,驱动晶体管也可以为P型晶体管;其中,驱动晶体管的第一极为其源极,驱动晶体的第二极为其漏极,并且该驱动晶体管处于饱和状态时,电流由驱动晶体管的源极流向其漏极。当然,在实际应用中,驱动晶体管M0的具体类型可以根据实际应用环境来设计确定,在此不作限定。

[0046] 在具体实施时,在本发明实施例中,发光器件的第二端与第二电压信号端VSS耦接。发光器件的第一端为其阳极,第二端为阴极。并且,发光器件可以包括:OLED或量子点发光二极管(Quantum Dot Light Emitting Diodes, QLED),其在驱动晶体管处于饱和状态时的驱动电流的作用下实现发光。另外,一般发光器件具有发光阈值电压 V_{th-L} ,在发光器件两端的电压大于或等于发光阈值电压时进行发光。

[0047] 在具体实施时,在本发明实施例中,第二电压信号端的电压 V_{ss} 一般为接地电压或为负值电压。在实际应用中,上述电压需要根据实际应用环境来设计确定,在此不作限定。

[0048] 下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例中是为了更好的解释本发明,但不限制本发明。

[0049] 在具体实施时,在本发明实施例中,如图2所示,数据电路10可以包括:第一开关晶体管M1和第二开关晶体管M2;

[0050] 第一开关晶体管M1的栅极与第一扫描信号端SCAN1耦接,第一开关晶体管M1的第一极与数据信号端DATA耦接,第一开关晶体管M1的第二极与驱动晶体管M0的栅极G耦接;

[0051] 第二开关晶体管M2的栅极与第二扫描信号端SCAN2耦接,第二开关晶体管M2的第一极与数据信号端DATA耦接,第二开关晶体管SCAN的第二极与发光器件L的第一端耦接。

[0052] 在具体实施时,在本发明实施例中,第一开关晶体管M1和第二开关晶体管M2可以为N型晶体管。或者,第一开关晶体管M1和第二开关晶体管M2也可以为P型晶体管,在此不作限定。

[0053] 在具体实施时,在本发明实施例中,第一开关晶体管M1在第一扫描信号端SCAN1的信号的的控制下处于导通状态时,可以将数据信号端DATA的信号提供给驱动晶体管M0的栅极G。第二开关晶体管M2在第二扫描信号端SCAN2的信号的的控制下处于导通状态时,可以将数据信号端DATA的信号提供给发光器件L的第一端。

[0054] 在具体实施时,在本发明实施例中,如图2所示,控制电路30可以包括:第三开关晶

晶体管M3和第四开关晶体管M4；

[0055] 第三开关晶体管M3的栅极与第二扫描信号端SCAN2耦接，第三开关晶体管M3的第一极与第一节点N1耦接，第三开关晶体管M3的第二极与驱动晶体管M0的栅极G耦接；

[0056] 第四开关晶体管M4的栅极与第三扫描信号端SCAN3耦接，第四开关晶体管M4的第一极与第一节点N1耦接，第四开关晶体管M4的第二极与驱动晶体管M0的第一极D耦接。

[0057] 在具体实施时，在本发明实施例中，第三开关晶体管M3和第四开关晶体管M4可以为N型晶体管。或者，第三开关晶体管M3和第四开关晶体管M4也可以为P型晶体管，在此不作限定。

[0058] 在具体实施时，在本发明实施例中，第三开关晶体管M3在第二扫描信号端SCAN2的信号的信号的控制下处于导通状态时，可以将第一节点N1与驱动晶体管M0的栅极G导通。第四开关晶体管M4在第三扫描信号端SCAN3的信号的信号的控制下处于导通状态时，可以将第一节点N1与驱动晶体管M0的第一极D导通。

[0059] 在具体实施时，在本发明实施例中，如图2所示，电压电路20可以包括：第五开关晶体管M5；

[0060] 第五开关晶体管M5的栅极与发光控制信号端EM耦接，第五开关晶体管M5的第一极与第一电压信号端VDD耦接，第五开关晶体管M5的第二极与第一节点N1耦接。

[0061] 在具体实施时，在本发明实施例中，第五开关晶体管M5可以为N型晶体管。或者，第五开关晶体管M5也可以为P型晶体管，在此不作限定。

[0062] 在具体实施时，在本发明实施例中，第五开关晶体管M5在发光控制信号端的信号的控制下处于导通状态时，可以将第一电压信号端的信号提供给第一节点N1。

[0063] 在具体实施时，在本发明实施例中，存储电容CST可以存储输入其第一端和第二端的电压。

[0064] 以上仅是举例说明本发明实施例提供的像素补偿电路中各电路的具体结构，在具体实施时，上述各电路的具体结构不限于本发明实施例提供的上述结构，还可以是本领域技术人员可知的其他结构，在此不作限定。

[0065] 进一步地，为了简化像素补偿电路的制作工艺流程，在具体实施时，在本发明实施例提供的上述像素补偿电路中，如图2所示，在驱动晶体管M0为N型晶体管时，所有的晶体管可以均为N型晶体管。当然，在驱动晶体管M0为P型晶体管时，所有的晶体管可以均为P型晶体管。

[0066] 在具体实施时，在本发明实施例提供的上述像素补偿电路中，N型晶体管在高电平作用下导通，在低电平作用下截止。P型晶体管在高电平作用下截止，在低电平作用下导通。

[0067] 需要说明的是，在本发明实施例提供的上述像素补偿电路中，驱动晶体管和开关晶体管可以是薄膜晶体管(TFT, Thin Film Transistor)，也可以是金属氧化物半导体场效应管(MOS, Metal Oxide Semiconductor)，在此不作限定。在具体实施时，根据开关晶体管类型以及信号端的信号的不同，可以将开关晶体管的第一极作为其源极，第二极作为其漏极；或者，将第一极作为其漏极，第二极作为其源极，在此不做具体区分。

[0068] 下面以图2所示的像素补偿电路为例，结合电路时序图对本发明实施例提供的上述像素补偿电路的工作过程作以描述。下述描述中以1表示高电平，0表示低电平。需要说明的是，1和0是逻辑电平，其仅是为了更好的解释本发明实施例的具体工作过程，而不是在具

体实施时施加在各开关晶体管的栅极上的电压。

[0069] 实施例一、

[0070] 图2所示的像素补偿电路对应的电路时序图如图3所示。具体地,选取如图3所示的输入时序图中的恢复阶段T1、电压调整阶段T2、阈值锁存阶段T3、数据输入阶段T4以及发光阶段T5共五个阶段。

[0071] 在恢复阶段T1,SCAN1=0、SCAN2=1、SCAN3=0、EM=1。

[0072] 由于SCAN1=0,因此第一开关晶体管M1截止。由于SCAN3=0,因此第四开关晶体管M4截止。由于SCAN2=1,因此第二开关晶体管M2和第三开关晶体管M3均导通。由于EM=1,因此第五开关晶体管M5导通。导通的第五开关晶体管M5和第三开关晶体管M3将第一电压信号端VDD的信号的电压V_{dd}提供给驱动晶体管M0的栅极,使驱动晶体管M0的栅极的电压为V_{dd}。导通的第二开关晶体管M2将数据信号端DATA的第一预设电压V1的信号提供给发光器件L的第一端。并且,通过使第一预设电压V1小于V_{SS},以使发光器件L的阴极电压比阳极电压高,使发光器件L处于极性反转状态,从而恢复发光器件L的特性。

[0073] 在电压调整阶段T2,SCAN1=1、SCAN2=0、SCAN3=0、EM=1。

[0074] 由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于SCAN3=0,因此第四开关晶体管M4截止。由于SCAN1=1,因此第一开关晶体管M1导通,以将数据信号端DATA的第二预设电压V2的信号提供给驱动晶体管M0的栅极。通过存储电容CST的耦合效应可知,存储电容CST的第二端的电压V_B变为:
$$V_B = V_1 - (V_{dd} - V_2) \frac{C_s}{C_s + C_L}$$
;其中,C_s代表

存储电容CST的电容值,C_L代表发光器件L的电容值。

[0075] 在阈值锁存阶段T3,SCAN1=1、SCAN2=0、SCAN3=1、EM=1。

[0076] 由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于SCAN1=1,因此第一开关晶体管M1导通,以将数据信号端DATA的第二预设电压V2的信号提供给驱动晶体管M0的栅极。由于SCAN3=1,因此第四开关晶体管M4导通。由于EM=1,因此第五开关晶体管M5导通。导通的第五开关晶体管M5和第四开关晶体管M4将第一电压信号端VDD的信号的电压V_{dd}提供给驱动晶体管M0的第一极。这样使得发光器件L的阳极通过驱动晶体管M0、第五开关晶体管M5以及第四开关晶体管M4进行充电,并在发光器件L的阳极充电至V₂-V_{th}时,驱动晶体管M0截止。需要说明的是,为了锁存驱动晶体管M0的阈值电压V_{th},可以满足以下条件:

$$\left| V_2 - \left[V_1 - (V_{dd} - V_2) \frac{C_s}{C_s + C_L} \right] \right| > |V_{th}|。$$

[0077] 在数据输入阶段T4,SCAN1=1、SCAN2=0、SCAN3=1、EM=0。

[0078] 由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于EM=0,因此第五开关晶体管M5截止。由于SCAN1=1,因此第一开关晶体管M1导通,以将数据信号端DATA的数据电压V3的信号提供给驱动晶体管M0的栅极。通过存储电容CST的耦合效应可知,

存储电容CST的第二端的电压V_B变为:
$$V_B = (V_2 - V_{th}) + (V_3 - V_2) \frac{C_s}{C_s + C_L}$$
。并且,为了避免

发光器件L在整个显示帧周期中不必要的发光,存储电容CST的第二端的电压V_B可以满足公式:
$$V_B - V_{SS} < V_{th-L}。$$

[0079] 在发光阶段T5,SCAN1=0、SCAN2=0、SCAN3=1、EM=1。

[0080] 由于SCAN1=0,因此第一开关晶体管M1截止。由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于EM=1,因此第五开关晶体管M5导通。由于SCAN3=1,因此第四开关晶体管M4导通。导通的第五开关晶体管M5和第四开关晶体管M4将第一电压信号端VDD的信号的电压Vdd提供给驱动晶体管M0的第一极。根据饱和状态电流特性可知,驱动晶体管M0产生的用于驱动发光器件L发光的驱动电流 I_L 满足公式:

$$I_L = \beta (V_{gs} - V_{th})^2 = \beta [(V3 - V2) \frac{CL}{C_S + CL}]^2, \quad \beta = \frac{1}{2} \mu_n C_{ox} \frac{W}{L}$$

μ_n 代表驱动晶体管M0的迁移率, C_{ox} 代表单位面积栅氧化层电容, $\frac{W}{L}$ 代表驱动晶体管M0的宽长比,相同结构中这些数值

相对稳定,可以算作常量。

[0081] 通过驱动电流 I_L 满足的公式可知,驱动晶体管M0处于饱和状态时的驱动电流 I_L 仅与数据信号端DATA的第二预设电压V2和数据电压V3相关,而与驱动晶体管M0的阈值电压 V_{th} 以及第一电压信号端VDD的电压Vdd无关,可以解决由于驱动晶体管M0的阈值电压 V_{th} 漂移以及IR Drop对驱动电流的影响,从而使发光器件L的驱动电流 I_L 保持稳定,进而保证了发光器件L的正常工作。

[0082] 需要说明的是,在数据输入阶段T4到发光阶段T5的过程中,第一扫描信号端SCAN1的信号由高电平跳变到低电平的时刻要比发光控制信号端EM的信号由低电平跳变到高电平的时刻早一些,这样可以防止竞争冒险现象,提高像素补偿电路的稳定性。

[0083] 需要说明的是,在本发明实施例一中,第一电压信号端VDD的信号的电压Vdd可以为固定电压。当然,在实际应用中,Vdd的具体数值可以根据实际应用环境来设计确定,在此不作限定。

[0084] 需要说明的是,第一预设电压V1小于第二预设电压V2,并且第二预设电压V2小于或等于0V。在实际应用中,第一预设电压V1和第二预设电压V2的具体数值可以根据实际应用环境来设计确定,在此不作限定。

[0085] 实施例二、

[0086] 图2所示的像素补偿电路对应的电路时序图如图4所示。具体地,选取如图4所示的输入时序图中的恢复阶段T1、电压调整阶段T2、阈值锁存阶段T3、数据输入阶段T4以及发光阶段T5共五个阶段。

[0087] 在恢复阶段T1,第一电压信号端VDD的信号的电压为第二预设电源电压Vdd2,SCAN1=0、SCAN2=1、SCAN3=0、EM=1。

[0088] 由于SCAN1=0,因此第一开关晶体管M1截止。由于SCAN3=0,因此第四开关晶体管M4截止。由于SCAN2=1,因此第二开关晶体管M2和第三开关晶体管M3均导通。由于EM=1,因此第五开关晶体管M5导通。导通的第五开关晶体管M5和第三开关晶体管M3将第一电压信号端VDD的第二预设电源电压Vdd2的信号提供给驱动晶体管M0的栅极,使驱动晶体管M0的栅极的电压为Vdd2。导通的第二开关晶体管M2将数据信号端DATA的第一预设电压V1的信号提供给发光器件L的第一端。并且,通过使第一预设电压V1小于Vss,以使发光器件L的阴极电压比阳极电压高,使发光器件L处于极性反转状态,从而恢复发光器件L的特性。并且,为了使驱动晶体管M0导通,可以使第二预设电源电压Vdd2大于第一电压V1。

[0089] 在电压调整阶段T2,第一电压信号端VDD的信号的电压为第二预设电源电压Vdd2,

SCAN1=1、SCAN2=0、SCAN3=0、EM=1。

[0090] 由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于SCAN3=0,因此第四开关晶体管M4截止。由于EM=1,因此第五开关晶体管M5导通,以将第一电压信号端VDD的第二预设电源电压Vdd2的信号提供给第三开关晶体管M3的第一极。由于SCAN1=1,因此第一开关晶体管M1导通,以将数据信号端DATA的第二预设电压V2的信号提供给驱动晶体管M0的栅极。通过存储电容CST的耦合效应可知,存储电容CST的第二端的电压VB变为:

$$VB = V1 - (Vdd2 - V2) \frac{Cs}{Cs + CL}$$
;其中,Cs代表存储电容CST的电容值,CL代表发光器件L的

电容值。

[0091] 在阈值锁存阶段T3,第一电压信号端VDD的信号的电压为第一预设电源电压Vdd1,SCAN1=1、SCAN2=0、SCAN3=1、EM=1。并且,第一预设电源电压Vdd1小于第二预设电源电压Vdd2。

[0092] 由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于SCAN1=1,因此第一开关晶体管M1导通,以将数据信号端DATA的第二预设电压V2的信号提供给驱动晶体管M0的栅极。由于SCAN3=1,因此第四开关晶体管M4导通。由于EM=1,因此第五开关晶体管M5导通。导通的第五开关晶体管M5和第四开关晶体管M4将第一电压信号端VDD的第一预设电源电压Vdd1的信号提供给驱动晶体管M0的第一极。这样使得发光器件L的阳极通过驱动晶体管M0、第五开关晶体管M5以及第四开关晶体管M4进行充电,并在发光器件L的阳极充电至 $V2 - V_{th}$ 时,驱动晶体管M0截止。需要说明的是,为了锁存驱动晶体管M0的阈值电压

V_{th} ,可以满足以下条件:
$$\left| V2 - \left[V1 - (Vdd2 - V2) \frac{Cs}{Cs + CL} \right] \right| > |V_{th}|。$$

[0093] 在数据输入阶段T4,第一电压信号端VDD的信号的电压为第三预设电源电压Vdd3,SCAN1=1、SCAN2=0、SCAN3=1、EM=0。并且,第三预设电源电压Vdd3大于第二预设电源电压Vdd2。

[0094] 由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于EM=0,因此第五开关晶体管M5截止。由于SCAN1=1,因此第一开关晶体管M1导通,以将数据信号端DATA的数据电压V3的信号提供给驱动晶体管M0的栅极。通过存储电容CST的耦合效应可知,

存储电容CST的第二端的电压VB变为:
$$VB = (V2 - V_{th}) + (V3 - V2) \frac{Cs}{Cs + CL}$$
。并且,为了避免

发光器件L在整个显示帧周期中不必要的发光,存储电容CST的第二端的电压VB可以满足公式:
$$VB - V_{SS} < V_{th-L}。$$

[0095] 在发光阶段T5,第一电压信号端VDD的信号的电压为第三预设电源电压Vdd3,SCAN1=0、SCAN2=0、SCAN3=1、EM=1。

[0096] 由于SCAN1=0,因此第一开关晶体管M1截止。由于SCAN2=0,因此第二开关晶体管M2和第三开关晶体管M3均截止。由于EM=1,因此第五开关晶体管M5导通。由于SCAN3=1,因此第四开关晶体管M4导通。导通的第五开关晶体管M5和第四开关晶体管M4将第一电压信号端VDD的第三预设电源电压Vdd3的信号提供给驱动晶体管M0的第一极。根据饱和状态电流特性可知,驱动晶体管M0产生的用于驱动发光器件L发光的驱动电流 I_L 满足公式:

$$I_L = \beta (V_{gs} - V_{th})^2 = \beta [(V3 - V2) \frac{CL}{C_S + CL}]^2, \quad \beta = \frac{1}{2} \mu_n C_{ox} \frac{W}{L}$$

率, C_{ox} 代表单位面积栅氧化层电容, $\frac{W}{L}$ 代表驱动晶体管M0的宽长比, 相同结构中这些数值相对稳定, 可以算作常量。

[0097] 通过驱动电流 I_L 满足的公式可知, 驱动晶体管M0处于饱和状态时的驱动电流 I_L 仅与数据信号端DATA的第二预设电压V2和数据电压V3相关, 而与驱动晶体管M0的阈值电压 V_{th} 以及第一电压信号端VDD的电压无关, 可以解决由于驱动晶体管M0的阈值电压 V_{th} 漂移以及IR Drop对驱动电流的影响, 从而使发光器件L的驱动电流 I_L 保持稳定, 进而保证了发光器件L的正常工作。

[0098] 需要说明的是, 在数据输入阶段T4到发光阶段T5的过程中, 第一扫描信号端SCAN1的信号由高电平跳变到低电平的时刻要比发光控制信号端EM的信号由低电平跳变到高电平的时刻早一些, 这样可以防止竞争冒险现象, 提高像素补偿电路的稳定性。

[0099] 需要说明的是, 在本发明实施例二中, 第一电压信号端VDD的信号的电压Vdd1、Vdd2以及Vdd3的具体数值可以根据实际应用环境来设计确定, 在此不作限定。

[0100] 需要说明的是, 第一预设电压V1小于第二预设电压V2, 并且第二预设电压V2小于或等于0V。在实际应用中, 第一预设电压V1和第二预设电压V2的具体数值可以根据实际应用环境来设计确定, 在此不作限定。

[0101] 基于同一发明构思, 本发明实施例还提供了一种上述像素补偿电路的驱动方法, 如图5所示, 可以包括如下步骤:

[0102] S01、恢复阶段, 电压电路响应于发光控制信号端的信号, 将第一电压信号端的信号提供给第一节点; 控制电路响应于第二扫描信号端的信号, 将第一节点与驱动晶体管的栅极导通; 数据电路响应于第二扫描信号端的信号, 将数据信号端的第一预设电压的信号提供给发光器件的第一端;

[0103] S02、电压调整阶段, 数据电路响应于第一扫描信号端的信号, 将数据信号端的第二预设电压的信号提供给驱动晶体管的栅极; 其中, 第一预设电压小于第二预设电压, 第二预设电压小于或等于0V;

[0104] S03、阈值锁存阶段, 数据电路响应于第一扫描信号端的信号, 将数据信号端的第二预设电压的信号提供给驱动晶体管的栅极; 电压电路响应于发光控制信号端的信号, 将第一电压信号端的信号提供给第一节点; 控制电路响应于第三扫描信号端的信号, 将第一节点与驱动晶体管的第一极导通;

[0105] S04、数据输入阶段, 数据电路响应于第一扫描信号端的信号, 将数据信号端的数据电压的信号提供给驱动晶体管的栅极;

[0106] S05、发光阶段, 控制电路响应于第三扫描信号端的信号, 将第一节点与驱动晶体管的第一极导通; 电压电路响应于发光控制信号端的信号, 将第一电压信号端的信号提供给第一节点, 驱动发光器件发光。

[0107] 在具体实施时, 在本发明实施例中, 恢复阶段, 电压电路响应于发光控制信号端的信号, 将第一电压信号端的第二预设电源电压的信号提供给第一节点; 其中, 第二预设电源电压不等于第一电压;

[0108] 电压调整阶段还包括:电压电路响应于发光控制信号端的信号,将第一电压信号端的第二预设电源电压提供给第一节点。

[0109] 在具体实施时,在本发明实施例中,阈值锁存阶段,电压电路响应于发光控制信号端的信号,将第一电压信号端的第一预设电源电压的信号提供给第一节点;其中,第一预设电源电压小于第二预设电源电压。

[0110] 在具体实施时,在本发明实施例中,发光阶段,电压电路响应于发光控制信号端的信号,将第一电压信号端的第三预设电源电压的信号提供给第一节点;其中,第三预设电源电压大于第二预设电源电压。

[0111] 其中,该像素补偿电路的驱动方法的驱动原理和具体实施方式与上述实施例像素补偿电路的原理和实施方式相同,因此,该像素补偿电路的驱动方法可参见上述实施例中像素补偿电路的具体实施方式进行实施,在此不再赘述。

[0112] 基于同一发明构思,本发明实施例还提供了一种显示面板,包括上述任一种像素补偿电路。该显示面板解决问题的原理与前述像素补偿电路相似,因此该显示面板的实施可以参见前述像素补偿电路的实施,重复之处在此不再赘述。

[0113] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述显示面板。该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。该显示装置的实施可以参见上述显示面板的实施例,重复之处不再赘述。

[0114] 本发明实施例提供的像素补偿电路、其驱动方法、显示面板及显示装置,通过数据电路响应于第一扫描信号端的信号,将数据信号端的信号提供给驱动晶体管的栅极,以及响应于第二扫描信号端的信号,将数据信号端的信号提供给发光器件的第一端。通过电压电路响应于发光控制信号端的信号,将第一电压信号端的信号提供给第一节点。以及通过控制电路响应于第二扫描信号端的信号,将第一节点与驱动晶体管的栅极导通,以及响应于第三扫描信号端的信号,将第一节点与驱动晶体管的第一极导通。这样可以通过上述各电路以及驱动晶体管和存储电容的相互配合,实现对驱动晶体管的阈值电压 V_{th} 的补偿,以使驱动晶体管驱动发光器件发光的驱动电流与驱动晶体管的阈值电压无关,可以避免驱动晶体管的阈值电压对流过发光器件的驱动电流的影响,从而可以使驱动电流保持稳定,进而可以提高显示装置中显示区域画面亮度的均匀性。

[0115] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

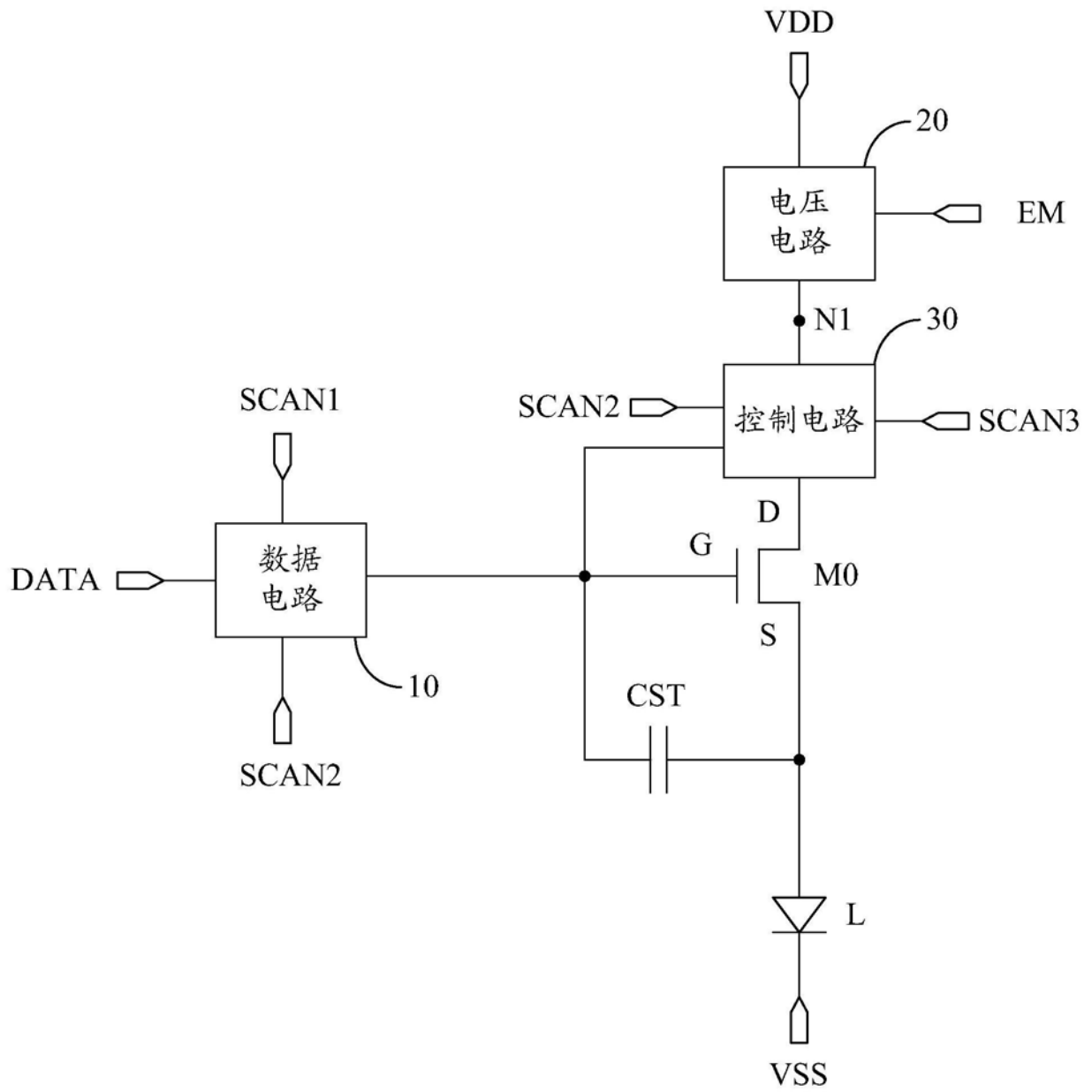


图1

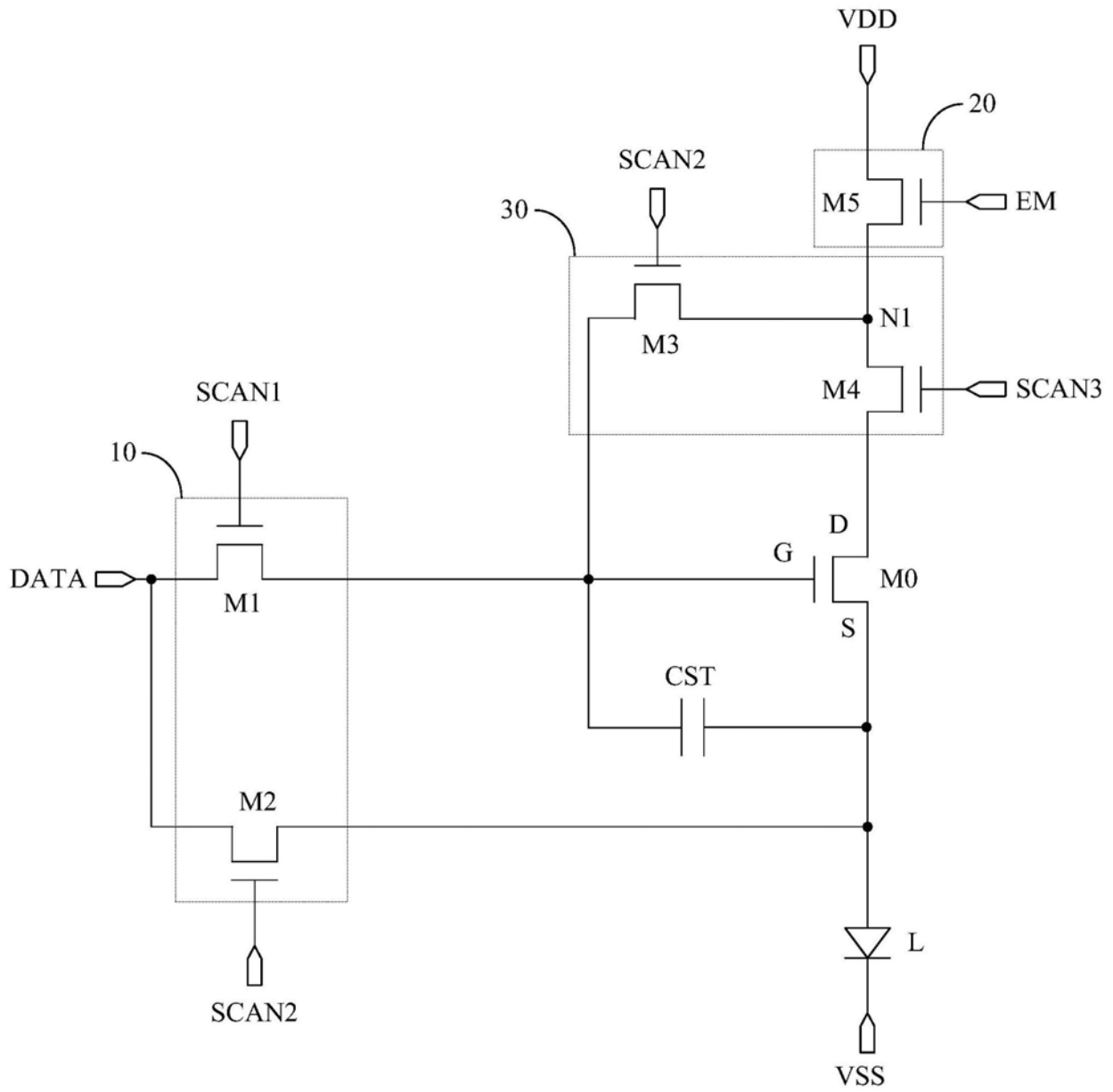


图2

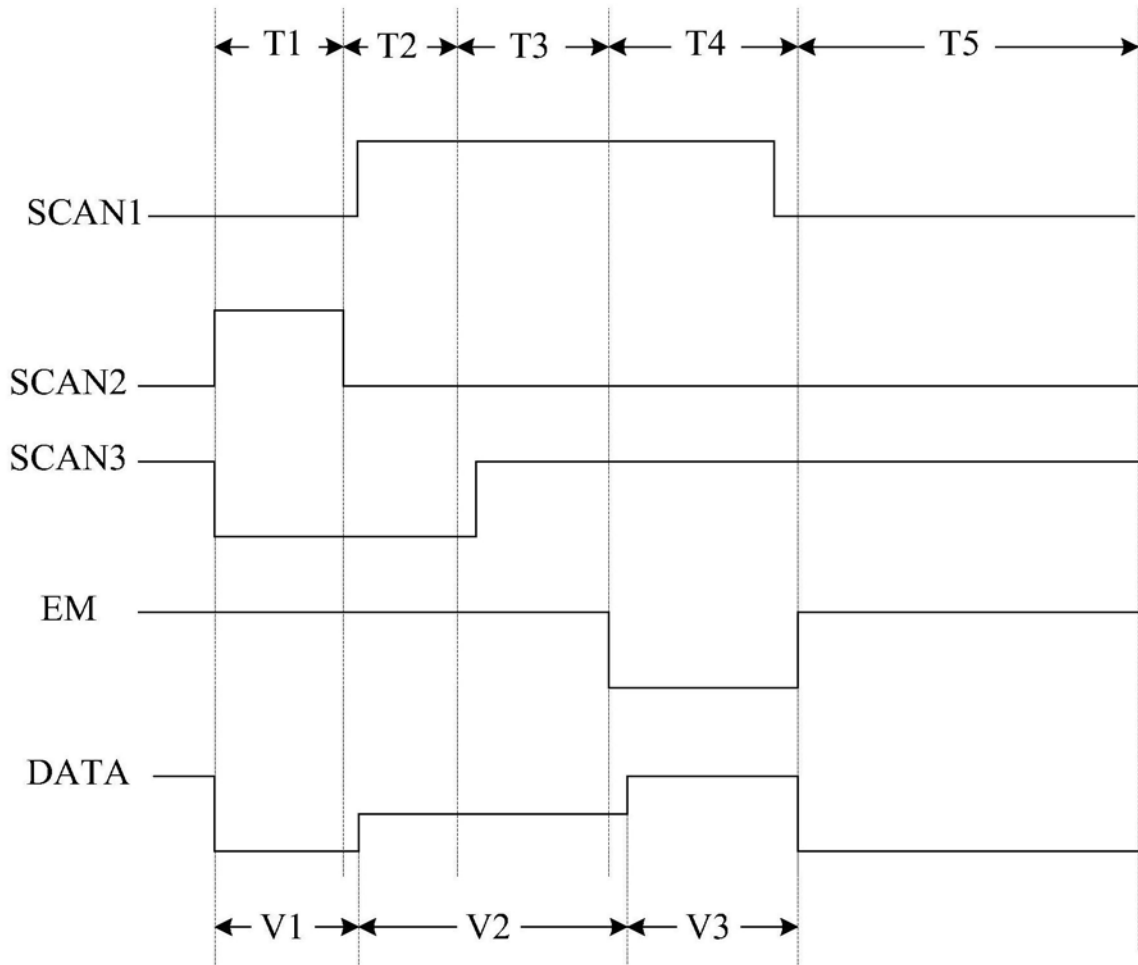


图3

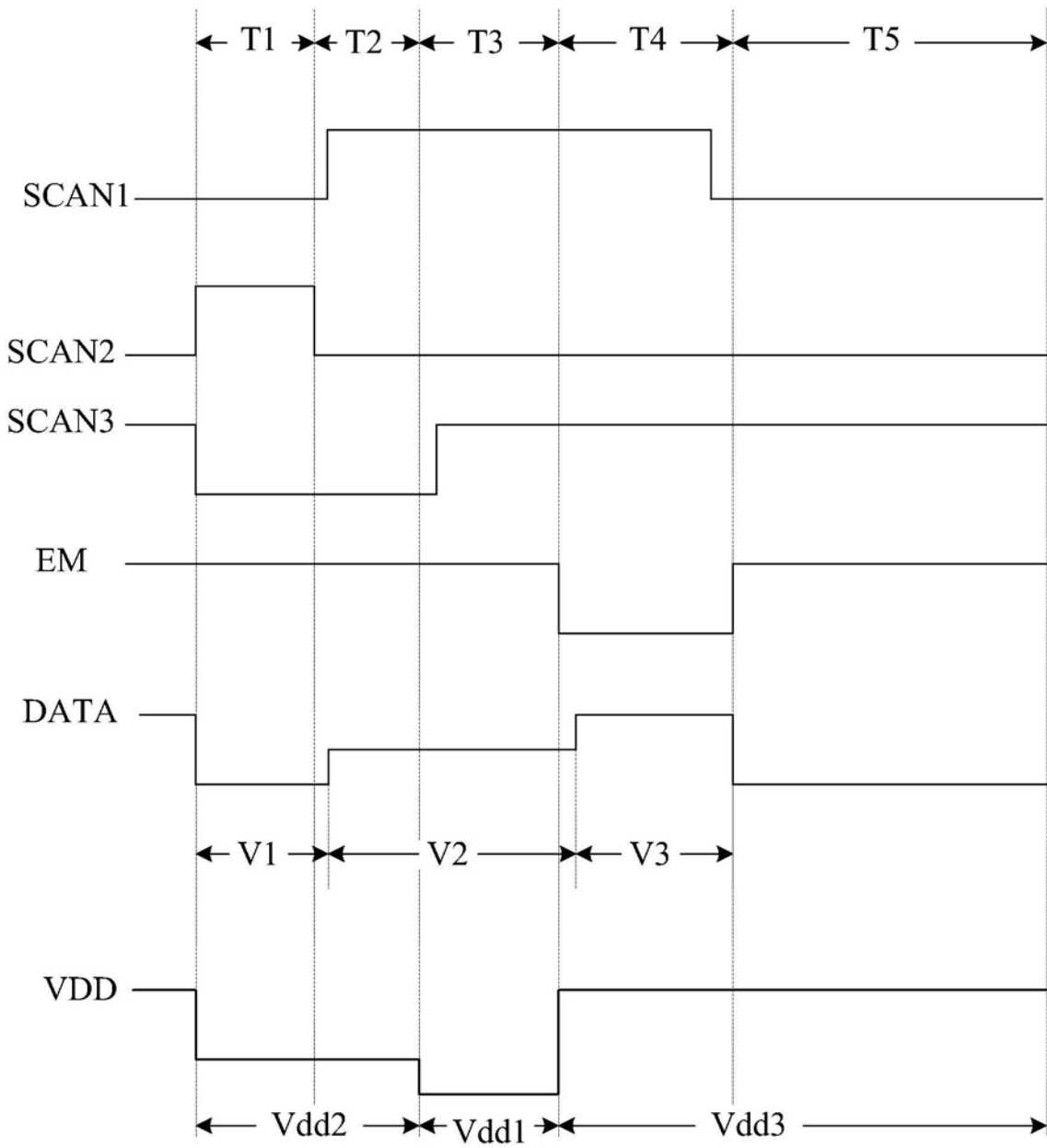


图4

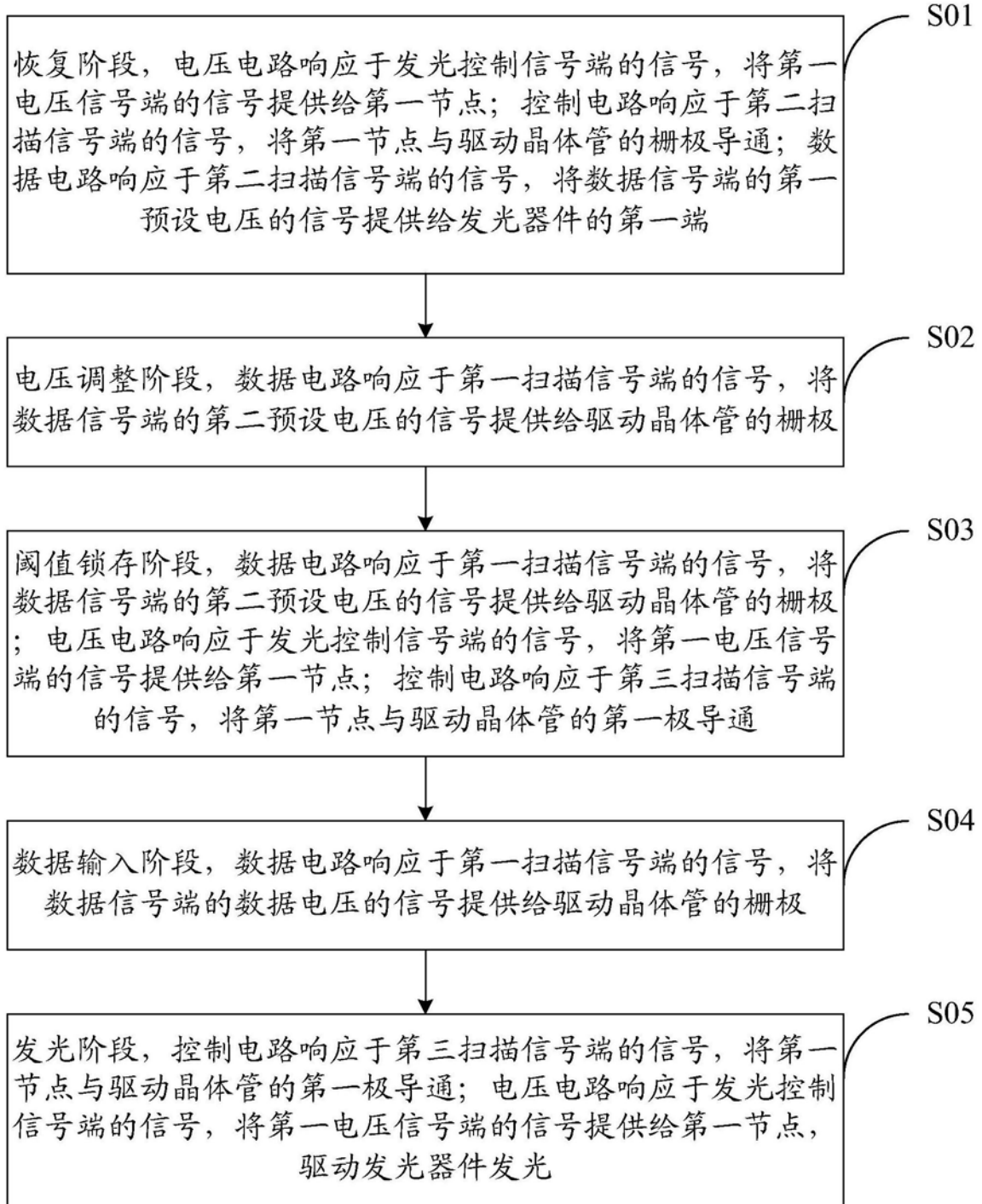


图5