

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 11 月 22 日 (22.11.2018)



(10) 国际公布号
WO 2018/209732 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01) **G09G 3/36** (2006.01)
G02F 1/1368 (2006.01)

(21) 国际申请号: PCT/CN2017/086230

(22) 国际申请日: 2017 年 5 月 27 日 (27.05.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710339170.6 2017 年 5 月 15 日 (15.05.2017) CN

(71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 磨光阳 (MO, Guangyang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条 (3))。

(54) Title: PIXEL DRIVING CIRCUIT, ARRAY SUBSTRATE AND DISPLAY PANEL

(54) 发明名称: 一种像素驱动电路及阵列基板、显示面板

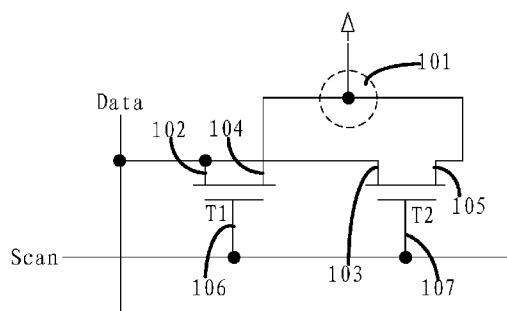


图 1

(57) Abstract: A pixel driving circuit (501), an array substrate, and a display panel are provided. The pixel driving circuit (501) comprises a data line (Data), a scan line (Scan), a first pixel electrode (101, 207, 407), and at least two first switches (T1, T2). An input end (102, 103) of each of the at least two first switches (T1, T2) is connected to the data line (Data), an output end (104, 105) of each of the at least two first switches (T1, T2) is connected to the same first pixel electrode (101, 207, 407), and a control end (106, 107) of each of the at least two first switches (T1, T2) is connected to the scan line (Scan), such that the charging process of the first pixel electrode (101, 207, 407) is accelerated, resolving the issue of display quality reduction of display images caused by an insufficient charge of the first pixel electrode (101, 207, 407).

(57) 摘要：一种像素驱动电路（501）及阵列基板、显示面板。像素驱动电路（501）包括数据线（Data）、扫描线（Scan）、第一像素电极（101, 207, 407）和至少两个第一开关（T1, T2）；该至少两个第一开关（T1, T2）的各自输入端（102, 103）均连接数据线（Data），该至少两个第一开关（T1, T2）的各自输出端（104, 105）均连接同一个第一像素电极（101, 207, 407），该至少两个第一开关（T1, T2）的各自控制端（106, 107）均连接扫描线（Scan），以加快第一像素电极（101, 207, 407）的充电过程，从而改善因第一像素电极（101, 207, 407）充电不足引起的显示画面显示质量下降的问题。

一种像素驱动电路及阵列基板、显示面板

[1] 【技术领域】

[2] 本申请涉及显示面板技术领域，特别是涉及一种像素驱动电路及阵列基板、显示面板。

[3] 【背景技术】

[4] 随着显示技术的发展，人们对液晶显示面板的高清和逼真的显示画面的需求越来越普遍，特别是3D显示技术的高逼真画面越来越受到影视观众的喜爱。在开关，如薄膜晶体管（Thin Film Transistor, TFT）等驱动的液晶显示面板技术中，帧频是每秒驱动显示画面的帧数量，帧频越大代表单位时间内能显示越多的画面，画面显示也就越流畅。

[5] 但随着帧频的增大，开关对像素电极的充电时间会相应减少，会导致像素电极充电不足的问题，从而导致显示画面的显示质量降低，很大程度上制约着液晶显示面板的发展及应用。

[6] 本申请的发明人在长期的研发中发现，在目前现有技术中，为解决高帧频显示时，像素电极充电不足的问题，一般采用两种技术方案：一种是通过降低RC延时，以提高充电速度，具体可以通过增大金属铜膜层厚度和金属铜线宽以降低阻抗和电容来降低RC延时，但该方法会增加成本，且会增加液晶显示面板的非显示区的尺寸或液晶显示面板的厚度；另一种是在高帧频扫描周期内提高像素电极充电能力，可以通过采用具有高载流子迁移率材料的开关对像素电极进行充电。但目前的高载流子迁移率材料的应用在技术上的存在较多难点，尚不能普遍使用。

[7] 【发明内容】

[8] 本申请主要解决的技术问题是提供一种像素驱动电路及阵列基板、显示面板，以加快对像素电极的充电过程，从而提高显示画面的显示质量。

[9] 为解决上述技术问题，本申请采用的一个技术方案是：提供一种像素驱动电路。所述像素驱动电路包括数据线、扫描线、第一像素电极、至少两个第一开关

、第二像素电极及至少两个第二开关；所述至少两个第一开关的各自输入端均连接所述数据线，所述至少两个第一开关的各自输出端均连接同一个所述第一像素电极，所述至少两个第一开关的各自控制端均连接所述扫描线，以加快所述第一像素电极的充电过程；所述至少两个第二开关的各自控制端均连接所述扫描线，所述一第二开关的输入端连接所述数据线，输出端连接所述第二像素电极，所述另一第二开关的输入端连接所述第一第二开关的输出端，以拉低所述第二像素电极的像素电压；所述扫描线提供的扫描信号的频率大于120Hz。

[10] 为解决上述技术问题，本申请采用的另一个技术方案是：提供一种阵列基板。所述阵列基板包括多个成矩阵排列的像素驱动电路；所述像素驱动电路包括：数据线、扫描线、第一像素电极及至少两个第一开关；所述至少两个第一开关的各自输入端均连接所述数据线，所述至少两个第一开关的各自输出端均连接同一个所述第一像素电极，所述至少两个第一开关的各自控制端均连接所述扫描线，以加快所述第一像素电极的充电过程；其中，同一列像素驱动电路共用同一条所述数据线，同一行像素驱动电路共用同一条所述扫描线；或同一行像素驱动电路共用同一条所述数据线，同一列像素驱动电路共用同一条所述扫描线。

[11] 为解决上述技术问题，本申请采用的又一个技术方案是：提供一种显示面板。所述显示面板包括第一基板、第二基板及液晶层；所述第一基板和/或第二基板为上述阵列基板；其中，液晶层位于所述第一基板及所述第二基板之间。

[12] 本申请实施例的有益效果是：区别于现有技术，本申请实施例像素驱动电路包括数据线、扫描线、第一像素电极和至少两个第一开关；至少两个第一开关的各自输入端均连接数据线，各自控制端均连接扫描线，各自输出端均连接同一个第一像素电极。申请实施例通过该至少两个第一开关给该第一像素电极充电，能够加快对该第一像素电极的充电过程，进而能够提高显示画面的显示质量。

[13] **【附图说明】**

[14] 图1是本申请像素驱动电路一实施例的电路示意图；

[15] 图2是图1实施例的结构示意图；

[16] 图3是图2实施例中TFT导电沟道的结构示意图;

[17] 图4A是本申请像素驱动电路另一实施例的电路示意图;

[18] 图4B是图4A实施例的结构示意图;

[19] 图5是本申请阵列基板一实施例的结构示意图;

[20] 图6是本申请显示面板的一实施例的结构示意图。

[21] **【具体实施方式】**

[22] 请参阅图1, 图1是本申请像素驱动电路一实施例的电路示意图。本实施例包括数据线Data、扫描线Scan、第一像素电极101和至少两个第一开关T1、T2; 至少两个第一开关T1、T2的各自输入端102、103均连接数据线Data, 至少两个第一开关T1、T2的各自输出端104、105均连接同一个第一像素电极101, 至少两个第一开关T1、T2的各自控制端106、107均连接扫描线Scan, 以加快第一像素电极101的充电过程。

[23] 为满足用户对画面显示流畅性的越来越高的要求, 画面显示的帧频也越来越大, 像素扫描信号周期越来越小, 像素得到的扫描信号持续驱动时间越来越小, 相应的像素电极充电时间也越来越短, 极易导致像素电极充电不足, 从而导致显示画面的显示质量下降, 甚至不能正常显示。

[24] 本实施例采用增加与第一像素电极101连接的第一开关T1、T2的数量来加快第一像素电极101的充电过程, 第一开关T1、T2的数量越多, 第一像素电极101的充电过程就越快, 因此, 能够解决第一像素电极101充电不足的问题, 从而适应画面显示的帧频越来越大的趋势。

[25] 区别于现有技术, 本实施例将至少两个第一开关T1、T2的各自输入端102、103均连接数据线Data, 至少两个第一开关T1、T2的各自输出端104、105均连接同一个第一像素电极101, 至少两个第一开关T1、T2的各自控制端106、107均连接扫描线Scan, 在扫描线Scan提供的扫描信号驱动下, 使得与第一像素电极101连接的至少两个第一开关T1、T2均给第一像素电极101充电, 能够加快第一像素电极101的充电过程, 从而能够提高显示画面的显示质量。

[26] 在一个应用场景中, 本实施例的至少两个第一开关T1、T2的各自输入端连接同一数据线Data, 至少两个第一开关T1、T2的各自控制端连接同一扫描线Scan,

以使至少两个第一开关T1、T2同时给第一像素电极101充电，最大限度的加开充电过程。

- [27] 可选地，本实施的各第一开关均为TFT。其中，第一开关的控制端为TFT的栅极，输入端为TFT的源极，输出端为TFT的漏极，当然，在另一实施例中，第一开关的输入端为TFT的漏极，输出端为TFT的源极。在又一实施例中，第一开关也可以是其它具有开关功能的电子元器件，如互补金属氧化物半导体（Complementary Metal Oxide Semiconductor, CMOS）等。
- [28] 具体地，请参阅图2，图2是图1实施例的结构示意图。从图2中可以看出，至少两个TFT的栅极201、202与扫描线Scan同层设置，且均与连接扫描线Scan在一起；该至少两个TFT的源极203、204与数据线Data同层设置，且均与数据线Data连接在一起；该至少两个TFT的漏极205、206均与第一像素电极207连接，且该至少两个TFT的漏极205、206均与第一像素电极207同层或非同层设置，当扫描线Scan提供的扫描信号驱动至少两TFT工作时，数据线Data提供的电压经过该至少两TFT同时给第一像素电极207充电，以加快第一像素电极207充电的充电过程。
- [29] 可选地，本实施例的TFT为非晶硅TFT。当然，在其它实施例中，可采用非晶氧化铟镓锌材料代替非晶硅材料。
- [30] 请参阅图3，图3是图2实施例中TFT的导电沟道的结构示意图。非晶硅TFT对第一像素电极101的充电速度很大程度上取决于非晶硅TFT的载流子的迁移率 μ ， μ 与其导电沟道的宽长比 W/L 有关， W/L 越大， μ 越大。从图3中可以看出，在上述实施例的至少两个第一开关与第一像素电极的设置方式可以增加用于迁移载流子的导电沟道的宽度 W 。若各第一开关的导电沟道尺寸一致，则 N 个第一开关的导电沟道的载流子的迁移率的和为 $N*\mu$ ，该 N 个第一开关给第一像素电极的充电速度加快 N 倍，整个像素电极的充电过程将加快 N 倍。
- [31] 可选地，请参阅图4A，图4A是本申请像素驱动电路另一实施例的电路示意图；图4B是图4A实施例的结构示意图。本实施例在上述实施例的基础上进一步包括第二像素电极401及至少两个第二开关T3、T4；至少两个第二开关T3、T4的各自控制端402、403均连接扫描线Scan，第二开关T3的输入端404连接数据线Data，

第二开关T3的输出端405连接第二像素电极401，第二开关T4的输入端406连接第二开关T3的输出端405，以拉低第二像素电极401的像素电压。

[32] 在一个应用场景中，第二开关T4的输入端408连接一公共电极Com。

[33] 为增加液晶显示面板的视角，可以在同一个像素内设置具有两种不同像素电压的第一像素电极407及第二像素电极401，本实施例的第一像素电极407已经在上述实施例中进行了详细的叙述，这里不重复。本实施例的第二开关T3为第二像素电极401提供充电，以提供像素电压，而为实现第一像素电极407与第二像素电极401的具有不同的像素电压，本实施例利用第二开关T4来拉低第二像素电极401的像素电压。具体地，第二开关T4导通时，会有一部分第二开关T3输出端405的输出电压，即第二像素电极401的像素电压经第二开关T4分压到与第二开关T4的输出端连接的公共电极Com，从而使第二像素电极401的像素电压降低。

[34] 可选地，本实施例中，第一像素电极407及第二像素电极401共同为一像素提供像素电压；且第一像素电极407为该像素的主像素电极。

[35] 当然，在另一实施例中，可以采用利用多个第二像素电极，同时设置各第二像素电极具有不同的像素电压，以更进一步的增大液晶显示面板的视角；在又一实施例中，还可以给每个第二像素电极设置第一开关以加快其充电过程。

[36] 可选地，本实施例进一步包括第一存储电容C1及第二存储电容C2；第一存储电容C1及第二存储电容C2分别与第一像素电极407及第二像素电极401连接，分别用于存储像素驱动电路对第一像素电极407及第二像素电极401的充电电荷，以使在第一开关T1、T2及第二开关T3截止后，再次导通前，分别给第一像素电极407及第二像素电极401提供像素电压，使像素正常工作。

[37] 可选地，本实施例的至少两个第二开关T3、T4为TFT，关于TFT的结构与工作原理这例不重复介绍。且本实施例的各层设置与图2实施例类似，这不重复叙述。

[38] 可选地，本实施例中扫描线Scan提供的扫描信号的频率大于120Hz，即帧频大于120Hz。在液晶显示技术领域，通常将大于120Hz的帧频定义为高帧频，高帧频驱动显示的应用有助于更好满足影视观众对画面流畅性的需求。

[39] 请参阅图5，图5是本申请阵列基板一实施例的结构示意图。本实施例包括多个

成矩阵排列的像素驱动电路501；像素驱动电路的具体结构及工作原理已经在上述实施例中进行了详细的叙述，这里不重复。

[40] 其中，同一列像素驱动电路501共用同一条数据线Data，同一行像素驱动电路501共用同一条扫描线Scan。当然，在其它实施例中，同一行像素驱动电路501可共用同一条数据线Data，同一列像素驱动电路501可共用同一条扫描线Scan。

[41] 区别于现有技术，本实施例的像素驱动电路501利用至少两个第一开关T1、T2给第一像素电极充电，能够加快该第一像素电极的充电过程，从而能够提高显示画面的显示质量。

[42] 请参阅图6，图6是本申请显示面板的一实施例的结构示意图。本实施例包括第一基板601、第二基板602及液晶层603；第一基板601和/或第二基板602为上述实施例的阵列基板；其中，液晶层603位于第一基板601及第二基板602之间，且在第一基板601及第二基板602的控制下调节背光的透过率。

[43] 阵列基板的结构及工作原理及流程已在上述实施例中进行了详细的叙述，这里也不重复。

[44] 区别于现有技术，本实施例的阵列基板的像素驱动电路利用至少两个第一开关给第一像素电极充电，能够加快该第一像素电极的充电过程，从而能够提高显示画面的显示质量。

[45] 以上所述仅为本申请的实施方式，并非因此限制本申请的专利范围，凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本申请的专利保护范围内。

权利要求书

- [权利要求 1] 一种像素驱动电路，其中，包括：
- 数据线、扫描线、第一像素电极、至少两个第一开关、第二像素电极及至少两个第二开关；
- 所述至少两个第一开关的各自输入端均连接所述数据线，所述至少两个第一开关的各自输出端均连接同一个所述第一像素电极，所述至少两个第一开关的各自控制端均连接所述扫描线，以加快所述第一像素电极的充电过程；
- 所述至少两个第二开关的各自控制端均连接所述扫描线，所述第一第二开关的输入端连接所述数据线，输出端连接所述第二像素电极，所述另一第二开关的输入端连接所述第一第二开关的输出端，以拉低所述第二像素电极的像素电压；
- 所述扫描线提供的扫描信号的频率大于120Hz。
- [权利要求 2] 根据权利要求1所述的像素驱动电路，其中，
- 所述第一像素电极及所述第二像素电极共同为所述像素提供像素电压；且所述第一像素电极为所述像素的主像素电极。
- [权利要求 3] 根据权利要求1所述的像素驱动电路，其中，
- 进一步包括：第一存储电容及第二存储电容；
- 所述第一存储电容及所述第二存储电容分别与所述第一像素电极及所述第二像素电极连接，分别用于存储所述像素驱动电路对所述第一像素电极及所述第二像素电极的充电电荷。
- [权利要求 4] 根据权利要求1所述的像素驱动电路，其中，
- 所述第一及第二开关均为薄膜晶体管，所述控制端为所述薄膜晶体管的栅极，所述输入端为所述薄膜晶体管的漏极与源极中的一者，所述输出端为所述薄膜晶体管的漏极与源极中的另一者。
- [权利要求 5] 根据权利要求4所述的像素驱动电路，其中，
- 所述薄膜晶体管为非晶硅薄膜晶体管。
- [权利要求 6] 根据权利要求4所述的像素驱动电路，其中，

改变所述薄膜晶体管的导电沟道的宽长比，以加快所述第一、第二像素电极的充电过程。

[权利要求 7]

一种阵列基板，其中，包括：

多个成矩阵排列的像素驱动电路；所述像素驱动电路包括：数据线、扫描线、第一像素电极及至少两个第一开关；所述至少两个第一开关的各自输入端均连接所述数据线，所述至少两个第一开关的各自输出端均连接同一个所述第一像素电极，所述至少两个第一开关的各自控制端均连接所述扫描线，以加快所述第一像素电极的充电过程；

其中，同一列像素驱动电路共用同一条所述数据线，同一行像素驱动电路共用同一条所述扫描线；或同一行像素驱动电路共用同一条所述数据线，同一列像素驱动电路共用同一条所述扫描线。

[权利要求 8]

根据权利要求7所述的阵列基板，其中，

所述像素驱动电路进一步包括第二像素电极及至少两个第二开关；所述至少两个第二开关的各自控制端均连接所述扫描线，所述一第二开关的输入端连接所述数据线，输出端连接所述第二像素电极，所述另一第二开关的输入端连接所述一第二开关的输出端，以拉低所述第二像素电极的像素电压。

[权利要求 9]

根据权利要求8所述的阵列基板，其中，

所述第一像素电极及所述第二像素电极共同为所述像素提供像素电压；且所述第一像素电极为所述像素的主像素电极。

[权利要求 10]

根据权利要求8所述的阵列基板，其中，

所述像素驱动电路进一步包括：第一存储电容及第二存储电容；所述第一存储电容及所述第二存储电容分别与所述第一像素电极及所述第二像素电极连接，分别用于存储所述像素驱动电路对所述第一像素电极及所述第二像素电极的充电电荷。

[权利要求 11]

根据权利要求8所述的阵列基板，其中，

所述第一及第二开关均为薄膜晶体管，所述控制端为所述薄膜晶

体管的栅极，所述输入端为所述薄膜晶体管的漏极与源极中的一者，所述输出端为所述薄膜晶体管的漏极与源极中的另一者。

[权利要求 12] 根据权利要求11所述的阵列基板，其中，
所述薄膜晶体管为非晶硅薄膜晶体管。

[权利要求 13] 根据权利要求11所述的阵列基板，其中，
改变所述薄膜晶体管的导电沟道的宽长比，以加快所述第一、第二像素电极的充电过程。

[权利要求 14] 根据权利要求7所述的阵列基板，其中，
所述扫描线提供的扫描信号的频率大于120Hz。

[权利要求 15] 一种显示面板，其中，包括：
第一基板、第二基板及液晶层；所述第一基板和/或第二基板为权利要求7所述的阵列基板；
其中，液晶层位于所述第一基板及所述第二基板之间。

[权利要求 16] 根据权利要求15所述的显示面板，其中，
所述阵列基板的所述像素驱动电路进一步包括第二像素电极及至少两个第二开关；所述至少两个第二开关的各自控制端均连接所述扫描线，所述一第二开关的输入端连接所述数据线，输出端连接所述第二像素电极，所述另一第二开关的输入端连接所述第一第二开关的输出端，以拉低所述第二像素电极的像素电压。

[权利要求 17] 根据权利要求16所述的阵列基板，其中，
所述第一像素电极及所述第二像素电极共同为所述像素提供像素电压；且所述第一像素电极为所述像素的主像素电极。

[权利要求 18] 根据权利要求16所述的阵列基板，其中，
所述阵列基板的所述像素驱动电路进一步包括：第一存储电容及第二存储电容；
所述第一存储电容及所述第二存储电容分别与所述第一像素电极及所述第二像素电极连接，分别用于存储所述像素驱动电路对所述第一像素电极及所述第二像素电极的充电电荷。

- [权利要求 19] 根据权利要求16所述的阵列基板，其中，
所述第一及第二开关均为薄膜晶体管，所述控制端为所述薄膜晶体管的栅极，所述输入端为所述薄膜晶体管的漏极与源极中的一者，所述输出端为所述薄膜晶体管的漏极与源极中的另一者。
- [权利要求 20] 根据权利要求19所述的阵列基板，其中，
所述薄膜晶体管为非晶硅薄膜晶体管。

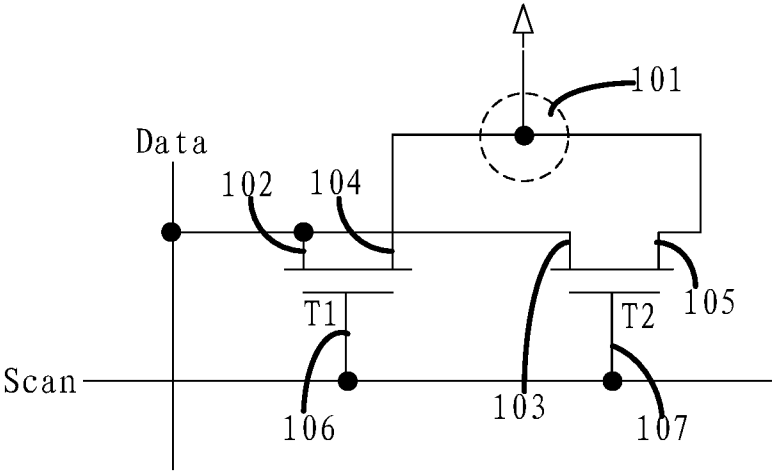


图 1

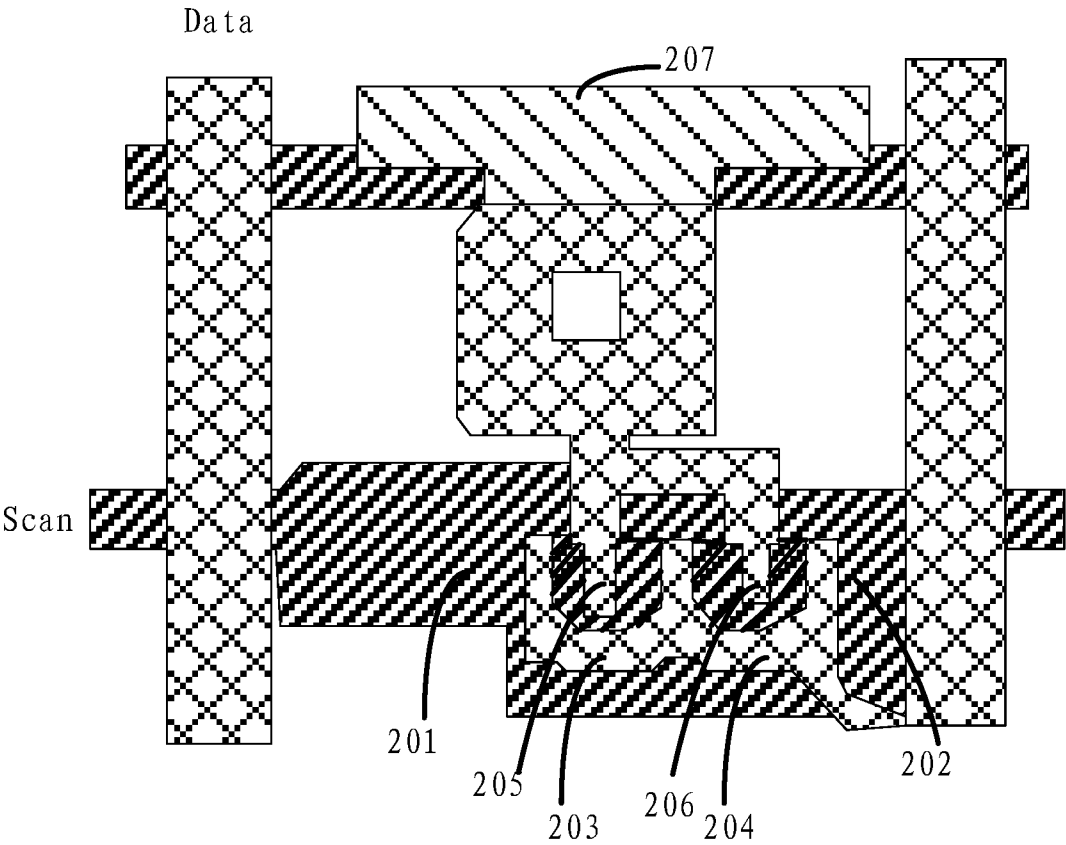


图 2

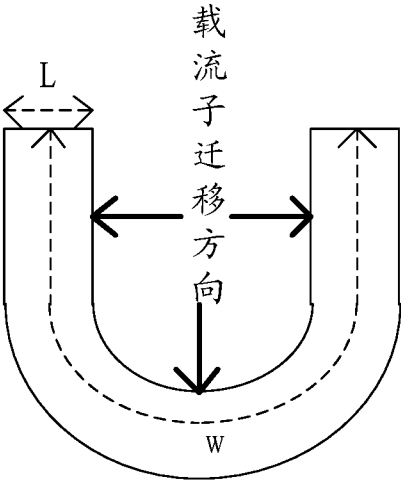


图 3

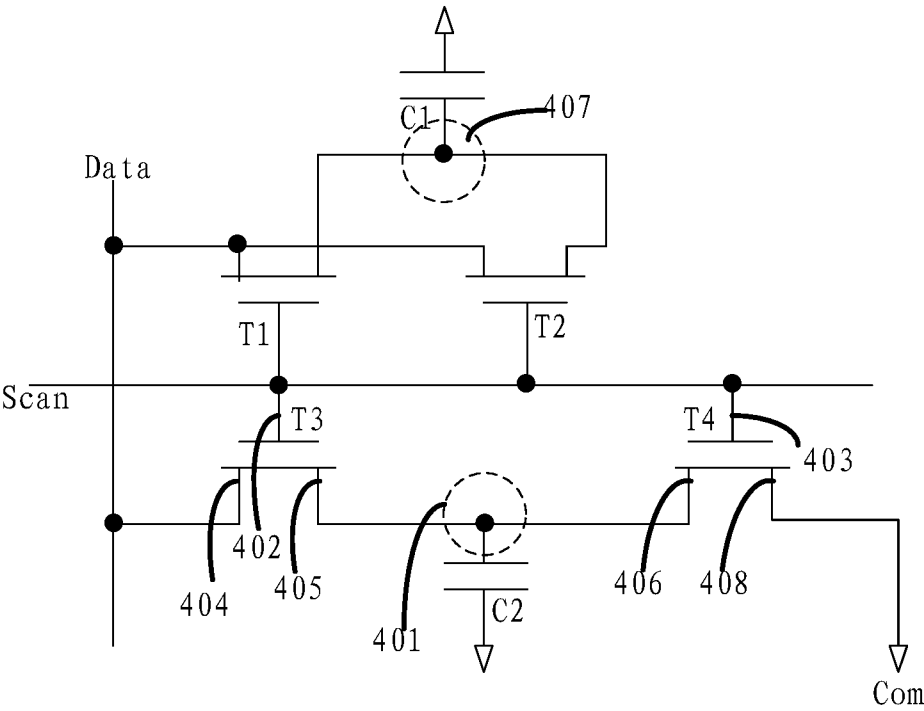


图 4A

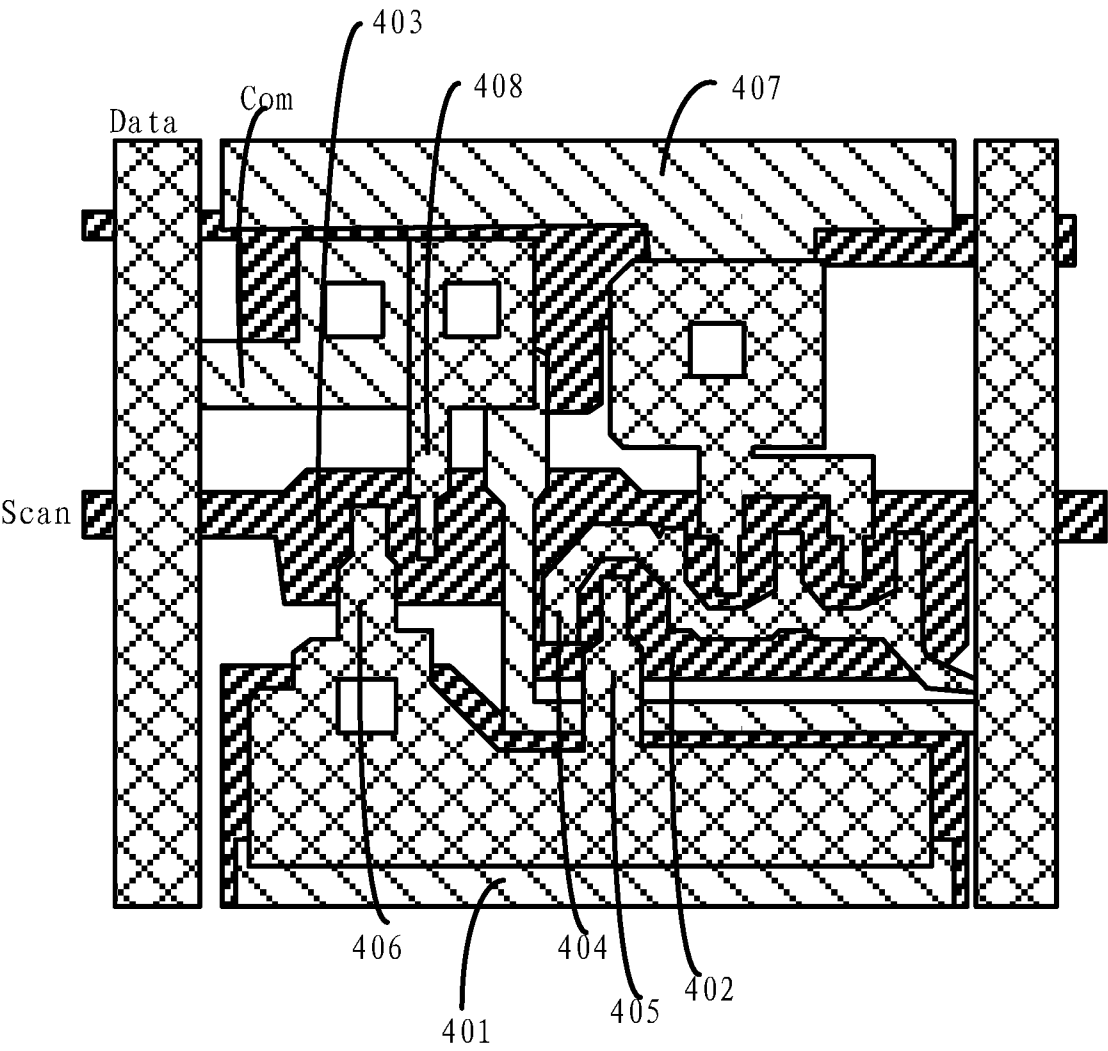


图 4B

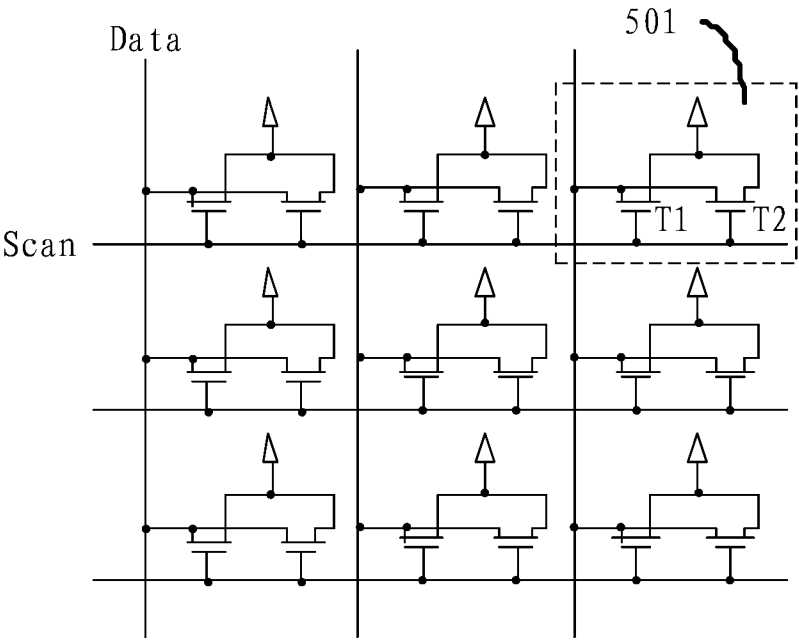


图 5

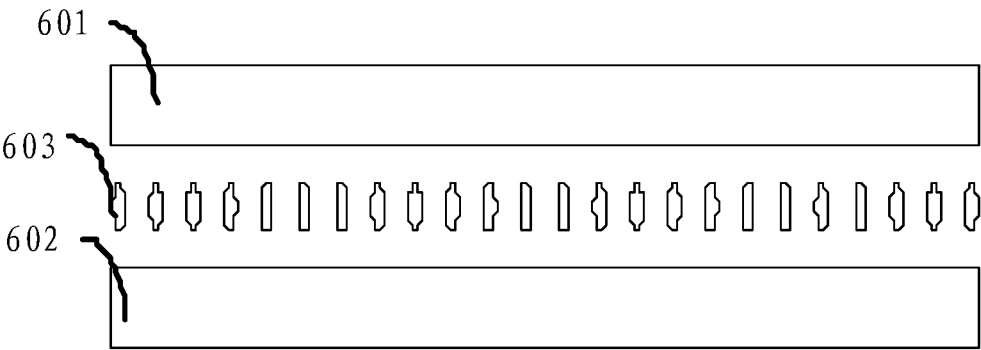


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/086230

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i; G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 华星, 像素, 象素, 画素, 电极, 充电, 速度, 效率, 时间, 扫描, 栅, 双, 二, 两, “2”, 多, 开关, 晶体管, TFT, 同, pixel, electrode, charg+, speed, rate, efficiency, time, scan+, dual, double, two, second, switch??. transistor?, same

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 106328078 A (SAMSUNG DISPLAY CO., LTD.) 11 January 2017 (2017-01-11) description, paragraphs [0045]-[0117], and figures 1-15	1-20
A	KR 20070036813 A (LG. PHILIPS LCD CO., LTD.) 04 April 2007 (2007-04-04) entire document	1-20
A	US 2012062537 A1 (SAMSUNG ELECTRONICS CO., LTD.) 15 March 2012 (2012-03-15) entire document	1-20
A	CN 104751820 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 01 July 2015 (2015-07-01) entire document	1-20
A	CN 103246094 A (INNOCOM TECHNOLOGY (SHENZHEN) CO., LTD. ET AL.) 14 August 2013 (2013-08-14) entire document	1-20
A	CN 101738800 A (SAMSUNG ELECTRONICS CO., LTD.) 16 June 2010 (2010-06-16) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

15 January 2018

Date of mailing of the international search report

13 February 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/086230

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	106328078	A	11 January 2017	US	2017003560	A1	05 January 2017
				KR	20170005331	A	12 January 2017
KR	20070036813	A	04 April 2007	None			
US	2012062537	A1	15 March 2012	KR	20120028623	A	23 March 2012
				KR	101719343	B1	24 March 2017
CN	104751820	A	01 July 2015	CN	104751820	B	24 October 2017
				WO	2016169155	A1	27 October 2016
				US	2017148406	A1	25 May 2017
CN	103246094	A	14 August 2013	CN	103246094	B	11 November 2015
CN	101738800	A	16 June 2010	KR	20100053949	A	24 May 2010
				EP	2187255	A1	19 May 2010
				JP	2010117699	A	27 May 2010
				US	8743304	B2	03 June 2014
				US	2010118221	A1	13 May 2010
				CN	101738800	B	15 April 2015

国际检索报告

国际申请号

PCT/CN2017/086230

A. 主题的分类

G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i; G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F; G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC; 华星, 像素, 象素, 画素, 电极, 充电, 速度, 效率, 时间, 扫描, 栅, 双, 二, 两, "2", 多, 开关, 晶体管, TFT, 同, pixel, electrode, charg+, speed, rate, efficiency, time, scan+, dual, double, two, second, switch??. transistor?, same

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 106328078 A (三星显示有限公司) 2017年 1月 11日 (2017 - 01 - 11) 说明书第[0045]-[0117]段, 附图1-15	1-20
A	KR 20070036813 A (LG. PHILIPS LCD CO., LTD.) 2007年 4月 4日 (2007 - 04 - 04) 全文	1-20
A	US 2012062537 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2012年 3月 15日 (2012 - 03 - 15) 全文	1-20
A	CN 104751820 A (深圳市华星光电技术有限公司) 2015年 7月 1日 (2015 - 07 - 01) 全文	1-20
A	CN 103246094 A (群康科技深圳有限公司 等) 2013年 8月 14日 (2013 - 08 - 14) 全文	1-20
A	CN 101738800 A (三星电子株式会社) 2010年 6月 16日 (2010 - 06 - 16) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 1月 15日

国际检索报告邮寄日期

2018年 2月 13日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

晏静文

电话号码 (86-10)53962511

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/086230

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106328078	A	2017年 1月 11日	US	2017003560	A1	2017年 1月 5日
				KR	20170005331	A	2017年 1月 12日
KR	20070036813	A	2007年 4月 4日	无			
US	2012062537	A1	2012年 3月 15日	KR	20120028623	A	2012年 3月 23日
				KR	101719343	B1	2017年 3月 24日
CN	104751820	A	2015年 7月 1日	CN	104751820	B	2017年 10月 24日
				WO	2016169155	A1	2016年 10月 27日
				US	2017148406	A1	2017年 5月 25日
CN	103246094	A	2013年 8月 14日	CN	103246094	B	2015年 11月 11日
CN	101738800	A	2010年 6月 16日	KR	20100053949	A	2010年 5月 24日
				EP	2187255	A1	2010年 5月 19日
				JP	2010117699	A	2010年 5月 27日
				US	8743304	B2	2014年 6月 3日
				US	2010118221	A1	2010年 5月 13日
				CN	101738800	B	2015年 4月 15日

表 PCT/ISA/210 (同族专利附件) (2009年7月)