

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl.	(45) 공고일자	2006년11월14일
<i>G11B 19/00</i> (2006.01)	(11) 등록번호	10-0644981
	(24) 등록일자	2006년11월03일

(21) 출원번호	10-2000-0034412	(65) 공개번호	10-2001-0007479
(22) 출원일자	2000년06월22일	(43) 공개일자	2001년01월26일

(30) 우선권주장	1999-177154	1999년06월23일	일본(JP)
	2000-175977	2000년06월12일	일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 가바사와겐이찌
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

유노끼히로또모
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

기따무라아쓰시
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

(74) 대리인 장수길
 구영창

심사관 : 고재현

(54) 재생 방법 및 재생 장치

요약

본 발명의 목적은 가변 구동 속도로 구동되는 기록 매체로부터 데이터를 판독하고, 기록 매체로부터 재생된 신호에 따라서 임시 메모리 수단으로의 기록을 허가하고, 만일 소정 사이클에서 생성된 기간 내에 기록의 허가가 있으면 임시 메모리 수단으로의 기록을 허용하고, 판독된 데이터를 임시 메모리 수단에 기록함으로써 임시 메모리 수단으로의 기록을 허가하기 위한 처리 동작을 용이하게 할 수 있는 재생 방법 및 장치를 제공하는 데 있다.

대표도

도 4

색인어

재생 장치, 기록 매체, 광 픽업, 임시 메모리 수단, 마이크로컴퓨터, PLL 회로

명세서

도면의 간단한 설명

도 1은 데이터 기록 허가 신호를 생성하기 위한 종래의 회로.

도 2의 (a)는 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 종래의 타이밍차트에서의 GRSCOR 신호.

도 2의 (b)는 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 종래의 타이밍차트에서의 XQOK 신호.

도 2의 (c)는 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 종래의 타이밍차트에서의 AND 출력 신호.

도 2의 (d)는 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 종래의 타이밍차트에서의 허가 신호.

도 3은 버퍼 RAM으로의 데이터 기록 타이밍을 생성하기 위한 동작을 도시하는 종래의 플로차트.

도 4는 본 발명의 실시예의 데이터 재생 장치의 구조를 도시하는 블록도.

도 5는 본 발명의 실시예의 허가 신호 생성 회로도.

도 6의 (a)는 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 타이밍차트에서의 SCOR 신호.

도 6의 (b)는 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 타이밍차트에서의 SUB Q 신호.

도 6의 (c)는 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 타이밍차트에서의 XQOK 신호.

도 6의 (d)는 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 타이밍차트에서의 Q 출력 신호.

도 6의 (e)는 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 타이밍차트에서의 GRSCOR 신호.

도 6의 (f)는 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 타이밍차트에서의 AND 출력 신호.

도 6의 (g)는 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 생성을 나타내는 타이밍차트에서의 허가 신호.

도 7은 본 발명의 실시예의 버퍼 RAM으로의 데이터 기록 타이밍을 생성하기 위한 동작을 도시하는 플로차트.

<도면의 주요 부분에 대한 부호의 설명>

1 : 광 디스크

2 : 스핀들 모터

3 : 광 픽업

4 : 프리앰프

5 : 서보 회로

6 : 신호 처리부

- 7 : RAM 컨트롤러
- 8 : 버퍼 RAM
- 9 : DAC (D/A 컨버터)
- 10 : LPF (로우패스 필터)
- 11 : 클록 생성 수단
- 12 : 마이크로컴퓨터
- 12a : 인터럽트 단자 INT
- 13 : 디스플레이
- 14 : 키

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일반적으로, 가변 구동 속도로 구동되는 기록 매체로부터 데이터를 판독하고 판독 타이밍과 다른 소정의 사이클에서 생성된 임시 메모리 수단으로의 메모리 타이밍에서 데이터를 임시 메모리 수단에 기억시켜서 그 데이터를 재생하도록 하는 재생 장치에 관한 것이다.

종래 기술에 따르면, 기록 매체에 기록된 오디오 데이터의 재생 중의 진동 때문에 기록 매체로부터의 데이터 판독이 중단되는 것으로 야기되는 판독 불연속으로 인한 오디오 데이터의 재생의 중단을 방지하기 위하여, 예를 들면, 통상의 오디오 데이터의 재생에 필요한 회전 속도보다 고속으로 스핀들 모터를 회전시켜서 광 픽업에 의해 판독된 기록 매체로부터의 데이터를 신호 처리부에 의하여 처리하고 그 데이터를 오디오 데이터로서 RAM(랜덤 액세스 메모리) 컨트롤러를 통하여 버퍼 RAM에 저장하도록 한다. 따라서, 마이크로컴퓨터는 판독 불연속이 생성하더라도 오디오 데이터를 소정 속도로 연속하여 판독하도록 제어한다.

만일 디스크로부터 재생된 RF 신호로부터 추출된 클록과 동기하는 프레임 동기 신호(SCOR 신호)와 크리스털 시스템 클록과 동기하는 프레임 동기 신호(GRSCOR 신호) 사이에 지터(jitter)가 있으면, 마이크로컴퓨터는 GRSCOR 신호를 참조하여 메모리 컨트롤러에 대해 XQOK 신호를 생성하여 버퍼 RAM으로의 데이터 기록의 시작과 정지를 제어한다.

도 2의 (a), (d)에 도시된 바와 같이, 메모리 컨트롤러는 GRSCOR 신호의 후단을 참조하여 버퍼 RAM으로의 기록 제어를 개시하여야 한다. 따라서, 종래에는, 도 1에 도시된 회로에 의하여 버퍼 RAM으로의 데이터 기록을 허가하기 위한 제어 신호가 생성된다.

도 1에 도시된 바와 같이, 마이크로컴퓨터(12)는 인터럽트 신호 입력 단자에 인가되는 크리스털 시스템 클록과 동기하는 프레임 동기 신호 GRSCOR가 하이 레벨이 되는 것을 검출하기 위하여 XQOK 신호를 생성한다. XQOK 신호는 NOT 회로(7a)에 의해 논리적으로 반전된 다음, AND 회로(7b)에 입력된다. AND 회로(7b)는 GRSCOR 신호와 XQOK 신호 사이의 논리곱을 획득하고 그 결과는 래치 회로(7c)에 입력된다. 그 후, 래치 회로(7c)의 출력과 GRSCOR 신호 사이의 논리곱이 AND 회로(7d)에 의해 획득되어 AND 출력으로서 타이머 회로(7e)에 입력된다. 메모리 기록 제어 블록(7f)이 그 동작을 시작하는 것을 허가하기 위한 허가 신호가 타이머 회로(7e)로부터 출력되고 이 허가 신호에 기초하여, 메모리 기록 제어 블록(7f)은 버퍼 RAM(8)으로의 데이터 기록을 제어한다. 타이머 회로(7e)로부터 출력된 허가 신호가 래치 회로(7c)의 리셋 입력 단자에 입력되고 래치 회로(7c)는 출력을 부정(negate)한다.

이 경우, 도 2의 (a), (b), (c), (d)에 도시된 버퍼 RAM으로의 데이터 기록 타이밍의 생성에 대한 종래의 타이밍차트에 의해 나타난 바와 같이, 마이크로컴퓨터는 GRSCOR 신호가 하이 레벨인 그러한 기간 중의 기간 T5에서만 액티브 로우로 되고 마이크로컴퓨터는 RAM 컨트롤러에 대해 데이터 기록을 허가하기 위한 허가 신호(XQOK 신호)를 생성하여 RAM 컨트롤러에 송신해야 한다. 따라서, 마이크로컴퓨터는 인터럽트 단자에 의하여 인터럽트 처리를 통하여 GRSCOR 신호를 페치(fetch)하고 즉시 상기 엄격한 타이밍에서 XQOK 신호를 송신할 것이 요구된다.

도 3은 버퍼 RAM으로의 데이터 기록 타이밍의 생성에 대한 종래의 플로차트를 도시한다. 도 3을 참조하면, 스텝 S11에서 SCOR 신호가 입력되면, 프로세싱은 스텝 S12로 진행하여 신호 처리부로부터 서브코드 Q의 데이터가 페치된다. 스텝 S13에서, 마이크로컴퓨터는 페치된 서브코드 Q의 데이터에 따라서 어드레스의 연속성을 체크한다. 만일 어드레스가 불연속적이면, 스텝 S11에서 SCOR 신호의 유무가 판정되고, 그 후, 스텝 S12에서의 서브코드 Q의 데이터의 페칭 및 스텝 S13에서의 어드레스 연속성의 체크가 반복된다. 만일 어드레스가 연속적이면, 프로세싱은 스텝 S14로 진행하여, 인터럽트 처리가 생성하였는지 여부가 판정된다.

만일 스텝 S14에서 인터럽트 처리가 생성하면, 프로세싱은 스텝 S15로 진행하여, GRSCOR 신호가 하이 레벨인지 여부가 판정된다. 만일 GRSCOR 신호가 하이 레벨이면, 프로세싱은 스텝 S16으로 진행하여, 마이크로컴퓨터가 데이터 기록을 허가하기 위한 신호를 RAM 컨트롤러에 송신한다. XQOK 신호의 생성 타이밍은 도 2(a), (b)에 도시되어 있다. 만일 스텝 S15에서 GRSCOR 신호가 하이 레벨이 아니면, 프로세싱은 스텝 S17로 진행하여, 다른 인터럽트 처리가 수행된다.

상술한 바와 같이, 장치에 가해지는 진동으로 인해 기록 매체로부터의 데이터 판독이 중단되는 것에 의해 야기되는 판독의 불연속 때문에 오디오 데이터의 재생이 중단되는 것을 방지하기 위한 종래의 기술에서는, 마이크로컴퓨터가 데이터 기록을 허가하기 위한 XQOK 신호를 RAM 컨트롤러에 송신할 수 있는 그러한 타이밍이 엄격히 제한된다. 그러므로, 마이크로컴퓨터는 인터럽트 처리를 위한 인터럽트 포트를 필요로 하고 그 소프트웨어에 대해 다른 처리에 영향을 미칠 수 있는 일부 제한이 가해진다.

따라서, 본 발명은 상술한 문제점들을 고려하여 달성되었으며, 그러므로, 본 발명의 목적은 오디오 데이터의 재생의 중단을 방지하기 위한 재생 장치로서, 마이크로컴퓨터가 RAM 컨트롤러에 대해 데이터 기록을 허가하기 위한 허가 신호의 타이밍 생성을 느슨하게 하는 재생 장치를 제공하는 데 있다.

발명이 이루고자 하는 기술적 과제

상기 목적을 달성하기 위하여, 본 발명의 목적에 따르면, 가변 구동 속도로 구동되는 기록 매체로부터 데이터를 판독하고 재생을 위한 임시 메모리 수단에 기억시키는 재생 방법에 있어서, 상기 기록 매체로부터 재생된 신호로부터 생성되는 상기 기록 매체로부터의 데이터 판독이 가능한 타이밍을 나타내는 판독가능 신호를 검출하는 단계; 상기 판독가능 신호가 검출될 때 판독된 데이터의 연속성을 판정하는 단계; 만일 상기 판독된 데이터가 연속성을 갖는 것으로 판정되면 즉시 상기 데이터가 상기 임시 메모리 수단에 기록되는 것을 허가하기 위한 허가 신호를 출력하는 단계를 포함하는 재생 방법이 제공된다.

또한, 본 발명의 다른 국면에 따르면, 가변 속도로 구동되는 기록 매체로부터 데이터를 판독하여 재생하는 재생 장치에 있어서, 상기 기록 매체로부터 재생되는 신호로부터 생성되는 상기 기록 매체로부터의 데이터 판독이 가능한 타이밍을 나타내는 판독가능 신호를 검출하기 위한 검출 수단; 상기 판독가능 신호가 검출될 때 판독된 데이터의 연속성을 판정하기 위한 판정 수단; 상기 기록 매체로부터 판독된 데이터를 임시 기억하기 위한 임시 메모리 수단; 및 만일 상기 판독된 데이터가 연속성을 갖는 것으로 판정되면 즉시 상기 데이터가 상기 임시 메모리 수단에 기록되는 것을 허가하기 위한 허가 신호를 출력하기 위한 허가 신호 출력 수단을 포함하는 재생 수단이 제공된다.

발명의 구성 및 작용

이하, 본 발명의 실시예의 데이터 재생 장치에 대하여 첨부도면을 참조하여 상세히 설명하겠다. 도 4는 이 실시예의 데이터 재생 장치의 구조를 도시하는 블록도이다.

이 실시예의 데이터 재생 장치는, 오디오 데이터가 기록된 광 디스크(1); 상기 광 디스크를 회전시키기 위한 스핀들 모터(2), 상기 광 디스크(1)에 재생을 위한 레이저 빔을 조사하기 위한 광 픽업(3); 상기 광 픽업(3)에 의해 조사된 레이저 빔 중 상기 광 디스크(1)로부터의 반사광을 검출하여 후단의 신호 처리가 가능해지도록 가산 또는 감산에 의해 상기 반사광을 증

폭함으로써 RF 신호, 포커스 서보 신호, 트래킹 서보 신호 및 스핀들 서보 신호를 생성하는 프리앰프(4); 및 상기 프리앰프(4)에 의해 생성된 상기 포커스 서보 신호, 트래킹 서보 신호 및 스핀들 서보 신호에 기초하여 상기 광 픽업(3)의 2축 액츄에이터의 포커스 코일 및 트래킹 코일을 구동시켜 상기 스핀들 모터(2)를 구동시키기 위한 서보 회로(5)를 포함한다.

또한, 이 실시예의 데이터 재생 장치는, 상기 프리앰프(4)에 의해 생성된 RF 신호로부터 클록을 추출하고 상기 RF 신호에 대해 EFM(8-14 변조) 디코딩, 에러 정정, 보간 및 서브 코드 디코딩 등과 같은 처리를 수행하는 신호 처리부(6)와, 상기 신호 처리부(6)에 의해 신호 처리가 행해진 데이터를 버퍼 RAM(8)에 대하여 기록 또는 판독을 제어하기 위한 RAM 컨트롤러(7)와, 고속 재생된 데이터를 임시 기억하고 소정의 레이트로 판독하는 데 이용되는 버퍼 RAM(8)와, 상기 버퍼 RAM(8)으로부터 판독된 데이터를 아날로그 신호로 변환하기 위한 DAC(D/A 컨버터)(9) 및 상기 변환된 아날로그 신호로부터 소정의 주파수 영역만을 폐지하기 위한 LPF(로우패스 필터)(10)를 포함한다.

또한, 이 실시예의 데이터 재생 장치는, 소정 주파수를 갖는 크리스털과 같은 발진기에 의하여 클록을 생성하고 상기 신호 처리부(6), RAM 컨트롤러(7), 및 DAC(9)에 공급하기 위한 클록 생성 수단(11)과, 상기 서보 회로(5), 신호 처리부(6) 및 RAM 컨트롤러(7)에 제어 신호를 공급하여 그 동작을 제어하기 위한 마이크로컴퓨터(12)와, 동작 모드, 재생 트랙 번호 등을 표시하기 위한 디스플레이(13)와, 동작 지시 등을 입력할 수 있는 키(14)를 포함한다.

신호 처리부(6)는 소정의 신호 복조 처리에 의해 RF 신호로부터 서브코드 Q를 폐지하여 마이크로컴퓨터(12)에 공급한다. 신호 처리부(6)는 PLL(위상 동기 루프) 회로에 의하여 재생 RF 신호로부터 추출된 클록과 동기하는 프레임 동기 신호 SCOR를 생성하여 마이크로컴퓨터(12)에 공급하고 크리스털 시스템 클록과 동기하는 프레임 동기 신호 GRSCOR 신호를 생성한다. 마이크로컴퓨터(12)는 버퍼 RAM(8)으로의 데이터 기록의 허가를 위한 허가 신호 XQOK 신호를 RAM 컨트롤러(7)에 송신한다.

광 픽업(3)은 동기 신호 및 어드레스 정보를 포함하는 디지털 신호가 기록된 디스크를 재생하기 위한 재생 수단을 형성한다.

신호 처리부(6)의 PLL 회로는 광 픽업(3)에 의해 재생된 디지털 신호로부터 동기 신호를 추출하기 위한 추출 수단을 형성한다.

신호 처리부(6)는 광 픽업(3)에 의해 재생된 디지털 신호를 디코딩하기 위한 신호 처리 수단을 형성한다.

또한, 클록 생성 수단(11)은 임의 주파수를 생성하기 위한 클록 생성 수단을 형성한다.

신호 처리부(6)는 클록 생성 수단(11)에 의해 생성된 임의 클록에 기초하여 동기 신호 GRSCOR을 생성하기 위한 동기 신호 생성 수단을 형성한다.

버퍼 RAM(8)은 신호 처리부(6)로부터 출력된 디지털 신호를 임시 기억하기 위한 메모리 수단을 형성한다.

마이크로컴퓨터(12)는 신호 처리부(9)의 PLL 회로에 의해 추출된 동기 신호 SCOR에 기초하여 신호 처리부(9)에 의해 디코딩된 디지털 신호에 포함된 어드레스 정보(서브 코드 Q)를 폐지하여 연속성을 검출하기 위한 검출 수단을 형성한다.

마이크로컴퓨터(12)는 신호 처리부(6)의 PLL 회로에 의해 추출된 동기 신호 SCOR을 획득하는 타이밍으로부터 신호 처리부(6)에 의해 생성된 동기 신호 GRSCOR을 획득하는 타이밍까지의 기간 내에 어드레스 정보(서브 코드 Q)의 연속성을 인식한다면 신호 처리부(6)로부터 출력된 디지털 신호의 버퍼 RAM(8)으로의 폐지를 허가하기 위한 허가 신호 XQOK를 생성한다.

도 5는 도 4에 도시된 실시예에서의 본 발명의 구성요소인 부분들을 도시한다.

NOT 회로(7a), 래치 회로(7c), AND 회로(7d), 타이머 회로(7e) 및 메모리 기록 제어 블록(7f)은 도 4에 도시된 RAM 컨트롤러(7)의 부분이고, 다른 회로들은 도 4의 대응 번호를 갖는 회로들에 대응한다.

이하, 그러한 구성을 갖는 실시예의 재생 장치의 동작을 설명하겠다. 도 4를 참조하면, 광 디스크(1)에 기록된 신호는 광 픽업(3)으로부터의 레이저 빔의 조사에 의해 판독되고, 프리앰프(4)를 통과하여 소위 RF 신호가 얻어진다. RF 신호는 신호 처리부(6)에 의해 EFM 디코딩, 에러 정정, 보간 및 서브코드 디코딩과 같은 처리가 행해지고, 그것의 주 데이터인 오디오 데이터 출력은 RAM 컨트롤러(7)를 통하여 버퍼 RAM(8)에 기억된다.

데이터 전송 레이트와 관련해서는, 재생된 오디오 데이터는, 서보 회로(5)로부터의 구동 신호에 따라서 스핀들 모터(2)를 제어함으로써, 예를 들면, 정상 회전보다 고속으로 디스크(1)를 회전시키기 위한 가변 회전 수단에 의하여, 최종 재생 출력보다 고속으로 버퍼 RAM(8)에 기록된다.

버퍼 RAM(8)에 기억된 오디오 데이터는 RAM 컨트롤러(7)에 의해 정상 재생 레이트로 판독되어 DAC(9)에 의해 아날로그 신호로 변환된다. 그 후, LPF(10)에 의하여 소정 주파수 영역만을 폐지함으로써, 아날로그 신호는 오디오 신호로서 출력된다.

여기서, 만일 서보 시스템이 교란에 의해 방해를 받으면, 예를 들어, 첫째로 광 픽업(3)에 의한 포커스 서보가 취소되면, 둘째로 RF 신호로부터 폐지된 서브코드 Q가 신호 처리부(6)의 신호 복조 처리시에 불연속이 되면, 셋째로 신호 처리부(6)의 PLL 회로가 소정 시간 이상 안정화되지 않으면, 넷째로 신호 처리부(6)의 보간을 위한 플래그가 상승되면, 마이크로컴퓨터(12)는 각각의 조건을 모니터한다. 그 후, 마이크로컴퓨터(12)는 RAM 컨트롤러(7)에 의해 버퍼 RAM(8)으로의 오디오 데이터의 기록을 중단하도록 제어한다.

그 후, 서보 시스템이 복구된 후에, 마이크로컴퓨터는 RAM 컨트롤러(7)를 통하여 재생 신호가 중단되기 바로 전 버퍼 RAM(8) 상의 오디오 데이터 기록 어드레스를 액세스하여 그 지점으로부터 기록을 재개한다.

따라서, 만일 버퍼 RAM(8) 내에 기억된 오디오 데이터가 비워지지 않으면, 연속 재생 출력이 얻어질 수 있다. 물론, 이 경우, 버퍼 RAM(8) 내에 기억된 오디오 데이터가 채워지게 되면, 마이크로컴퓨터(12)는 포즈 동작(pose operation)에 진입하기 위하여 RAM 컨트롤러(7)로의 오디오 데이터의 기록을 인터럽트할 필요가 있다.

그러나, 비록 신호 처리부(6)에 입력되는 RF 신호가 디스크(1)의 회전 불균일 등을 포함하는 PLL 시스템 클록과 동기화더라도, RAM 컨트롤러(7)로 출력되는 주 데이터가 크리스털 시스템 클록과 동기하기 때문에, 양자 사이에 지터가 존재한다. 만일 버퍼 RAM(8)으로의 데이터 기록을 재개하는 타이밍이 서브코드 Q의 어드레스에 의존한다면, 접속 에러에 따른 오버래핑 또는 데이터 손실이 발생한다.

이러한 현상을 방지하기 위하여, PLL 시스템 클록과 동기하는 프레임 동기 신호 SCOR 신호뿐만 아니라 크리스털 시스템 클록과 동기하는 프레임 동기 신호 GRSCOR 신호가 생성되고 이에 기초하여, 마이크로컴퓨터(12)는 RAM 컨트롤러(7)에 의해 버퍼 RAM(8)으로의 데이터 기록의 시작 또는 중단을 제어한다.

여기서, 도 6의 (a), (b), (c), (d), (e), (f), (g)는 이 실시예의 버퍼 RAM으로의 데이터 기록 타이밍의 발생에 대한 타이밍 차트를 도시한다. 마이크로컴퓨터(12)는 도 6의 (b)에 도시된 서브코드 Q를 체크한다. 만일 서브코드 Q를 체크함으로써 데이터 연속성이 교란되지 않는다고 판정되면, 마이크로컴퓨터(12)는 RAM 컨트롤러(7)에 의하여 버퍼 RAM(8)으로 데이터 기록 허가 신호 XQOK 신호(도 6의 (c))를 송신한다. 그 타이밍은 도 6의 (a)에 도시된 SCOR 신호가 하이 레벨이 된 이후 도 6의 (a)에 도시된 SCOR 신호와 도 6의 (e)에 도시된 GRSCOR 신호 사이의 지터를 고려할 때 GRSCOR 신호가 가장 일찍 하이 레벨이 되는 타이밍 이전 T1 내에 있어야만 한다.

만일 도 6의 (a)에 도시된 SCOR 신호와 도 6의 (e)에 도시된 GRSCOR 신호 사이의 지터의 폭이 T2인 것으로 가정하면, T1은 T2 이전 임의의 타이밍이 된다($T3 > 0$).

따라서, 마이크로컴퓨터(12)는, GRSCOR 신호를 폐지하거나 또는 모니터하지 않고서, 서브코드 Q의 처리가 완료된 후 임의의 타이밍에서 허가 신호 XQOK 신호를 송신하지만 하면 된다. 그러므로, 마이크로컴퓨터(12)는 인터럽트 단자(12a)(INT)를 필요로 하지 않으며 인터럽트 처리에 의하여 GRSCOR 신호를 받아들이거나 엄격한 타이밍에서 XQOK 신호를 송신할 필요가 없다.

GRSCOR 신호 타이밍에 대해서는, 마이크로컴퓨터(12)는 처리 조건 또는 신호 처리부(6)로부터의 출력 데이터의 샘플링을 설정함으로써 각각의 조건을 인지하여 T1, T2, T3의 타이밍을 용이하게 인지한다.

도 5를 참조하여 더욱 상세한 동작을 설명하겠다.

SCOR 신호가 마이크로컴퓨터(12)의 입력 포트에 입력되고 마이크로컴퓨터(12)는 SCOR 신호에 따라서 서브코드 Q를 평가한다. 만일 어드레스의 연속성이 확인되면, XQOK 신호가 출력된다.

마이크로컴퓨터(12)에 의해 출력된 XQOK 신호는 NOT 회로(7a)에 의해 반전되고 XQOK 신호는 래치(7c)에 세트 입력으로서 래치된다.

만일 XQOK 신호가 래치(7c)에 의해 래치되면, 래치(7c)의 Q 출력은 어서트(assert)되고, 그에 따라 AND 게이트(7d)의 GRSCOR 신호에 대한 게이트가 오픈된다.

만일 GRSCOR 신호가 어서트되고 동시에 GRSCOR 신호에 대한 게이트가 오픈되면, 타이머(7e)는 소정의 기간 내에 GRSCOR 신호의 후단으로부터 Q 출력으로부터 허가 신호를 출력한다.

또한, 래치(7c)는 다음 SCOR 신호에 의해 리셋되고, 그에 따라 GRSCOR에 대한 게이트가 클로즈된다. 그 후 동일한 동작이 계속된다.

도 7은 이 실시예의 버퍼 RAM으로의 데이터 기록에 대한 타이밍을 생성하기 위한 동작에 대한 플로차트를 도시한다. 만일 도 7의 스텝 S1에서 SCOR 신호가 입력되면, 프로세싱은 스텝 S2로 진행하여 마이크로컴퓨터(12)가 신호 처리부(6)로부터 서브코드 Q의 데이터를 폐치한다. 스텝 S3에서, 마이크로컴퓨터(12)는 서브코드 Q의 데이터에 따라서 어드레스의 연속성을 체크한다. 만일 어드레스가 연속적이면, 스텝 S1에서 SCOR 신호의 유무가 판정되고, 그 후, 스텝 S2에서 서브코드 Q의 데이터가 폐치된다. 스텝 S3에서, 어드레스 연속성 체크가 반복되고 만일 어드레스가 연속적이면, 프로세싱은 스텝 S4로 진행하여 마이크로컴퓨터(12)가 RAM 컨트롤러(7)가 데이터를 기록하는 것을 허가하기 위한 XQOK 신호를 송신한다. XQOK 신호의 생성에 대한 타이밍은 도 6의 (a), (b), (c)에 도시되어 있다.

이 실시예의 재생 장치는, 동기 신호 및 어드레스 정보를 포함하는 디지털 신호가 기록되어 있는 디스크를 재생하기 위한 재생 수단인 광 픽업(3)과, 광 픽업(3)에 의해 재생된 디지털 신호로부터 동기 신호 SCOR을 추출하기 위한 추출 수단인 신호 처리부(6)의 PLL 회로와, 광 픽업(3)에 의해 재생된 디지털 신호를 디코딩하기 위한 신호 처리 수단인 신호 처리부(6)와, 임의의 주파수를 생성하기 위한 클록 생성 수단인 클록 생성 수단(11)과, 클록 생성 수단(11)에 의해 생성된 임의의 클록에 기초하여 동기 신호 GRSCOR을 생성하기 위한 동기 신호 생성 수단인 신호 처리부(6)와, 신호 처리부(6)로부터 출력된 디지털 신호를 임시로 기억하기 위한 메모리 수단인 버퍼 RAM(8)과, 신호 처리부(6)에 의해 디코딩된 디지털 신호에 포함된 어드레스 정보(서브코드 Q)를 폐치하여 신호 처리부(6)의 PLL 회로에 의해 추출된 동기 신호 SCOR에 기초하여 연속성을 검출하기 위한 검출 수단인 마이크로컴퓨터(12)를 포함한다. 만일 신호 처리부(6)의 PLL 회로에 의해 동기 신호 SCOR이 추출되는 타이밍으로부터 신호 처리부(6)에 의해 생성된 동기 신호 GRSCOR이 얻어지는 타이밍까지 기간 T1 내에 마이크로컴퓨터(12)에 의해 어드레스 정보(서브코드 Q)의 연속성이 인지될 수 있다면, 신호 처리부(6)로부터 출력된 디지털 신호가 버퍼 RAM(8)으로 폐치되는 것을 허가하기 위한 허가 신호 XQOK가 생성되고, 그에 따라 허가 신호 XQOK를 생성하기 위한 타이밍의 자유도가 확대될 수 있다. 또한, 허가 신호의 타이밍 제어가 느슨해지기 때문에, 인터럽트 처리가 불필요하게 되고, 따라서 구성과 처리가 단순화될 수 있다.

또한, 상술한 바와 같이, 이 실시예의 재생 장치는 만일 신호 처리부(6)의 PLL 회로에 의해 추출되는 동기 신호 SCOR과 신호 처리부(6)에 의해 생성되는 동기 신호 GRSCOR 사이에 지터 폭이 존재하는 경우에 허가 신호 XQOK를 생성한다. 따라서, 버퍼 RAM(8)에 의하여 지터를 흡수하기 위한 폭이 고려되는 경우에도, 허가 신호의 타이밍 제어가 느슨하게 될 수 있다.

상술한 바와 같이, 이 실시예의 재생 장치는 신호 처리부(6)의 PLL 회로에 의해 추출되는 동기 신호 SCOR과 신호 처리부(6)에 의해 생성되는 동기 신호 GRSCOR 사이에 지터가 존재하지 않는 경우에 허가 신호 XQOK를 생성하기 때문에, 신호 처리부(6)는 클록 생성 수단(11)에 의해 공급되는 클록 신호가 아니라 PLL 회로에 의해 추출되는 클록 신호에 따라서 동작한다. 따라서, 만일 신호 처리부(6)의 PLL 회로에 의해 추출되는 동기 신호 SCOR이 신호 처리부(6)에 의해 생성되는 동기 신호 GRSCOR과 동기한다면, 허가 신호의 타이밍 제어가 느슨해질 수 있다.

상술한 이 실시예에서는 광 디스크(1)가 CD(콤팩트 디스크)인 경우를 설명하였으나, 그것은 다른 광 디스크, 예를 들면, 미니 디스크(MD), 디지털 버서타일 디스크(DVD), 재기록이 가능한 CD-RW, 또는 광자기 디스크(MO)가 될 수도 있다.

본 발명의 재생 장치는 동기 신호 및 어드레스 정보를 포함하는 디지털 신호가 기록되어 있는 디스크를 재생하기 위한 재생 수단과, 재생 수단에 의해 재생된 디지털 신호로부터 동기 신호를 추출하기 위한 추출 수단과, 재생 수단에 의해 재생된 디지털 신호를 디코딩하기 위한 신호 처리 수단과, 임의의 주파수를 생성하기 위한 클록 생성 수단과, 클록 생성 수단에 의해 생성된 임의의 클록에 기초하여 동기 신호를 생성하기 위한 동기 신호 생성 수단과, 신호 처리 수단으로부터 출력된 디지털 신호를 임시로 기억하기 위한 메모리 수단과, 신호 처리 수단에 의해 디코딩된 디지털 신호에 포함된 어드레스 정보를 폐

치하여 연속성을 검출하기 위한 검출 수단을 포함한다. 만일 추출 수단에 의해 동기 신호가 추출되는 타이밍으로부터 동기 신호 생성 수단에 의해 생성된 동기 신호가 얻어지는 타이밍까지의 기간 내에 검출 수단에 의해 어드레스 정보의 연속성이 인지될 수 있다면, 신호 처리 수단으로부터 출력된 디지털 신호가 메모리 수단으로 폐지되는 것을 허가하기 위한 허가 신호가 생성되고, 그에 따라 허가 신호를 생성하기 위한 타이밍의 자유도가 확대될 수 있다. 또한, 허가 신호의 타이밍 제어가 느슨해지기 때문에, 인터럽트 처리가 불필요하게 되고, 따라서 구성과 처리가 단순화될 수 있다.

발명의 효과

상술한 바와 같이, 본 발명의 재생 장치는 만일 추출 수단에 의해 추출되는 동기 신호와 동기 신호 생성 수단에 의해 생성되는 동기 신호 사이에 지터 폭이 존재하는 경우에 허가 신호를 생성하기 때문에, 메모리 수단에 의해 지터를 흡수하기 위한 폭이 고려되는 경우에도 허가 신호의 타이밍 제어가 느슨해질 수 있다고 하는 효과가 있다.

상술한 바와 같이, 본 발명의 재생 장치는 만일 추출 수단에 의해 추출되는 동기 신호와 동기 신호 생성 수단에 의해 생성되는 동기 신호 사이에 지터가 존재하지 않는 경우에 허가 신호를 생성하기 때문에, 신호 처리 수단이 추출 수단에 의해 추출된 클록 신호에 따라서 동작하고 추출 수단에 의해 추출된 동기 신호가 동기 신호 생성 수단에 의해 생성된 동기 신호와 동기하는 경우에도, 허가 신호의 타이밍 제어가 느슨해질 수 있다고 하는 부가적인 효과가 있다.

(57) 청구의 범위

청구항 1.

가변속 재생이 가능한 기록 매체로부터 데이터를 판독하고 재생을 위하여 임시 메모리 수단에 기억시키는 재생 방법에 있어서,

상기 기록 매체로부터 재생되는 동기 신호를 검출하는 단계;

상기 동기 신호가 검출될 때 판독된 데이터의 연속성을 판정하는 단계; 및

상기 판독된 데이터가 연속성을 갖는 것으로 판정되면, 상기 데이터가 상기 임시 메모리 수단에 기록되는 것을 허가하는 제1 허가 신호를 출력하는 단계를 포함하고,

상기 제1 허가 신호는, 상기 동기 신호가 검출된 이후, 동기 시스템 클록이 생성되기 이전 소정 기간 내에 출력되는 것을 특징으로 하는 재생 방법.

청구항 2.

제1항에 있어서, 상기 재생은 상기 임시 메모리 수단에 기록될 데이터를 상기 기록 매체로부터 판독하고 상기 임시 메모리 수단에 기록하는 단계와 비동기적으로 수행되는 것을 특징으로 하는 재생 방법.

청구항 3.

제1항에 있어서,

상기 제1 허가 신호를 유지하는 동안, 상기 유지된 신호와 상기 임시 메모리 수단에 데이터가 기록될 수 있는 타이밍을 나타내는 기록 동기 신호 사이의 논리곱을 획득하는 단계; 및

그 논리곱이 획득되는 신호의 끝점으로부터 소정 기간에 상기 임시 메모리 수단에 데이터를 기록하는 동작을 허가하는 제2 허가 신호를 출력하는 단계

를 더 포함하는 것을 특징으로 하는 재생 방법.

청구항 4.

가변속 재생이 가능한 기록 매체로부터 데이터를 판독하고 재생하기 위한 재생 장치에 있어서,

상기 기록 매체로부터 재생되는 동기 신호를 검출하기 위한 검출 수단;

상기 동기 신호가 검출될 때 상기 기록 매체로부터 판독된 데이터가 연속성을 갖는지 여부를 판정하기 위한 판정 수단;

상기 기록 매체로부터 판독된 데이터를 임시 기억하기 위한 임시 메모리 수단; 및

상기 판독된 데이터가 연속성을 갖는 것으로 판정되면, 아무런 인터럽트 처리 없이 상기 데이터가 상기 임시 메모리 수단에 기록되는 것을 허가하는 제1 허가 신호를 출력하는 제1 허가 신호 출력 수단을 포함하고,

상기 제1 허가 신호는, 상기 동기 신호가 검출된 이후, 동기 시스템 클록이 생성되기 이전 소정 기간 내에 출력되는 것을 특징으로 하는 재생 장치.

청구항 5.

제4항에 있어서,

상기 기록 매체로부터 판독된 데이터를 상기 제1 허가 신호 출력 수단에 의해 출력된 제1 허가 신호에 따라서 상기 임시 메모리 수단에 기록하는 한편, 상기 데이터 기록과 비동기적으로 상기 임시 메모리 수단으로부터 데이터를 재생하기 위해 상기 임시 메모리 수단으로부터 데이터를 판독하기 위한 메모리 제어 수단을 더 포함하는 것을 특징으로 하는 재생 장치.

청구항 6.

제5항에 있어서, 상기 메모리 제어 수단은,

상기 제1 허가 신호를 유지하기 위한 유지 수단;

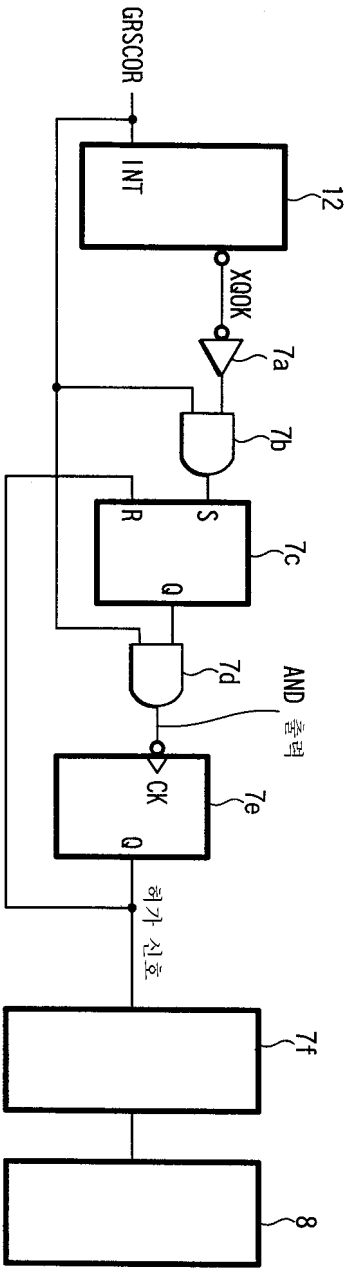
상기 유지 수단에 의해 유지된 신호와 데이터가 상기 임시 메모리 수단에 기록될 수 있는 타이밍을 나타내는 기록 동기 신호 사이의 논리곱을 획득하기 위한 논리곱 획득 수단; 및

상기 논리곱 획득 수단에 의해 출력되는 신호의 끝 이후 소정 기간에 상기 임시 메모리 수단에 데이터를 기록하는 동작을 허가하는 제2 허가 신호를 출력하는 제2 허가 신호 출력 수단

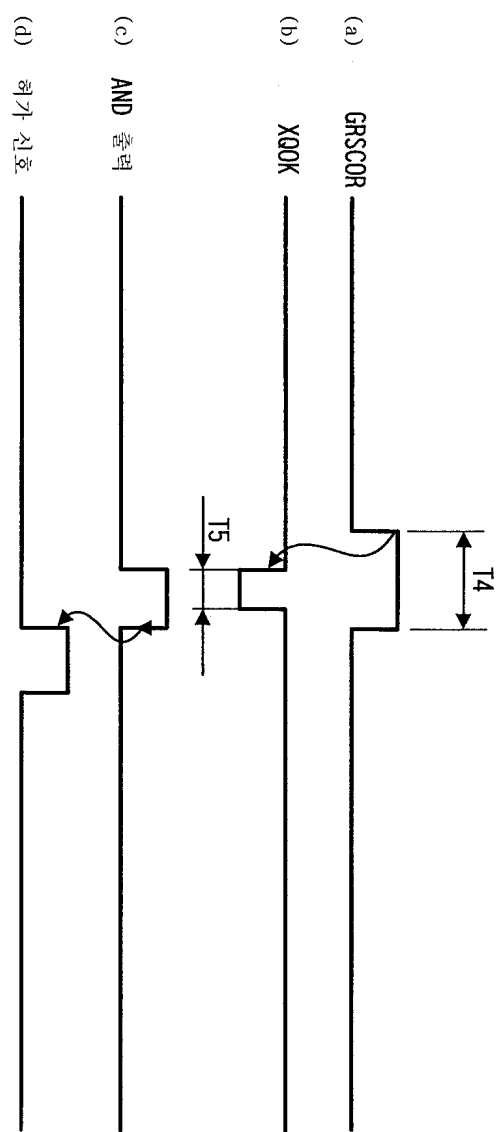
을 포함하는 것을 특징으로 하는 재생 장치.

도면

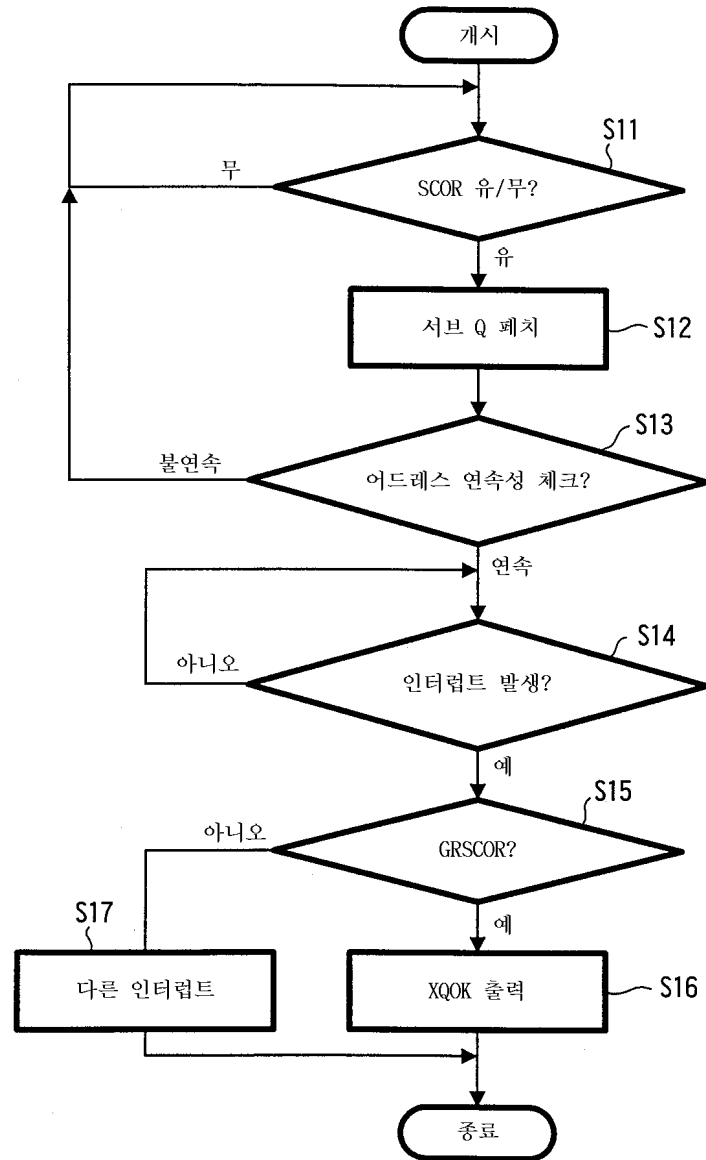
도면1



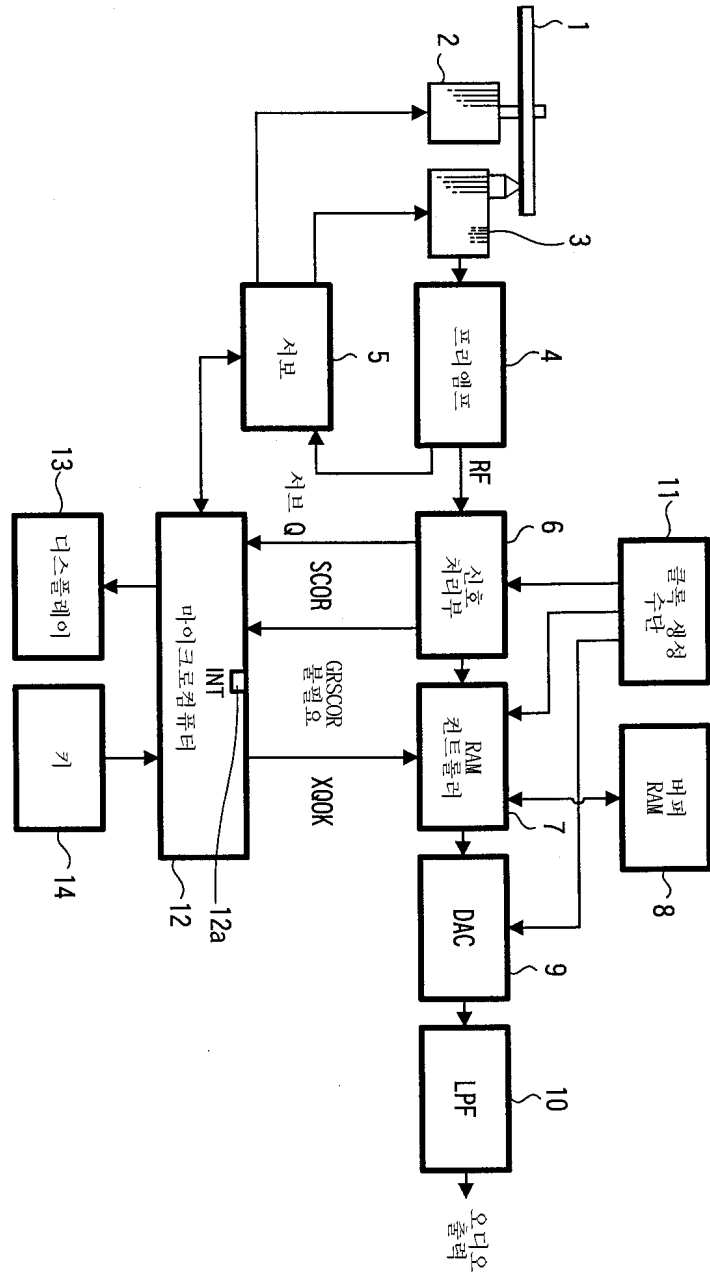
도면2



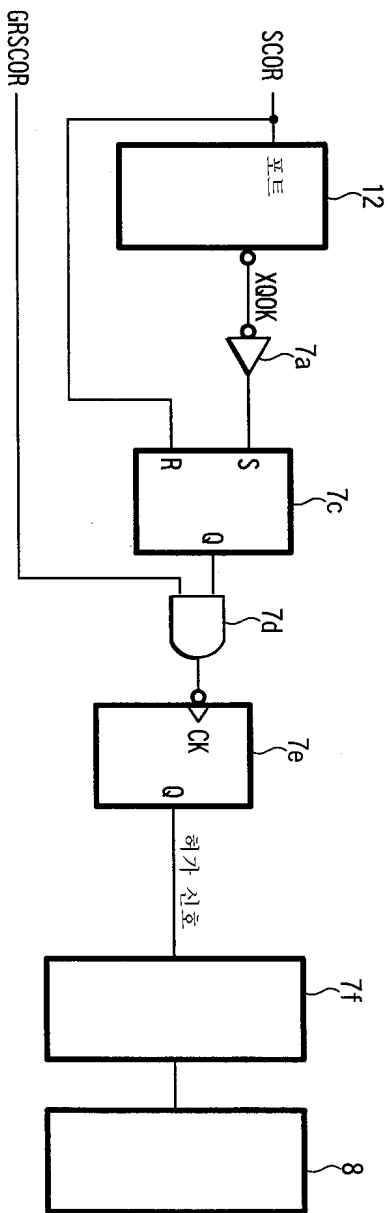
도면3



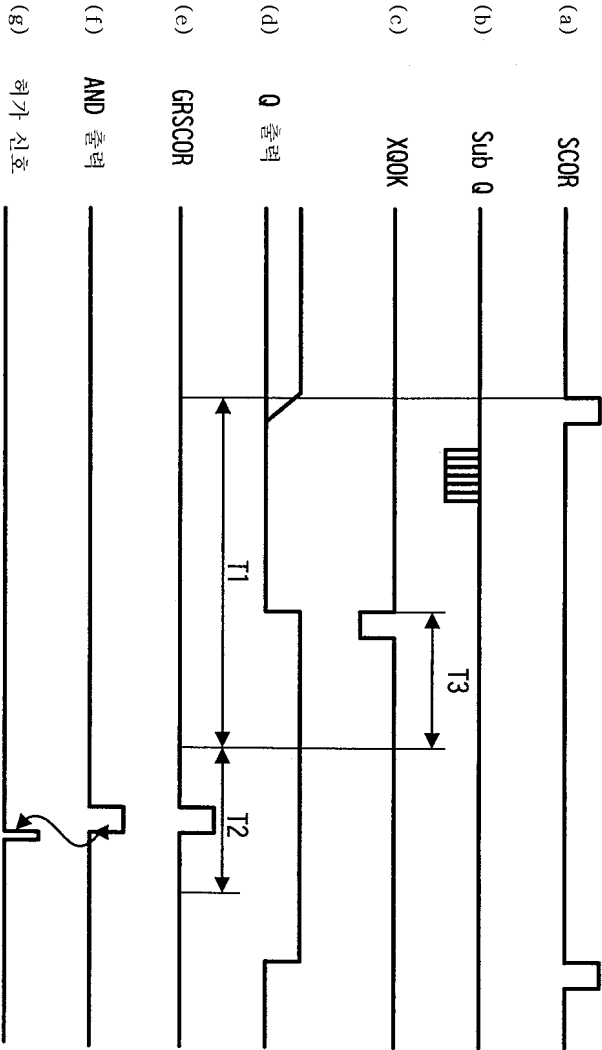
도면4



도면5



도면6



도면7

