
Octrooiraad



⑩ A Terinzagelegging ⑪ 8300045

Nederland

⑲ NL

- ⑤4 Schakeling voor het toewijzen van toegang tot een voor opvragen gedeelde lijn.**
- ⑤1 Int.Cl³: G06F 3/04, G06F 3/02, G06F 9/46, H04L 11/00.**
- ⑦1 Aanvrager: Western Electric Company, Incorporated te New York.**
- ⑦4 Gem.: Ir. H.M. Urbanus c.s.
Vereenigde Octroobureaux
Nieuwe Parklaan 107
2587 BP 's-Gravenhage.**

-
- ②1 Aanvraag Nr. 8300045.**
- ②2 Ingediend 6 januari 1983.**
- ③2 Voorrang vanaf 7 januari 1982.**
- ③3 Land van voorrang: Ver. St. v. Am. (US).**
- ③1 Nummer van de voorrangsaanvraag: 337674 .**
- ⑥2 --**

-
- ④3 Ter inzage gelegd 1 augustus 1983.**

De aan dit blad gehechte afdruk van de beschrijving met conclusie(s) en eventuele tekening(en) bevat afwijkingen ten opzichte van de oorspronkelijk ingediende stukken; deze laatste kunnen bij de Octrooiraad op verzoek worden ingezien.

Betr.: Schakeling voor het toewijzen van toegang tot een voor opvragen gedeelde lijn.

De uitvinding heeft betrekking op een stelsel voor het toewijzen van toegang tot een voor opvragen gedeelde faciliteit over een aantal eenheden, waarbij elke eenheid een toegewezen, bepaald, uit n cijfers bestaand prioriteitsgetal bezit, welk stelsel is voorzien van een stelselregelaar, een arbitragelijn, die alle eenheden met elkaar verbindt, en een arbitrageschakeling in elk van de eenheden voor het verzoeken van toegang tot de wat opvragen betreft gedeelde faciliteit.

Bij stelsels waarin een aantal inrichtingen een gemeenschappelijke hulpbron deelt, wordt meer in het bijzonder gebruik gemaakt van inrichtingen voor het toewijzen van toegang tot de hulpbron onder omstandigheden gedurende welke een aantal bijbehorende inrichtingen gelijktijdig om toegang kan verzoeken. Er zijn vele verschillende toewijzingsstelsels bekend. Bij informatieverwerkende en pakketschakelstelsels is het bekend gebruik te maken van een gecentraliseerde toewijzingsinrichting of regelaar voor het toewijzen van toegang tot een gemeenschappelijke informatielijn, die een aantal eenheden, zoals poorten, die tegelijkertijd om toegang tot de lijn kunnen vragen, met elkaar verbindt. De regelaar kan met een geschikt algoritme worden geprogrammeerd om toegang tot de lijn toe te wijzen overeenkomstig een voorafbepaald criterium, dat gewenst kan zijn. Ofschoon gecentraliseerde regelaartoewijzingsstelsels op een geschikte wijze voldoen aan hun beoogde functie, zijn zij niet altijd gewenst in verband met de inherente complexe bouw van het stelsel, die een gevolg is van het grote aantal onderlinge verbindingen, dat tussen de regelaar, de lijn en de poorten nodig is. Voorts doet zich een betrouwbaarheidsprobleem voor aangezien bij een onjuist functioneren van de regelaar het gehele stelsel buiten werking kan worden gesteld. Een stelsel met een gecentraliseerde regelaar vindt men in het Amerikaanse octrooischrift 3.983.540.

Het is bekend gebruik te maken van verdeelde lijntoewijzingsstelsels waarin geen regelaar wordt gebruikt voor het bepalen van toegang, doch in plaats daarvan de onderlinge samenwerking van de verzoekende poorten de lijntoewijzing in het geval van simultane verzoeken bepaalt. Dergelijke verdeelde stelsels verdienen dikwijls de voorkeur aangezien de kosten- en betrouwbaarheidsproblemen, die zich bij het gecentraliseerde regelaarstelsel voordoen, worden vermeden.

- Bij een dergelijk verdeeld toewijzingsstelsel wordt aan elke poort die om toegang kan verzoeken tot een gemeenschappelijke lijn, een constant prioriteitsgetal toegewezen, dat een aantal binaire cijfers omvat. De toegang wordt in het geval van gelijktijdige verzoeken op basis van het
- 5 prioriteitsgetal verleend. Tijdens de lijnbetwistingsperiode, wanneer twee of meer poorten gelijktijdig toegang vragen, voert elke vragende poort de overeenkomstige bits van zijn prioriteitsgetal sequentieel, bit voor bit, in synchronisme met het toevoeren van overeenkomstige bits door alle andere gelijktijdig vragende poorten, aan een arbitragelijn toe.
- 10 Wanneer elke bit wordt toegevoerd, vergelijkt elke vragende poort de waarde van de bit, die de poort op dit moment toevoert, met de logische combinatie van de overeenkomstige bits, die gelijktijdig door alle tegelijkertijd vragende poorten aan de arbitragelijn worden toegevoerd. Indien een bit, die één vragende poort op een bepaald moment toevoert,
- 15 een voorgeschreven relatie heeft ten opzichte van (bijvoorbeeld gelijk is aan of groter is dan) de bits, die door de andere vragende poorten aan de lijn worden toegevoerd, gaat deze handeling voort en voert de poort de volgende bit van zijn toegewezen prioriteitsgetal aan de arbitragelijn toe.
- 20 Elke poort blijft in de strijd zolang als elke bit, die de poort toevoert, de voorgeschreven relatie heeft ten opzichte van de logische combinatie van de overeenkomstige bits, die op dat moment door andere betwistende poorten worden toegevoerd. Een poort trekt zich uit de
- 25 strijd terug wanneer de poort vaststelt, dat een bit, die deze poort toevoert, een relatie ten opzichte van de bits, die door de andere poorten worden toegevoerd, heeft, (zoals kleiner is dan) hetgeen aangeeft, dat een of meer van de andere poorten een hoger prioriteitsgetal hebben. Op dat moment trekt elke poort met een lager prioriteitsgetal zich uit de strijd terug en voert deze poort geen verdere bits aan de lijn toe.
- 30 Deze strijdhandeling duurt voort; de resterende bits van de poort-prioriteitsgetallen worden door alle resterende verzoekende poorten aan de lijn toegevoerd; poorten met een lagere prioriteit trekken zich uit de strijd terug; en aan het eind van het betwistingsinterval, wanneer de laatste bit aan de lijn is toegevoerd, blijft slechts de poort met de
- 35 hoogste prioriteit in de strijd en wordt aan deze poort toegang tot de lijn verschaft. Een inrichting van het bovenbeschreven type vindt men in het Amerikaanse octrooischrift 3.796.992 en in het Amerikaanse octrooi-

schrift 3.818.447.

Het bovenbeschreven verdeelde betwistingsstelsel werkt op een bevredigende wijze. Het stelsel brengt echter een probleem met zich mede, omdat de poortprioriteitsgetallen vastliggen en, aangezien de poorttoegang door deze getallen wordt bepaald, de poorten kunnen worden beschouwd als functioneel in een vaste preferentiereeks te zijn gerangschikt, waarbij de poort waaraan de meeste voorkeur wordt gegeven, het hoogste prioriteitsgetal heeft, en de poort waaraan de minste voorkeur wordt gegeven, het laagste prioriteitsgetal bezit. Waar dit het geval is, is de toegang tot de lijn niet onpartijdig, aangezien poorten met de hogere prioriteitsgetallen altijd worden begunstigd in het geval van simultane verzoeken. Ofschoon deze onbillijke toewijzing van poorten in bepaalde stelsels kan worden toegestaan, vormt zij een probleem bij die stelsels, waarin een meer billijke toegang door alle poorten is vereist.

De problemen worden volgens de uitvinding opgelost bij een stelsel voor het toewijzen van toegang tot een wat opvragen betreft gedeelde faciliteit, waarin de arbitrageschakeling is voorzien van een aantal logische inrichtingen met een aantal toestanden, een logische besturingschakeling om de logische inrichtingen in elk van de eenheden selectief en in combinatie uit een eerste toestand naar een tweede toestand om te schakelen onder bestuur van bepaalde parameters, die de huidige dynamische toestand van de eenheden voorstellen, een registerschakeling voor het vormen van een dynamisch prioriteitsgetal van elk van de eenheden door de uitgangssignalen van de logische inrichtingen als parametercijfers aan de meer significante cijferposities van het dynamische getal toe te voeren en door de cijfers van het toegewezen prioriteitsgetal aan de minder significante posities van het dynamische getal toe te voeren, waarbij het stelsel verder is voorzien van een maskergeleider, die de eenheden onderling verbindt, een eerste schakeling in de regelaar om een maskeromkeersignaal op gekozen tijdstippen aan de maskergeleider toe te voeren, een superpositieschakeling in elk van de eenheden, die op dat moment toegang verzoekt tot de wat opvragen betreft gedeelde faciliteit, om de overeenkomstige cijfers van het bijbehorende dynamische prioriteitsgetal gelijktijdig, achtereenvolgens, cijfer-voor-cijfer, op de arbitragelijns te superponeren, een uitschakelschakeling in elk van de verzoekende eenheden, die zolang als het maskersignaal op de maskerlijn aanwezig is de superpositieschakeling zodanig buiten werking stelt, dat de para-

metercijfers van een verzoekende eenheid op de arbitragelijijn worden gesuperponeerd, en een vergelijkingsschakeling in elk van de verzoekende eenheden om de cijferwaarde op de arbitragelijijn daarnaar met de overeenkomstige cijferwaarde, die door de verzoekende eenheid wordt toegevoerd, te vergelijken, en een tweede schakeling om een verzoekende eenheid van de eenheden uit de faciliteitstoegangsstrijd te verwijderen bij het detecteren van een voorgeschreven vergelijkingresultaat tussen een lijncijferwaarde en de overeenkomstige cijferwaarde, die door de eenheid wordt toegevoerd, waarbij de uitschakelschakeling zodanig werkt, dat de preferentie voor faciliteitstoegang tussen de gelijktijdig verzoekende eenheden wordt bepaald door eventuele parametercijfers, die aan de lijn worden toegevoerd, en door de toegevoerde cijfers van de toegewezen prioriteitsgetallen van de verzoekende eenheden.

Er wordt voorzien in een werkwijze en stelsel voor het toewijzen van een wat opvragen betreft gedeelde lijn over een of meer verzoekende eenheden of poorten, die elk een bepaald, toegewezen prioriteitsgetal met een aantal binair gecodeerde cijfers bezit.

Verder omvat volgens de uitvinding elke poort faciliteiten om de huidige toestand van verschillende operationele poortparameters dynamisch te controleren en overeenkomstige poortprioriteitsbits op te wekken, die deze parameters voorstellen. Deze opgewekte bits worden tezamen met de toegewezen poortprioriteitsgetalbits gebruikt voor het bepalen van de lijntoegang.

De door de faciliteiten volgens de uitvinding opgewekte poortparameterbits worden in de meer significante bitposities van een poortschuifregister gevoerd. De toegewezen poortprioriteitsgetalbits worden aan de rest van het schuifregister toegevoerd teneinde van minder significantie dan de parameterbits te zijn. Tijdens de lijnbetwistingstijden, worden de bits in het schuifregister van elke verzoekende poort sequentieel, een-voor-een, uitgelezen, beginnende met de meest significante bit, en toegevoerd aan de arbitragelijijn.

Tijdens omstandigheden waarin door de faciliteiten volgens de uitvinding geen poortparameterbits worden opgewekt, bevat het schuifregister nullen in de overeenkomstige, meer significante bitposities en bezit het regulair toegewezen poortprioriteitsgetal bits in de minder significante bitposities daarvan. Onder deze omstandigheden wordt de poortprioriteit bepaald onder gebruik van slechts het toegewezen poortprio-

riteitsgetal. Tijdens operationele toestanden van poorten, waarin een 1 voor één of meer van de parameterbits wordt opgewekt, worden deze parameterbits evenwel uit het schuifregister vòòr de poortprioriteitsgetalbits uitgelezen en zullen deze derhalve de lijntoegang besturen. Indien
5 twee of meer poorten identieke parameterbits bezitten, die op een één zijn ingesteld, en er geen andere poorten met parameterbits zijn, die een hogere prioriteit aangeven, worden de poortprioriteitsgetalbits gebruikt om de knoop door te hakken.

De volgens de uitvinding verschaft faciliteiten voor het con-
10 troleren van poortparameters en het opwekken van overeenkomstige parameterbits, voor invoer in het poortschuifregister, omvatten faciliteiten voor het controleren van de huidige inhoud van een pakketbuffer in elke poort teneinde vast te stellen of deze minder dan half vol is, tenminste half vol is of vol is met pakketinformatie. Deze faciliteiten kunnen
15 respectievelijk voorzien in geen bits, een buffer-half-vol-bit, en een buffer-vol-bit.

De faciliteiten voor het opwekken van poortparameterbits omvatten snapshot-faciliteiten, welke ervoor zorgen, dat alle poorten, die op een bepaald tijdstip om dienstverlening verzoeken, vòòr alle later ver-
20 zoekende poorten worden bediend. Deze snapshot-faciliteiten omvatten een flip-flop, die op een bepaald tijdstip een snapshot-tijdstip genoemd, wordt ingesteld, in elke poort, die dan om lijntoegang verzoekt. De instelling van deze flip-flop in elk van deze poorten voert een snapshot-bit van 1 aan het bijbehorende schuifregister als een meer significante
25 bit vòòr de bits van het toegewezen poortprioriteitsgetal toe. Een snapshot-flip-flop wordt teruggesteld wanneer de poort daarvan toegang tot de lijn verkrijgt en aan het eind van een bepaald aantal betwistingsperiodes zullen alle poorten waarvan de bijbehorende snapshot-flip-flops zijn ingesteld, zijn bediend en zullen hun snapshot-flip-flops zich alle
30 in een terugsteltoestand bevinden. Er treedt dan een nieuwe snapshot-tijd op en de snapshot-flip-flop in elke dan op dat moment verzoekende poort wordt ingesteld om een nieuwe groep van poorten te bepalen, waaraan de voorkeur wordt gegeven.

Evenals eerst worden de overeenkomstige schuifregisterbits van elke
35 verzoekende poort gelijktijdig aan de arbitragelijn tijdens de betwistingstijd en wel sequentieel, bit-voor-bit, toegevoerd. Hierbij zijn zowel poortparameterbits als de toegewezen poortprioriteitsgetalbits

aanwezig. De bitwaarden van elke betwistende poort worden in een voorgescreven volgorde met de overeenkomstige lijncijferwaarde vergeleken. Een eenheid wordt uit de lijnstrijd verwijderd, indien bij een cijfervergelijking een voorgeschreven resultaat wordt verkregen, dat aangeeft, dat
5 een andere poort met hogere prioriteit om toegang verzoekt. Bij de beschreven uitvoeringsvorm volgens de uitvinding is de prioriteit voor lijntoegang gebaseerd op de waarde van het getal, bepaald door de parameterbits en de prioriteitsnummerbits in elk poortschuifregister. Bij de beschreven uitvoeringsvorm wordt een bedrade OF-TTL-lijn gebruikt, waar-
10 in een 1 de dominante laagspanningstoestand voorstelt.

Verder verkrijgt men volgens de uitvinding een grotere flexibilititeit door de poortpreferentie te bepalen door de aanwezigheid van een maskerlijn. De maskerlijn is effectief wanneer deze wordt geactiveerd door een stelselregelaar teneinde te veroorzaken, dat de arbitragescha-
15 keling van elke poort op een selectieve wijze één of alle parameterbits tijdens de betwistingstijd buiten beschouwing laat.

Het maskersignaal schakelt een schakeling in elke poort tijdelijk uit en veroorzaakt, dat de lijntoegang wordt bepaald door het toegewezen poortprioriteitsgetal plus één van de parameterbits, die niet wordt ge-
20 maskeerd. De maskerschakeling belet ook, dat gemaskeerde bits van 1 aan de arbitragelijn worden toegevoerd. De lijn wordt tijdens maskertoestan- den in een 0-bitstand gehouden.

Deze maskering is een gewenst kenmerk aangezien het onder bepaalde stelselomstandigheden gewenst kan zijn één of meer parameterbits bij
25 het bepalen van de lijntoegang buiten beschouwing te laten. De uitvinding realiseert het maskerlijnenkenmerk op een fout-tolerante wijze, waarbij wordt belet, dat de maskerlijn de toegewezen poortprioriteitsbits maskeert. Hierdoor wordt ervoor gezorgd, dat een bepaalde soort steeds zal worden gekozen in het geval van een onjuiste toestand, waarbij per-
30 manent een maskersignaal aan de maskerlijn wordt toegevoerd.

Verder is een inschakel-/uitschakellijn aanwezig, welke een geleider omvat, die voor elke poort uniek is en zich vanuit een stelselregelaar naar de poort uitstrekt. De geleider is verbonden met een schakeling in elke poort, die de poort op een doeltreffende wijze buiten werking
35 stelt en belet, dat deze om lijntoegang verzoekt. Dit kenmerk is van nut bij onjuiste ketenwerkingen, welke eventueel kunnen leiden tot het feit,

dat een poort steeds alle 1-en aan de lijn tijdens de arbitragetijd toevoert en derhalve de lijntoegang monopoliseert.

Bij een pakketschakelaar worden pakketten in een buffergeheugen in de poorten opgeslagen; de logische poortbetwistingsketen dingt naar
5 toegang tot de gemeenschappelijke hulpbronnen, inclusief meer in het bijzonder een gemeenschappelijke pakketoverdrachtslijn, die hier een informatielijn wordt genoemd. Een pakket zal verloren gaan, indien het wordt overgedragen naar een poort, welke reeds een of meer pakketten in het
10 bijbehorende buffergeheugen bezit en niet voldoende ruimte heeft om nog een pakket op te slaan. De mate van verlorengaang van pakketten kan gering worden gemaakt door in elke poort voldoende geheugenruimte te verschaffen, zodat op een statistische basis de mate van verlorengaang van
15 pakketten acceptabel is bij de verkeersgrens van de schakelaar. De uitvinding maakt het mogelijk de pakketschakelaar zodanig te ontwerpen, dat kleinere geheugens nodig zijn om dezelfde mate van verlorengaang van pakketten bij een bepaalde mate van netwerkverkeer te verschaffen; of bij
een constante hoeveelheid geheugen, zal de mate van verlorengaang van pakketten kleiner zijn bij een bepaalde mate van verkeer. Aangezien de
grootste hoeveelheid kosten en complexiteit van de schakelaar meer in het
20 bijzonder aanwezig is in het geheugen of de queue van de poorten, kan de logische poortbetwistingsketen op een aanmerkelijke wijze worden uitgebreid waarbij nog steeds de kosten en de complexe bouw van het stelsel
worden gereduceerd aangezien de vermogens volgens de uitvinding significante kosten- en complexheidsreducties in het geheugen mogelijk maken.
25 De uitvinding voorziet in organen om het arbitrage-algorithme van de schakelaar gevoelig te maken voor de dynamische toestand van de poorten en ook in organen om de parameters, waarvoor het algorithme gevoelig is, op een raster-voor-raster-basis te wijzigen. Dit geschiedt door fout-tolerante organen zonder dat iets wordt opgeofferd aan de verdeelde aard
30 van de arbitrage-organen.

De bovenbeschreven inrichting lost het bezwaar van de stand der techniek op, doordat wordt voorzien in een grotere flexibiliteit en een meer optimale toewijzing van poorten voor toegang tot een faciliteit of
lijn in stelsels, waarbij aan elke poort een vast prioriteitsgetal is
35 toegewezen, waarvan de waarde anders de lijntoegangsprioriteit zou bepalen.

De uitvinding zal onderstaand nader worden toegelicht onder ver-

wijzing naar de tekening. Daarbij toont :

fig. 1 een vereenvoudigd blokschema ter illustratie van de componenten van een typerend stelsel, waarin de uitvinding kan worden toegepast;

5 fig. 2 verdere details van de poortketen volgens fig. 1;

fig. 3 een tijddiagram;

fig. 4 en 5 de ketendetails van de logische arbitrageschakeling van de poort volgens fig. 2; en

fig. 6, welke men bij fig. 3 vindt, de wijze waarop de figuren
10 4 en 5 ten opzichte van elkaar dienen te worden geplaatst.

Fig. 1 toont een paketschakelstelsel volgens de uitvinding. In fig. 1 is weergegeven een regelaar 100 met een polariteitsgenerator 122, poorten 110-1 tot en met 110-n, een schakelaar 107, en een aantal lijnen, die de regelaar 100 met de poorten 110 verbinden.

15 De pakketlijn 105 ontvangt de informatie, die vanuit de uitgang 111 van elke poort naar een andere poort wordt gevoerd. De pakketlijn 106 ontvangt deze informatie nadat deze over de schakelaar 107 is gevoerd en voert deze informatie aan de ingang 112 van elke poort toe. Een kloklijn 103 voert de signalen, aangegeven in fig. 3, uit de regelaar aan de
20 poorten toe. De arbitragelijn 102 ontvangt tegelijkertijd de overeenkomstige prioriteitsbits, die sequentieel door elke verzoekende poort gedurende de lijnbetwistingstijd worden toegevoerd. De polariteitsgeleider 101 voert een potentiaal uit de regelaar 100 aan de poorten 110 op gekozen tijdstippen toe teneinde te veroorzaken, dat deze poorten aan de
25 lijn 102 het omgekeerde van elk cijfer van hun toegewezen prioriteitsgetal toevoeren.

De inschakel-/uitschakellijn 108 omvat een geleider, die uniek is voor elke poort en zich vanuit de regelaar 100 naar elke poort 110 uitstrekt. Deze lijn is effectief wanneer de lijn wordt geactiveerd teneinde te veroorzaken, dat de bijbehorende poort uit het dienstverlenings-
30 bedrijf wordt verwijderd en de toegang tot de arbitragelijn en de pakketlijnen 105 en 106 aan deze poort wordt ontzegd. De maskerlijn 104 omvat een geleider, die voor alle poorten gemeenschappelijk is en zich vanuit de regelaar 100 naar de poorten uitstrekt. Deze lijn is effectief
35 wanneer zij wordt geactiveerd teneinde te veroorzaken, dat een combinatie van de poortparameterbits tijdens de betwistingstijd buiten beschouwing wordt gelaten, zodat de lijntoegang wordt toegewezen op basis van de res-

terende parameterbits, indien aanwezig, en het aan elke poort toegewezen prioriteitsgetal.

De informatieprocessor 120-1 en de postregelaar 120-n zijn tezamen met de posten 121 illustratief voor het type van faciliteiten, dat door de poorten kan worden bediend. Zoals typerend is bij pakquetschakeling, draagt een zendende poort, die toegang tot de pakketlijn 105 verkrijgt, informatie, die gewenst is, over de pakketlijn 105, via de schakelaar 107, en via de pakketlijn 106 naar de ingang 112 van de poort waarnaar de informatie is gericht, over.

Fig. 2 toont verdere details van de poorten 110 volgens fig. 1. Elke poort omvat een I/O-koppelinrichting 200, een ingangslijnkoppelinrichting 210, en een uitgangslijnkoppelinrichting 220. De ingangslijnkoppelinrichting 210 omvat een logische arbitrageketen 218 en een bufferketen 213, die informatie aan de pakketlijn 105 toevoert. De koppelinrichting 210 omvat voorts een FIFO -buffer 211, en een FIFO-regelaar 214. De FIFO ontvangt pakketinformatie uit de koppelinrichting 200 en slaat deze tijdelijk op totdat de informatie wordt uitgelezen en via de buffer aan de pakketlijn 105 wordt toegevoerd. De FIFO-regelaar 214 ontvangt informatie over de baan 212 vanuit de FIFO, waarbij deze informatie bits bevat, welke specificeren of de FIFO op dit moment tenminste half-vol of vol is. De -regelaar voert deze informatie over banen 206 en 207 aan de logische arbitrageketen 218 toe, welke deze informatie als extra parameterbits voor betwistingsdoeleinden gebruikt. De uitgangslijnkoppelinrichting 220 bevat de schakeling door middel waarvan de poort informatie uit de pakketlijn 106 ontvangt. Deze schakeling omvat een buffer 221, een FIFO 227, een FIFO-regelaar 225, en een pakketherkenningsinrichting 223.

Meer in het bijzonder voert de informatieprocessor 120, die door de poort volgens fig. 2 wordt bediend, een pakket van informatie, dat naar een andere poort moet worden gezonden, over de baan 116-1, via de I/O-koppelinrichting 200 en via de baan 201 aan de FIFO 211 toe. De FIFO-regelaar 214 detecteert de ontvangst van een volledig pakket door de FIFO 211, en zendt een verzoek voor lijntoegang naar de logische arbitrageketen 218, die dan tijdens het volgende betwistings- of arbitrage-interval werkt en tracht toegang voor de poort tot de lijn 105 te verkrijgen. Bij het verkrijgen van een dergelijke toegang veroorzaakt de FIFO-regelaar 214, dat de FIFO 211 de pakketinformatie, die deze bevat,

via de buffer 213 aan de pakketlijn 105 toevoert. Deze informatie omvat inleidende informatie, welke de poort identificeert waarnaar het pakket wordt gezonden. Na het passeren van de schakelaar 107 van fig. 1 wordt de informatie over de pakketlijn 106 aan de baan 112 van de ontvangende
5 poort en via de buffer 221 daarvan aan de bijbehorende FIFO 227 en de bijbehorende pakketherkenningsinrichting 223 toegevoerd. Het element 223 detecteert, dat de informatie, welke zich thans in de FIFO 227 bevindt, inderdaad naar deze poort is gericht en veroorzaakt daarna door middel van de FIFO-regelaar 225, dat de FIFO 227 de informatie via de baan 202,
10 de I/O-koppelinrichting 200 en via de baan 117 naar de inrichting richt, die door de ontvangende poort wordt bediend.

Fig. 3 toont de golfvormen van de temper- en besturingssignalen, die via de kloklijn 103 aan de poorten worden toegevoerd. Het bovenste signaal is een positieve rasterpuls en identificeert het begin van elk
15 raster. Een lijnbetwistingsinterval begint bij elke rasterpuls. Dit raster is zo lang als voor een geheel over te dragen pakket nodig is. De logische lijnbetwisting en de pakketoverdracht kunnen gelijktijdig gedurende elk raster optreden, waarbij de poort, die een betwistingsperiode wint, de pakketlijn 105 tijdens het volgende raster bestuurt. Het onder-
20 ste signaal is het bit-kloksignaal en dit signaal wordt gebruikt voor een aantal besturingsdoeleinden tijdens het betwistings- of arbitrage-interval.

De gedetailleerde uitvoeringsvorm van de logische arbitrageketen 218 van fig. 2 is weergegeven in fig. 4 en 5. Deze schakeling realiseert
25 verdere... prioriteitscodebits en een inschakel-/uitschakellijn of maskerlijn, welke veroorzaakt, dat elke verzoekende poort eventuele statusbits op de arbitragelijn buiten beschouwing laat wanneer de uitschakelpotentiaal wordt aangelegd.

Tijdens de basisarbitrageperiode wordt het "hard-wired" toegewezen poortgetal in het element 527 via de baan 528 toegevoerd aan het parallel-in, serie-uit-schuifregister 500. De RASTERKLOK-puls wordt aan de BELASTING-ingang van het schuifregister 500 via de baan 426 toegevoerd. Wanneer de RASTERKLOK hoog wordt, worden alle bits van het toegewezen poortgetal parallel aan het schuifregister 500 toegevoerd. Op dit moment
30 wordt aangenomen, dat de signalen voor de volle bit (baan 524), half-volle bit (baan 522) en de snapshot-bit (baan 423), die aan het schuifregister 500 worden toegevoerd, LO zijn (zoals later zal worden besproken).

Wanneer de poort voor de eerste maal wordt bekrachtigd, worden de flip-flops 410, 411, 418, 421 en 422 teruggesteld door het HOOFDVRIJGEEF-ingangssignaal op de respectieve CLR-ingangen daarvan over de baan 416. De respectieve Q-uitgangen daarvan zijn LO wanneer deze flip-flops worden teruggesteld.

Wanneer uit de FIFO-regelaar 214 een VERZOEK-HANGENDE-sig-naal 216 aanwezig is wanneer de poort om lijntoegang verzoekt, wordt een HI over de baan 216 naar de rechter ingang van de NEN-poort 430 en de onderste ingang van de EN-poort 417 gevoerd. Deze HI stelt deze poorten in werking.

10 Wanneer de volgende RASTERKLOK HI wordt op de baan 426, wordt het uitgangssignaal van de NEN-poort 430 LO. Het LO-uitgangssignaal van de NEN-poort 430 wordt over de baan 431 toegevoerd aan de actieve LO-vooringang van de D-flip-flop 410 en aan de actieve LO-ingang van de SR-flip-flop 412. Dit LO-ingangssignaal stelt de beide flip-flops

15 in en veroorzaakt, dat hun Q-uitgangen HI worden. Het HI Q-uitgangssignaal uit de SR-flip-flop 412 wordt over de baan 413 gevoerd om de NEN-poort 406 met drie ingangen gedeeltelijk in werking te stellen. Deze HI stelt ook de D-ingang van de D-flip-flop 421 in werking.

Alle bits in het schuifregister 500 worden in serie, één bit tegelijkertijd met elke puls van de bitklok, over de baan 501 uit het schuifregister naar de onderste ingang van de exclusieve OF-poort 404 verschoven. Op dit moment wordt aangenomen, dat de bovenste ingang van de exclusieve OF-poort 404 LO is, zodat signalen op de onderste ingang over de baan 501 de poort 404 naar de baan 405 ongewijzigd passeren. Het

25 uitgangssignaal van de exclusieve OF-poort 404 wordt over de baan 405 naar de linkermiddeningang van de NEN-poort 406 en naar de onderste ingang van de exclusieve OF-poort 409 gevoerd. De rechter- en linkeringangen van de NEN-poort 406 zijn op dit moment ingeschakeld en derhalve worden de aan de middeningang van deze poort toegevoerde bits omgekeerd en via de baan

30 407 aan de arbitragelijn 102 toegevoerd.

De logische combinatie van de prioriteitsbits, die door alle verzoekende poorten aan de lijn 102 worden toegevoerd, wordt vanuit de lijn 102 toegevoerd aan de bovenste ingang van de exclusieve OF-poort 409 via de baan 408 en aan de bovenste ingang van de poort 417. De exclusieve OF-poort 409 vergelijkt de huidige cijferwaarde van de arbitragelijn 102 met

35 de waarde van het cijfer, dat deze poort op de lijn brengt. Indien er een onjuiste aanpassing is, zullen de ingangssignalen van de exclusieve

OF-poort 409 aan elkaar zijn aangepast en wordt de uitgang van de exclusieve OF-poort 409 LO. Men stelt, dat een onjuiste aanpassing aanwezig is wanneer de poort een poging doet om een HI aan de lijn als een 0 via de uitgang van de poort 406 toe te voeren op een tijdstip, waarop de lijn LO
5 wordt gedreven door tenminste één andere poort, die aan de lijn vanaf de uitgang van de bijbehorende poort 406 een 1 toevoert. Wanneer derhalve een dergelijke onjuiste aanpassing aanwezig is, is de onderste ingang van de poort 409 LO van de 0 uit het schuifregister van de huidige poort; de bovenste ingang van de poort is eveneens LO van de 1, die in
10 geïnverteerde vorm aan de lijn 102 wordt toegevoerd door de poort 406 van een andere poort. Deze veroorzaakt, dat de poort 409 een LO als een onjuist-aanpassingssignaal opwekt. Dit betekent, dat de poort, die een 1 toevoert, een hogere prioriteit heeft, en dat de poort, welke een 0 toevoert, zichzelf uit de strijd dient terug te trekken.

15 Het LO-onjuiste-aanpassingssignaal uit de exclusieve OF-poort 409 wordt via de baan 439 aan de D-ingang van de D-flip-flop 410 toegevoerd. Bij het begin van de volgende bitklokpuls wordt de Q-uitgang van de D-flip-flop 410 LO en deze actieve LO wordt via de baan 411 toegevoerd aan de actieve LO R-ingang van de RS-flip-flop 412. Deze LO
20 stelt de RS-flip-flop 412 terug. Het resulterende LO-uitgangssignaal op Q van de RS-flip-flop 412 wordt via de baan 413 toegevoerd aan de rechteringang van de NEN-poort 406. Deze LO verwijdert op een doeltreffende wijze de NEN-poort 406 van de lijn 102 doordat de rechteringang van de poort buiten werking wordt gesteld. Derhalve zal de poort volgens
25 fig. 4 en 5 onder de boven aangenomen omstandigheden hebben gefaald om de arbitrage te winnen. Thans wordt aangenomen, dat geen onjuiste aanpassing wordt gedetecteerd. De uitgang van de exclusieve OF-poort 409 blijft HI wanneer elk cijfer wordt toegevoerd aangezien de twee ingangssignalen van de poort niet aan elkaar zijn aangepast. Dit HI-uitgangssignaal
30 wordt over de baan 439 toegevoerd aan de D-ingang van de D-flip-flop 410. Dit HI-ingangssignaal veroorzaakt, dat de bijbehorende Q-uitgang HI blijft over de baan 411 naar de LO-terugstelingang van de SR-flip-flop 412. Dit HI-signaal op de LO-terugstelingang van de SR-flip-flop 412 stelt deze flip-flop niet terug en derhalve blijft de bijbehorende Q-uitgang HI. Het Q-uitgangssignaal van de SR-flip-flop 412 wordt over de baan
35 413 toegevoerd aan de meest rechtse 3-ingang van de NEN-poort 406. Hierdoor blijft deze NEN-poort de prioriteitsbits naar de arbitragelijn 102 doorlaten en wordt de poort in de strijd gehouden.

Een poort wint de arbitrage voor de lijn 102 wanneer door de bijbehorende exclusieve OF-poort 409 geen onjuiste aanpassingstoestand wordt gedetecteerd. Dit veroorzaakt, dat de Q-uitgangen van de flip-flops 410 en 412 HI blijven. Het HI Q-uitgangssignaal van de SR-flip-flop 412 wordt toegevoerd aan de D-ingang van de D-flip-flop 421 over de baan 413. De overgang van LO naar HI van de volgende RASTERKLOK-puls stelt de Q-uitgang van de D-flip-flop 421 op HI in. Het HI-uitgangssignaal uit Q van de D-flip-flop 421 wordt als een POORT GEKOZEN-sig-naal op de lijn 217 gevoerd. Het POORT GEKOZEN-sig-naal wordt ook toegevoerd aan de R-ingang van de SR-flip-flop 422 teneinde de Q-uitgang daarvan op LO terug te stellen. Dit LO Q-uitgangssig-naal van de SR-flip-flop 422 wordt over de baan 423 als een 0 voor de SSB-bit aan het schuifregister 500 toegevoerd.

De uitvinding voorziet in extra prioriteitscodebits, die aan de toegewezen poortnummerbits van het element 527 als de meest significantste bits van de prioriteitscode van de poort tijdens de betwisting kunnen worden toegevoegd. Deze worden geleverd door de flip-flops 521 en 523, welke werken wanneer door de FIFO-regelaar 214 een "VOLLE" of "HALF-VOLLE" toestand wordt gedetecteerd. Wanneer de FIFO-regelaar 214 vaststelt, dat de FIFO 211 tenminste half-vol is, wordt een HI half-VOL-sig-naal over de baan 206 uit de FIFO-regelaar 214 aan de D-ingang van de D-flip-flop 521 toegevoerd. De overgang van LO naar HI van de volgende RASTERKLOK-puls op de CLK-ingang van de flip-flop 521 over de baan 426 stelt de flip-flop in teneinde te veroorzaken, dat het Q-uitgangssig-naal daarvan HI wordt. Het HI Q-uitgangssig-naal van de D-flip-flop 521 wordt over de baan 522 toegevoerd aan de 2SB-ingang van het schuifregister 500. De vertraging in de flip-flop 521 maakt het mogelijk, dat dezelfde klokrand van de RASTERKLOK-puls zowel de flip-flop 521 als het schuifregister 500 klokt zonder dat een wedlooptoestand optreedt.

Wanneer de FIFO-regelaar 214 vaststelt, dat de FIFO 211 vol is, wordt een HI VOL-sig-naal op de baan 207 uit de FIFO-regelaar 214 naar de D-ingang van de D-flip-flop 523 gevoerd. De HI-overgang bij de volgende RASTERKLOK-puls op de CLK-ingang van de flip-flop 523 stelt de flip-flop in teneinde te veroorzaken, dat de Q-uitgang daarvan HI wordt. Het HI Q-uitgangssig-naal van de flip-flop 523 wordt over de baan 524 toegevoerd aan de MSB-ingang van het schuifregister 500. De vertraging in de flip-flop 523 maakt het mogelijk, dat dezelfde klokrand van de RASTERKLOK-puls zowel de flip-flop 523 als het schuifregister 500 klokt zonder dat een

wedlooptoestand optreedt.

Bits uit de flip-flops 521 en 523 veranderen de prioriteit voor poortarbitrage, gebaseerd op het bepalen van een volle of een half-volle toestand. Deze bits worden dan tezamen met de snapshotbit op de baan 423 en het toegewezen "hard-wired" poortgetal 527 over de baan 528 aan het schuifregister 500 toegevoerd.

De snapshot-bit wordt op een 1 ingesteld door een door drie delende teller 514, indien geen andere poort een 1 als een snapshot-bit aan de arbitragelijn 102 toevoert op het tijdstip, dat de SSB-bit uit het schuifregister wordt uitgelezen en aan de lijn 102 wordt toegevoerd. De lijn is op dat moment HI aangezien alle poorten een 0 toevoeren. De door drie delende teller 514 wordt door elke RASTER-puls teruggedsteld en telt de volgende bitklokpulsen, die aan de CLK-ingang daarvan over de baan 425 worden toegevoerd.

Opdat de voorrand van de puls, die door de door drie delende teller 514 wordt opgewekt, de snapshot-bit op de juiste wijze in de flip-flop 418 klokt, moet ervoor worden gezorgd, dat door de bepaalde combinatie van gekozen onderdelen, het snapshot-signaal op de D-ingang van de flip-flop 418 nog steeds stabiel is wanneer de klokpuls uit de teller 514 aankomt. Er doet zich hier een potentiële wedlooptoestand voor, omdat dezelfde voorrand van de bitklok, welke veroorzaakt, dat de logische arbitrageketen de volgende bit aan de arbitragelijn 102 toevoert, tevens de teller 514 klokt. Voor de meeste realisaties toont een temperanalyse voor het meest slechte geval, dat de vertraging, welke wordt veroorzaakt door het schuifregister 500, de poort 404, de lijnaandrijfpoort 406, de capaciteit van de arbitragelijn 102 en de poort 417, veel groter is dan de vertraging over de teller 514 en dat zich derhalve geen wedlooptoestand voordoet. Indien bij een bepaalde keuze van de logische onderdelen wel een wedloopprobleem optreedt, wordt het probleem geëlimineerd door een vertragingselement, dat tussen de poort 417 en de D-ingang van de flip-flop 418 wordt opgenomen. De SSB-bits, die op de arbitragelijn 102 aanwezig zijn, stellen een 0 voor en worden als een HI aan de bovenste ingang van de EN-poort 417 toegevoerd. Aangezien de D-flip-flop 418 slechts door de derde bitklokpuls uit de door drie delende teller 514 wordt geklokt, kan de Q-uitgang van deze flip-flop slechts op HI worden ingesteld indien het uitgangssignaal van de EN-poort 417 op dit moment HI is. Het uitgangssignaal van de EN-poort 417 is slechts HI op het tijdstip van de

bitklok 3, indien geen snapshot-bits van 1 op de arbitragelijn 102 aanwezig zijn en indien deze poort op de baan 216 een actief HI VERZOEK HANGEND-signaal bezit. In dit geval wordt een HI-signaal over de baan 114-1 aan de poort 417 toegevoerd om de flip-flop 418 in te stellen 5 neer deze door de teller 514 wordt geklokt. Het HI Q-uitgangssignaal van de D-flip-flop 418 wordt aan de instellingang van de SR-flip-flop 422 over de baan 419 toegevoerd om de bijbehorende Q-uitgang op HI in te stellen. Dit HI-uitgangssignaal wordt als een 1 aan de SSB-ingang van het schuifregister 500 over de baan 423 toegevoerd. De snapshot-bit wordt dan 10 door de LO-overgang van de volgende RASTERKLOK-puls aan het schuifregister 500 toegevoerd.

Alle bits in het parallel-in, serie-uit-schuifregister 500 worden vervolgens met één bit tegelijkertijd tezamen met elke puls van de bitklok over de baan 501 naar de exclusieve OF-poort 404 uit het schuifregister 15 gister verschoven. Wanneer de bovenste ingang van de poort 404 LO is, worden de bits ongewijzigd door de exclusieve OF-poort 404 doorgelaten. De teller 433 en de flip-flop 435 dienen om bitklokpulsen te tellen en te beletten, dat een signaal op de polariteitslijn 101 de eerste drie prioriteitsbits (volle, half-volle en snapshot-bits) omkeert en het mogelijk 20 lijkt te maken, dat een signaal op de polariteitslijn 101 slechts de toegewezen poortadresbits, die uit het element 527 worden ontvangen, omkeert. Een signaal op de maskerlijn 104 kan slechts de snapshot-bits en de volle- en half-volle-bits maskeren.

De door drie delende teller 433 en de SR-flip-flop 435 worden 25 elke keer, dat de RASTERKLOK-puls over de baan 426 HI wordt, teruggesteld. Dit veroorzaakt een LO-uitgangssignaal op de Q-uitgang van de SR-flip-flop 435. Deze LO wordt over de baan 436 aan de EN-poort 402 en de OF-poort 437 toegevoerd. Waar de onderste ingang van de poort 437 uit de baan 436 LO is, voert de uitgang van de OF-poort 437 de signalen, ontvangen 30 uit maskerlijn 104 over de baan 118-1 verder. Wanneer de maskerlijn LO is teneinde een MASKER-werking te verkrijgen, houdt de LO op de baan 118-1 naar de poort 437 de uitgang van de poort 437 LO. Deze LO wordt over de baan 438 toegevoerd aan een ingang van de NEN-poort 406. Hierdoor wordt de poort 406 uitgeschakeld en wordt de poortuitgang HI gehouden, waardoor 35 de poort niet in staat is om de uit de poort 404 ontvangen schuifregisterbits aan de arbitragelijn 102 toe te voeren. Wanneer de maskerlijn HI is, om een niet-maskertoestand voor te stellen, is de uitgang van de OF-poort 437 HI naar de NEN-poort 406. Hierdoor wordt de poort 406 gedeeltelijk

in werking gesteld, zodat de prioriteitsbits naar de arbitragelijn 102 kunnen worden overgedragen wanneer de andere drie ingangen van de poort 406 HI zijn.

Het LO-ingangssignaal op de baan 436 uit de flip-flop 435 gaat
5 ook naar de onderste ingang van de poort 402 teneinde deze buiten werking te stellen om te beletten, dat deze een polariteitsomkeringssignaal doorlaat, dat uit de polariteitslijn 101 over de baan 113-1 kan worden ontvangen. Het resulterende LO-uitgangssignaal van de uitgeschakelde EN-poort 402 wordt over de baan 403 aan de bovenste ingang van de exclu-
10 sieve OF-poort 404 toegevoerd. Dit maakt het mogelijk, dat de poort 404 uitgangsbits uit het schuifregister 500 over de baan 501 ontvangt en deze bits ongewijzigd doorlaat en over de baan 405 naar één ingang van de NEN-poort 406 en naar de onderste ingang van de OF-poort 409 voert.

De door drie delende teller 433 wordt geïncrementeed wanneer elke
15 bit uit het schuifregister 500 door de bitklok wordt verschoven. Wanneer drie bitklokpulsen zijn geteld, zijn de eerste drie bits (vol, halfvol en snapshot) uit het schuifregister 500 verschoven en stelt de door drie delende teller 433 de uitgang HI daarvan via de baan 434 naar de SR-flip-flop 435 in. De SR-flip-flop 435 wordt op de S-ingang daarvan op
20 HI ingesteld en stelt de Q-uitgang daarvan op HI in. Het HI-uitgangssignaal uit de SR-flip-flop 435 wordt toegevoerd aan de EN-poort 402 en de OF-poort 437.

Het HI-ingangssignaal naar de OF-poort 437 maakt de uitgang daarvan HI. Dit belet, dat een LO-maskerlijnsignaal, dat later over de baan
25 118-1 kan worden ontvangen, over de OF-poort wordt toegevoerd. Het HI-uitgangssignaal van de OF-poort 437 wordt over de baan 438 toegevoerd aan de NEN-poort 406 om deze gedeeltelijk in werking te stellen. Dit belet de mogelijkheid van een maskering van de toegewezen poortgetalprioriteitsbits uit de lijn 102.

30 Het HI-ingangssignaal van de EN-poort 402 uit de SR-flip-flop 435 over de baan 436 stelt de EN-poort 402 gedeeltelijk in werking. Dit maakt het mogelijk, dat de polariteitslijn 101 polariteitsomkeersignalen over de baan 113-1 via de EN-poort 402 aan de exclusieve OF-poort 404 bij de bovenste ingang daarvan toevoert.

35 Indien het polariteitslijnsignaal en de poortgetalbits uit het schuifregister 500 beide HI zijn op de ingang van de exclusieve OF-poort 404, zal de uitgang van de poort LO zijn. Indien de ingangssignalen uit

de polariteitslijn en de poortgetallen verschillen: zal de uitgang HI zijn. Derhalve maakt een LO-sigitaal uit de polariteitslijn 101 het mogelijk, dat een poortgetalbit de exclusieve OF-poort 404 ongewijzigd passeert. Een HI-ingangssigitaal uit de polariteitslijn invertteert een poortgetalbit, die over de exclusieve OF-poort 404 wordt gevoerd. Het uitgangssigitaal van de exclusieve OF-poort 404 wordt weer aan één ingang van de NEN-poort 406 en aan de exclusieve OF-poort 409 over de baan 405 toegevoerd.

De linkeringang van de NEN-poort 406 wordt normaliter over de baan 443 door de flip-flop 442 ingeschakeld. De D-flip-flop 442 kan de logische poortarbitrageketen synchroon met de rasterklok bij het begin van een raster inschakelen of uitschakelen. Bij een HI op de baan 119-1 wordt de D-flip-flop 442 door de RASTERKLOK-puls over de baan 426 op HI ingesteld. Het HI-uitgangssigitaal bij Q wordt aan de linkeringang van de EN-poort 406 over de baan 443 toegevoerd teneinde de poort gedeeltelijk in werking te stellen. De flip-flop 442 blijft ingesteld, waarbij de bijbehorende Q-uitgang HI is totdat via de baan 119-1 een laag POORT UITTSCHAKEL-sigitaal uit de regelaar 100 aan de D-ingang van de flip-flop wordt toegevoerd teneinde deze poort buiten werking te stellen.

De rechteringang van de NEN-poort 406 met vier ingangen wordt op de bovenbesproken wijze over de baan 413 in werking gesteld. De NEN-poort 406 wordt derhalve op de 4 ingangen daarvan ingeschakeld en het ingangssigitaal van de poort 404 wordt omgekeerd en over de baan 407 als prioriteitsbits naar de arbitragelijn 102 gevoerd. De prioriteitsbits op de lijn 102 worden aan de OF-poort 409 en de poort 417 toegevoerd. De OF-poort 409 vergelijkt de cijferwaarde van datgene, dat op de arbitragelijn 102 aanwezig is, met de waarde van elk cijfer, dat deze poort op de lijn brengt. Indien er een onjuiste aanpassing is, zijn de beide ingangssignalen van de OF-poort 409 LO en wordt de uitgang van de OF-poort 409 LO. Het uitgangssigitaal van de OF-poort 409 wordt toegevoerd aan de D-ingang van de D-flip-flop 410. Hierdoor worden de flip-flops 410 en 412 teruggesteld en wordt de poort 406 uit de strijd genomen, zoals elders is beschreven.

Indien er geen onjuiste aanpassing is, is één van de ingangen van de OF-poort 409 HI en is de uitgang van de OF-poort 409 HI. Dit HI-uitgangssigitaal wordt toegevoerd aan de D-ingang van de flip-flop 410. Met een HI op de D-ingang van de D-flip-flop 410 duurt de basisarbitrageperiode voort tot voltooiing, zoals boven is besproken.

CONCLUSIES :

1. Stelsel voor het toewijzen van toegang tot een wat aanvraag betreft gedeelde faciliteit (105) over een aantal eenheden (110), waarbij elke eenheid is voorzien van een toegewezen, uniek, uit n cijfers bestaand prioriteitsgetal (427), welk stelsel is voorzien van een stelsel-
5 regelaar (100), een arbitragelijn (102), die alle eenheden (110) met elkaar verbindt, en een arbitrageschakeling (218) in elk van de eenheden (110) voor het verzoeken van toegang tot de wat aanvraag betreft gedeelde faciliteit (105) met het kenmerk, dat de arbitrageschakeling is voorzien van een aantal logische inrichtingen (521, 523) met een aantal toestand-
10 standen, een logische besturingsschakeling voor het selectief en in combinatie omschakelen van de logische inrichtingen in elk van de eenheden uit een eerste toestand naar een tweede toestand onder bestuur van bepaalde parameters, die de huidige dynamische toestand van de eenheden voorstellen, een registerschakeling (500) voor het vormen van een dynamisch prioriteitsgetal voor elk van de eenheden door de uitgangssignalen
15 van de logische inrichtingen (522, 524) als parametercijfers aan de meer significante cijferposities van het dynamische getal toe te voeren en door de cijfers van het toegewezen prioriteitsgetal (527) aan de minder significante posities van het dynamische getal toe te voeren, waarbij het stelsel verder is voorzien van een maskergeleider (104), die de
20 eenheden (110) met elkaar verbindt, een eerste schakeling (124) in de regelaar (100) om een maskeromkeersignaal op gekozen tijdstippen aan de maskergeleider (101) toe te voeren, een superpositieschakeling (406) in elk van de eenheden, welke op dat moment toegang tot de wat aanvraag betreft gedeelte faciliteit (105) verzoekt voor het gelijktijdig superponeren van de overeenkomstige cijfers van het bijbehorende dynamische prioriteitsgetal op de arbitragelijn (102) en wel sequentieel, cijfer-
25 voor-cijfer, een uitschakelschakeling (440) in elk van de verzoekende eenheden, welke zolang als het maskersignaal op de maskerlijn aanwezig is, de superpositieschakeling (406) zodanig buiten werking stelt, dat de parametercijfers van een verzoekende eenheid op de arbitragelijn worden gesuperponeerd, en een vergelijkingsschakeling (409) in elk van de verzoekende eenheden (110) om de cijferwaarde op de arbitragelijn (102) daarvan te vergelijken met de overeenkomstige cijferwaarde, die door de
30 verzoekende eenheid wordt toegevoerd, een tweede schakeling (421) om uit

de faciliteitstoegangsstrijd een verzoekende eenheid van de eenheden (110) te verwijderen bij de detectie van een voorgeschreven vergelijkingsresultaat tussen een lijncijferwaarde en de overeenkomstige cijferwaarde, die door de eenheid wordt toegevoerd, waarbij de uitschakelschakeling (440) zodanig werkt, dat de preferentie voor faciliteitstoegang tussen de verzoekende eenheden wordt bepaald door parametercijfers, die aan de lijn worden toegevoerd, en door de toegevoerde cijfers van de toegewezen prioriteitsgetallen van verzoekende eenheden.

2. Stelsel volgens conclusie 1 met het kenmerk, dat de logische besturingsschakeling is voorzien van een buffergeheugen (215) in elke eenheid, een arbitrageregelaar (214) voor het controleren van het buffergeheugen in elke eenheid teneinde te bepalen of dit minder dan X procent vol of X procent vol of vol informatie is, die door de eenheid aan de wat aanvraag betreft gedeelde faciliteit (105) moet worden toegevoerd, een eerste keten (206) om de eerste logische inrichting (521) in elke eenheid vanuit een eerste naar een tweede toestand om te schakelen wanneer de buffer van de eenheid tenminste X procent vol is, een tweede keten (207) om de tweede van de logische inrichtingen (523) van een eenheid uit een eerste naar een tweede toestand om te schakelen wanneer de buffer van de eenheid vol is, en het register (500) uitgangssignalen van het stel logische inrichtingen als parametercijfers aan de faciliteit als de meer significante cijfers van het dynamische prioriteitsgetal toevoert.

3. Stelsel volgens conclusie 2 met het kenmerk, dat de logische besturingsschakeling verder is voorzien van een derde logische inrichting (422) in elke eenheid, welke door de stelselregelaar wordt bestuurd voor het bepalen van een snapshottijdoptreden, een vierde logische inrichting (418, 417) in elke eenheid voor het registreren van een faciliteits-toegangsverzoek, dat tijdens een snapshottijdoptreden aanwezig is, waarbij bij de vierde logische inrichting (418) is voorzien van een poort (417) om de derde logische inrichting (422) in elke eenheid, waarin een dienstverleningsverzoek aanwezig is tijdens een snapshottijdoptreden, uit een eerste naar een tweede toestand om te schakelen, waarbij de derde logische inrichting (422) in de tweede toestand een snapshotbit (423) als een van de parameterbits van het dynamische prioriteitsgetal van de eenheid opwekt.

4. Stelsel volgens conclusie 1 of 3 met het kenmerk, dat de arbitrageschakeling voorts is voorzien van een derde schakeling (436) om het

uitschakelen van de superpositieschakeling door een maskersignaal op de maskerlijn te beletten wanneer de cijfers van het toegewezen prioriteitsgetal van de verzoekende eenheid op de arbitragelijn worden gesuperponeerd.

- 5 5. Stelsel volgens conclusie 1 met het kenmerk, dat het stelsel is voorzien van een inschakel-/uitschakelgeleider (108), een schakeling, die in responsie op het toevoeren van een potentiaal via de inschakel-/uitschakelgeleider de eenheid buiten werking stelt teneinde te beletten, dat de eenheid toegang tot de faciliteit verzoekt.
- 10 6. Werkwijze voor het toewijzen van toegang tot een wat aanvraag betreft gedeelde faciliteit over een aantal eenheden, waarbij elke eenheid, die in de strijd is nadat alle dynamische prioriteitsgetalcijfers daarvan aan de arbitragelijn zijn toegevoerd, een uniek, toegewezen, uit n cijfers bestaand prioriteitsgetal bezit voor het bepalen van faciliteits-
- 15 toegang wanneer een aantal eenheden gelijktijdig om toegang verzoekt, waarbij logische inrichtingen met een aantal toestanden in combinatie in elke eenheid worden ingesteld om de geldende dynamische status van bepaalde eenheidsparameters voor te stellen, in elke eenheid een dynamisch eenheidsprioriteitsnummer met cijfers, die door de inrichtingen worden op-
- 20 gewekt, wordt gevormd, welke de eenheidsparameters in de meer significante cijferposities daarvan voorstellen en waarbij de cijfers van het aan de eenheid toegewezen prioriteitsgetal zich in de minder significante cijferposities daarvan bevinden, de eenheden met een maskerlijn en een arbitragelijn worden verbonden, een maskersignaal op gekozen tijdstippen
- 25 aan de maskerlijn wordt toegevoerd, gelijktijdig op de arbitragelijn, sequentieel, cijfer-voor-cijfer, de overeenkomstige cijfers van het dynamische prioriteitsgetal van elk van de op dat moment verzoekende eenheden worden gesuperponeerd, de superpositie van eventuele parametercijfers op de arbitragelijn wordt belemmerd wanneer op de maskerlijn een maskersignaal aanwezig is, de cijferwaarden, die op de arbitragelijn worden gesuperponeerd, sequentieel worden vergeleken met de overeenkomstige cijferwaarden, die door elk van de verzoekende eenheden worden toegevoerd, uit de faciliteitstoegangsstrijd een verzoekende eenheid van de eenheden wordt verwijderd bij de detectie van een voorgeschreven vergelijkings-
- 30 resultaat tussen de cijferwaarde van de arbitragelijn en de waarde van het overeenkomstige cijfer, dat dan door de eenheid wordt toegevoerd, en toegang tot de faciliteit wordt verleend aan de eenheid, welke over-
- 35

blijft.

7. Werkwijze volgens conclusie 6, waarbij sommige van de parametercijfers in elke verzoekende eenheid worden opgewekt door een buffergeheugen in de eenheid te controleren teneinde vast te stellen of het minder dan X procent vol of X procent vol of vol informatie, welke wacht om door de eenheid aan de faciliteit te worden toegevoerd, een eerste logische inrichting van een eenheid uit een eerste naar een tweede toestand wordt omgeschakeld wanneer het geheugen van de eenheid tenminste X procent vol is, een tweede logische inrichting van een eenheid uit een eerste naar een tweede toestand wordt omgeschakeld wanneer het geheugen van de eenheid vol is, en uitgangssignalen van de logische inrichtingen als parametercijfers aan de arbitragelijn worden toegevoerd als de meer significante cijfers van het dynamische prioriteitsgetal van de verzoekende eenheden.
8. Werkwijze volgens conclusie 7, waarbij tenminste een van de parametercijfers in elke verzoekende eenheid wordt opgewekt door een snapshottijds te bepalen, een derde logische inrichting in elke eenheid, welke om toegang verzoekt tijdens het optreden van de snapshottijd uit een eerste naar een tweede toestand om te schakelen, een snapshotcijfer aan de lijn als een van de parametercijfers in elke eenheid, welke tijdens de snapshottijd toegang verzoekt, toe te voeren, en de logische inrichting in elke eenheid, nadat toegang tot de faciliteit is verleend, uit een tweede naar een eerste toestand wordt omgeschakeld, terwijl de snapshotbit aan de lijn wordt toegevoerd.
9. Werkwijze volgens conclusie 7 of 8 in combinatie met het beletten van de belemmering van de superpositie op de arbitragelijn van het toegewezen prioriteitsgetal van de verzoekende eenheid wanneer een maskersignaal op de maskerlijn aanwezig is.
-

FIG. 1

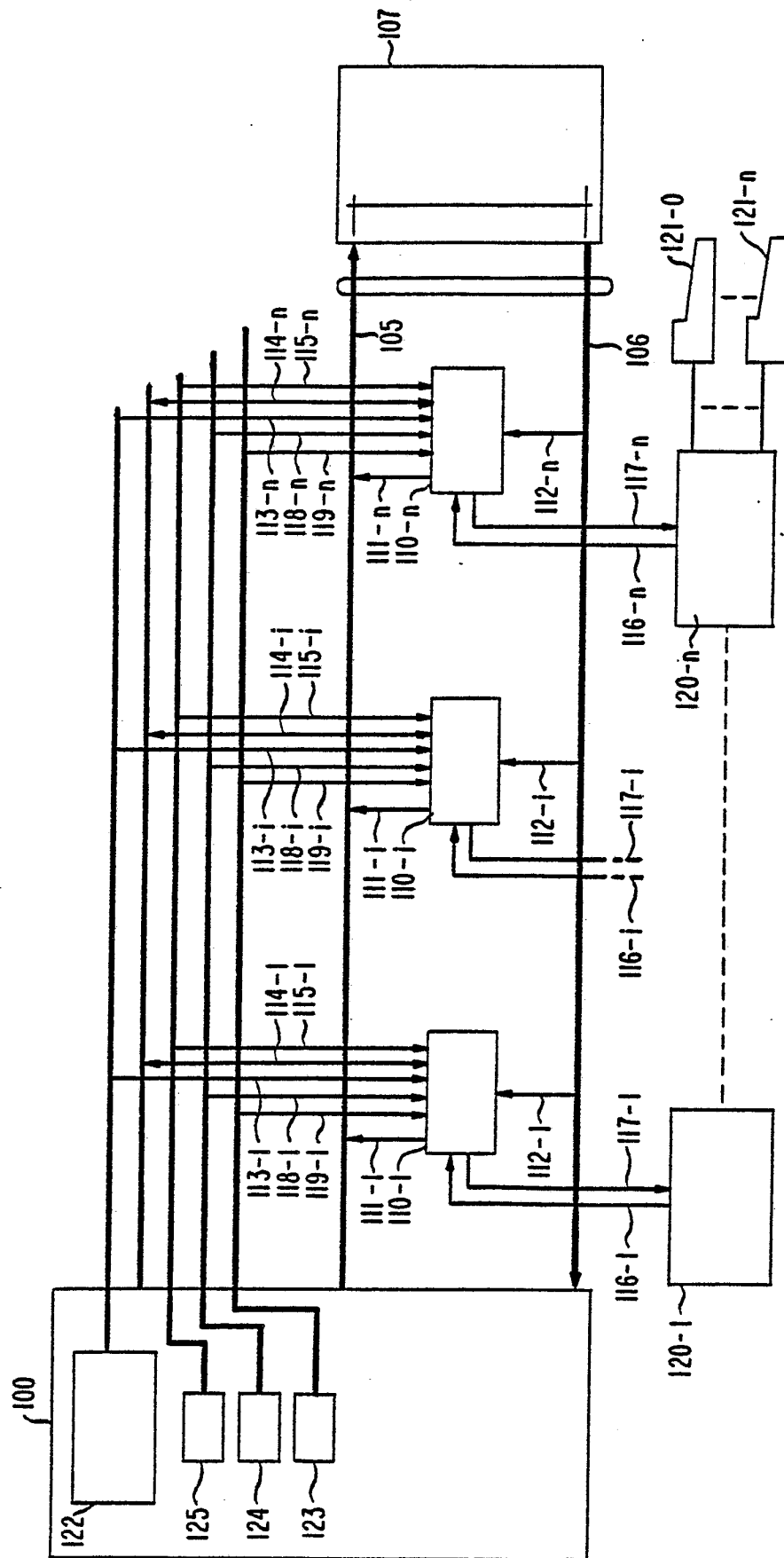


FIG. 3

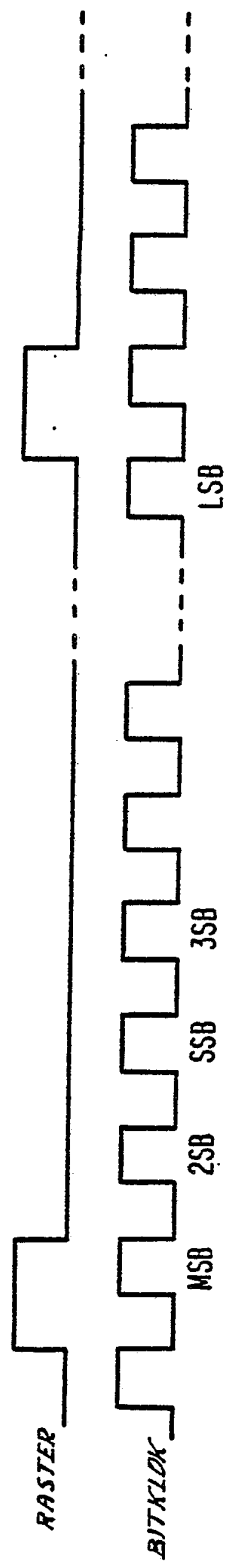
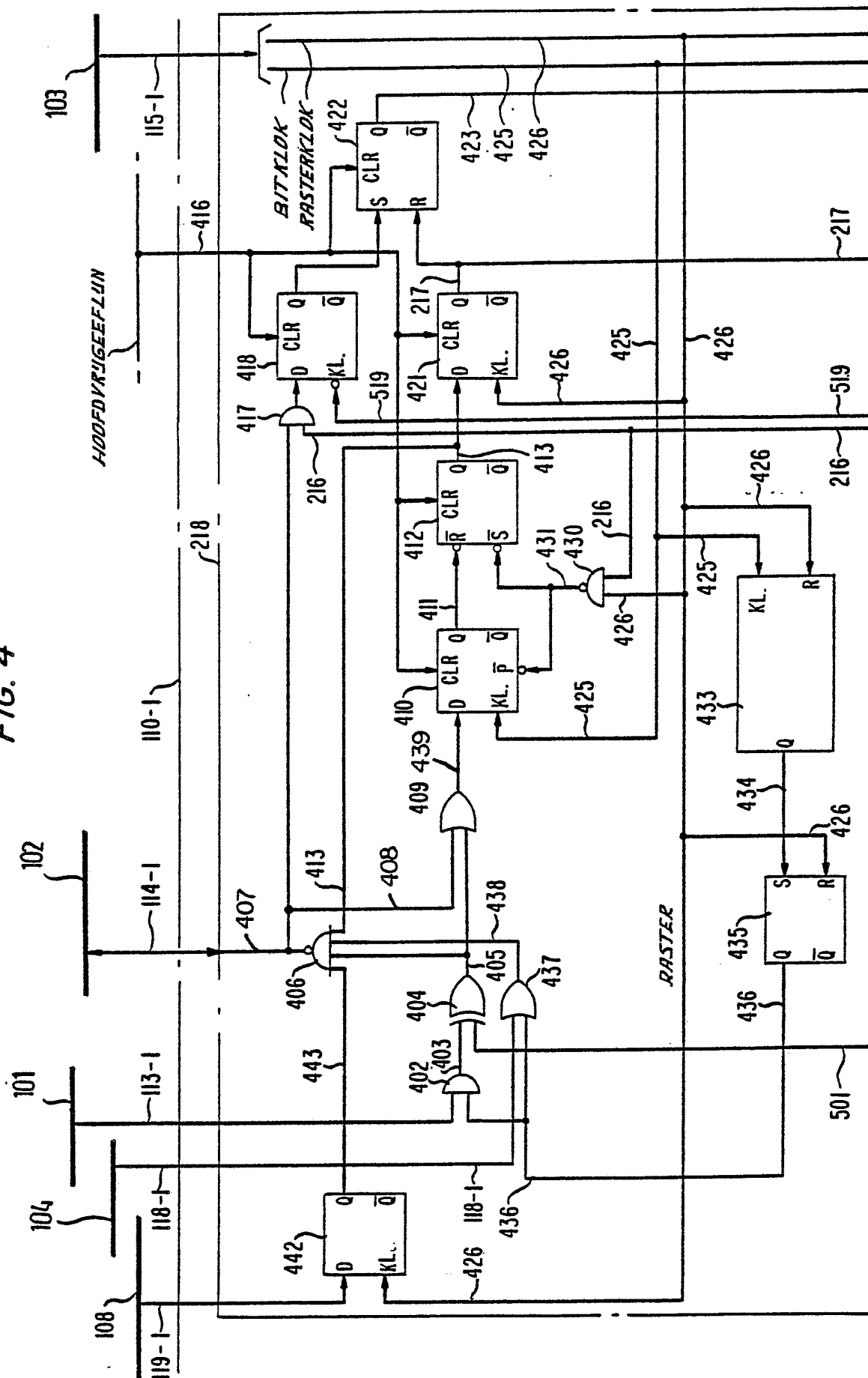


FIG. 6

LOGISCH ABGEGEBEN

FIG. 4
FIG. 5

FIG. 4



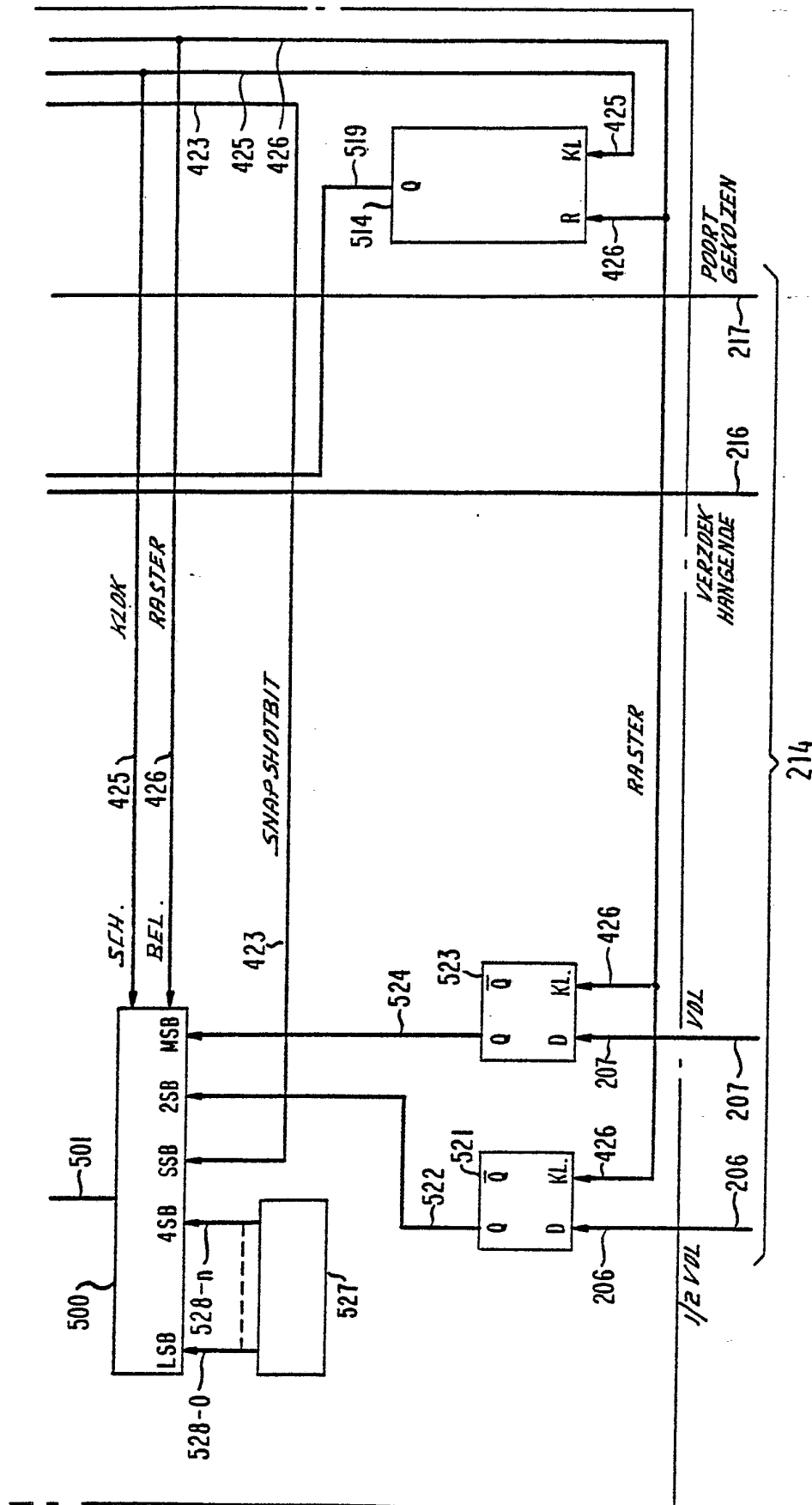


FIG. 5