

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-181532

(P2016-181532A)

(43) 公開日 平成28年10月13日(2016. 10. 13)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 27/146 (2006.01)	H01L 27/14 A	4M118
H04N 5/369 (2011.01)	H04N 5/335 690	5C024
H04N 5/359 (2011.01)	H04N 5/335 590	
H04N 5/374 (2011.01)	H04N 5/335 740	

審査請求 未請求 請求項の数 8 O L (全 27 頁)

(21) 出願番号	特願2015-59419 (P2015-59419)	(71) 出願人	000002185
(22) 出願日	平成27年3月23日 (2015. 3. 23)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100121131
			弁理士 西川 孝
		(74) 代理人	100082131
			弁理士 稲本 義雄
		(72) 発明者	山下 和芳
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		Fターム(参考)	4M118 AA05 AB01 BA14 CA04 DD04
			FA06 FA19 FA22 FA24 FA34
			GA02 GB07 GC09 GC14
			5C024 CX03 CX12 GX01 GX02 GY31
			GZ06

(54) 【発明の名称】 固体撮像装置、及び、電子機器

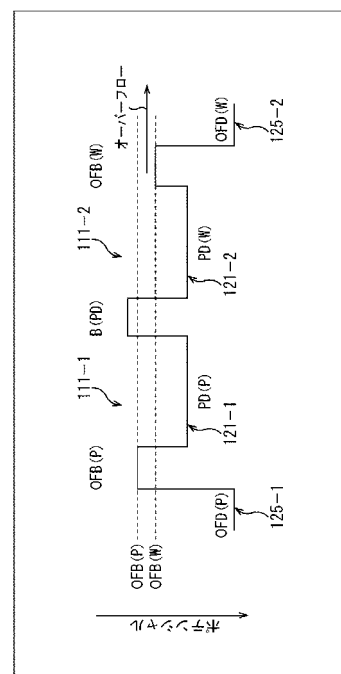
(57) 【要約】

【課題】色つきを改善するとともに、画質を向上させることができるようにする。

【解決手段】固体撮像装置は、複数の色成分の各色成分に対応する第1の画素と、第1の画素と比べて入射光に対する高い感度を有する第2の画素との組み合わせが2次元状に配列された画素アレイ部において、第1の画素における第1の光電変換部と第1の不要電荷ドレイン部との間に形成される第1の電氣的障壁と、第2の画素における第2の光電変換部と第2の不要電荷ドレイン部との間に形成される第2の電氣的障壁とが、その高さが異なるように形成される。本技術は、例えば、CMOSイメージセンサに適用することができる。

【選択図】 図7

図7



【特許請求の範囲】**【請求項 1】**

複数の色成分の各色成分に対応する第 1 の画素と、前記第 1 の画素と比べて入射光に対する高い感度を有する第 2 の画素との組み合わせが 2 次元状に配列された画素アレイ部を備え、

前記第 1 の画素は、

入射光の光量に応じた電荷を生成する第 1 の光電変換部と、

前記第 1 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 1 の不要電荷ドレイン部と、

前記第 1 の光電変換部と前記第 1 の不要電荷ドレイン部との間に形成される第 1 の電氣的障壁の高さに応じて、前記第 1 の光電変換部により生成された不要な電荷を、前記第 1 の不要電荷ドレイン部に排出する第 1 の不要電荷排出ゲート部と

を有し、

前記第 2 の画素は、

入射光の光量に応じた電荷を生成する第 2 の光電変換部と、

前記第 2 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 2 の不要電荷ドレイン部と、

前記第 2 の光電変換部と前記第 2 の不要電荷ドレイン部との間に形成される第 2 の電氣的障壁の高さに応じて、前記第 2 の光電変換部により生成された不要な電荷を、前記第 2 の不要電荷ドレイン部に排出する第 2 の不要電荷排出ゲート部と

を有し、

前記第 1 の電氣的障壁の高さと、前記第 2 の電氣的障壁の高さとは、異なっている固体撮像装置。

【請求項 2】

前記第 2 の電氣的障壁の高さは、前記第 1 の電氣的障壁の高さよりも深く形成されている

請求項 1 に記載の固体撮像装置。

【請求項 3】

前記第 1 の不要電荷排出ゲート部に印加する第 1 の電圧と、前記第 2 の不要電荷排出ゲート部に印加する第 2 の電圧を制御することで、前記第 2 の電氣的障壁の高さが、前記第 1 の電氣的障壁の高さよりも深く形成されるようにする

請求項 2 に記載の固体撮像装置。

【請求項 4】

前記第 1 の不要電荷ドレイン部に印加する第 1 の電圧と、前記第 2 の不要電荷ドレイン部に印加する第 2 の電圧を制御することで、前記第 2 の電氣的障壁の高さが、前記第 1 の電氣的障壁の高さよりも深く形成されるようにする

請求項 2 に記載の固体撮像装置。

【請求項 5】

前記第 1 の不要電荷排出ゲート部のゲートサイズと、前記第 2 の不要電荷排出ゲート部のゲートサイズとは、異なっている

請求項 2 に記載の固体撮像装置。

【請求項 6】

前記第 1 の不要電荷排出ゲート部の近傍の第 1 の不純物濃度と、前記第 2 の不要電荷排出ゲート部の近傍の第 2 の不純物濃度とは、異なっている

請求項 2 に記載の固体撮像装置。

【請求項 7】

前記第 1 の画素は、

前記第 1 の光電変換部により生成された電荷を保持する第 1 の電荷保持部をさらに有し、

前記第 2 の画素は、

10

20

30

40

50

前記第 2 の光電変換部により生成された電荷を保持する第 2 の電荷保持部をさらに有する

請求項 1 に記載の固体撮像装置。

【請求項 8】

複数の色成分の各色成分に対応する第 1 の画素と、前記第 1 の画素と比べて入射光に対する高い感度を有する第 2 の画素との組み合わせが 2 次元状に配列された画素アレイ部を備え、

前記第 1 の画素は、

入射光の光量に応じた電荷を生成する第 1 の光電変換部と、

前記第 1 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 1 の不要電荷ドレイン部と、 10

前記第 1 の光電変換部と前記第 1 の不要電荷ドレイン部との間に形成される第 1 の電氣的障壁の高さに応じて、前記第 1 の光電変換部により生成された不要な電荷を、前記第 1 の不要電荷ドレイン部に排出する第 1 の不要電荷排出ゲート部と

を有し、

前記第 2 の画素は、

入射光の光量に応じた電荷を生成する第 2 の光電変換部と、

前記第 2 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 2 の不要電荷ドレイン部と、

前記第 2 の光電変換部と前記第 2 の不要電荷ドレイン部との間に形成される第 2 の電氣的障壁の高さに応じて、前記第 2 の光電変換部により生成された不要な電荷を、前記第 2 の不要電荷ドレイン部に排出する第 2 の不要電荷排出ゲート部と 20

を有し、

前記第 1 の電氣的障壁の高さと、前記第 2 の電氣的障壁の高さとは、異なっている

固体撮像装置を搭載した電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、固体撮像装置、及び、電子機器に関し、特に、色つきを改善するとともに、画質を向上させることができるようにした固体撮像装置、及び、電子機器に関する。 30

【背景技術】

【0002】

従来より、CMOS(Complementary Metal Oxide Semiconductor)イメージセンサ等の固体撮像装置において、ブルーミング現象を抑制するための技術が提案されている(例えば、特許文献 1 参照)。

【0003】

また、暗い場所においてより明るい撮影画像を得るために、R(赤)画素、G(緑)画素、及び、B(青)画素に加えて、W(白)画素を有する固体撮像装置が提案されている(例えば、特許文献 2 参照)。

【先行技術文献】

40

【特許文献】

【0004】

【特許文献 1】特許第 4 4 0 3 6 8 7 号

【特許文献 2】特許第 4 1 8 7 0 0 4 号

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、固体撮像装置において、W画素等の高感度画素を含む画素配列を用いた場合、高感度画素が、他の画素よりも先に飽和するためにブルーミング現象が発生し、その結果として、信号処理後の撮影画像では、いわゆる色つきが生じてしまう領域があった。そ 50

のため、このような色つきを改善して、画質の劣化を抑制したいという要請があった。

【 0 0 0 6 】

本技術はこのような状況に鑑みてなされたものであり、色つきを改善するとともに、画質を向上させることができるようにするものである。

【 課題を解決するための手段 】

【 0 0 0 7 】

本技術の第 1 の側面の固体撮像装置は、複数の色成分の各色成分に対応する第 1 の画素と、前記第 1 の画素と比べて入射光に対する高い感度を有する第 2 の画素との組み合わせが 2 次元状に配列された画素アレイ部を備え、前記第 1 の画素は、入射光の光量に応じた電荷を生成する第 1 の光電変換部と、前記第 1 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 1 の不要電荷ドレイン部と、前記第 1 の光電変換部と前記第 1 の不要電荷ドレイン部との間に形成される第 1 の電氣的障壁の高さに応じて、前記第 1 の光電変換部により生成された不要な電荷を、前記第 1 の不要電荷ドレイン部に排出する第 1 の不要電荷排出ゲート部とを有し、前記第 2 の画素は、入射光の光量に応じた電荷を生成する第 2 の光電変換部と、前記第 2 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 2 の不要電荷ドレイン部と、前記第 2 の光電変換部と前記第 2 の不要電荷ドレイン部との間に形成される第 2 の電氣的障壁の高さに応じて、前記第 2 の光電変換部により生成された不要な電荷を、前記第 2 の不要電荷ドレイン部に排出する第 2 の不要電荷排出ゲート部とを有し、前記第 1 の電氣的障壁の高さと、前記第 2 の電氣的障壁の高さとは、異なっている固体撮像装置である。

10

20

【 0 0 0 8 】

本技術の第 1 の側面の固体撮像装置においては、複数の色成分の各色成分に対応する第 1 の画素における第 1 の光電変換部と第 1 の不要電荷ドレイン部との間に形成される第 1 の電氣的障壁と、第 1 の画素と比べて入射光に対する高い感度を有する第 2 の画素における第 2 の光電変換部と第 2 の不要電荷ドレイン部との間に形成される第 2 の電氣的障壁とが、その高さが異なるように形成される。

【 0 0 0 9 】

本技術の第 2 の側面の電子機器は、複数の色成分の各色成分に対応する第 1 の画素と、前記第 1 の画素と比べて入射光に対する高い感度を有する第 2 の画素との組み合わせが 2 次元状に配列された画素アレイ部を備え、前記第 1 の画素は、入射光の光量に応じた電荷を生成する第 1 の光電変換部と、前記第 1 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 1 の不要電荷ドレイン部と、前記第 1 の光電変換部と前記第 1 の不要電荷ドレイン部との間に形成される第 1 の電氣的障壁の高さに応じて、前記第 1 の光電変換部により生成された不要な電荷を、前記第 1 の不要電荷ドレイン部に排出する第 1 の不要電荷排出ゲート部とを有し、前記第 2 の画素は、入射光の光量に応じた電荷を生成する第 2 の光電変換部と、前記第 2 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 2 の不要電荷ドレイン部と、前記第 2 の光電変換部と前記第 2 の不要電荷ドレイン部との間に形成される第 2 の電氣的障壁の高さに応じて、前記第 2 の光電変換部により生成された不要な電荷を、前記第 2 の不要電荷ドレイン部に排出する第 2 の不要電荷排出ゲート部とを有し、前記第 1 の電氣的障壁の高さと、前記第 2 の電氣的障壁の高さとは、異なっている固体撮像装置を搭載した電子機器である。

30

40

【 0 0 1 0 】

本技術の第 2 の側面の電子機器においては、複数の色成分の各色成分に対応する第 1 の画素における第 1 の光電変換部と第 1 の不要電荷ドレイン部との間に形成される第 1 の電氣的障壁と、第 1 の画素と比べて入射光に対する高い感度を有する第 2 の画素における第 2 の光電変換部と第 2 の不要電荷ドレイン部との間に形成される第 2 の電氣的障壁とが、その高さが異なるように形成される。

【 発明の効果 】

【 0 0 1 1 】

本技術の第 1 の側面、及び、第 2 の側面によれば、色つきを改善するとともに、画質を

50

向上させることができる。

【 0 0 1 2 】

なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1】 R G B 画素に加えて W 画素を含む場合の画素配列を示す図である。

【図 2】 ブルーミング現象によるリニアリティの悪化を示す図である。

【図 3】 図 4 のポテンシャル構造に対応した W 画素を含む画素配列を示す図である。

【図 4】 ブルーミング現象を説明するためのポテンシャル図である。

10

【図 5】 固体撮像装置の構成例を示す図である。

【図 6】 画素の断面図である。

【図 7】 画素のポテンシャル図である。

【図 8】 第 1 の実施の形態における画素の平面図である。

【図 9】 第 1 の実施の形態における画素のポテンシャル図である。

【図 10】 第 2 の実施の形態における画素の平面図である。

【図 11】 第 2 の実施の形態における画素のポテンシャル図である。

【図 12】 第 3 の実施の形態における画素の平面図である。

【図 13】 第 3 の実施の形態における画素のポテンシャル図である。

20

【図 14】 第 4 の実施の形態における画素の断面図である。

【図 15】 第 4 の実施の形態における画素の平面図である。

【図 16】 第 4 の実施の形態における画素のポテンシャル図である。

【図 17】 ブルーミング現象の抑制によるリニアリティの改善を示す図である。

【図 18】 固体撮像装置を有するカメラモジュールの構成例を示す図である。

【図 19】 固体撮像装置を有する電子機器の構成例を示す図である。

【図 20】 固体撮像装置の使用例を示す図である。

【発明を実施するための形態】

【 0 0 1 4 】

以下、図面を参照しながら本技術の実施の形態について説明する。なお、説明は以下の順序で行うものとする。

30

【 0 0 1 5 】

- 1．本技術が解決する課題
- 2．固体撮像装置の構成
- 3．第 1 の実施の形態： OFG 電圧制御
- 4．第 2 の実施の形態： OFD 電圧制御
- 5．第 3 の実施の形態： OFG ゲートサイズ・不純物濃度調整
- 6．第 4 の実施の形態： メモリ部を有する構造
- 7．変形例
- 8．カメラモジュールの構成
- 9．電子機器の構成
- 10．固体撮像装置の使用例

40

【 0 0 1 6 】

< 1．本技術が解決する課題 >

【 0 0 1 7 】

図 1 は、 R G B 画素に加えて W 画素を含む場合の画素配列を示す図である。

【 0 0 1 8 】

図 1 A は、ベイヤ配列の画素配列を示しており、 G 画素が市松状に配され、残った部分に R 画素と B 画素が一行ごとに交互に配されている。図 1 B では、 R G B 画素に W 画素を加えることで、例えば暗い場所においても明るい撮影画像が得られるようにしている。図 1 B の画素配列では、 R 画素と W 画素が交互に配される行と、 G 画素と B 画素が交互に配

50

される行とが、一行ごとに交互に配されている。

【 0 0 1 9 】

このようなW画素を含む画素配列（図1B）では、高感度画素としてのW画素が、他の画素よりも先に飽和するために、W画素から隣接する他の画素に電荷が溢れてしまい、ブルーミング現象が発生する場合がある。ここで、図2には、横軸を光量とし、縦軸を出力信号とした場合における各画素の関係を示しており、W画素ではリニアリティは保たれているが、G画素、R画素、及び、B画素では、ブルーミング現象が発生すると、途中からリニアリティを維持することができずに、リニアリティが悪化することになる（図2の点線内の領域P1）。

【 0 0 2 0 】

そして、ブルーミング現象に起因してリニアリティが悪化すると、後段の信号処理回路による信号処理において、G画素、R画素、及び、B画素における高照度側のリニアリティの悪化した領域では、リニアリティが維持されていた領域と比べて、ホワイトバランスの比率が変動するため、撮影画像に色つきが生じてしまうことになる。このような色つきが発生すると、撮影画像の画質の劣化が生じることになる。

【 0 0 2 1 】

このように、色つきの問題は、ブルーミング現象に起因するものであるが、画素のポテンシャル構造で示すと、次のようになる。すなわち、図3のW画素を含む画素配列において、点線Lで示される部分のR画素とW画素に対応するポテンシャル構造を示すと、図4のポテンシャル図のように表すことができる。

【 0 0 2 2 】

図4Aにおいて、R画素11-1のフォトダイオード21-1と、W画素11-2のフォトダイオード21-2では、入射光の光量に応じた電荷が生成されるが、R画素11-1と比べて高い感度を有するW画素11-2が、R画素よりも先に飽和するため、フォトダイオード21-2に蓄積された電荷が、フォトダイオード21-1側に溢れて、ブルーミング現象が発生することになる（図4B）。

【 0 0 2 3 】

このようなブルーミング現象が発生する原因としては、ポテンシャル障壁（OFB(R)）とポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（B(PD)）よりも深く形成されているが、ポテンシャル障壁（OFB(R)）とポテンシャル障壁（OFB(W)）の高さが同じ高さで形成されていることにある。本技術は、このような点に着目して、ブルーミング現象に起因した色つきを改善するとともに、画質を向上させることができるようにするものである。

【 0 0 2 4 】

なお、図4において、ポテンシャル障壁（OFB(R)）は、R画素11-1におけるフォトダイオード21-1とオーバーフロードレイン25-1との間に形成される電氣的障壁である。また、ポテンシャル障壁（OFB(W)）は、W画素11-2におけるフォトダイオード21-2とオーバーフロードレイン25-2との間に形成される電氣的障壁である。また、ポテンシャル障壁（B(PD)）は、フォトダイオード21-1とフォトダイオード21-2との間に形成される電氣的障壁である。

【 0 0 2 5 】

また、図4においては、W画素11-2に隣接する画素として、R画素11-1を例示して、ブルーミング現象を説明したが、W画素11-2に隣接するG画素やB画素においても同様に、ブルーミング現象が発生することになる。

【 0 0 2 6 】

< 2 . 固体撮像装置の構成 >

【 0 0 2 7 】

（固体撮像装置の構成）

図5は、固体撮像装置の構成例を示す図である。

【 0 0 2 8 】

10

20

30

40

50

図5の固体撮像装置100は、例えば、CMOSイメージセンサ等のイメージセンサである。固体撮像装置100は、光学レンズ系（不図示）を介して被写体からの入射光（像光）を取り込んで、撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。

【0029】

図5において、固体撮像装置100は、画素アレイ部101、垂直駆動回路102、カラム信号処理回路103、水平駆動回路104、出力回路105、制御回路106、及び、入出力端子107を含んで構成される。

【0030】

画素アレイ部101には、複数の画素111が2次元状に配列される。画素111は、光電変換素子としてのフォトダイオードと、複数の画素トランジスタを有して構成される。

10

【0031】

垂直駆動回路102は、例えばシフトレジスタによって構成され、所定の画素駆動配線112を選択して、選択された画素駆動配線112に画素111を駆動するためのパルスを提供し、行単位で画素111を駆動する。すなわち、垂直駆動回路102は、画素アレイ部101の各画素111を行単位で順次垂直方向に選択走査し、各画素111のフォトダイオードにおいて受光量に応じて生成された信号電荷に基づく画素信号を、垂直信号線113を通してカラム信号処理回路103に供給する。

【0032】

カラム信号処理回路103は、画素111の列ごとに配置されており、1行分の画素111から出力される信号を画素列ごとにノイズ除去などの信号処理を行う。例えば、カラム信号処理回路103は、画素固有の固定パターンノイズを除去するためのCDS(Correlated Double Sampling)及びA/D(Analog/Digital)変換等の信号処理を行う。

20

【0033】

水平駆動回路104は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路103の各々を順番に選択し、カラム信号処理回路103の各々から画素信号を水平信号線114に出力させる。

【0034】

出力回路105は、カラム信号処理回路103の各々から水平信号線114を通して順次に供給される信号に対し、信号処理を行って出力する。なお、出力回路105は、例えば、バッファリングだけする場合もあるし、黒レベル調整、列ばらつき補正、各種デジタル信号処理などが行われる場合もある。

30

【0035】

制御回路106は、固体撮像装置100の各部の動作を制御する。例えば、制御回路106は、入力クロック信号と、動作モードなどを指令するデータを受け取り、また、固体撮像装置100の内部情報などのデータを出力する。すなわち、制御回路106は、垂直同期信号、水平同期信号、及び、マスタクロック信号に基づいて、垂直駆動回路102、カラム信号処理回路103、及び、水平駆動回路104などの動作の基準となるクロック信号や制御信号を生成する。制御回路106は、生成したクロック信号や制御信号を、垂直駆動回路102、カラム信号処理回路103、及び、水平駆動回路104などに出力する。

40

【0036】

入出力端子107は、外部と信号のやりとりを行う。

【0037】

以上のように構成される、図5の固体撮像装置100は、CDS処理とA/D変換処理を行うカラム信号処理回路103が画素列ごとに配置されたカラムAD方式と呼ばれるCMOSイメージセンサとされる。また、図5の固体撮像装置100は、裏面照射型のCMOSイメージセンサとすることができる。

【0038】

50

(画素の断面構造)

図6は、図5の画素アレイ部101に2次元状に配列されている画素111の断面図である。

【0039】

画素111は、光電変換素子として、例えばフォトダイオード(PD)121を有している。フォトダイオード121は、入射光の光量に応じた電荷を生成する光電変換部である。フォトダイオード121は、例えば、N型基板131上に形成されたP型ウェル層132に対して、P型層133を基板表面側に形成してN型埋め込み層134を埋め込むことにより形成される埋め込み型のフォトダイオードである。

【0040】

画素111は、フォトダイオード121に加えて、第1転送ゲート(TRG)122、フローティングディフュージョン(FD)123、オーバフローゲート(OFG)124、及び、オーバーフロードレイン(OFD)125を有する。なお、図示はしていないが、画素111は、フォトダイオード121に光を導入する開口部など以外の部分を遮光する遮光膜により遮光されている。

【0041】

第1転送ゲート122は、ゲート電極を含むように構成される。第1転送ゲート122は、そのゲート電極に転送パルスTRGが印加されることにより、フォトダイオード121により生成された電荷を、フローティングディフュージョン123に転送する。

【0042】

フローティングディフュージョン123は、配線用のコンタクトを電氣的に接続可能な不純物濃度のN型層からなる電荷電圧変換部であり、第1転送ゲート122によってフォトダイオード121から転送されてくる電荷を電圧に変換する。フローティングディフュージョン123の上部には、配線用のコンタクトが接続され、複数の画素トランジスタ(不図示)と接続されている。

【0043】

画素トランジスタは、リセットトランジスタ、増幅トランジスタ、及び、選択トランジスタ等から構成される。これらの画素トランジスタにより、フローティングディフュージョン123の電圧を示す画素信号が読み出されて増幅され、垂直信号線113を通してカラム信号処理回路103に供給される。

【0044】

オーバフローゲート124は、ゲート電極を含むように構成される。オーバフローゲート124は、そのゲート電極に排出パルスOFGが印加されることにより、フォトダイオード121により生成された電荷であって、画像形成に寄与しない不要な電荷を、オーバーフロードレイン125に排出する。

【0045】

オーバーフロードレイン125は、配線用のコンタクトを電氣的に接続可能な不純物濃度のN型層からなり、オーバフローゲート124から排出される、フォトダイオード121により生成された電荷であって、不要な電荷を受け取る。

【0046】

画素111は、以上のように構成されるが、画素アレイ部101には、カラーフィルタを有している、R(赤)画素、G(緑)画素、及び、B(青)画素以外に、カラーフィルタを有していない、W(白)画素が配置されている。以下の説明では、R画素、G画素、及び、B画素を総称して、P(原色:primary colors)画素111-1と称して、高感度画素としてのW画素111-2と区別するものとする。さらに、P画素111-1を構成する要素には「-1」を記述し、W画素111-2を構成する要素には「-2」を記述して区別するものとする。

【0047】

(ポテンシャル構造)

図7は、図5の画素アレイ部101に2次元状に配列されている画素111のポテンシ

10

20

30

40

50

ャル図である。図 7 には、W 画素 1 1 1 - 2 と、W 画素 1 1 1 - 2 に隣接する P 画素 1 1 1 - 1 のポテンシャル構造が示されている。なお、このポテンシャル図においては、図中の縦方向が電位を示し、下方向ほど電位が高くなる。この関係は後述する他のポテンシャル図でも同様とされる。

【 0 0 4 8 】

図 7 において、P 画素 1 1 1 - 1 のフォトダイオード (PD(P)) 1 2 1 - 1 と、W 画素 1 1 1 - 2 のフォトダイオード (PD(W)) 1 2 1 - 2 では、入射光の光量に応じた電荷が生成されるが、フォトダイオード 1 2 1 - 2 に蓄積される電荷は、フォトダイオード 1 2 1 - 1 に蓄積される電荷よりも多くなる。そのため、フォトダイオード 1 2 1 - 2 に蓄積されている電荷が飽和して、フォトダイオード 1 2 1 - 1 側へ溢れてしまうことで、ブルーミング現象が発生することは先に述べた通りである。

10

【 0 0 4 9 】

本技術では、このようなブルーミング現象を抑制するために、ポテンシャル障壁 (OFB(P)) とポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (B(PD)) の高さよりも深く形成され、かつ、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにする。これにより、W 画素 1 1 1 - 2 において、フォトダイオード 1 2 1 - 2 に蓄積される電荷は、飽和する前に、オーバーフロードレイン (OFD(W)) 1 2 5 - 2 側に排出されるため、ブルーミング現象を抑制することができる。

【 0 0 5 0 】

ただし、ポテンシャル障壁 (OFB(P)) は、P 画素 1 1 1 - 1 におけるフォトダイオード (PD(P)) 1 2 1 - 1 とオーバーフロードレイン (OFD(P)) 1 2 5 - 1 との間に形成される電氣的障壁である。また、ポテンシャル障壁 (OFB(W)) は、W 画素 1 1 1 - 2 におけるフォトダイオード (PD(W)) 1 2 1 - 2 とオーバーフロードレイン (OFD(W)) 1 2 5 - 2 との間に形成される電氣的障壁である。また、ポテンシャル障壁 (B(PD)) は、フォトダイオード (PD(P)) 1 2 1 - 1 とフォトダイオード (PD(W)) 1 2 1 - 2 との間に形成される電氣的障壁である。さらに、ポテンシャル障壁の高さを深く形成するとは、図 7 のポテンシャル構造で示した場合における + 側になるようにすることを意味する。

20

【 0 0 5 1 】

以上のような原理で、ブルーミング現象を抑制するが、以下、ポテンシャル障壁 (OFB) の具体的な制御方法について、第 1 の実施の形態乃至第 4 の実施の形態により説明する。

30

【 0 0 5 2 】

< 3 . 第 1 の実施の形態 >

【 0 0 5 3 】

(画素の平面構造)

図 8 は、第 1 の実施の形態における画素 1 1 1 の平面図である。

【 0 0 5 4 】

図 8 において、W 画素 1 1 1 - 2 の隣接画素である P 画素 1 1 1 - 1 においては、第 1 転送ゲート 1 2 2 - 1 によって、フォトダイオード 1 2 1 - 1 に蓄積された電荷が、フローティングディフュージョン 1 2 3 - 1 に転送される。また、オーバフローゲート 1 2 4 - 1 によって、フォトダイオード 1 2 1 - 1 により生成された電荷であって、不要な電荷が、オーバーフロードレイン 1 2 5 - 1 に排出される。

40

【 0 0 5 5 】

一方、高感度画素である W 画素 1 1 1 - 2 においては、第 1 転送ゲート 1 2 2 - 2 によって、フォトダイオード 1 2 1 - 2 に蓄積された電荷が、フローティングディフュージョン 1 2 3 - 2 に転送される。また、オーバフローゲート 1 2 4 - 2 によって、フォトダイオード 1 2 1 - 2 により生成された電荷であって、不要な電荷が、オーバーフロードレイン 1 2 5 - 2 に排出される。

【 0 0 5 6 】

(画素の断面構造とポテンシャル構造)

50

図 9 は、第 1 の実施の形態における画素 1 1 1 の断面構造とポテンシャル図である。

【 0 0 5 7 】

図 9 A において、P 画素 1 1 1 - 1 は、図 8 の P 画素 1 1 1 - 1 における X - X ' の断面に対応し、W 画素 1 1 1 - 2 は、図 8 の W 画素 1 1 1 - 2 における Y - Y ' の断面に対応している。また、図 9 B のポテンシャル図は、図 9 A の画素 1 1 1 の断面構造に対応している。

【 0 0 5 8 】

P 画素 1 1 1 - 1 においては、フォトダイオード 1 2 1 - 1 により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁 (OFB(P)) の高さに応じて遮断・切り替え可能なオーバフローゲート 1 2 4 - 1 と、フォトダイオード 1 2 1 - 1 からオーバフローゲート 1 2 4 - 1 を経由して掃き出された不要な電荷を受け取るオーバーフロードレイン 1 2 5 - 1 が形成されている。ただし、オーバーフロードレイン 1 2 5 - 1 は、オーバフローゲート 1 2 4 - 1 に対してフォトダイオード 1 2 1 - 1 とは反対側に形成されている。

【 0 0 5 9 】

一方、W 画素 1 1 1 - 2 においては、フォトダイオード 1 2 1 - 2 により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁 (OFB(W)) の高さに応じて遮断・切り替え可能なオーバフローゲート 1 2 4 - 2 と、フォトダイオード 1 2 1 - 2 からオーバフローゲート 1 2 4 - 2 を経由して掃き出された不要な電荷を受け取るオーバーフロードレイン 1 2 5 - 2 が形成されている。ただし、オーバーフロードレイン 1 2 5 - 2 は、オーバフローゲート 1 2 4 - 2 に対してフォトダイオード 1 2 1 - 2 とは反対側に形成されている。

【 0 0 6 0 】

ここで、フォトダイオード 1 2 1 - 1 とフォトダイオード 1 2 1 - 2 に電荷が蓄積されるとき、オーバフローゲート 1 2 4 - 1 とオーバフローゲート 1 2 4 - 2 のゲート電極に印加される排出パルス OFG を制御することで、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにする。

【 0 0 6 1 】

具体的には、例えば、オーバフローゲート 1 2 4 - 1 のゲート電極に印加される排出パルス OFG(P) として、0V である電圧が印加され、オーバフローゲート 1 2 4 - 2 のゲート電極に印加される排出パルス OFG(W) として、0.1V である電圧が印加されるようにする。すなわち、排出パルス OFG として、下記の式 (1) の関係を満たすような電圧が印加されるようにする。

【 0 0 6 2 】

$$\text{OFG(P)} < \text{OFG(W)} \quad \cdots (1)$$

【 0 0 6 3 】

これにより、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるため、フォトダイオード 1 2 1 - 2 に蓄積されている電荷が飽和して、フォトダイオード 1 2 1 - 1 側へ溢れることを防いで、ブルーミング現象を抑制することができる。

【 0 0 6 4 】

なお、排出パルス OFG は、垂直駆動回路 1 0 2 (図 5) から供給されるものであるため、例えば、垂直駆動回路 1 0 2 が、P 画素 1 1 1 - 1 のオーバフローゲート 1 2 4 - 1 と、W 画素 1 1 1 - 2 のオーバフローゲート 1 2 4 - 2 に印加される電圧を制御することになる。ただし、垂直駆動回路 1 0 2 の代わりに、例えば、制御回路 1 0 6 (図 5) や、入出力端子 1 0 7 (図 5) を介して入力される信号などに応じて、各オーバフローゲート 1 2 4 に印加される電圧が制御されるようにしてもよい。

【 0 0 6 5 】

以上のように、第 1 の実施の形態においては、P 画素 1 1 1 - 1 のオーバフローゲート 1 2 4 - 1 に印加される電圧と、W 画素 1 1 1 - 2 のオーバフローゲート 1 2 4 - 2 に印

10

20

30

40

50

加される電圧を制御することで、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されるようにする。

【 0 0 6 6 】

これにより、W画素 1 1 1 - 2 のフォトダイオード 1 2 1 - 2 に蓄積されている電荷が飽和して、P画素 1 1 1 - 1 のフォトダイオード 1 2 1 - 1 側へ溢れることを防いで、ブルーミング現象を抑制することができる。そのため、ブルーミング現象に起因して発生する色つきを改善して、画質の劣化を抑制することができる。

【 0 0 6 7 】

< 4 . 第 2 の実施の形態 >

【 0 0 6 8 】

（画素の平面構造）

図 1 0 は、第 2 の実施の形態における画素 1 1 1 の平面図である。

【 0 0 6 9 】

図 1 0 において、P画素 1 1 1 - 1 においては、第 1 転送ゲート 1 2 2 - 1 によって、フォトダイオード 1 2 1 - 1 に蓄積された電荷が、フローティングディフュージョン 1 2 3 - 1 に転送される。また、オーバフローゲート 1 2 4 - 1 によって、フォトダイオード 1 2 1 - 1 により生成された電荷であって、不要な電荷が、オーバーフロードレイン 1 2 5 - 1 に排出される。

【 0 0 7 0 】

一方、W画素 1 1 1 - 2 においては、第 1 転送ゲート 1 2 2 - 2 によって、フォトダイオード 1 2 1 - 2 に蓄積された電荷が、フローティングディフュージョン 1 2 3 - 2 に転送される。また、オーバフローゲート 1 2 4 - 2 によって、フォトダイオード 1 2 1 - 2 により生成された電荷であって、不要な電荷が、オーバーフロードレイン 1 2 5 - 2 に排出される。

【 0 0 7 1 】

（画素の断面構造とポテンシャル構造）

図 1 1 は、第 2 の実施の形態における画素 1 1 1 の断面構造とポテンシャル図である。

【 0 0 7 2 】

図 1 1 A において、P画素 1 1 1 - 1 は、図 1 0 の P画素 1 1 1 - 1 における X - X ' の断面に対応し、W画素 1 1 1 - 2 は、図 1 0 の W画素 1 1 1 - 2 における Y - Y ' の断面に対応している。また、図 1 1 B のポテンシャル図は、図 1 1 A の画素 1 1 1 の断面構造に対応している。

【 0 0 7 3 】

P画素 1 1 1 - 1 においては、フォトダイオード 1 2 1 - 1 により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁（OFB(P)）の高さに応じて遮断・切り替え可能なオーバフローゲート 1 2 4 - 1 と、フォトダイオード 1 2 1 - 1 からオーバフローゲート 1 2 4 - 1 を経由して掃き出された不要な電荷を受け取るオーバーフロードレイン 1 2 5 - 1 が形成されている。

【 0 0 7 4 】

一方、W画素 1 1 1 - 2 においては、フォトダイオード 1 2 1 - 2 により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁（OFB(W)）の高さに応じて遮断・切り替え可能なオーバフローゲート 1 2 4 - 2 と、フォトダイオード 1 2 1 - 2 からオーバフローゲート 1 2 4 - 2 を経由して掃き出された不要な電荷を受け取るオーバーフロードレイン 1 2 5 - 2 が形成されている。

【 0 0 7 5 】

ここで、フォトダイオード 1 2 1 - 1 とフォトダイオード 1 2 1 - 2 に電荷が蓄積されるとき、オーバーフロードレイン 1 2 5 - 1 とオーバーフロードレイン 1 2 5 - 2 のコンタクトに印加される制御パルス OFD を制御することで、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されるようにする。

【 0 0 7 6 】

10

20

30

40

50

具体的には、例えば、オーバーフロードレイン 1 2 5 - 1 のコンタクトに印加される制御パルス OFD(P) として、5.0V である電圧が印加され、オーバーフロードレイン 1 2 5 - 2 のコンタクトに印加される制御パルス OFD(W) として、5.5V である電圧が印加されるようにする。すなわち、制御パルス OFD として、下記の式 (2) の関係を満たすような電圧が印加されるようにする。

【 0 0 7 7 】

$$\text{OFD(P)} < \text{OFD(W)} \quad \cdots (2)$$

【 0 0 7 8 】

これにより、オーバーフロードレイン 1 2 5 - 1 , 1 2 5 - 2 のポテンシャルに連動して、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるため、フォトダイオード 1 2 1 - 2 に蓄積されている電荷が飽和して、フォトダイオード 1 2 1 - 1 側へ溢れることを防いで、ブルーミング現象を抑制することができる。

10

【 0 0 7 9 】

なお、制御パルス OFD として、P 画素 1 1 1 - 1 のオーバーフロードレイン 1 2 5 - 1 と、W 画素 1 1 1 - 2 のオーバーフロードレイン 1 2 5 - 2 に印加される電圧は、例えば、垂直駆動回路 1 0 2 (図 5) により制御される。ただし、垂直駆動回路 1 0 2 の代わりに、例えば、制御回路 1 0 6 (図 5) や、入出力端子 1 0 7 (図 5) を介して入力される信号などに応じて、各オーバーフロードレイン 1 2 5 に印加される電圧が制御されるようにしてもよい。

20

【 0 0 8 0 】

以上のように、第 2 の実施の形態においては、P 画素 1 1 1 - 1 のオーバーフロードレイン 1 2 5 - 1 に印加される電圧と、W 画素 1 1 1 - 2 のオーバーフロードレイン 1 2 5 - 2 に印加される電圧を制御することで、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにする。

【 0 0 8 1 】

これにより、W 画素 1 1 1 - 2 のフォトダイオード 1 2 1 - 2 に蓄積されている電荷が飽和して、P 画素 1 1 1 - 1 のフォトダイオード 1 2 1 - 1 側へ溢れることを防いで、ブルーミング現象を抑制することができる。そのため、ブルーミング現象に起因して発生する色つきを改善して、画質の劣化を抑制することができる。

30

【 0 0 8 2 】

< 5 . 第 3 の実施の形態 >

【 0 0 8 3 】

(画素の平面構造)

図 1 2 は、第 3 の実施の形態における画素 1 1 1 の平面図である。

【 0 0 8 4 】

図 1 2 において、P 画素 1 1 1 - 1 においては、第 1 転送ゲート 1 2 2 - 1 によって、フォトダイオード 1 2 1 - 1 に蓄積された電荷が、フローティングディフュージョン 1 2 3 - 1 に転送される。また、オーバフローゲート 1 2 4 - 1 によって、フォトダイオード 1 2 1 - 1 により生成された電荷であって、不要な電荷が、オーバーフロードレイン 1 2 5 - 1 に排出される。

40

【 0 0 8 5 】

一方、W 画素 1 1 1 - 2 においては、第 1 転送ゲート 1 2 2 - 2 によって、フォトダイオード 1 2 1 - 2 に蓄積された電荷が、フローティングディフュージョン 1 2 3 - 2 に転送される。また、オーバフローゲート 1 2 4 - 2 によって、フォトダイオード 1 2 1 - 2 により生成された電荷であって、不要な電荷が、オーバーフロードレイン 1 2 5 - 2 に排出される。

【 0 0 8 6 】

ここでは、オーバフローゲート 1 2 4 - 1 のゲートサイズと、オーバフローゲート 1 2 4 - 2 のゲートサイズとを異なるようにすることで、ポテンシャル障壁 (OFB(W)) の高さ

50

が、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されるようにしている。

【0087】

具体的には、例えば、オーバフローゲート124-1（のゲート電極）のゲート長（L1）が、オーバフローゲート124-2（のゲート電極）のゲート長（L2）よりも長くなるようにする。すなわち、オーバフローゲート124-2のゲート長（L2）は、オーバフローゲート124-1のゲート長（L1）よりも短くなる。これにより、オーバフローゲート124-1のゲート電極に印加される排出パルスOFG(P)と、オーバフローゲート124-2のゲート電極に印加される排出パルスOFG(W)として、同一の電圧が印加されるようにした場合でも、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されることになる。

10

【0088】

なお、ここでは、オーバフローゲート124-1のゲート長（L1）と、オーバフローゲート124-2のゲート長（L2）を調整した場合を説明したが、例えば、オーバフローゲート124-2のゲート幅（W2）が、オーバフローゲート124-1のゲート幅（W1）よりも長くなるように調整するなど、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されるように、ゲート長（L1, L2）及びゲート幅（W1, W2）の少なくとも一方を調整すればよい。

【0089】

（画素の断面構造とポテンシャル構造）

図13は、第3の実施の形態における画素111の断面構造とポテンシャル図である。

20

【0090】

図13Aにおいて、P画素111-1は、図12のP画素111-1におけるX-X'の断面に対応し、W画素111-2は、図12のW画素111-2におけるY-Y'の断面に対応している。また、図13Bのポテンシャル図は、図13Aの画素111の断面構造に対応している。

【0091】

P画素111-1においては、フォトダイオード121-1により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁（OFB(P)）の高さに応じて遮断・切り替え可能なオーバフローゲート124-1と、フォトダイオード121-1からオーバフローゲート124-1を経由して掃き出された不要な電荷を受け取るオーバーフロードレイン125-1が形成されている。

30

【0092】

一方、W画素111-2においては、フォトダイオード121-2により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁（OFB(W)）の高さに応じて遮断・切り替え可能なオーバフローゲート124-2と、フォトダイオード121-2からオーバフローゲート124-2を経由して掃き出された不要な電荷を受け取るオーバーフロードレイン125-2が形成されている。

【0093】

ここでは、オーバフローゲート124-1のゲート長（L1）と、オーバフローゲート124-2のゲート長（L2）が調整されているため（L1>L2）、フォトダイオード121-1とフォトダイオード121-2に電荷が蓄積されるとき、オーバフローゲート124-1とオーバフローゲート124-2のゲート電極に印加される排出パルスOFGとして、同一の電圧（例えば0.1V等）が印加されるようにした場合でも、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されることになる。

40

【0094】

このように、オーバフローゲート124-1とオーバフローゲート124-2（のゲート電極）のゲートサイズが異なるようにすることで、排出パルスOFGとして、同一の電圧が印加される場合でも、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されるため、フォトダイオード121-2に蓄積されている電

50

荷が飽和して、フォトダイオード 1 2 1 - 1 側へ溢れることを防いで、ブルーミング現象を抑制することができる。

【 0 0 9 5 】

なお、P 画素 1 1 1 - 1 におけるオーバフローゲート 1 2 4 - 1 の近傍の不純物濃度と、W 画素 1 1 1 - 2 におけるオーバフローゲート 1 2 4 - 2 の近傍の不純物濃度を調整することで、排出パルス OFG として、同一の電圧が印加される場合に、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにしてもよい。

【 0 0 9 6 】

具体的には、例えば、オーバフローゲート 1 2 4 - 2 の下部の不純物濃度を、オーバフローゲート 1 2 4 - 1 の下部の不純物濃度よりも低くすることで、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにすることができる。また、オーバフローゲート 1 2 4 のゲートサイズの調整と、その下部の不純物濃度の調整を組み合わせると、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにしてもよい。

【 0 0 9 7 】

以上のように、第 3 の実施の形態においては、オーバフローゲート 1 2 4 - 1 とオーバフローゲート 1 2 4 - 2 のゲートサイズを異なるようにするか、あるいはその下部の不純物濃度を異なるようにすることで、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにする。

【 0 0 9 8 】

これにより、W 画素 1 1 1 - 2 のフォトダイオード 1 2 1 - 2 に蓄積されている電荷が飽和して、P 画素 1 1 1 - 1 のフォトダイオード 1 2 1 - 1 側へ溢れることを防いで、ブルーミング現象を抑制することができる。そのため、ブルーミング現象に起因して発生する色つきを改善して、画質の劣化を抑制することができる。

【 0 0 9 9 】

< 6 . 第 4 の実施の形態 >

【 0 1 0 0 】

ところで、CMOS イメージセンサ等の固体撮像装置 1 0 0 では、一般的に、フォトダイオードに蓄積された電荷を読み出す信号読み出し動作が画素アレイ部 1 0 1 の行ごとに行われ、信号読み出し動作が終了した画素は、その終了時点から、再度、電荷の蓄積を開始する。このように画素アレイ部 1 0 1 の行ごとに信号読み出し動作を行うことにより、固体撮像装置 1 0 0 においては、全ての画素において電荷の蓄積期間を一致させることができず、被写体が動いている場合などに撮像画像に歪みが生じてしまう。例えば、上下方向にまっすぐな物が横方向に動いているのを撮像した場合に、それが傾いているように写ることになる。

【 0 1 0 1 】

このような被写体の像に歪みが生じることを回避するために、各画素の露光期間が同一となるような固体撮像装置 1 0 0 の全画素同時電子シャッタが開発されている。全画素同時電子シャッタとは、撮像に有効な全ての画素について、同時に露光を開始し、同時に露光を終了する動作を行うものであり、グローバルシャッタ (グローバル露光) とも呼ばれる。

【 0 1 0 2 】

グローバルシャッタ機能を実現するためには、フォトダイオードの蓄積電荷を空にする電荷排出動作を全画素同時に行って露光を開始し、露光期間終了時点で、転送ゲートを全画素同時に駆動して蓄積された光電荷を全てメモリ部に転送して保持する。そして、フローティングディフュージョン (FD) をリセットした後に、メモリ部の保持電荷を、フローティングディフュージョンに転送して信号レベルの読み出しが行われる。以下、本技術を、このようなグローバルシャッタ機能を有する固体撮像装置 1 0 0 に適用した場合について説明する。

10

20

30

40

50

【 0 1 0 3 】

(画素の断面構造)

図 1 4 は、第 4 の実施の形態における画素 1 1 1 の断面図である。すなわち、図 1 4 は、グローバルシャッタ機能を有する固体撮像装置 1 0 0 における画素アレイ部 1 0 1 に 2 次元状に配列されている画素 1 1 1 の断面構造を示している。なお、図 1 4 の画素 1 1 1 の断面構造において、図 6 の画素 1 1 1 の断面構造と対応する部分については、同一の符号が付してあり、その説明は適宜省略するものとする。

【 0 1 0 4 】

画素 1 1 1 は、フォトダイオード 1 2 1、第 1 転送ゲート (TRG) 1 2 2、フローティングディフュージョン (FD) 1 2 3、オーバフローゲート (OFG) 1 2 4、及び、オーバーフロードレイン (OFD) 1 2 5 に加えて、第 2 転送ゲート (TRX) 1 4 1、及び、メモリ部 (MEM) 1 4 2 を有している。

10

【 0 1 0 5 】

第 2 転送ゲート 1 4 1 は、ゲート電極を含むように構成される。第 2 転送ゲート 1 4 1 は、フォトダイオード 1 2 1 とメモリ部 1 4 2 との間と、メモリ部 1 4 2 の上部の一部を覆うように形成されている。

【 0 1 0 6 】

第 2 転送ゲート 1 4 1 は、そのゲート電極に転送パルス TRX が印加されることにより、フォトダイオード 1 2 1 により生成された電荷を、メモリ部 1 4 2 に転送する。メモリ部 1 4 2 は、例えば、N 型基板上に形成された P 型ウェル層 1 3 2 に対して、P 型層を基板表面側に形成して N 型埋め込み層を埋め込むことにより形成される。メモリ部 1 4 2 は、第 2 転送ゲート 1 4 1 によってフォトダイオード 1 2 1 から転送された電荷を保持する。

20

【 0 1 0 7 】

第 1 転送ゲート (TRG) 1 2 2 は、そのゲート電極に転送パルス TRG が印加されることにより、メモリ部 1 4 2 に保持された電荷を、フローティングディフュージョン 1 2 3 に転送する。

【 0 1 0 8 】

図 1 4 において、オーバフローゲート 1 2 4 やオーバーフロードレイン 1 2 5 は、図 6 の画素 1 1 1 の断面構造と同様に構成されている。

【 0 1 0 9 】

グローバルシャッタ機能を有する画素 1 1 1 は、以上のように構成されるが、画素アレイ部 1 0 1 には、カラーフィルタを有している、R (赤) 画素、G (緑) 画素、及び、B (青) 画素以外に、カラーフィルタを有していない、W (白) 画素が配置されている。以下の説明においても同様に、R 画素、G 画素、及び、B 画素を総称して、P 画素 1 1 1 - 1 と称して、高感度画素としての W 画素 1 1 1 - 2 と区別するものとする。

30

【 0 1 1 0 】

(画素の平面構造)

図 1 5 は、第 4 の実施の形態における画素 1 1 1 の平面図である。図 1 5 において、P 画素 1 1 1 - 1 と W 画素 1 1 1 - 2 は、図 1 4 の画素 1 1 1 における X - X ' の断面に対応している。

40

【 0 1 1 1 】

図 1 5 において、P 画素 1 1 1 - 1 においては、第 2 転送ゲート 1 4 1 - 1 によって、フォトダイオード 1 2 1 - 1 に蓄積された電荷が、メモリ部 1 4 2 - 1 に転送される。そして、第 1 転送ゲート 1 2 2 - 1 によって、メモリ部 1 4 2 - 1 に保持された電荷が、フローティングディフュージョン 1 2 3 - 1 に転送される。また、オーバフローゲート 1 2 4 - 1 によって、フォトダイオード 1 2 1 - 1 により生成された電荷であって、不要な電荷が、オーバーフロードレイン 1 2 5 - 1 に排出される。

【 0 1 1 2 】

一方、W 画素 1 1 1 - 2 においては、第 2 転送ゲート 1 4 1 - 2 によって、フォトダイオード 1 2 1 - 2 に蓄積された電荷が、メモリ部 1 4 2 - 2 に転送される。そして、第 1

50

転送ゲート 1 2 2 - 2 によって、メモリ部 1 4 2 - 2 に保持された電荷が、フローティングディフュージョン 1 2 3 - 2 に転送される。また、オーバフローゲート 1 2 4 - 2 によって、フォトダイオード 1 2 1 - 2 により生成された電荷であって、不要な電荷が、オーバフロードレイン 1 2 5 - 2 に排出される。

【 0 1 1 3 】

(ポテンシャル構造)

図 1 6 は、第 4 の実施の形態における画素 1 1 1 のポテンシャル図である。なお、図 1 6 のポテンシャル図は、図 1 4 の画素 1 1 1 の断面構造に対応している。

【 0 1 1 4 】

すなわち、P 画素 1 1 1 - 1 においては、フォトダイオード 1 2 1 - 1 により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁 (OFB(P)) の高さに応じて遮断・切り替え可能なオーバフローゲート 1 2 4 - 1 と、フォトダイオード 1 2 1 - 1 からオーバフローゲート 1 2 4 - 1 を経由して掃き出された不要な電荷を受け取るオーバフロードレイン 1 2 5 - 1 が形成されている。また、フォトダイオード 1 2 1 - 1 に対して、オーバフロードレイン 1 2 5 - 1 の反対側には、メモリ部 1 4 2 - 1 が形成されている。

10

【 0 1 1 5 】

一方、W 画素 1 1 1 - 2 においては、フォトダイオード 1 2 1 - 2 により生成された電荷であって、画像形成に寄与しない不要な電荷の流れを、ポテンシャル障壁 (OFB(W)) の高さに応じて遮断・切り替え可能なオーバフローゲート 1 2 4 - 2 と、フォトダイオード 1 2 1 - 2 からオーバフローゲート 1 2 4 - 2 を経由して掃き出された不要な電荷を受け取るオーバフロードレイン 1 2 5 - 2 が形成されている。また、フォトダイオード 1 2 1 - 2 に対して、オーバフロードレイン 1 2 5 - 2 の反対側には、メモリ部 1 4 2 - 2 が形成されている。

20

【 0 1 1 6 】

このようなグローバルシャッタ機能を有する画素 1 1 1 においても、上述した第 1 の実施の形態乃至第 3 の実施の形態と同様にして、例えば、オーバフローゲート 1 2 4 に印加される電圧を制御したり、オーバフロードレイン 1 2 5 に印加される電圧を制御したり、あるいは、オーバフローゲート 1 2 4 のゲートサイズやその近傍の不純物濃度を調整したりすることで、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにする。

30

【 0 1 1 7 】

これにより、例えば、W 画素 1 1 1 - 2 のフォトダイオード 1 2 1 - 2 に蓄積されている電荷が飽和して、P 画素 1 1 1 - 1 のメモリ部 1 4 2 - 1 側などに溢れることを防いで、ブルーミング現象を抑制することができる。そのため、ブルーミング現象に起因して発生する色つきを改善して、画質の劣化を抑制することができる。

【 0 1 1 8 】

(リニアリティの改善)

【 0 1 1 9 】

第 1 の実施の形態乃至第 4 の実施の形態で説明したポテンシャル障壁 (OFB) の制御方法を用いて、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにすることで、ブルーミング現象が抑制され、リニアリティが改善される。

40

【 0 1 2 0 】

図 1 7 は、ブルーミング現象の抑制によるリニアリティの改善を示す図である。

【 0 1 2 1 】

図 1 7 A には、本技術を適用したポテンシャル障壁 (OFB) の制御方法を用いていない場合を比較のために示しており、これは、上述した図 2 の従来のブルーミング現象によるリニアリティの悪化に相当するものである。すなわち、横軸を光量とし、縦軸を出力信号とした場合に、W 画素ではリニアリティは保たれているが、G 画素、R 画素、及び、B 画

50

素では、ブルーミング現象が発生すると（図中の点線 P 2）、途中からリニアリティを維持することができずに、リニアリティが悪化することになる。

【 0 1 2 2 】

このようにしてリニアリティが悪化してしまうと、後段の信号処理で、G 画素、R 画素、及び、B 画素における高照度側のリニアリティの悪化した領域では、リニアリティが維持されていた領域と比べて、ホワイトバランスの比率が変動するため、撮影画像に色つきが生じてしまうことは、先の述べた通りである。そして、このような色つきによって画質の劣化が生じてしまう。

【 0 1 2 3 】

一方、図 1 7 B は、本技術を適用したポテンシャル障壁（OFB）の制御方法を用いた場合を示しており、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されるようにすることで、ブルーミング現象が抑制されているため、W 画素だけでなく、G 画素、R 画素、及び、B 画素についてもリニアリティが維持されている（リニアリティが改善している）。そのため、後段の信号処理で、リニアリティの悪化によるホワイトバランスの比率の変動といったことは起こらないため、撮影画像に色つきが生じることはなく、画質が劣化することもない。

10

【 0 1 2 4 】

< 7 . 変形例 >

【 0 1 2 5 】

上述した説明では、高感度画素として W（白）画素を説明したが、厳密な意味での（理想的な）白色や透明な画素に限定されるものではなく、R（赤）画素、G（緑）画素、又は、B（青）画素である原色画素や、C y（シアン）画素、M g（マゼンタ）画素、又は、Y e（イエロー）画素である補色画素に比べて感度の高い画素であればよい。また、上述した説明では、有彩色画素として、R 画素、G 画素、及び、B 画素を例示したが、例えば、C y 画素、M g 画素、又は、Y e 画素などの他の有彩色画素を用いてもよい。

20

【 0 1 2 6 】

また、例えば、ベイア配列などの高感度画素（例えば W 画素）を有しない画素配列である場合に、例えば、G 画素が飽和してしまうと、R 画素と B 画素がブルーミング現象の影響を受けることになるが、この G 画素を、上述した W 画素と同様に捉えて、ポテンシャル障壁（OFB(G)）の高さが、ポテンシャル障壁（OFB(R,B)）の高さよりも深く形成されるようにすることで、ブルーミング現象を同様に回避することができる。

30

【 0 1 2 7 】

また、ポテンシャル障壁（OFB(P)）とポテンシャル障壁（OFB(W)）の高さを、ポテンシャル障壁（B(PD)）の高さよりも深く形成して、ポテンシャル障壁（B(PD)）との電位差を大きくすればするほど、ブルーミング現象を抑制する効果はあるが、一方で、各フォトダイオード(PD) 1 2 1 との電位差が小さくなってしまうため、飽和電荷量が減ってしまう場合が想定される。

【 0 1 2 8 】

すなわち、ブルーミング現象を抑制するために、ポテンシャル障壁（OFB(P)）とポテンシャル障壁（OFB(W)）の高さが深く形成されるようにすることで、ブルーミング現象が抑制されて、リニアリティは改善されるが、全画素のフォトダイオード(PD) 1 2 1 の飽和電荷量(Qs)が減少して、ダイナミックレンジが低下することになる。これに対しては、例えば、フォトダイオード 1 2 1 を形成する際にあらかじめ十分な電荷を蓄積できるように形成したり、あるいは、不純物濃度を上げて、フォトダイオード 1 2 1 のポテンシャルを深く形成することができるようにしたり（+側になるようにする）することで対処することができる。

40

【 0 1 2 9 】

< 8 . カメラモジュールの構成 >

【 0 1 3 0 】

本技術は、固体撮像装置への適用に限られるものではない。すなわち、本技術は、固体

50

撮像装置のほかに光学レンズ系等を有するカメラモジュール、デジタルスチルカメラやビデオカメラ等の撮像装置、撮像機能を有する携帯端末装置（例えばスマートフォンやタブレット型端末）、又は画像読取部に固体撮像装置を用いる複写機など、固体撮像装置を有する電子機器全般に対して適用可能である。

【 0 1 3 1 】

図 1 8 は、固体撮像装置を有するカメラモジュールの構成例を示す図である。

【 0 1 3 2 】

図 1 8 において、カメラモジュール 2 0 0 は、光学レンズ系 2 1 1、固体撮像装置 2 1 2、入出力部 2 1 3、DSP (Digital Signal Processor) 回路 2 1 4、及び、CPU (Central Processing Unit) 2 1 5 を 1 つに組み込んで、モジュールを構成している。

10

【 0 1 3 3 】

固体撮像装置 2 1 2 は、図 5 の固体撮像装置 1 0 0 に対応しており、その構造として、例えば、図 6 の断面構造が採用されている。すなわち、固体撮像装置 2 1 2 においては、R 画素、G 画素、及び、B 画素 (P 画素 1 1 1 - 1) 以外に、W 画素 (W 画素 1 1 1 - 2) が配置されている。固体撮像装置 2 1 2 は、光学レンズ系 2 1 1 を介して被写体からの入射光 (像光) を取り込んで、撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。入出力部 2 1 3 は、外部との入出力のインターフェースとしての機能を有する。

【 0 1 3 4 】

DSP 回路 2 1 4 は、固体撮像装置 2 1 2 から供給される信号を処理する信号処理回路である。例えば、この信号処理回路では、R 画素からの R (赤) の成分に対応した信号と、G 画素からの G (緑) の成分に対応した信号と、B 画素からの B (青) の成分に対応した信号による RGB 信号が処理されることになる。また、W 画素からの W (白) の成分に対応した信号についても処理される。なお、上述した信号処理回路が行う処理が、固体撮像装置 2 1 2 により行われるようにしてもよい。

20

【 0 1 3 5 】

CPU 2 1 5 は、光学レンズ系 2 1 1 の制御や、入出力部 2 1 3 との間でデータのやりとりなどを行う。

【 0 1 3 6 】

また、カメラモジュール 2 0 1 としては、例えば、光学レンズ系 2 1 1、固体撮像装置 2 1 2、及び、入出力部 2 1 3 のみでモジュールが構成されるようにしてもよい。この場合、固体撮像装置 2 1 2 からの画素信号が入出力部 2 1 3 を介して出力される。さらに、カメラモジュール 2 0 2 としては、光学レンズ系 2 1 1、固体撮像装置 2 1 2、入出力部 2 1 3、及び、DSP 回路 2 1 4 によりモジュールが構成されるようにしてもよい。この場合、固体撮像装置 2 1 2 からの画素信号は、DSP 回路 2 1 4 により処理され、入出力部 2 1 3 を介して出力される。

30

【 0 1 3 7 】

カメラモジュール 2 0 0、2 0 1、2 0 2 は、以上のように構成される。カメラモジュール 2 0 0、2 0 1、2 0 2 の固体撮像装置 2 1 2 においては、高感度画素としての W 画素 (W 画素 1 1 1 - 2) と、W 画素の隣接画素としての R 画素、G 画素、及び、B 画素 (P 画素 1 1 1 - 1) との間で、ポテンシャル障壁 (OFB(W)) の高さが、ポテンシャル障壁 (OFB(P)) の高さよりも深く形成されるようにして、ブルーミング現象が抑制されるようにしている。これにより、ブルーミング現象に起因して発生する色つきを改善して、画質の劣化を抑制することができる。

40

【 0 1 3 8 】

< 9 . 電子機器の構成 >

【 0 1 3 9 】

図 1 9 は、固体撮像装置を有する電子機器の構成例を示す図である。

【 0 1 4 0 】

図 1 9 の電子機器 3 0 0 は、例えば、デジタルスチルカメラやビデオカメラ等の撮像装

50

置や、スマートフォンやタブレット型端末等の携帯端末装置などの電子機器である。

【0141】

図19において、電子機器300は、固体撮像装置301、DSP回路302、フレームメモリ303、表示部304、記録部305、操作部306、及び、電源部307から構成される。また、電子機器300において、DSP回路302、フレームメモリ303、表示部304、記録部305、操作部306、及び、電源部307は、バスライン308を介して相互に接続されている。

【0142】

固体撮像装置301は、図5の固体撮像装置100に対応しており、その構造として、例えば、図6の断面構造が採用されている。すなわち、固体撮像装置212においては、R画素、G画素、及び、B画素（P画素111-1）以外に、W画素（W画素111-2）が配置されている。固体撮像装置301は、光学レンズ系（不図示）を介して被写体からの入射光（像光）を取り込んで、撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。

10

【0143】

DSP回路302は、固体撮像装置301から供給される信号を処理する信号処理回路であって、図18のDSP回路214に対応している。DSP回路302は、固体撮像装置301からの信号を処理して得られる画像データを出力する。フレームメモリ303は、DSP回路302により処理された画像データを、フレーム単位で一時的に保持する。

【0144】

表示部304は、例えば、液晶パネルや有機EL（Electro Luminescence）パネル等のパネル型表示装置からなり、固体撮像装置301で撮像された動画又は静止画を表示する。記録部305は、固体撮像装置301で撮像された動画又は静止画の画像データを、半導体メモリやハードディスク等の記録媒体に記録する。

20

【0145】

操作部306は、ユーザによる操作に従い、電子機器300が有する各種の機能についての操作指令を出力する。電源部307は、DSP回路302、フレームメモリ303、表示部304、記録部305、及び、操作部306の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

【0146】

電子機器300は、以上のように構成される。電子機器300の固体撮像装置301においては、高感度画素としてのW画素（W画素111-2）と、W画素の隣接画素としてのR画素、G画素、及び、B画素（P画素111-1）との間で、ポテンシャル障壁（OFB(W)）の高さが、ポテンシャル障壁（OFB(P)）の高さよりも深く形成されるようにして、ブルーミング現象が抑制されるようにしている。これにより、ブルーミング現象に起因して発生する色つきを改善して、画質の劣化を抑制することができる。

30

【0147】

< 10 . 固体撮像装置の使用例 >

【0148】

図20は、イメージセンサとしての固体撮像装置100の使用例を示す図である。

40

【0149】

上述した固体撮像装置100は、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングする様々なケースに使用することができる。すなわち、図20に示すように、上述した、鑑賞の用に供される画像を撮影する鑑賞の分野だけでなく、例えば、交通の分野、家電の分野、医療・ヘルスケアの分野、セキュリティの分野、美容の分野、スポーツの分野、又は、農業の分野などにおいて用いられる装置でも、固体撮像装置100を使用することができる。

【0150】

具体的には、上述したように、鑑賞の分野において、例えば、デジタルカメラやスマートフォン、カメラ機能付きの携帯電話機等の、鑑賞の用に供される画像を撮影するための

50

装置（例えば図１９の電子機器３００）で、固体撮像装置１００を使用することができる。

【０１５１】

交通の分野において、例えば、自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置で、固体撮像装置１００を使用することができる。

【０１５２】

家電の分野において、例えば、ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、テレビ受像機や冷蔵庫、エアコンディショナ等の家電に供される装置で、固体撮像装置１００を使用することができる。また、医療・ヘルスケアの分野において、例えば、内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置で、固体撮像装置１００を使用することができる。

【０１５３】

セキュリティの分野において、例えば、防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置で、固体撮像装置１００を使用することができる。また、美容の分野において、例えば、肌を撮影する肌測定器や、頭皮を撮影するマイクロスコプ等の、美容の用に供される装置で、固体撮像装置１００を使用することができる。

【０１５４】

スポーツの分野において、例えば、スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置で、固体撮像装置１００を使用することができる。また、農業の分野において、例えば、畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置で、固体撮像装置１００を使用することができる。

【０１５５】

なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。例えば、上述した複数の実施の形態の全て又は一部を組み合わせた形態を採用することができる。

【０１５６】

また、本技術は、以下のような構成をとることができる。

【０１５７】

(１)

複数の色成分の各色成分に対応する第１の画素と、前記第１の画素と比べて入射光に対する高い感度を有する第２の画素との組み合わせが２次元状に配列された画素アレイ部を備え、

前記第１の画素は、

入射光の光量に応じた電荷を生成する第１の光電変換部と、

前記第１の光電変換部により生成された電荷であって、不要な電荷を受け取る第１の不要電荷ドレイン部と、

前記第１の光電変換部と前記第１の不要電荷ドレイン部との間に形成される第１の電氣的障壁の高さに応じて、前記第１の光電変換部により生成された不要な電荷を、前記第１の不要電荷ドレイン部に排出する第１の不要電荷排出ゲート部と

を有し、

前記第２の画素は、

入射光の光量に応じた電荷を生成する第２の光電変換部と、

前記第２の光電変換部により生成された電荷であって、不要な電荷を受け取る第２の不要電荷ドレイン部と、

前記第２の光電変換部と前記第２の不要電荷ドレイン部との間に形成される第２の電氣的障壁の高さに応じて、前記第２の光電変換部により生成された不要な電荷を、前記第２の不要電荷ドレイン部に排出する第２の不要電荷排出ゲート部と

を有し、

前記第 1 の電氣的障壁の高さと、前記第 2 の電氣的障壁の高さとは、異なっている
固体撮像装置。

(2)

前記第 2 の電氣的障壁の高さは、前記第 1 の電氣的障壁の高さよりも深く形成されている

(1) に記載の固体撮像装置。

(3)

前記第 1 の不要電荷排出ゲート部に印加する第 1 の電圧と、前記第 2 の不要電荷排出ゲート部に印加する第 2 の電圧を制御することで、前記第 2 の電氣的障壁の高さが、前記第 1 の電氣的障壁の高さよりも深く形成されるようにする

(2) に記載の固体撮像装置。

(4)

前記第 1 の不要電荷ドレイン部に印加する第 1 の電圧と、前記第 2 の不要電荷ドレイン部に印加する第 2 の電圧を制御することで、前記第 2 の電氣的障壁の高さが、前記第 1 の電氣的障壁の高さよりも深く形成されるようにする

(2) に記載の固体撮像装置。

(5)

前記第 1 の不要電荷排出ゲート部のゲートサイズと、前記第 2 の不要電荷排出ゲート部のゲートサイズとは、異なっている

(2) に記載の固体撮像装置。

(6)

前記第 1 の不要電荷排出ゲート部の近傍の第 1 の不純物濃度と、前記第 2 の不要電荷排出ゲート部の近傍の第 2 の不純物濃度とは、異なっている

(2) に記載の固体撮像装置。

(7)

前記第 1 の画素は、

前記第 1 の光電変換部により生成された電荷を保持する第 1 の電荷保持部をさらに有し、

前記第 2 の画素は、

前記第 2 の光電変換部により生成された電荷を保持する第 2 の電荷保持部をさらに有する

(1) 乃至 (6) のいずれかに記載の固体撮像装置。

(8)

複数の色成分の各色成分に対応する第 1 の画素と、前記第 1 の画素と比べて入射光に対する高い感度を有する第 2 の画素との組み合わせが 2 次元状に配列された画素アレイ部を備え、

前記第 1 の画素は、

入射光の光量に応じた電荷を生成する第 1 の光電変換部と、

前記第 1 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 1 の不要電荷ドレイン部と、

前記第 1 の光電変換部と前記第 1 の不要電荷ドレイン部との間に形成される第 1 の電氣的障壁の高さに応じて、前記第 1 の光電変換部により生成された不要な電荷を、前記第 1 の不要電荷ドレイン部に排出する第 1 の不要電荷排出ゲート部と

を有し、

前記第 2 の画素は、

入射光の光量に応じた電荷を生成する第 2 の光電変換部と、

前記第 2 の光電変換部により生成された電荷であって、不要な電荷を受け取る第 2 の不要電荷ドレイン部と、

前記第 2 の光電変換部と前記第 2 の不要電荷ドレイン部との間に形成される第 2 の電

10

20

30

40

50

氣的障壁の高さに応じて、前記第 2 の光電変換部により生成された不要な電荷を、前記第 2 の不要電荷ドレイン部に排出する第 2 の不要電荷排出ゲート部と

を有し、

前記第 1 の電氣的障壁の高さと、前記第 2 の電氣的障壁の高さとは、異なっている
固体撮像装置を搭載した電子機器。

【符号の説明】

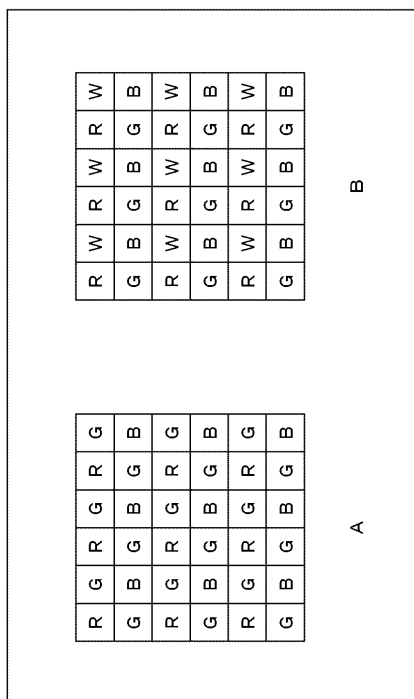
【 0 1 5 8 】

1 0 0 固体撮像装置， 1 0 1 画素アレイ部， 1 1 1 画素， 1 1 1 - 1 P 画素（R G B 画素）， 1 1 1 - 2 W 画素， 1 0 3 カラム信号処理回路， 1 0 6 制御回路， 1 2 1， 1 2 1 - 1， 1 2 1 - 2 フォトダイオード（PD）， 1 2 2， 1 2 2 - 1， 1 2 2 - 2 第 1 転送ゲート（TRG）， 1 2 3， 1 2 3 - 1， 1 2 3 - 2 フローティングディフュージョン（FD）， 1 2 4， 1 2 4 - 1， 1 2 4 - 2 オーバフローゲート（OFG）， 1 2 5， 1 2 5 - 1， 1 2 5 - 2 オーバーフロードレイン（OFD）， 1 4 1， 1 4 1 - 1， 1 4 1 - 2 第 2 転送ゲート（TRX）， 1 4 2， 1 4 2 - 1， 1 4 2 - 2 メモリ部（MEM）， 2 0 0， 2 0 1， 2 0 2 カメラモジュール， 2 1 2 固体撮像装置， 3 0 0 電子機器， 3 0 1 固体撮像装置

10

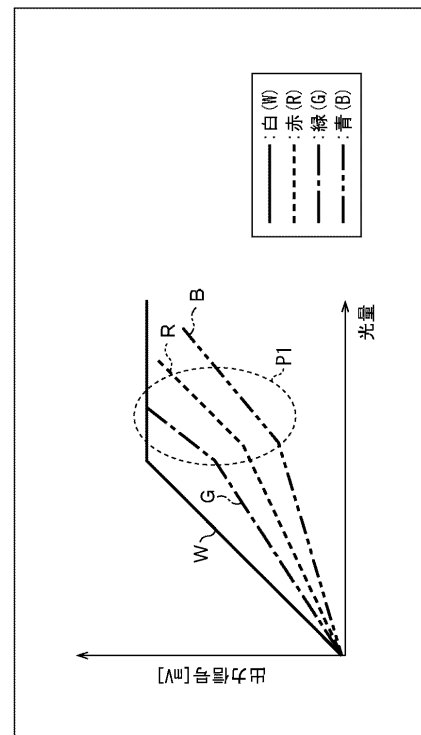
【 図 1 】

図1



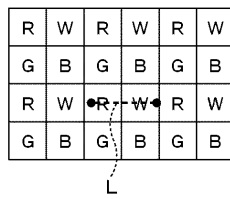
【 図 2 】

図2



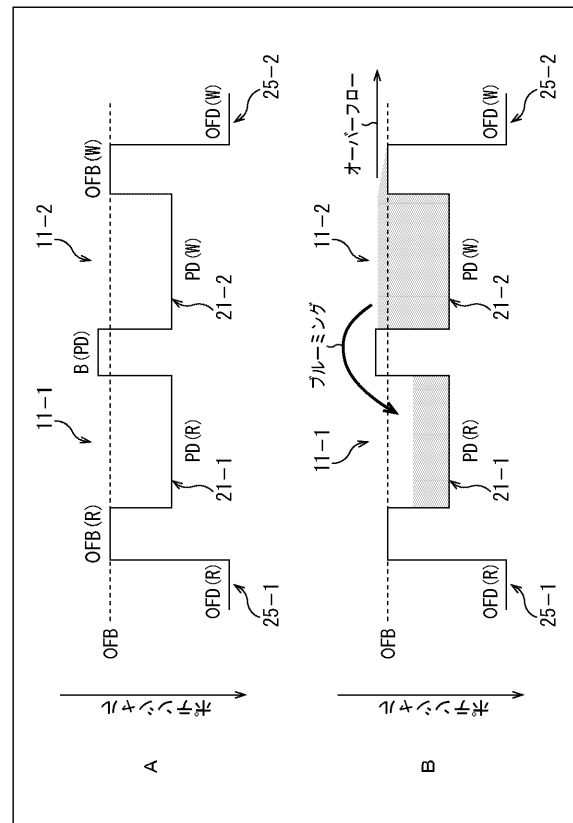
【図 3】

図3



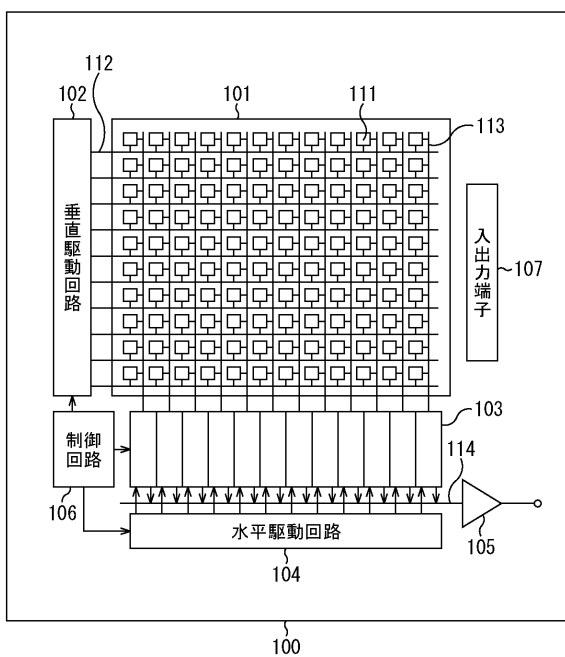
【図 4】

図4



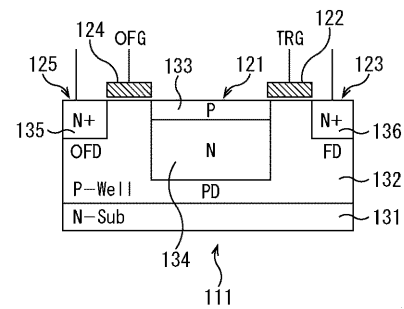
【図 5】

図5



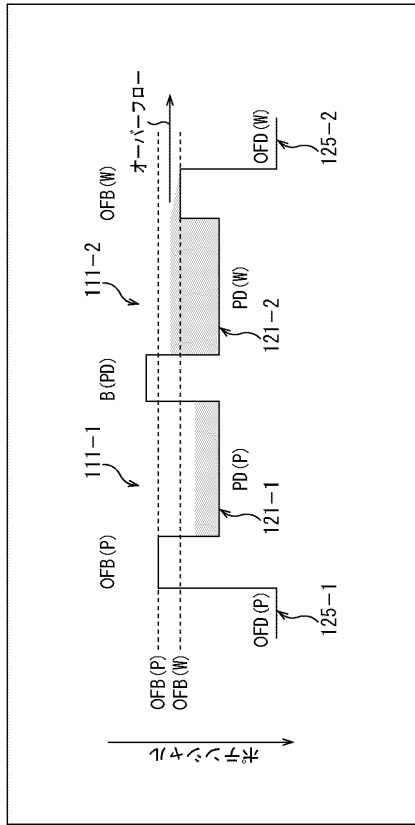
【図 6】

図6



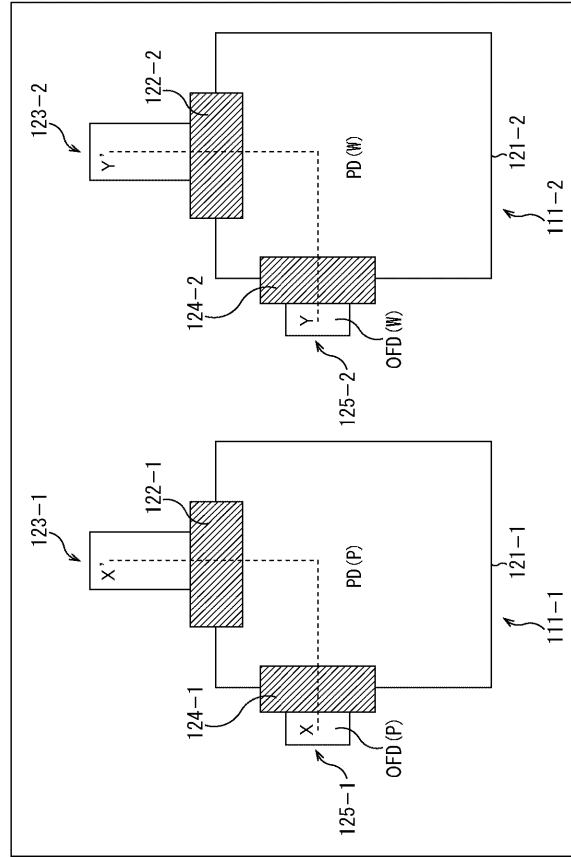
【圖 7】

图7



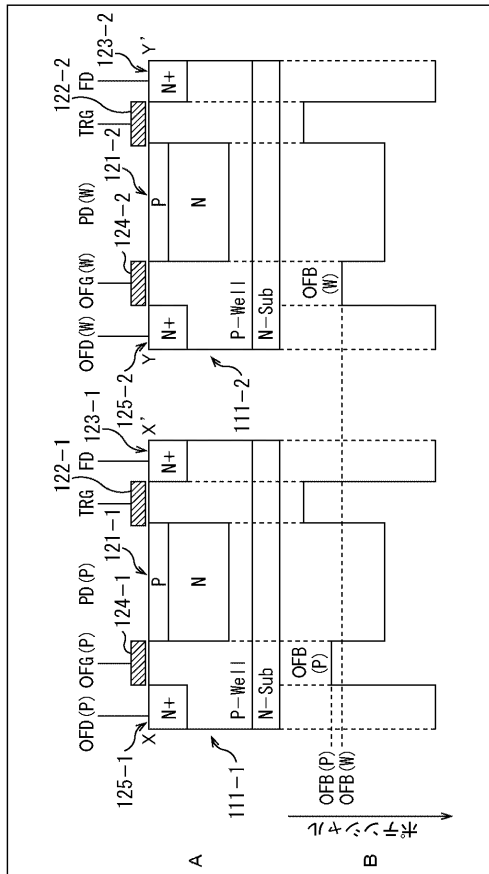
【 図 8 】

图8



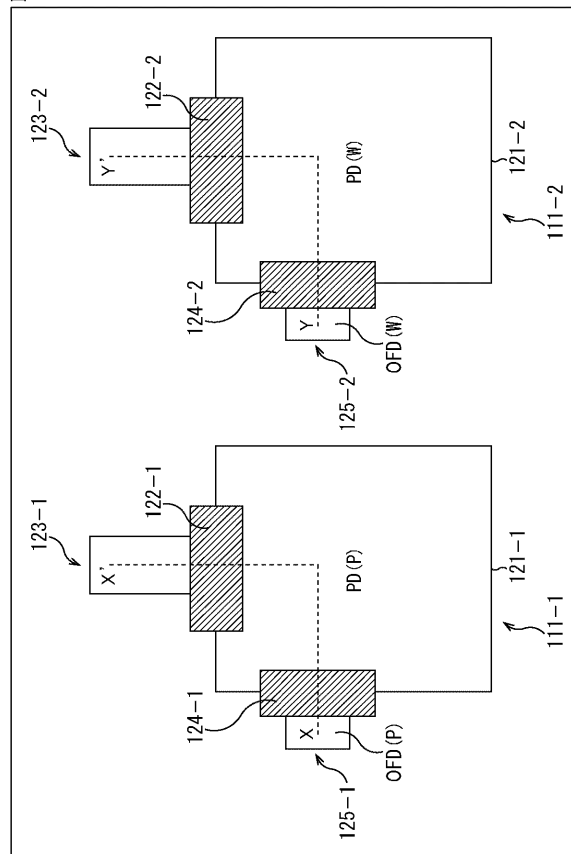
【 図 9 】

图9



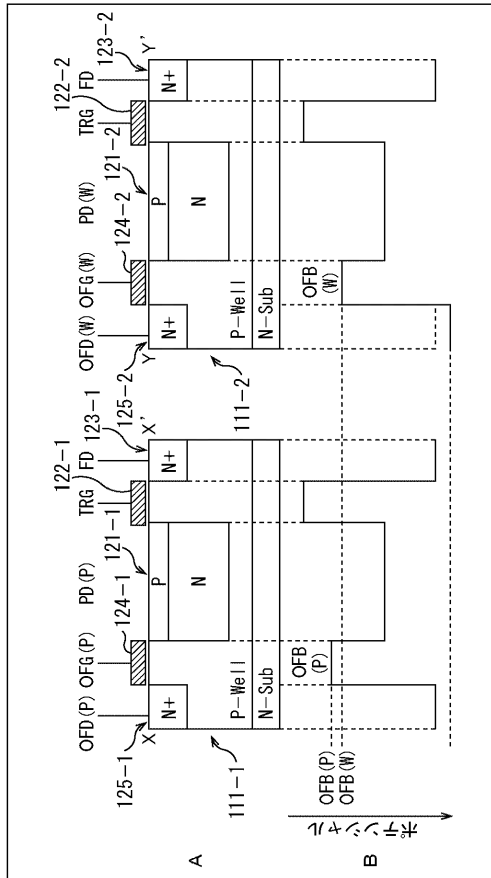
【 図 1 0 】

图10



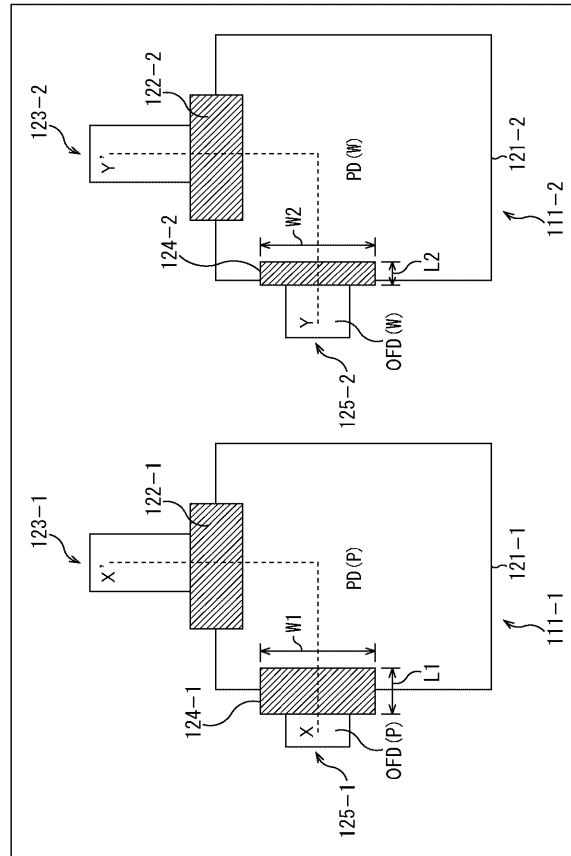
【図 1 1】

図11



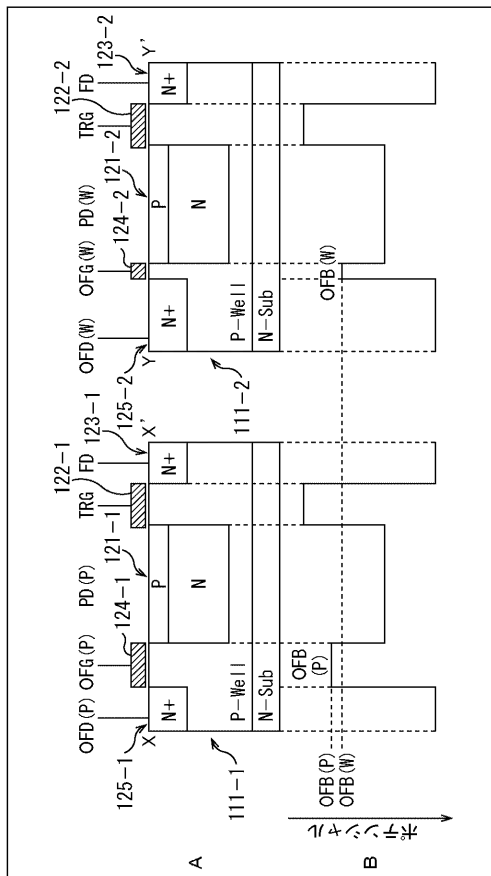
【図 1 2】

図12



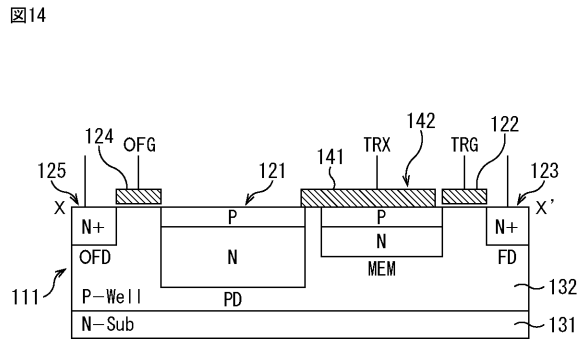
【図 1 3】

図13

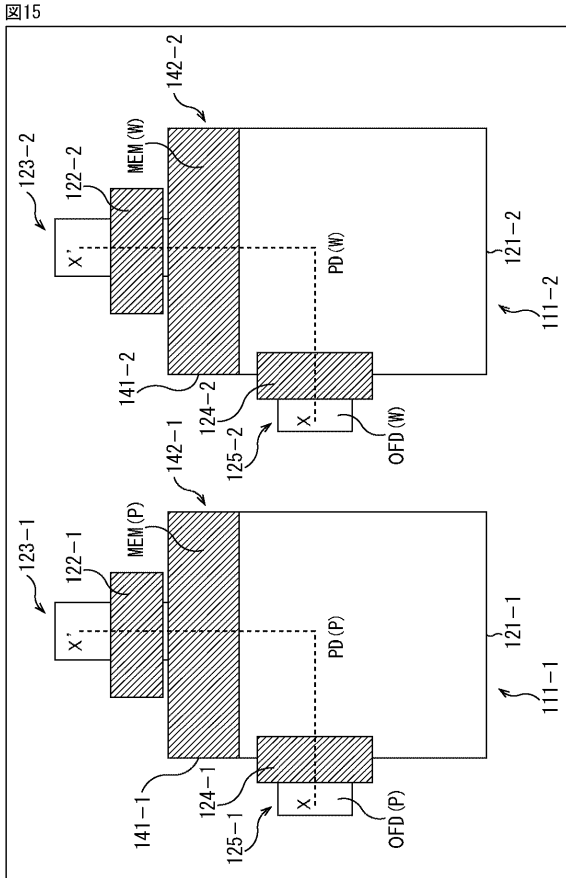


【図 1 4】

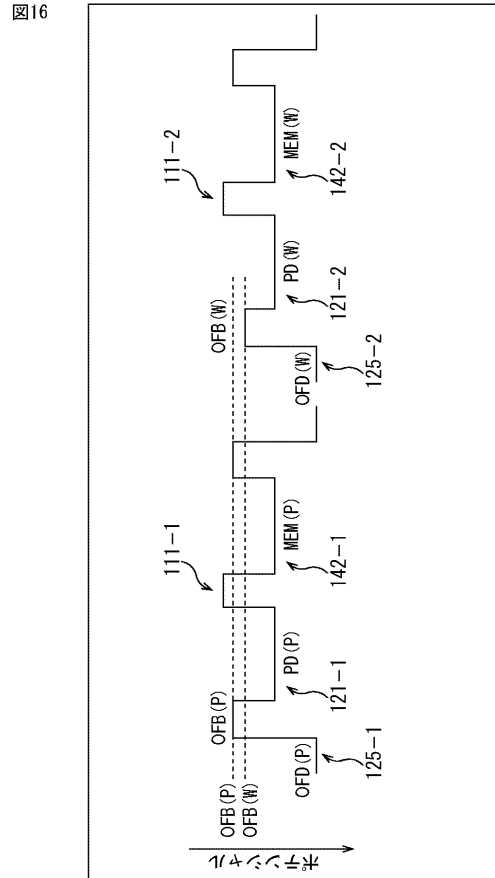
図14



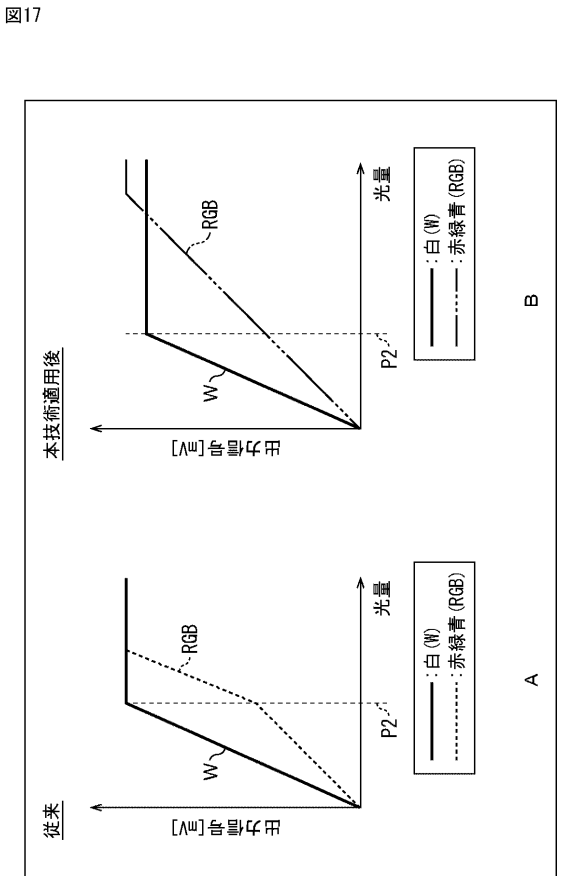
【図 15】



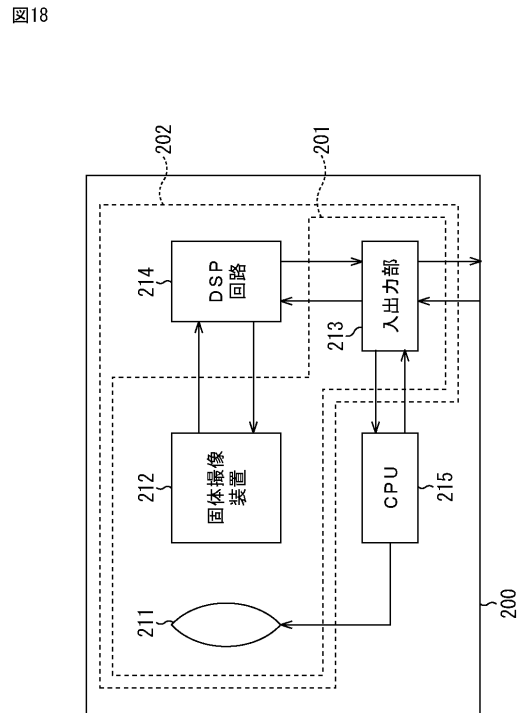
【図 16】



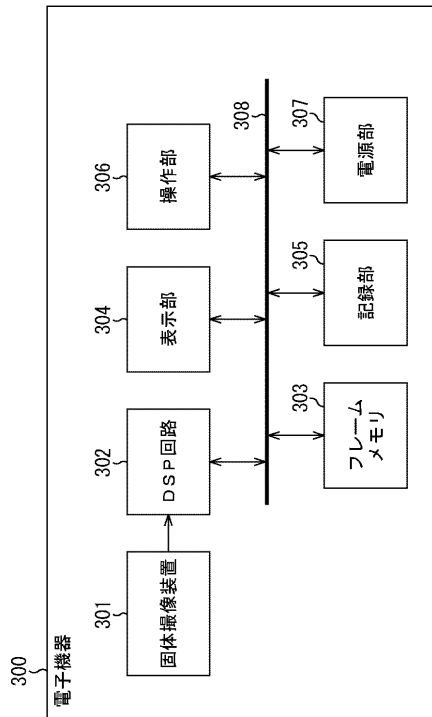
【図 17】



【図 18】



【図 19】
図19



【図 20】
図20

