(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 115513164 A
(43)申请公布日 2022.12.23

(21)申请号 202210564201.9

(22)申请日 2022.05.23

(30)优先权数据
17/356,023 2021.06.23 US

(71)申请人 英特尔公司
地址 美国加利福尼亚

(72)发明人 T•卡姆嘎因 G•C•多吉阿米斯
N•普拉布高纳卡尔 V•斯特朗
A•阿列克索夫

(74)专利代理机构 永新专利商标代理有限公司 72002
专利代理师 林金朝

(51)Int.Cl.
H01L 23/498(2006.01)
H01L 23/15(2006.01)

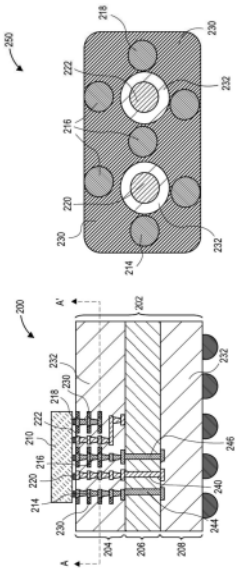
权利要求书2页 说明书11页 附图11页

(54)发明名称

用于控制阻抗的玻璃芯中的信号和接地过孔

(57)摘要

本文所述的实施例可以涉及与在玻璃芯中定位信号和接地过孔或接地平面以控制封装内的阻抗相关的装置、工艺和技术。激光辅助蚀刻工艺可以用于产生垂直受控阻抗线，以增强封装上的高速信号的带宽和带宽密度。可以描述和/或要求保护其他实施例。



CN 115513164 A

1.一种封装,包括:

玻璃芯,具有第一侧和与所述第一侧相对的第二侧;

多个导电结构,从所述第一侧穿过所述玻璃芯延伸到所述第二侧;

其中,所述导电结构中的第一导电结构包括信号迹线,并且所述导电结构中的第二导电结构包括接地参考,其中,所述导电结构中的所述第二导电结构控制所述导电结构中的所述第一导电结构的阻抗。

2.根据权利要求1所述的封装,其中,包括所述信号迹线的所述导电结构是导电过孔。

3.根据权利要求2所述的封装,其中,所述导电过孔是以下中选择的一个:共形电镀的或填充的。

4.根据权利要求2所述的封装,其中,包括所述信号迹线的所述导电结构的形状是以下中选择的一个:圆形、矩形、多边形或不规则形状。

5.根据权利要求1所述的封装,其中,包括所述接地参考的所述导电结构位于传送所述信号的所述导电结构的三侧上。

6.根据权利要求1所述的封装,还包括另一导电结构,所述另一导电结构包括所述接地参考;并且

其中,包括所述接地参考的所述导电结构和包括所述接地参考的所述另一导电结构在传送所述信号的所述导电结构的相对侧上。

7.根据权利要求1、2、3、4、5或6所述的封装,还包括另一导电结构,所述另一导电结构包括信号迹线;并且

其中,包括所述接地参考的所述导电结构至少部分地围绕包括所述信号迹线的所述导电结构和包括所述信号迹线的所述另一导电结构。

8.根据权利要求1、2、3、4、5或6所述的封装,其中,包括所述接地参考的所述导电结构包括以下中选择的一个:带状线或微带。

9.根据权利要求1、2、3、4、5或6所述的封装,其中,所述导电结构包括铜。

10.一种封装,包括:

内建层,包括:

多个导电过孔,从所述内建层的第一侧穿过所述内建层延伸到所述内建层的与所述第一侧相对的第二侧;

其中,所述导电过孔中的一个导电过孔包括信号迹线,并且所述导电过孔中的另外多个导电过孔包括接地参考,其中,包括所述接地参考的所述另外多个导电过孔围绕包括所述信号迹线的所述导电过孔,并且控制包括所述信号迹线的所述导电过孔的阻抗。

11.根据权利要求10所述的封装,其中,包括所述接地参考的所述另外多个导电过孔与隔离焊盘耦合。

12.根据权利要求11所述的封装,其中,所述隔离焊盘不同心围绕所述导电过孔。

13.根据权利要求10所述的封装,其中,包括所述信号迹线的所述导电过孔是包括第一信号迹线的第一导电过孔;并且

所述封装还包括:包括第二信号迹线的第二导电过孔,所述第一导电过孔和所述第二导电过孔由包括所述接地参考的所述导电过孔中的一个导电过孔分离,其中,所述第二导电过孔与所述隔离焊盘隔离。

14.根据权利要求10、11、12或13所述的封装，还包括：

玻璃芯，包括：

第一侧和与所述第一侧相对的第二侧；

多个导电结构，从所述第一侧穿过所述玻璃芯延伸到所述第二侧；

其中，所述导电结构中的一个导电结构包括信号迹线，并且所述导电结构中的另一个导电结构包括接地参考，其中，包括所述接地参考的所述导电结构控制包括所述信号迹线的所述导电结构的阻抗；

并且其中，所述内建层的第二侧与所述玻璃芯的所述第一侧耦合。

15.根据权利要求14所述的封装，其中，所述玻璃芯的所述导电结构中包括所述信号迹线的一个导电结构与所述内建层的所述导电过孔中包括所述信号迹线的一个导电过孔电耦合，并且其中，所述玻璃芯的所述导电结构中包括所述接地参考的一个导电结构与所述内建层的所述导电过孔中包括所述接地参考的一个导电过孔电耦合。

16.根据权利要求14所述的封装，其中，所述玻璃芯中的包括信号迹线的所述导电结构的形状是以下中选择的一个：圆形、矩形、多边形或不规则形状。

17.根据权利要求14所述的封装，其中，包括所述接地参考的所述导电结构位于传送所述信号的所述导电结构的至少两侧上。

18.一种集成电路封装，包括：

玻璃芯，具有第一侧和与所述第一侧相对的第二侧；

第一导电结构，从所述第一侧穿过所述玻璃芯延伸到所述第二侧；

第二导电结构，与所述第一导电结构相邻，所述第二导电结构从所述第一侧穿过所述玻璃芯延伸到所述第二侧；其中，所述第一导电结构具有圆形截面；其中，所述第二导电结构具有非圆形截面；并且其中，所述第二结构导电结构包括接地平面。

19.根据权利要求18所述的集成电路封装，其中，所述第二导电结构具有矩形、多边形或不规则截面中的一种。

20.根据权利要求18所述的集成电路封装，还包括第三导电结构，其中，所述第一导电结构在所述第二导电结构与所述第三导电结构之间，其中，所述第三导电结构具有非圆形截面，并且其中，所述第三导电结构包括接地平面。

用于控制阻抗的玻璃芯中的信号和接地过孔

技术领域

[0001] 本公开内容的实施例一般地涉及半导体封装领域，并且特别地，涉及降低信号线的阻抗。

背景技术

[0002] 虚拟机和云计算的持续增长将不断增加对半导体封装与其他设备之间的高速I/O的需求。

附图说明

[0003] 图1示出了根据各实施例的玻璃互连工艺的激光辅助蚀刻的多个示例。

[0004] 图2示出了包括由多个接地过孔围绕的隔离焊盘(antipad)内的信号过孔的内建层的传统截面图和俯视图。

[0005] 图3示出了根据各种实施例的与玻璃芯耦合的内建层的内建层截面图和俯视图，该内建层包括与隔离焊盘隔离并且被与隔离焊盘耦合的多个接地过孔围绕的信号过孔。

[0006] 图4示出了根据各种实施例的信号导电结构的示例，该信号导电结构被接地导电结构围绕以控制玻璃芯中的信号线的阻抗。

[0007] 图5示出了根据各种实施例的玻璃芯内的信号迹线和参考接地的示例。

[0008] 图6A-6B示出了根据各种实施例的穿过玻璃芯的信号迹线和参考接地的示例的等距视图。

[0009] 图7A-7C示出了根据各种实施例的阶梯阻抗表面层传输线的示例的各种视图。

[0010] 图8示出了根据各实施例的用于产生内建层的示例工艺。

[0011] 图9示意性地示出了根据各实施例的计算设备。

具体实施方式

[0012] 本文描述的实施例可以涉及用于在内建层或玻璃芯中定位信号和接地过孔或接地平面以控制封装内的阻抗的装置、工艺和技术。在实施例中，在封装的内建层中的各个信号过孔周围去除局部隔离焊盘。封装的玻璃芯可以使用激光辅助蚀刻工艺来产生，以产生垂直受控阻抗线，从而增强封装上的高速信号的带宽和带宽密度。

[0013] 本文描述的实施例可以增加封装的带宽密度，可以增加封装的频率范围，例如，从兆赫到大于100GHz的工作频率。另外，作为互连的实施例还可以用于支持高速串行化解串行化(SerDes)互连系统、高速输入输出(HSIO)互连，例如但不限于与PCIe(外围部件互连高速)、DDR(双数据速率存储器)和HBM(高带宽存储器)系统的接口。

[0014] 可以使用一个或多个激光源，随后进行湿法蚀刻，以在玻璃面板或玻璃晶圆中产生穿孔过孔或沟槽。使用这些激光技术，可以产生具有小直径(例如，小于10μm的量级)的过孔，并且可以以50μm或更小的量级的间距来间隔开过孔。可以产生具有不同直径尺寸的其他过孔。这些过孔可以随后被电镀和/或填充以产生通过玻璃芯的电通路。这些技术可以用

于在玻璃晶圆或面板中产生具有高纵横比(例如40:1或50:1)的过孔。由于过孔的精细间距,更多的信号可以以更高的密度发送通过玻璃芯,并且可以扩展由这样的过孔过渡支持的最大频率带宽,从而导致更高带宽的通信。另外,这些技术可以减少或消除阻抗失配,在传统实施方式中,阻抗失配可能限制通过封装核心和BGA接口传输的信号的频率带宽。

[0015] 在传统实施方式中,通过产生准同轴线来改进穿过CCL芯的过渡,由此信号电镀穿孔(PTH)被芯和内建层中的多个接地PTH围绕。在传统实施方式中,内建层可以包括围绕信号PTH的隔离焊盘。接地PTH通常与隔离焊盘接触。信号过孔的尺寸以及信号过孔与隔离焊盘边缘之间的距离将限定过孔过渡的阻抗。由于接地PTH的位置不是精确已知的,所以不能很好地控制这种阻抗。另外,为了增加带宽密度,传统实施方式可以减小信号过孔与隔离焊盘边缘之间的距离,这导致由于增加的寄生电容而引起的低阻抗过孔过渡。在内建层中的信号迹线与过孔(PTH)过渡之间的这种阻抗失配的后果是,这些传统实施方式招致频率带宽限制,从而导致低带宽互连。在传统实施方式中,已经使用短的或开路的短线(stub)作为匹配元件实施了毫米波范围(30GHz-300GHz)中的穿封装过孔的高频操作。这种技术仅适用于通带型互连通道,而不能扩展到低通互连通道。

[0016] 在以下具体实施方式中,参考形成其一部分的附图,其中相同的附图标记始终标明相同的部分,并且在附图中通过说明的方式示出了其中可以实践本公开内容的主题的实施例。应当理解,在不脱离本公开内容的范围的情况下,可以利用其他实施例,并且可以进行结构或逻辑改变。因此,以下具体实施方式不应被理解为限制性的,并且实施例的范围由所附权利要求及其等同方案限定。

[0017] 对于本公开内容,短语“A和/或B”表示(A)、(B)或(A和B)。对于本公开内容,短语“A、B和/或C”表示(A)、(B)、(C)、(A和B)、(A和C)、(B和C)或(A、B和C)。

[0018] 本说明书可以使用基于透视的描述,例如顶/底、进/出、上/下等。这种描述仅仅用于便于论述,并且非旨在将文本所述实施例的应用限定为任何特定取向。

[0019] 本说明书可以使用短语“在实施例中(in an embodiment)”或“在实施例中(in embodiments)”,其每一个都可以指代相同或不同实施例中的一个或多个。此外,如相对于本公开内容的实施例所使用的术语“包括”、“包含”、“具有”等是同义词。

[0020] 本文可以使用术语“与…耦合”连同其派生词。“耦合”可以表示以下的一个或多个。“耦合”可以表示两个或多个元件直接物理或电接触。然而,“耦合”也可以表示两个或多个元件彼此间接接触,但仍彼此协作或相互作用,并且可以表示一个或多个其他元件耦合或连接在表述为彼此耦合在一起的元件之间。术语“直接耦合”可以表示两个或多个元件直接接触。

[0021] 可以以最有助于理解所要求保护的主题的方式将各种操作依次描述为多个分立的操作。然而,描述的顺序不应被解释为暗示这些操作必须是顺序相关的。

[0022] 如本文所使用的,术语“模块”可以指ASIC、电子电路、执行一个或多个软件或固件程序的处理器(共享的、专用的或组)和/或存储器(共享的、专用的或组)、组合逻辑电路和/或提供所描述的功能的其他合适的部件,或者是它们的一部分,或者包括它们。

[0023] 本文的各图可以示出一个或多个封装组件的一个或多个层。本文示出的层被示为不同封装组件的层的相对位置的示例。这些层是为了解释的目的而描绘的,并且未按比例绘制。因此,不应从图中假定层的相对尺寸,并且仅在具体指示或讨论的情况下,可以针对

一些实施例假定大小、厚度或尺寸。

[0024] 图1示出了根据实施例的玻璃互连工艺的激光辅助蚀刻(在本文中可以称为“LEGIT”)的多个示例。LEGIT技术的一种用途是为用于半导体封装中的传统覆铜层压板(CCL)芯提供替代性衬底芯材料,所述半导体封装用于实施诸如服务器、图形、客户端、5G等产品。通过使用激光辅助蚀刻、无裂纹、高密度的过孔钻孔,可以在玻璃衬底中形成中空形状。在实施例中,可以调整不同的工艺参数以实现各种形状和深度的钻孔,从而打开玻璃中的创新设备、架构、工艺和设计的门。诸如本文所讨论的电桥的实施例也可以利用这些技术。

[0025] 图100示出了使用LEGIT来产生穿通过孔或盲过孔的用于微电子封装衬底(例如玻璃)中的穿通过孔和盲过孔(或沟槽)的高级工艺流程。具有激光诱导形态变化的所得的玻璃体积/形状然后可以被选择性蚀刻,以产生可以填充有导电材料的沟槽、穿孔或空隙。穿通过孔112由来自玻璃晶圆106的相对侧上的两个激光源102、104的激光脉冲产生。如本文所使用的,穿通钻孔和穿通过孔指的是钻孔或过孔在玻璃/衬底的一侧上开始并且在另一侧上结束时。盲钻孔和盲过孔指的是钻孔或过孔在衬底的表面上开始并且部分停止在衬底内部时。在实施例中,来自两个激光源102、104的激光脉冲垂直地施加到玻璃晶圆106,以在遇到激光脉冲的玻璃中引起形态变化108,其也可以称为结构变化。该形态变化108包括玻璃的分子结构的变化,以使其更容易蚀刻掉(去除玻璃的一部分)。在实施例中,可以使用湿法蚀刻工艺。

[0026] 图120示出了双盲形状的高级工艺流程。双盲形状132、133可以由来自两个激光源122、124的激光脉冲产生,激光源122、124可以类似于激光源102、104,位于可以类似于玻璃晶圆106的玻璃晶圆126的相对侧上。在该示例中,可以对来自两个激光源122、124的激光脉冲能量和/或激光脉冲曝光时间进行调整。结果,可能产生玻璃126中的形态变化128、129,这些变化使得更容易蚀刻掉玻璃的部分。在实施例中,可以使用湿法蚀刻工艺。

[0027] 图140示出了用于单盲形状的高级工艺流程,其也可以称为沟槽。在该示例中,单个激光源142将激光脉冲传递到玻璃晶圆146以在玻璃146中产生形态变化148。如上所述,这些形态变化使得更容易蚀刻掉玻璃152的一部分。在实施例中,可以使用湿法蚀刻工艺。

[0028] 图160示出了穿通过孔形状的高级工艺流程。在该示例中,单个激光源162向玻璃166施加激光脉冲,以在玻璃166中产生形态变化168,该变化使得更容易蚀刻掉玻璃172的一部分。如此处所示,已经调整来自激光源162的激光脉冲能量和/或激光脉冲曝光时间,以产生完全延伸穿过玻璃166的蚀刻掉部分172。

[0029] 参考图1,尽管实施例将激光源102、104、122、124、142、162示出为垂直于玻璃106、126、146、166的表面,但是在实施例中,激光源可以与玻璃表面成一定角度定位,具有脉冲能量和/或脉冲曝光时间变化,以便形成对角过孔或沟槽,或者对过孔(例如112、172)进行成形,例如使其为圆柱形、锥形,或者包括某种其他特征。另外,改变玻璃类型也可能在过孔或沟槽内导致不同的特征,因为玻璃的蚀刻与玻璃的化学成分极为相关。

[0030] 在使用关于图1描述的工艺的实施例中,可以产生直径小于10μm的穿孔过孔112、172,并且其纵横比可以是40:1到50:1。结果,密度高得多的过孔可以放置在玻璃内,并且以精细的间距彼此更接近地放置。在实施例中,该间距可以是50μm或更小。在产生过孔或沟槽之后,可以应用金属化工艺以便产生穿过过孔或沟槽的导电通路,例如电镀穿孔(PTH)。使

用这些技术，更精细间距的过孔将导致更好的信号传输，允许更多的I/O信号通过玻璃晶圆到达诸如衬底的其他耦合部件。

[0031] 图2示出了包括由多个接地过孔围绕的隔离焊盘内的信号过孔的内建层的传统截面图和俯视图。图200示出了传统衬底202的侧视截面图，该传统衬底包括顶部内建层204、覆铜层压板(CCL)206芯和底部内建层208。管芯210耦合到顶部内建层204的顶表面。顶部内建层204和底部内建层208可以包括内建层内的电介质232。

[0032] 在实施方式中，第一内建层204可以具有多个PTH，包括接地PTH 214、216、218和信号PTH220、222。在实施例中，接地PTH 214、216、218被一个或多个隔离焊盘层230围绕。在实施例中，隔离焊盘层230存在于PTH与其他铜结构(如迹线或平面)之间的衬底层内，以保持传输线(例如PTH 220、222)中的正确阻抗，用作返回接地平面。

[0033] 图250示出了在A-A'处的自上而下的截面，其包括由电介质232围绕的信号PTH 220、222。这全部被延伸的隔离焊盘230围绕，该隔离焊盘与接地PTH 214、216、218耦合并且围绕它们。注意，接地PTH 214、216、218的定位形成准同轴结构，以便于通过信号PTH 220、222进行信号传输。信号过孔焊盘与隔离焊盘之间的空隙的尺寸非常关键，因为它影响过孔过渡的阻抗。更小的空隙将导致更高的电容，并且因此导致更低的总阻抗。回到图200，与内建层204的接地PTH 214、216电耦合的接地PTH 244、246和与接地PTH 220电耦合的信号PTH 240位于CCL芯206内。在实施方式中，除了其他接地PTH(未示出)之外，接地PTH 244、246连同信号PTH 240一起可以在CCL芯206内形成准同轴结构。在实施方式中，过孔焊盘的直径基本上大于穿过CCL芯的过孔直径。这限制了可以放置信号PTH 240和接地PTH 244和246的最小间距，并且因此减小了穿过CCL芯的总的可实现带宽密度。另外，这种大间距导致在过孔过渡处的不期望的谐振，进一步限制了可用带宽。为了克服这种带宽密度的降低，传统实施方式可以通过减小信号过孔焊盘边缘与隔离焊盘边缘之间的空隙来将信号过孔和接地过孔更靠近地间隔开。这进而导致在信号PTH 240处的寄生电容更高，从而降低了过孔过渡阻抗。这表现为信号PTH 240与内建层204、208内的其他信号迹线之间的阻抗失配。这种阻抗失配导致带宽减小，并且因此限制了最大可实现的带宽密度。

[0034] 图3示出了根据各种实施例的与玻璃芯耦合的内建层的内建层截面图和俯视图，该内建层包括与隔离焊盘隔离并且被与隔离焊盘耦合的多个接地过孔围绕的信号过孔。

[0035] 图300(其可以类似于图200)示出了包括顶部内建层304、玻璃芯306的芯和底部内建层308的传统衬底302的侧视截面图。管芯310耦合到顶部内建层304的顶表面。顶部内建层304和底部内建层308可以包括内建层内的电介质332。

[0036] 在实施例中，第一内建层304可以具有多个PTH，包括接地PTH 314、316、318和信号PTH 320、322。在实施例中，接地PTH 314、316、318至少部分接触一个或多个隔离焊盘层330。在实施例中，隔离焊盘层330存在于PTH与其他铜结构(例如迹线或平面)之间的衬底层内，以保持传输线中(例如PTH 320、322中)的正确阻抗，同时还用作返回接地平面。

[0037] 图350示出了包括由电介质332围绕的信号PTH 320、322的实施例在A-A'处的自顶向下的截面。这可以被延伸的隔离焊盘332围绕，该隔离焊盘与包括PTH接地314、316、318的接地PTH中的每一个物理耦合。注意，接地PTH 314、316、318的定位形成准同轴结构，以便于通过信号PTH320、322的信号传输。注意，中心接地316与隔离焊盘层330物理接触。这允许我们在每个衬底内建层中具有完全接地连接，同时将信号到地的寄生电容降到最小，这通常

是频率带宽的限制因素。

[0038] 回到图300，与内建层304的接地PTH 314、316电耦合的接地导电结构344、346，以及与信号PTH 320电耦合的信号导电结构340位于玻璃芯306内。在一些实施例中，接地导电结构344、346可以被实施为穿玻璃过孔，除了其他接地导电结构(未示出)之外，还可以与信号导电结构340一起在CCL芯306内形成准同轴结构。在实施例中，接地导电结构344、346和信号导电结构340可以采取除了穿通过孔之外的形式，如下面关于图4进一步讨论的。

[0039] 图4示出了根据各种实施例的信号导电结构的示例，该信号导电结构被接地导电结构围绕以控制玻璃芯中的信号线的阻抗。注意，图4的示例是俯视图，其中为了清楚起见省略了隔离焊盘。如上文关于图3所论述，示例460、465、470、475、480、490是可以使用本文并且特别关于图1所描述的工艺和技术构造的各种信号和接地导电结构的截面的非限制性示例。在实施例中，这些导电结构可以被排列以实现穿过玻璃芯的具有高隔离或低串扰的信号总线。在实施例中，与传统实施方式相比，在玻璃芯内产生具有高度按比例缩小的尺寸和间距的任意形状的过孔和平面的能力提供了精确的阻抗控制，同时增加了这种芯过渡的最大工作带宽和穿过芯的总带宽密度。

[0040] 示例460和示例465是共面波导的示例。在示例460中，接地导电结构462部分地围绕玻璃芯461内的信号导电结构464。在实施例中，接地导电结构462可以完全围绕信号导电结构464的三个侧面。在其他实施例中，接地导电结构462可以仅部分地围绕信号导电结构464。在实施例中，信号导电结构464可以具有矩形截面。在其他实施例(未示出)中，信号导电结构可以具有多边形截面。示例465是共面波导的另一示例，其可以类似于示例460，其中信号导电结构466可以具有圆形截面，并且可以类似于如上关于图1描述的电镀或填充的穿玻璃过孔来制造。

[0041] 示例470和示例475是带状线结构的示例。在示例470中，接地导电结构472、473位于玻璃芯461内的信号导电结构474的任一侧上。如图所示，信号导电结构474可以具有圆形截面，如图所示。示例475示出了与示例470类似的示例，然而，信号导电结构476具有正方形截面，如图所示。在其他实施例中，信号导电结构476可以具有多边形截面(未示出)。

[0042] 示例480示出了微带的示例，其中接地导电结构482在玻璃芯461内的多个信号导电结构484的一侧上。如图所示，信号导电结构484可以具有圆形截面。然而，在其他实施例中，信号导电结构可以具有多边形截面，或某个其他截面轮廓(未示出)。

[0043] 示例490示出了玻璃芯461内的受控阻抗线阵列的示例。如图所示，多个接地导电结构492、493、494部分地围绕多个信号导电结构498。多个导电结构498被排列以实现穿过玻璃芯的具有高带宽密度、高隔离度或低串扰的信号总线。应当理解，示例460、466、470、475、480和490是具有各种接地导电结构和信号导电结构的示例实施例，其可以改变其深度、厚度、材料成分、间隔尺寸、几何形状和其他属性，以便实现封装所期望的特定阻抗值或屏蔽值。

[0044] 图5示出了根据各种实施例的玻璃芯内的信号迹线和参考接地的示例。注意，尽管图5的图像是以平面配置绘制的，但是下面描述的平面和信号迹线可以穿过玻璃芯。衬底500示出了玻璃芯561，在其上沉积有信号迹线557。如图所示，分离的参考接地563、565位于玻璃芯561的与信号迹线557相同的表面上。在实施例中，参考接地563、565为信号迹线557提供屏蔽。衬底550示出了环绕玻璃芯571的底部中的侧面的参考接地573，以便为施加到玻

璃芯571的顶表面的信号迹线577的两侧提供参考接地。

[0045] 图6A-6B示出了根据各种实施例的穿过玻璃芯的信号迹线和参考接地的示例的等距视图。图6A示出了具有玻璃芯661的衬底的示例，其中参考接地平面673在玻璃芯661的背侧上，并且参考接地平面675、677在玻璃芯661的正侧上。垂直信号传输线657位于玻璃芯661的正侧上，在参考接地平面675、677之间。

[0046] 通过用参考接地平面673、675、677在三个侧面上围绕垂直信号传输线657，这为垂直信号传输线657提供了高度的EMI隔离和阻抗控制。注意，在实施例中，参考接地平面673、675、677和垂直信号传输线657可以使用本文关于图1描述的技术蚀刻到玻璃衬底661的一部分中。

[0047] 图6B类似于图6A，除了可以类似于图6A的垂直信号传输线657垂直信号传输线658可以朝着垂直信号传输线658在玻璃衬底663上的位置659部分地逐渐变细，玻璃衬底663可以类似于图6A的玻璃衬底661。在实施例中，该逐渐变细可以是由于以上关于图1描述的技术。

[0048] 图7A-7C示出了根据各种实施例的阶梯阻抗表面层传输线的示例的各种视图。这些传输线也可以实施为带状线。图7A示出了可以使用以上关于图1描述的技术通过两个单独的钻孔工艺产生的具有接地的阶梯阻抗共面波导(CPWG)传输线。衬底700具有玻璃芯761，该玻璃芯761的背侧上具有参考接地平面773。在玻璃芯761的正侧上，存在由具有第一迹线厚度的第一迹线757a和具有第二迹线厚度的第二迹线757b构成的垂直传输线757。注意，接地平面775a、775b和773也可以穿过芯的厚度彼此连接以确保电流的连续返回路径。

[0049] 在垂直传输线757的一侧上，存在参考接地平面775，其具有拥有第一厚度的第一迹线775a和拥有第二厚度的第二迹线775b。在垂直传输线757的另一侧上，存在另一参考接地平面777，其具有拥有第一厚度的第一迹线777a和拥有第二厚度的第二迹线777b。

[0050] 在实施例中，不同的厚度可以通过使用图1的技术的两个单独的钻孔处理来实现。该工艺可以包括从玻璃芯761的顶侧进行钻孔以产生参考接地平面775a、777a和垂直传输线757a。该工艺还可以包括从玻璃芯761的底侧进行钻孔以产生参考接地平面775b、777b和垂直传输线757b。在实施例中，可以选择参考接地平面775、777和垂直传输线757的厚度尺寸，以在衬底700的操作期间实现沿传输线长度的可变阻抗。阶梯阻抗传输线是有用的阻抗匹配技术，尤其是对于毫米波(30GHz-300GHz)互连通道。

[0051] 图7B示出了可以类似于图7A的封装上的阶梯阻抗CPWG传输线的另一实施例。玻璃芯763可以类似于图7A的玻璃芯761，在玻璃芯763的背侧上具有参考接地平面782，其仅部分地沿玻璃芯763的背侧向下延伸。使用以上关于图1描述的技术，可以将另一参考接地平面784插入玻璃芯763的中心或接地平面787与参考接地平面782之间的任何中间位置内。接地平面787、789可以与玻璃芯763的正表面附接，其中垂直传输线786位于接地平面787、789之间。在垂直传输线786内的位置788处，垂直传输线786内可能存在阻抗变化，其对应于玻璃芯763的中心中的另一参考接地平面784与垂直传输线786的分离距离。图730示出了衬底720的另一透视图。注意，两个参考GND平面784、782、787和789将全部彼此连接，以确保电流的连续返回路径。

[0052] 图7C示出了可以类似于图7A和图7B的阶梯阻抗封装的另一实施例。衬底740示出了第一接地平面792，其从玻璃芯794的背侧延伸到玻璃芯794的正侧，并且环绕由玻璃芯

794围绕的垂直传输线790。在实施例中，第一接地平面792可以类似于图5的接地平面573。740的下部部分具有在玻璃芯中的中间深度处的第二参考接地平面796。该接地平面796也环绕垂直传输线790，并且还连接到参考接地平面792，如图760中所见。在图762中，区域798可以是电介质填充物或金属填充物。

[0053] 图8示出了根据各实施例的用于产生内建层的示例工艺。工艺800可由关于图1-图7C描述的技术、装置、工艺或系统中的一个或多个来执行。

[0054] 在框802，该工艺可以包括在玻璃芯中产生多个过孔，多个过孔从玻璃芯的第一侧延伸到玻璃芯的与第一侧相对的第二侧，其中，多个过孔中的一个过孔在玻璃芯中传导信号，并且多个过孔中的一个或多个过孔在玻璃芯中传导接地，并且其中，两个或更多个接地过孔控制信号过孔中的阻抗。在实施例中，玻璃芯可以类似于图1的玻璃芯106、126、146、166，图3的玻璃芯306或图4的玻璃芯461，在实施例中，多个过孔可以类似于图3的过孔344、340、346。在实施方式中，可以使用以上关于图1描述的技术执行在玻璃芯中产生多个过孔。

[0055] 在框804，该工艺还可以包括将导电材料插入玻璃芯中的多个过孔中，导电材料将玻璃芯的第一侧与玻璃芯的第二侧电耦合。在实施例中，导电材料可以类似于图4的导电结构462、464、466中的导电材料。

[0056] 图9示意性地示出了根据各种实施例的计算设备。根据本公开内容中阐述的若干公开实施例及其等同方案中的任何一个，所示的计算机系统900(也称为电子系统900)可以体现用于控制阻抗的玻璃芯中的信号和接地过孔的全部或部分。计算机系统900可以是诸如上网本计算机的移动设备。计算机系统900可以是诸如无线智能电话的移动设备。计算机系统900可以是台式计算机。计算机系统900可以是手持式阅读器。计算机系统900可以是服务器系统。计算机系统900可以是超级计算机或高性能计算系统。

[0057] 在实施例中，电子系统900是计算机系统，其包括系统总线920以电耦合电子系统900的各种部件。根据各种实施例，系统总线920是单条总线或总线的任何组合。电子系统900包括向集成电路910供电的电压源930。在一些实施例中，电压源930通过系统总线920向集成电路910提供电流。

[0058] 集成电路910电耦合到系统总线920，并且包括根据实施例的任何电路或电路的组合。在实施例中，集成电路910包括可以是任何类型的处理器912。如本文所使用的，处理器912可以表示任何类型的电路，例如但不限于微处理器、微控制器、图形处理器、数字信号处理器、或另一处理器。在实施例中，处理器912包括以下部件或与以下部件耦合：玻璃芯中的信号过孔和接地过孔的全部或部分，以控制阻抗，如本文所公开的。在实施例中，在处理器的存储器高速缓存中得到SRAM实施例。可以包括在集成电路910中的其他类型的电路是定制电路或专用集成电路(ASIC)，例如，用于诸如蜂窝电话、智能电话、寻呼机、便携式计算机、双向无线电、和类似电子系统的无线设备中的通信电路914，或用于服务器的通信电路。在实施例中，集成电路910包括诸如静态随机存取存储器(SRAM)的管芯上存储器916。在实施例中，集成电路910包括嵌入式管芯上存储器916，例如嵌入式动态随机存取存储器(eDRAM)。

[0059] 在实施例中，集成电路910由后续的集成电路911补充。有用的实施例包括双处理器913和双通信电路915以及诸如SRAM的双管芯上存储器917。在实施例中，双集成电路910包括诸如eDRAM的嵌入式管芯上存储器917。

[0060] 在实施例中，电子系统900还包括外部存储器940，其进而可以包括适合于特定应用的一个或多个存储器元件，例如RAM形式的主存储器942、一个或多个硬盘驱动器944、和/或操控可移动介质946(例如，磁盘、光盘(CD)、数字多用途盘(DVD)、闪存存储器驱动器、以及本领域中已知的其他可移动介质)的一个或多个驱动器。根据实施例，外部存储器940也可以是嵌入式存储器948，例如管芯堆叠体中的第一管芯。

[0061] 在实施例中，电子系统900还包括显示设备950、音频输出960。在实施例中，电子系统900包括诸如控制器的输入设备970，其可以是键盘、鼠标、跟踪球、游戏控制器、麦克风、语音识别设备、或将信息输入到电子系统900中的任何其他输入设备。在实施例中，输入设备970是相机。在实施例中，输入设备970是数字录音机。在实施例中，输入设备970是相机和数字录音机。

[0062] 如本文所示，集成电路910可以在多个不同实施例中实施，包括根据若干公开的实施例及其等同方案中的任何一个用于控制阻抗的玻璃芯中的信号和接地过孔的全部或部分、电子系统、计算机系统、制造集成电路的一种或多种方法、以及制造电子组件的一种或多种方法，该电子组件包括实施根据如本文在各种实施例中阐述的若干公开的实施例及其本领域公认的等同方案中的任何一个的用于控制阻抗的玻璃芯中的信号和接地过孔的全部或部分。元件、材料、几何形状、尺寸和操作顺序都可以改变以适应特定的I/O耦合要求，包括根据用于玻璃芯中的信号和接地过孔以控制阻抗的实施例及其等同方案的若干所公开的工艺中的任一种的用于嵌入处理器安装衬底中的微电子管芯的阵列触点数、阵列触点配置。可以包括基础衬底，如图9的虚线所示。也可以包括无源器件，如图9中所示。

[0063] 各种实施例可以包括上述实施例的任何合适组合，包括以上以结合形式(和)描述的实施例的替代(或)实施例(例如，“和”可以是“和/或”)。此外，一些实施例可以包括其上存储有指令的一个或多个制品(例如，非暂时性计算机可读介质)，所述指令当被执行时，导致上述实施例中的任何实施例的动作。此外，一些实施例可以包括具有用于执行上述实施例的各种操作的任何合适模块的装置或系统。

[0064] 以上对所示实施例的描述(包括摘要中所描述的)不是旨在是详尽无遗的或将实施例限制为所公开的精确形式。虽然为了说明的目的，本文描述了具体实施例，但是如相关领域的技术人员将认识到的，在实施例的范围内各种等同修改是可能的。

[0065] 根据以上具体实施方式，可以对实施例进行这些修改。在所附权利要求中使用的术语不应被解释为将实施例限制于在说明书和权利要求中公开的具体实施方式。相反，本发明的范围完全由所附权利要求确定，所附权利要求将根据权利要求解释的既定原则来释义。

[0066] 以下段落描述各种实施例的示例。

[0067] 示例

[0068] 示例1是一种封装，包括：玻璃芯，具有第一侧和与第一侧相对的第二侧；多个导电结构，从第一侧穿过玻璃芯延伸到第二侧；其中，导电结构中的一个导电结构传送信号，并且导电结构中的另一个导电结构传送接地，其中，传送接地的导电结构控制传送信号的导电结构的阻抗。

[0069] 示例2包括示例1的封装，其中，传送信号的导电结构是导电过孔。

[0070] 示例3包括示例2的封装，其中，导电过孔是以下中选择的一个：共形电镀的或填充

的。

[0071] 示例4包括示例2的封装，其中，传送信号的导电结构的形状是以下中选择的一个：圆形、矩形、多边形或不规则形状。

[0072] 示例5包括示例1的封装，其中，传送接地的导电结构位于传送信号的导电结构的三侧上。

[0073] 示例6包括示例1的封装，还包括传送接地的另一导电结构；并且其中，传送接地的导电结构和传送接地的另一导电结构在传送信号的导电结构的相对侧上。

[0074] 示例7包括示例1-6中任一项的封装，还包括传送信号的另一导电结构；，并且其中，传送接地的导电结构至少部分地围绕传送信号的导电结构和传送信号的另一导电结构。

[0075] 示例8包括示例1-6中任一项的封装，其中，传送接地的导电结构包括以下中选择的一个：带状线或微带。

[0076] 示例9包括示例1-6中任一项的封装，其中，导电结构包括铜。

[0077] 示例10是一种封装，包括：内建层，包括：多个导电过孔，从内建层的第一侧穿过内建层延伸到内建层的与第一侧相对的第二侧；其中，导电过孔中的一个导电过孔传送信号，并且另外多个导电过孔传送接地，其中，传送接地的另外多个导电过孔围绕传送信号的导电过孔，并且控制传送信号的导电过孔的阻抗。

[0078] 示例11包括示例10的封装，其中，传送接地的另外多个导电过孔与隔离焊盘耦合。

[0079] 示例12包括示例11的封装，其中，隔离焊盘不同心围绕导电过孔。

[0080] 示例13包括示例10的封装，其中，传送信号的导电过孔是传送第一信号的第一导电过孔；并且封装还包括传送第二信号的第二导电过孔，第一导电过孔和第二导电过孔由传送接地的导电过孔中的一个导电过孔分离，其中，第二导电过孔与隔离焊盘隔离。

[0081] 示例14包括示例10-13中任一项的封装还包括：玻璃芯，包括：第一侧和与第一侧相对的第二侧；多个导电结构，从第一侧穿过玻璃芯延伸到第二侧；其中，导电结构中的一个导电结构传送信号，并且导电结构中的另一个导电结构传送接地，其中，传送接地的导电结构控制传送信号的导电结构的阻抗；并且其中，内建层的第二侧与玻璃芯的第一侧耦合。

[0082] 示例15包括示例14的封装，其中，传送信号的玻璃芯的导电结构中的一个导电结构与传送信号的内建层的导电过孔中的一个导电过孔电耦合，并且其中，传送接地的玻璃芯的导电结构中的一个导电结构与传送接地的内建层的导电过孔中的一个导电过孔电耦合。

[0083] 示例16包括示例14的封装，其中，在玻璃芯中传送信号的导电结构的形状是以下中选择的一个：圆形、矩形、多边形或不规则形状。

[0084] 示例17包括示例14的封装，其中，传送接地的导电结构位于传送信号的导电结构的至少两侧上。

[0085] 示例18是一种方法，包括：在玻璃芯中产生多个过孔，多个过孔从玻璃芯的第一侧延伸到玻璃芯的与第一侧相对的第二侧，其中，多个过孔中的一个过孔在玻璃芯中传导信号，并且多个过孔中的一个过孔或多个在玻璃芯中传导接地，并且其中，两个或多个接地过孔控制信号过孔中的阻抗；以及将导电材料插入到玻璃芯中的多个过孔中，导电材料将玻璃芯的第一侧与玻璃芯的第二侧电耦合。

[0086] 示例19包括示例18的方法，还包括：在玻璃芯的第一侧上形成内建层，内建层包括：多个导电过孔，从内建层的第一侧穿过内建层延伸到内建层的与第一侧相对的第二侧，内建层的第二侧与玻璃芯的第一侧耦合；其中，导电过孔中的一个导电过孔传送信号，并且导电过孔中的另外多个导电过孔传送接地，其中，传送接地的另外多个导电过孔围绕传送信号的导电过孔，并且控制传送信号的导电过孔的阻抗；并且其中，传送信号的内建层的导电过孔与玻璃芯中传送信号的导电过孔电耦合，并且传送接地的内建层的导电过孔与玻璃芯中传送接地的导电过孔电耦合。

[0087] 示例20包括示例19的方法，其中，形成内建层还包括：形成内建层，其中，传送接地的内建层中的导电过孔与隔离焊盘耦合；并且其中，传送信号的内建层中的导电过孔与隔离焊盘隔离。

[0088] 示例21包括示例18-20中任一项的方法，其中，导电过孔是铜过孔。

[0089] 示例22是一种集成电路封装，包括：玻璃芯，具有第一侧和与第一侧相对的第二侧；第一导电结构，从第一侧穿过玻璃芯延伸到第二侧；第二导电结构，与第一导电结构相邻，第二导电结构从第一侧穿过玻璃芯延伸到第二侧；其中，第一导电结构具有圆形截面；其中，第二导电结构具有非圆形截面；并且其中，第二结构导电结构包括接地平面。

[0090] 示例23包括示例22的集成电路封装，其中，第二导电结构具有矩形、多边形或不规则截面中的一种。

[0091] 示例24包括示例22的集成电路封装，还包括第三导电结构，其中，第一导电结构在第二导电结构与第三导电结构之间，其中，第三导电结构具有非圆形截面，并且其中，第三导电结构包括接地平面。

[0092] 示例25包括一种封装，包括：玻璃芯，具有第一侧和与第一侧相对的第二侧；多个导电结构，从第一侧穿过玻璃芯延伸到第二侧；其中，导电结构中的第一导电结构包括信号迹线，并且导电结构中的第二导电结构包括接地参考，其中，导电结构中的第二导电结构控制导电结构中的第一导电结构的阻抗。

[0093] 示例26包括示例25的封装，其中，包括信号迹线的导电结构是导电过孔。

[0094] 示例27包括示例26的封装，其中，导电过孔是以下中选择的一个：共形电镀的或填充的。

[0095] 示例28包括示例26的封装，其中，包括信号迹线的导电结构的形状是以下中选择的一个：圆形、矩形、多边形或不规则形状。

[0096] 示例29包括示例25的封装，其中，包括接地参考的导电结构位于传送信号的导电结构的三侧上。

[0097] 示例30包括示例25的封装，还包括另一导电结构，包括接地参考；并且其中，包括接地参考的导电结构和包括接地参考的另一导电结构在传送信号的导电结构的相对侧上。

[0098] 示例31包括示例25的封装，还包括另一导电结构，包括信号迹线；并且其中，包括接地参考的导电结构至少部分地围绕包括信号迹线的导电结构和包括信号迹线的另一导电结构。

[0099] 示例32包括示例25的封装，其中，包括接地参考的导电结构包括以下中选择的一个：带状线或微带。

[0100] 示例33包括示例25-32中任一项的封装，其中，导电结构包括铜。

[0101] 示例34是一种封装，包括：内建层，包括：多个导电过孔，从内建层的第一侧穿过内建层延伸到内建层的与第一侧相对的第二侧；其中，导电过孔中的一个导电过孔包括信号迹线，导电过孔中的另外多个导电过孔包括接地参考，其中，包括接地参考的另外多个导电过孔围绕包括信号迹线的导电过孔，并且控制包括信号迹线的导电过孔的阻抗。

[0102] 示例35包括示例34的封装，其中，包括接地参考的另外多个导电过孔与隔离焊盘耦合。

[0103] 示例36包括示例35的封装，其中，隔离焊盘不同心围绕导电过孔。

[0104] 示例37包括示例34的封装，其中，包括信号迹线的导电过孔是包括第一信号迹线的第一导电过孔；并且封装还包括：包括第二信号迹线的第二导电过孔，第一导电过孔和第二导电过孔由包括接地参考的导电过孔中的一个导电过孔分离，其中，第二导电过孔与隔离焊盘隔离。

[0105] 示例38包括示例34的封装，还包括：玻璃芯，包括：第一侧和与第一侧相对的第二侧；多个导电结构，从第一侧穿过玻璃芯延伸到第二侧；其中，导电结构中的一个导电结构包括信号迹线，并且导电结构中的另一个导电结构包括接地参考，其中，包括接地参考的导电结构控制包括信号迹线的导电结构的阻抗；并且其中，内建层的第二侧与玻璃芯的第一侧耦合。

[0106] 示例39包括示例38的封装，其中，玻璃芯的导电结构中包括信号迹线的一个导电结构与内建层的导电过孔中包括信号迹线的一个导电过孔电耦合，并且其中，玻璃芯的导电结构中包括接地参考的一个导电结构与内建层的导电过孔中包括接地参考的一个导电过孔电耦合。

[0107] 示例40包括示例38的封装，其中，玻璃芯中的包括信号迹线的导电结构的形状是以下中选择的一个：圆形、矩形、多边形或不规则形状。

[0108] 示例41包括示例38-40中任一项的封装，其中，包括接地参考的导电结构位于传送信号的导电结构的至少两侧上。

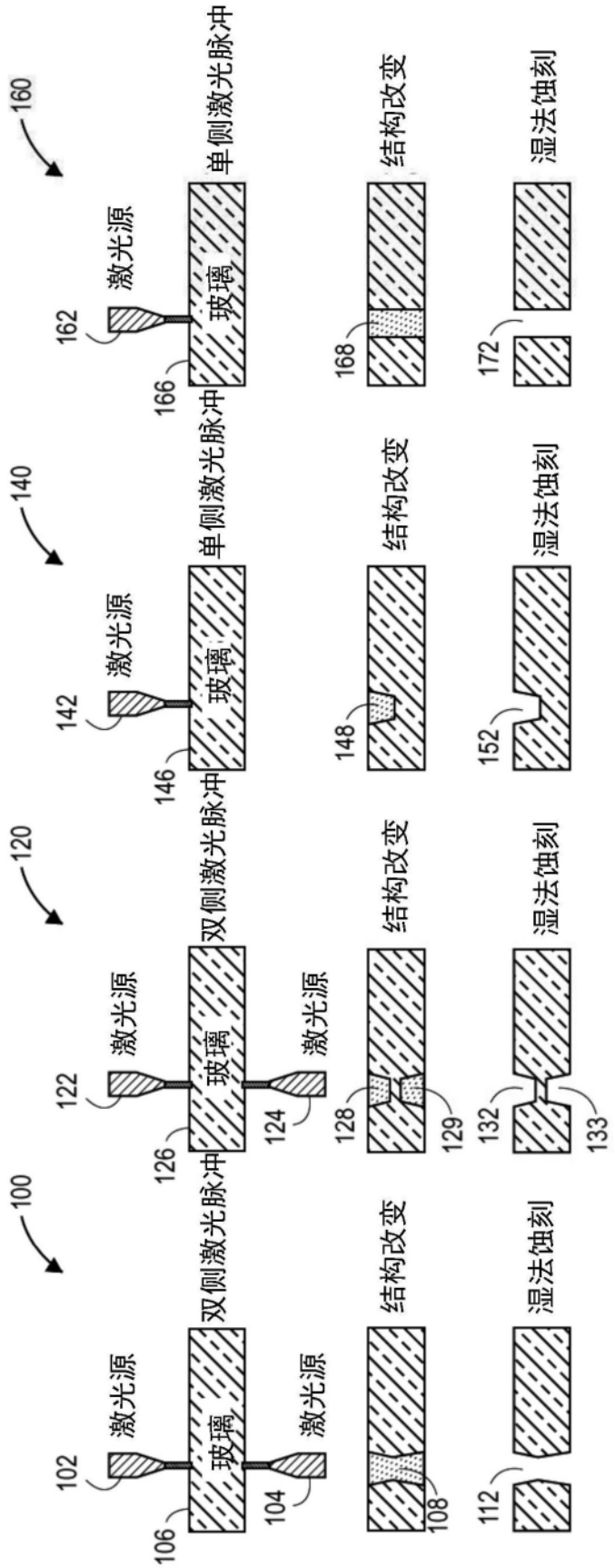

100
102
激光源
玻璃
106
104
激光源
双侧激光脉冲
结构改变
108
湿法蚀刻
112
120
122
激光源
玻璃
126
124
激光源
双侧激光脉冲
结构改变
128
129
湿法蚀刻
132
133
140
142
激光源
玻璃
146
双侧激光脉冲
结构改变
148
湿法蚀刻
152
160
162
激光源
玻璃
166
单侧激光脉冲
结构改变
168
湿法蚀刻
172

图1

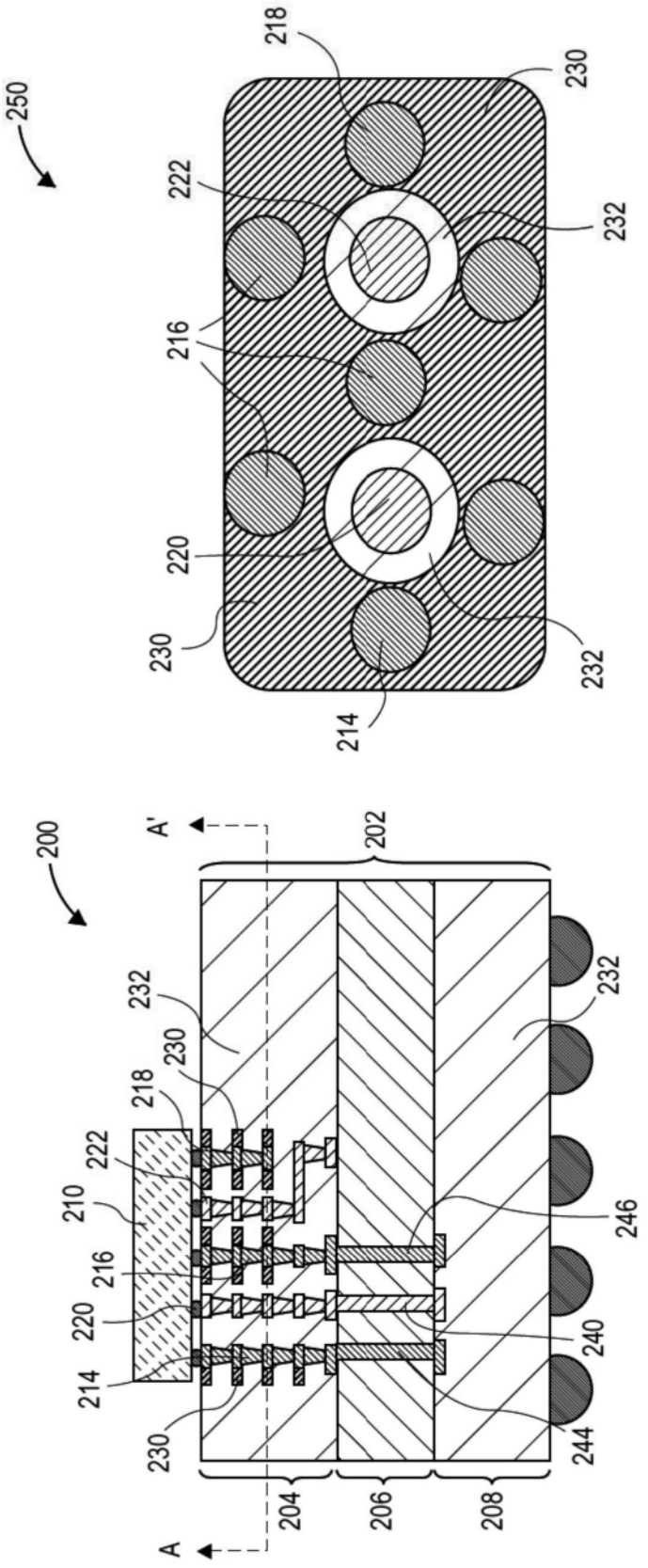

250
218
230
222
232
216
220
230
232
214
200
A'
202
232
230
218
222
210
216
220
214
230
246
240
244
204
206
208
A

图2

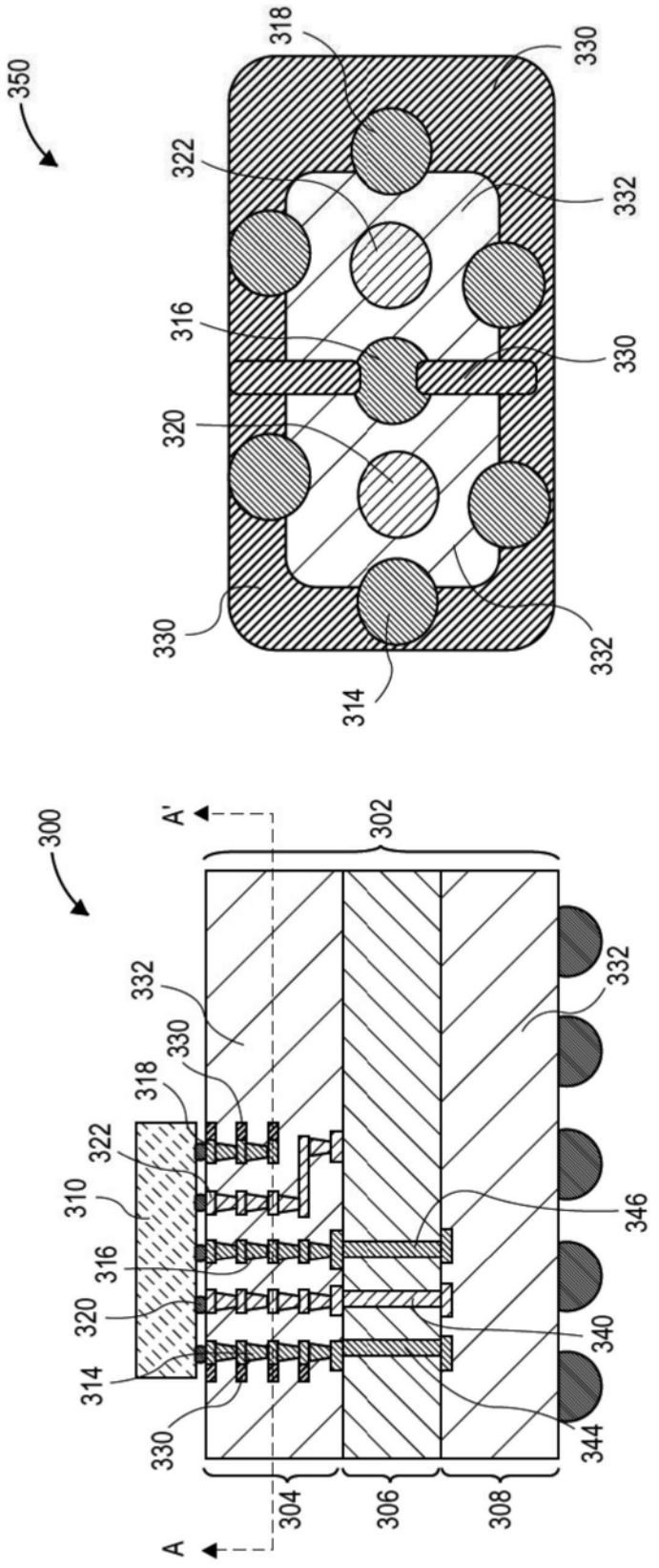

350
318
330
322
332
316
330
320
330
332
314
300
A'
302
332
330
318
322
310
316
320
314
330
332
346
340
344
A
304
306
308

图3

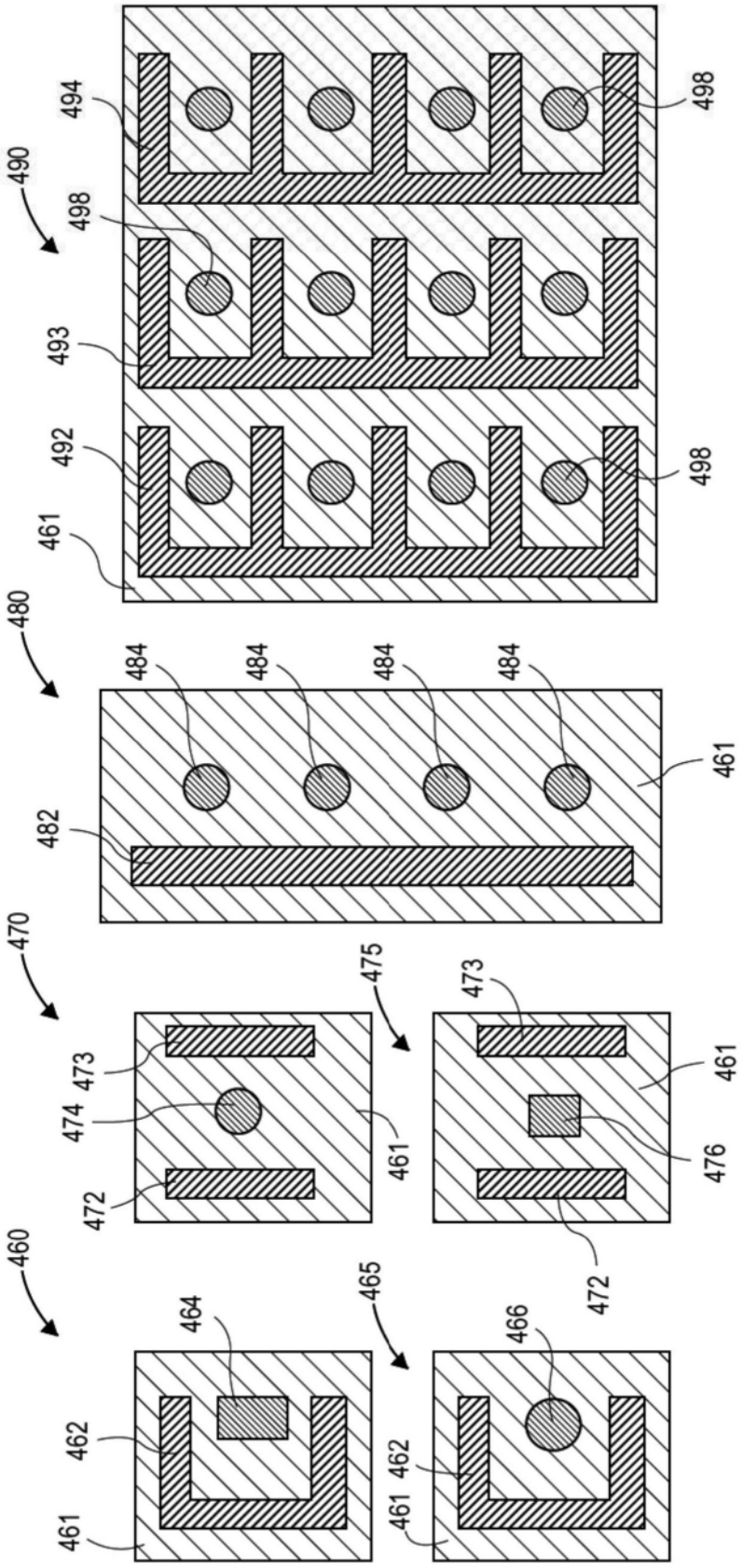

490
494
498
498
493
492
498
461
480
484
484
484
484
461
482
470
475
473
473
474
461
461
476
472
472
460
465
464
466
462
462
461
461

图4

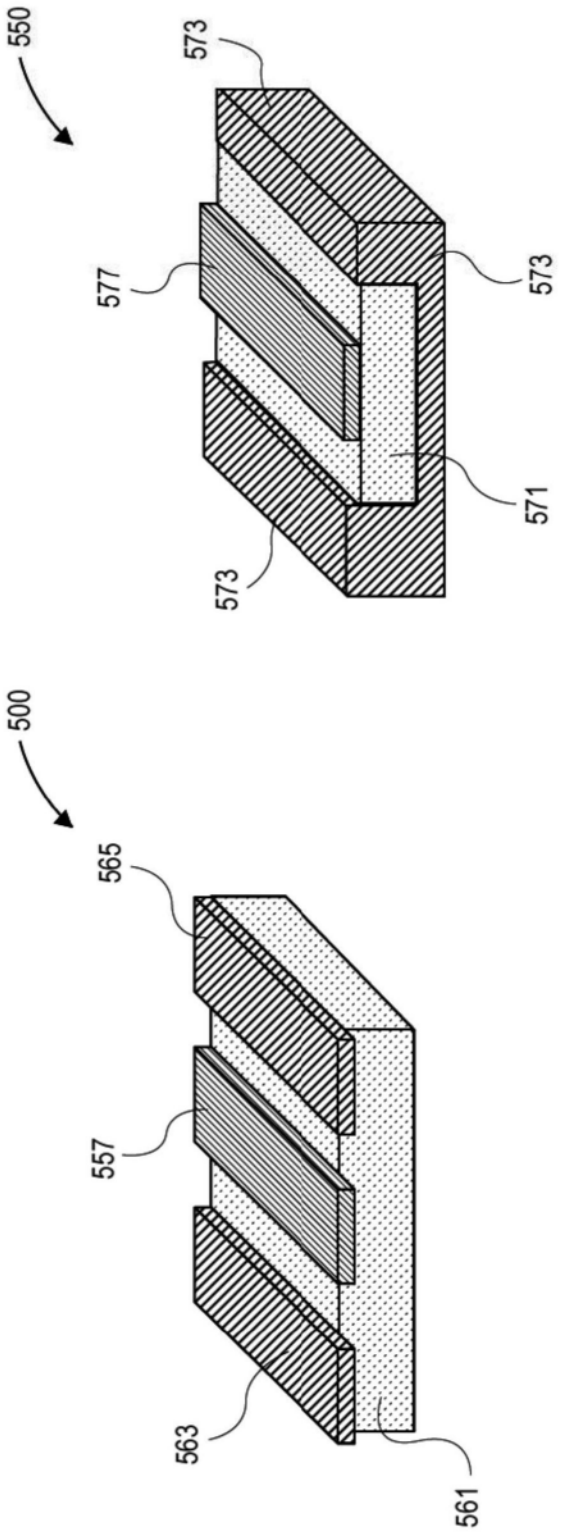


图5

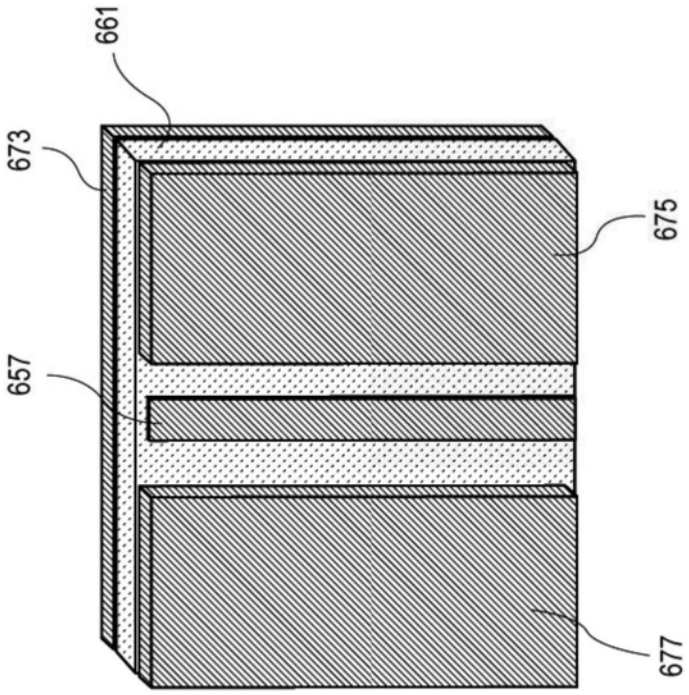


图6A

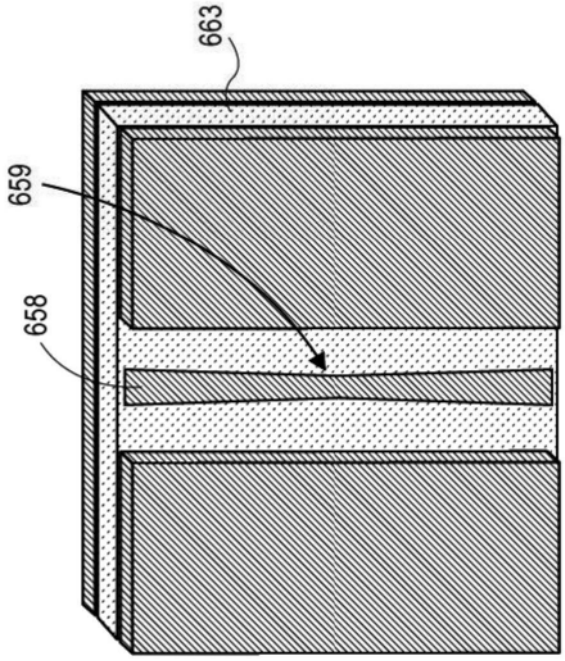


图6B

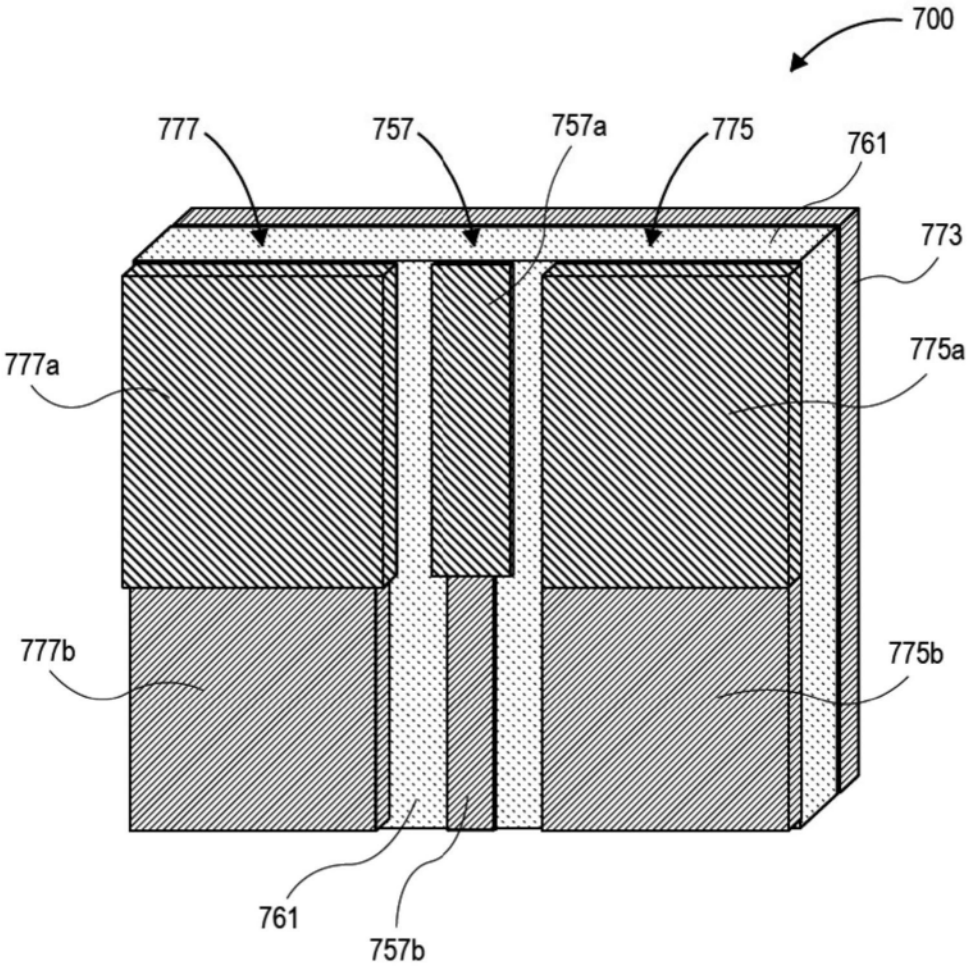


图7A

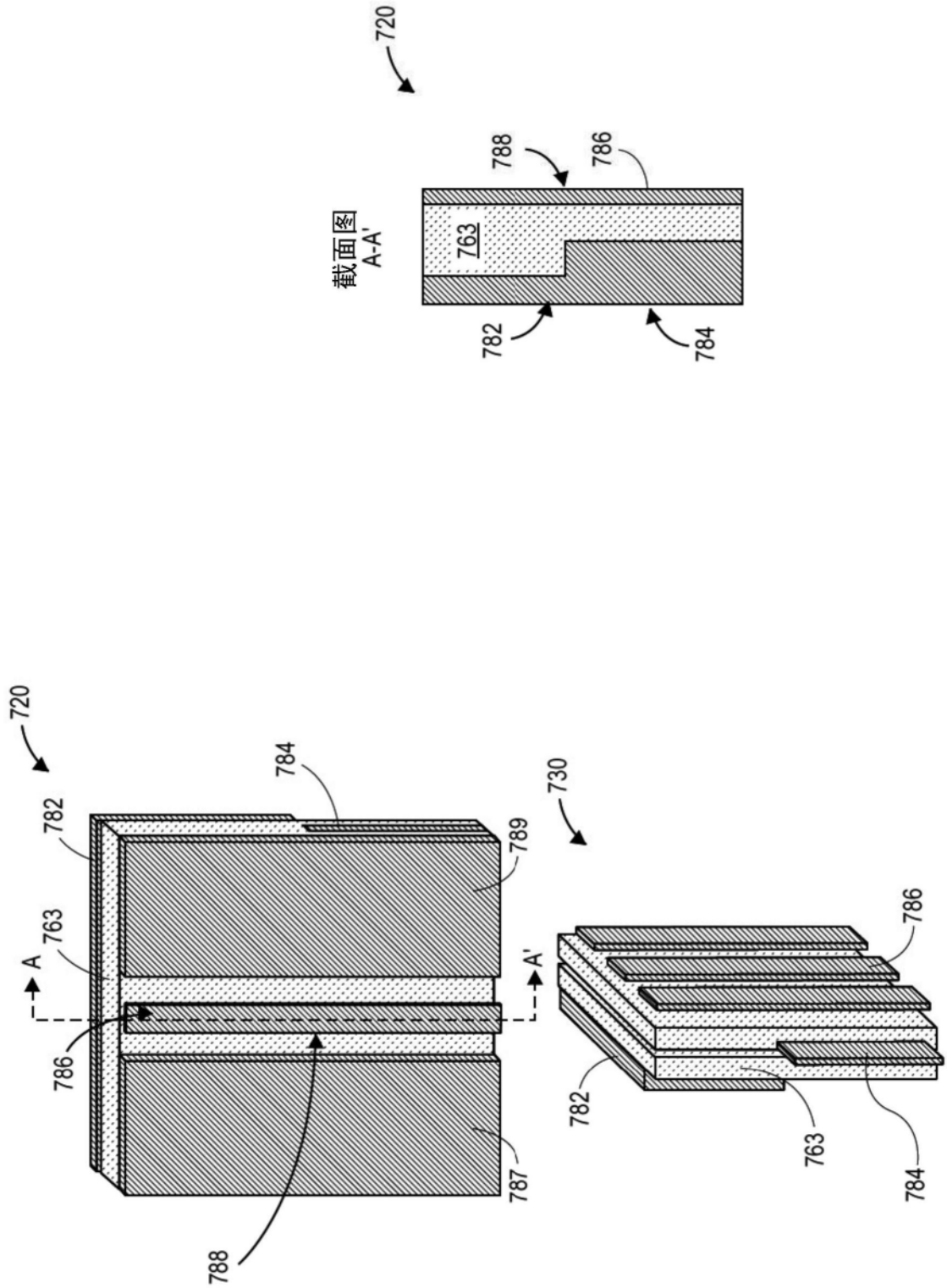

720
截面图
A-A'
788
786
763
782
784
720
784
782
730
789
A
A'
763
786
786
782
763
784
788
787

图7B

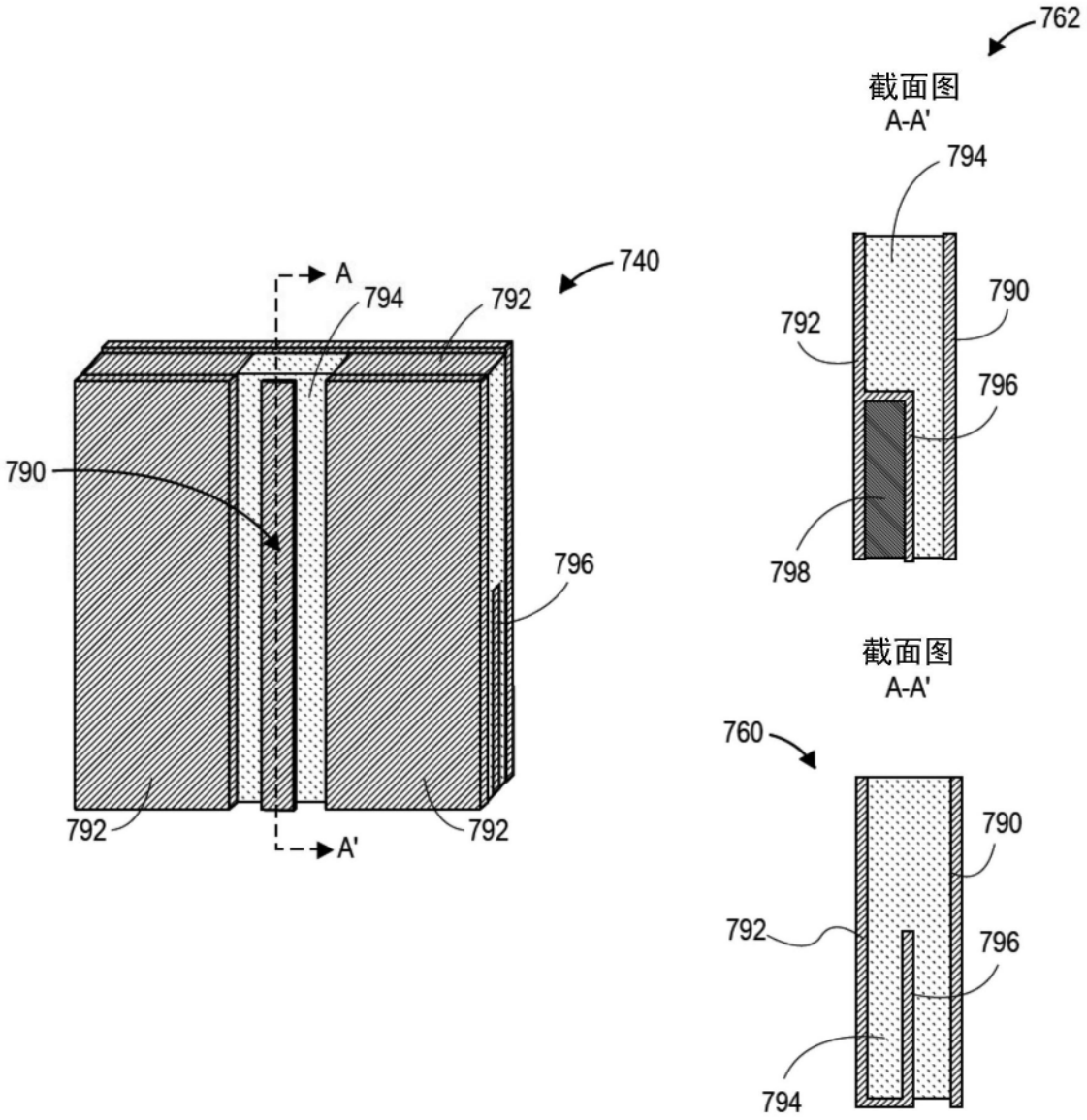

762
截面图
A-A'
794
790
792
796
798
740
A
794
792
790
796
792
792
A'
截面图
A-A'
760
790
792
796
794

图7C

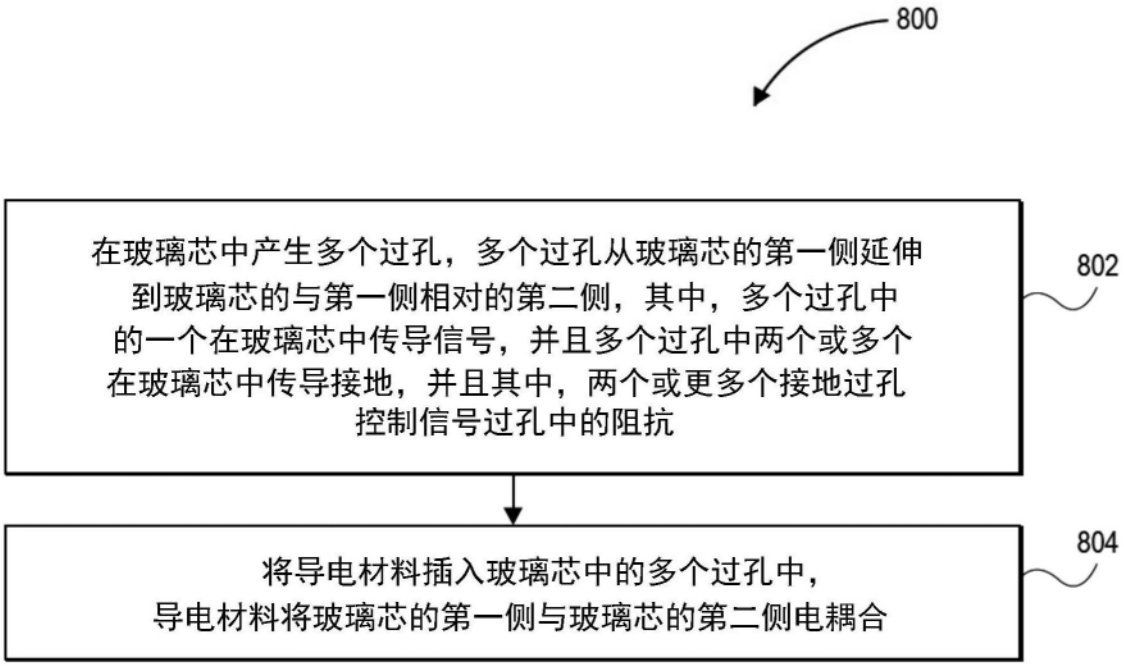

800
在玻璃芯中产生多个过孔，多个过孔从玻璃芯的第一侧延伸到玻璃芯的与第一侧相对的第二侧，其中，多个过孔中的一个在玻璃芯中传导信号，并且多个过孔中两个或多个在玻璃芯中传导接地，并且其中，两个或更多个接地过孔控制信号过孔中的阻抗
802
将导电材料插入玻璃芯中的多个过孔中，导电材料将玻璃芯的第一侧与玻璃芯的第二侧电耦合
804

图8

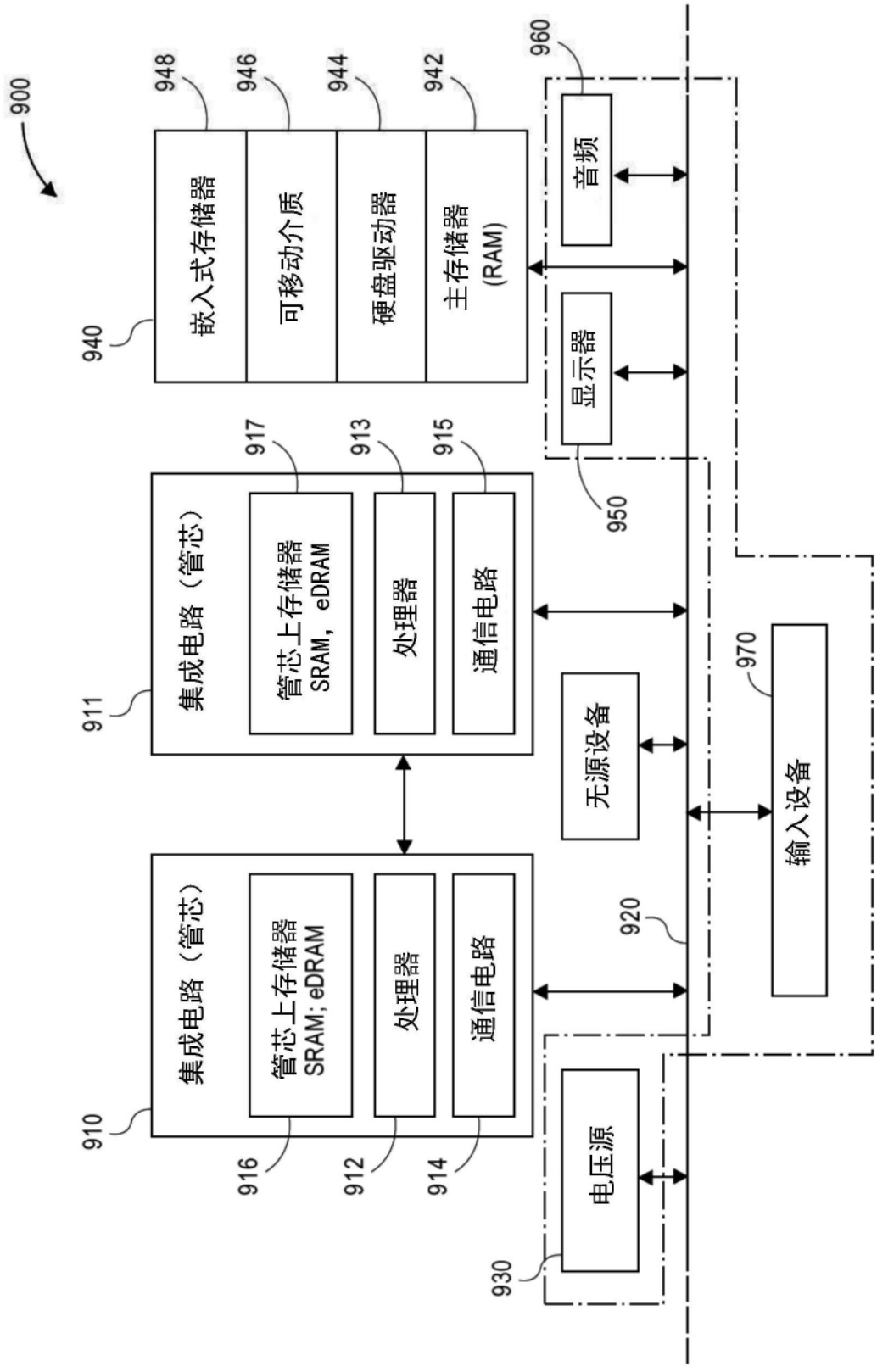

900
940
嵌入式存储器
948
可移动介质
946
硬盘驱动器
944
主存储器
(RAM)
942
960
音频
显示器
950
911
集成电路（管芯）
917
管芯上存储器
SRAM，eDRAM
913
处理器
915
通信电路
910
集成电路（管芯）
916
管芯上存储器
SRAM；eDRAM
912
处理器
914
通信电路
920
无源设备
970
输入设备
930
电压源

图9