

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-241770

(P2004-241770A)

(43) 公開日 平成16年8月26日(2004.8.26)

| (51) Int. Cl. ⁷ | F I | テーマコード (参考) |
|----------------------------|---------------|-------------|
| HO 1 L 21/288 | HO 1 L 21/288 | Z 2HO92 |
| BO 5 D 3/12 | BO 5 D 3/12 | A 3K007 |
| BO 5 D 5/12 | BO 5 D 5/12 | B 4D075 |
| GO 2 F 1/1343 | GO 2 F 1/1343 | 4M104 |
| GO 2 F 1/1368 | GO 2 F 1/1368 | 5F033 |

審査請求 未請求 請求項の数 7 O L (全 27 頁) 最終頁に続く

(21) 出願番号 特願2004-8892 (P2004-8892)
 (22) 出願日 平成16年1月16日 (2004.1.16)
 (31) 優先権主張番号 特願2003-9106 (P2003-9106)
 (32) 優先日 平成15年1月17日 (2003.1.17)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 渡辺 康子
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 荒井 康行
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

最終頁に続く

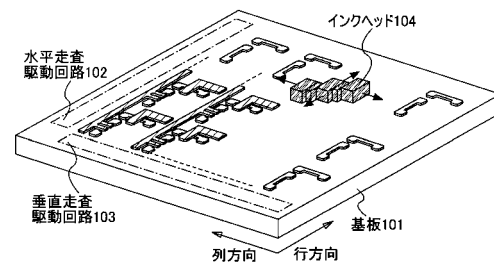
(54) 【発明の名称】 導電層の作製方法及び半導体装置の作製方法

(57) 【要約】

【課題】 基板の大型化に対応できる、また、スルーブットや材料の利用効率を向上させた配線、導電層及び表示装置の作製方法、半導体装置の作製方法の提供を課題とする。

【解決手段】 本発明は、絶縁表面を有する基板上に、導電性材料を吐出して導電層を形成するステップを有し、前記導電層に、ランプ又はレーザー光により加熱処理を施すことを特徴とする。また、前記導電層は、減圧下で形成することを特徴とする。本発明は、絶縁表面を有する基板上のトランジスタのソース又はドレイン配線に接するように、導電性材料を吐出して導電層を形成し、前記導電層に、ランプ又はレーザー光により加熱処理を施すことを特徴とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

絶縁表面を有する基板上に、導電性材料を吐出して導電層を形成し、
前記導電層に、ランプ又はレーザー光により加熱処理を施すことを特徴とする導電層の
作製方法。

【請求項 2】

請求項 1 において、前記導電層は、減圧下で形成することを特徴とする導電層の作製方
法。

【請求項 3】

絶縁表面を有する基板上のトランジスタのソース又はドレイン配線に接するように、導 10
電性材料を吐出して導電層を形成し、
前記導電層に、ランプ又はレーザー光により加熱処理を施すことを特徴とする導電層の
作製方法。

【請求項 4】

請求項 3 において、前記導電層は、減圧下で形成することを特徴とする導電層の作製方
法。

【請求項 5】

絶縁表面を有する基板の上に、半導体層とゲート絶縁層を積層形成し、
前記ゲート絶縁層上に、導電性材料を吐出してゲート電極を形成し、
前記ゲート電極上に絶縁層を形成し、前記絶縁層に前記半導体を露出させる開孔を形成 20
し、
前記開孔を充填するように、前記導電性材料を吐出してソース及びドレイン配線を形成
し、
前記ゲート電極並びに前記ソース及びドレイン配線に、ランプ又はレーザー光により加
熱処理を施すことを特徴とする半導体装置の作製方法。

【請求項 6】

絶縁表面を有する基板の上に、導電性材料を吐出してゲート電極を形成し、
前記ゲート電極上に、半導体層、チャンネル保護層及び一導電型が付与された半導体層を
積層形成し、
前記一導電型が付与された半導体層上に、導電性材料を吐出して、ソース及びドレイン 30
配線を形成し、
前記ゲート電極並びに前記ソース及びドレイン配線に、ランプ又はレーザー光により加
熱処理を施すことを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 5 又は請求項 6 において、前記ゲート電極並びに前記ソース及びドレイン配線は
、減圧下で形成することを特徴とする半導体装置の作製方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線、導電層及び表示装置の作製方法に関し、より詳しくはインクジェット
方式による配線、導電層及び表示装置の作製方法に関する。

【0002】

また、導電性材料を吐出する方式を用いた配線、導電層及び表示装置の作製方法や半導
体装置の作製方法に関する。

【背景技術】

【0003】

50

絶縁表面上の薄膜を用いて形成された薄膜トランジスタ(TFT)は集積回路等に広く応用され、多くの場合スイッチング素子として用いられる。そのうち、TFTを使用した表示パネルは、特に大型の表示装置に用途が大きく拡大していることから、更に、画面サイズの高精細化、高開口率化、高信頼性、大型化の要求が高まっている。

【0004】

このような薄膜トランジスタにおける配線の作製方法としては、基板の全面に導電層の被膜を形成し、その後マスクを用いてエッチング処理を行う方法がある(特許文献1参照)。

【0005】

【特許文献1】特開2002-359246号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

上記の特許文献1のように配線を形成する場合、ICPEッチング装置を例に挙げると、バイアス電力密度、ICP電力密度、圧力、エッチングガスの総流量、酸素添加率および下部電極の温度などのエッチング条件によってレジストと導電層との選択比が変化し、基板内で導電層の幅や長さがばらつく場合がある。また、エッチング処理を行う場合、マスクを作製する工程が必要となるため、スループットが悪化する。さらに、全面に導電層を形成後、所望の形状になるようにエッチング処理を行うため、無駄となる材料が発生する。このような問題は、一辺が一メートルを超える大型基板上に配線を形成する場合に、

【0007】

本発明はこのような問題点を鑑みてなされたものであり、基板の大型化に対応できる配線、導電層及び表示装置の作製方法、半導体装置の作製方法を提供することを課題とする。また、スループットや材料の利用効率を向上させた配線、導電層及び表示装置の作製方法、半導体装置の作製方法を提供することを課題とする。

【課題を解決するための手段】

【0008】

上述した従来技術の課題を解決するために、本発明においては以下の手段を講じる。

【0009】

本発明は、絶縁表面を有する基板上に、減圧下でインクジェット方式により、つまり導電性材料を吐出して導電層を作製し、前記導電層が作製された基板に減圧下で加熱処理を施すことを特徴とする。

【0010】

本発明は、インクヘッドから導電性材料を含む組成物を吐出することで、絶縁表面上に導電層を形成することを特徴とする。前記導電層とは、導電性を有するゲート電極、ソース配線、ドレイン配線や、画素電極、対向電極などが挙げられる。このような導電層は本発明により作製することができる。

【0011】

また本発明は、絶縁表面を有する基板上に、減圧下でインクヘッドから導電性材料を含む組成物を吐出して配線を作製し、前記配線が作製された基板に第1の加熱処理又は紫外線の照射を施した後、前記配線にプレス処理を施し、前記プレス処理が施された配線に第2の加熱処理を施すことを特徴とする。

【0012】

上記の加熱処理や紫外線の照射は、インクヘッドから吐出される組成物の粘度を所望の値とすることを目的としている。加熱処理は、加熱源にハロゲンなどのランプを用いて、直接基板を高速加熱するランプアニール装置や、レーザー光を照射するレーザー照射装置を用いる。両者とも加熱源を走査することで、所望の箇所のみ加熱処理を施すことができる。従って、導電層を形成した領域のみに選択的に加熱処理を施すことができる。その他の方法として、所定の温度に設定されたファーネスアニール炉、100~300に保

10

20

30

40

50

温されたオープンなどを用いてもよい。

【0013】

また、加熱処理や紫外線の照射は、インクヘッドから吐出した組成物を乾燥させて固化させることも目的としている。具体的には、組成物を構成する溶媒を揮発させて固化させる。なお、組成物が銀、金等の金属粒子により構成される場合には、乾燥の工程後に焼成して、当該金属粒子を結合させて固化させる。乾燥と焼成は、両者とも加熱処理の工程であるが、その目的や加熱処理の温度、加熱処理を行う時間が異なるものである。

【0014】

また本発明は、絶縁表面を有する基板上に形成された半導体上に、減圧下でインクジェット方式により、つまり導電性材料を吐出して第1の導電層を作製し、前記第1の導電層上に形成され、且つ前記半導体に接する開孔を有する絶縁膜上に、減圧下でインクジェット方式により、つまり導電性材料を吐出して前記開孔を埋設するように第2の導電層を形成し、前記第1及び前記第2導電層が形成された基板に加熱処理を施し、前記第2の導電層上に減圧下でインクジェット方式により、つまり導電性材料を吐出して画素電極、電界発光層及び対向電極を連続的に形成し、前記画素電極、前記電界発光層及び前記対向電極が形成された基板に第2の加熱処理を施すことを特徴とする。

10

【0015】

上述の通り、導電層をインクジェット方式により、つまり導電性材料を吐出して導電層を形成する本発明は、インクヘッドから吐出する組成物を交換するか、又は組成物が充填されたインクヘッドを交換すれば、例えば発光素子の画素電極、電界発光層、対向電極を連続的に大気に晒すことなく連続的に作製することができる。

20

【0016】

インクジェット方式は、吐出口と被処理物との相対的な距離を保ちつつ、吐出口と被処理物の一方を移動させ、なおかつ吐出口から組成物を吐出して、被処理物上に組成物からなる薄膜を形成する方式である。従って、ここでいうインクジェット方式には、ディスペンサー方式等の他の方式も含まれる。

【0017】

インクジェット方式、つまり導電性材料を吐出して導電層を形成する本発明は、印刷ロールや印刷すべきパターンが彫り込まれた凸版を用いて、溶液を塗布後、焼成して薄膜（代表的には電界発光層）を作成するスクリーン印刷法と比較すると、膜厚の均一性が優れている等の優位点を有する。

30

【0018】

また本発明は、減圧下で処理を行うことを特徴とする。減圧下とは、大気圧よりも低い圧力下であることを指し、窒素、希ガスその他の不活性ガスで充填された雰囲気では $1 \times 10^2 \sim 2 \times 10^4$ Pa（好ましくは、 $5 \times 10^2 \sim 5 \times 10^3$ Pa）とすれば良いし、さらなる減圧下では $1 \sim 5 \times 10^4$ Pa（ $1 \times 10^2 \sim 1 \times 10^3$ Pa）とすれば良い。減圧下にしておくことで、液滴は基板上の薄膜に到達するまでの間、常に液滴から溶媒が揮発し、その体積は減少していく。そのため、後に行う加熱工程をより短時間で済ませることが可能である。また、後に行う加熱処理の工程を省略することができる。

【0019】

本発明は、配線の断線箇所や、配線と電極間の電氣的接続の不良箇所などをリペアする目的で使用してもよい。その場合、例えばパソコンなどにリペア箇所を入力し、該リペア箇所にインクヘッドから導電性材料を有する組成物を吐出させるようにすることも可能となる。

40

【0020】

上述してきたような構成を有する本発明は、一辺が一メートルを超える大型基板に対しても簡単に配線、導電層を形成することができる。また、所望の箇所に必要な量の材料のみを吐出すればよいため、無駄な材料が僅かとなることから材料の利用効率の向上、さらには、作製費用の削減を実現する。

【0021】

50

また、マスクが不要であることから、露光、現像などの工程を大幅に削減することができる。また、インクヘッドから吐出する組成物の変更、又は組成物が充填されたインクヘッドの変更を行うことで、例えば発光素子の電界発光層と電極などの複数の薄膜を連続的に作製することができる。その結果、スループットが高くなり、生産性を向上させることができる。さらに、露光を目的としたマスクが不要となることで、例えばパソコンなどに入力された回路配線を即座に作製することができる。

【発明の効果】

【0022】

上述した構成を有する本発明は、一辺が一メートルを超える大型基板に対しても簡単に配線、導電層を形成することができる。また、所望の箇所に必要な量の材料のみを吐出すればよいため、無駄な材料が僅かとなることから材料の利用効率の向上、さらには、作製費用の削減を実現する。

10

【0023】

また、マスクが不要であることから、露光、現像などの工程を大幅に削減することができる。また、インクヘッドから吐出する組成物の変更、又は組成物が充填されたインクヘッドの変更を行うことで、例えば発光素子の電界発光層と電極などの複数の薄膜を連続的に作製することができる。その結果、スループットが高くなり、生産性を向上させることができる。さらに、露光を目的としたマスクが不要となることで、例えばパソコンなどに入力された回路配線を即座に作製することができる。

【0024】

また、減圧下で導電層を形成することを特徴とする本発明は、ごみの影響や、被処理物の表面が酸化してしまうといった表面の改質を防止することができる。さらに、レーザーやランプで加熱処理を行うことを特徴とする本発明は、導電層を形成した領域のみに、選択的に加熱処理を行うことができるため、スループットの向上を実現する。

20

【発明を実施するための最良の形態】

【0025】

(実施の形態1)

本発明の実施の形態について、図1～4を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。尚、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いることとする。ここでは、本発明を用いて、Nチャンネル型TFT(スイッチ用)と2つのPチャンネル型TFT(駆動用)を同一基板上に形成する作製工程について説明する。

30

【0026】

基板100には、ガラス基板、プラスチック基板に代表される可撓性基板など、本工程の処理温度に耐えうる基板を用いる(図2(A))。本実施の形態ではガラス基板100を用いる。続いて基板100上に、絶縁膜から成る下地膜11を形成する。下地膜11は単層又は積層構造のいずれでもよく、本実施の形態では、2層構造として、スパッタリング法を用い、1層目として窒化酸化珪素膜を50nm、2層目として酸化窒化珪素膜を50nmの厚さに形成し、その後CMP法などの方法により表面を平坦化する。

40

【0027】

次いで、下地膜11上に半導体層12～14を形成する。半導体層12～14は、まず公知の方法(スパッタリング法、LPCVD法、プラズマCVD法等)により25～80nmの厚さで半導体膜を成膜する。次いで前記半導体膜を公知の結晶化法(レーザー結晶化法、RTA又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法等)を用いて結晶化させる。そして、得られた結晶質半導体膜を所望の形状にパターンングして半導体層12～14を形成する。なお前記半導体膜としては、非晶質半導体膜、微結晶半導体膜、結晶質半導体膜又は非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜などを用いても良い。

50

【0028】

本実施の形態では、プラズマCVD法を用いて、膜厚50nmの非晶質珪素膜を成膜する。その後、ニッケルを含む溶液を非晶質珪素膜上に保持させ、この非晶質珪素膜に脱水素化(500、1時間)を行った後、熱結晶化(550、4時間)を行って結晶質珪素膜を形成する。その後、フォトリソグラフィ法を用いたパターンニング処理によって半導体層12~14を形成する。

【0029】

なお、レーザー結晶化法で結晶質半導体膜を作製する場合のレーザーは、連続発振またはパルス発振の気体レーザー又は固体レーザーを用いれば良い。前者の気体レーザーとしては、エキシマレーザー、YAGレーザー等が挙げられ、後者の固体レーザーとしては、Cr、Nd等がドーピングされたYAG、YVO₄等の結晶を使ったレーザー等が挙げられる。なお非晶質半導体膜の結晶化に際し、大粒径に結晶を得るためには、連続発振が可能な固体レーザーを用い、基本波の第2~第4高調波を適用するのが好ましい。上記レーザーを用いる場合には、レーザー発振器から放射されたレーザービームを光学系で線状に集光して、半導体膜に照射すると良い。

10

【0030】

但し、本実施の形態では、結晶化を助長する金属元素を用いて非晶質珪素膜の結晶化を行ったため、前記金属元素が結晶質珪素膜中に残留している。そのため、前記結晶質珪素膜上に50~100nmの非晶質珪素膜を形成し、加熱処理(RTA法、ファーネスアニール炉を用いた熱アニール等)を行って、該非晶質珪素膜中に前記金属元素を拡散させ、前記非晶質珪素膜は加熱処理後にエッチングを行って除去する。その結果、前記結晶質珪素膜中の金属元素の含有量を低減または除去することができる。また半導体層12~14を形成後、TFEのしきい値を制御するために微量な不純物元素(ボロンまたはリン)のドーピング(チャンネルドーピング)を行ってもよい。

20

【0031】

次いで、半導体層12~14を覆うゲート絶縁膜15を形成する。ゲート絶縁膜15はプラズマCVD法やスパッタ法を用いて、膜厚を40~150nmとして珪素を含む絶縁膜で形成する。本実施の形態では、ゲート絶縁膜15としてプラズマCVD法により酸化窒化珪素膜を115nmの厚さに形成する。

【0032】

続いて、インクジェット方式により、減圧下で第1の導電層(ゲート配線、ゲート電極)16~19を形成する。このときの斜視図を図1に示す。

30

【0033】

図1において、101は基板、102は水平走査駆動回路、103は垂直走査駆動回路、104はインクヘッドである。インクヘッド104は、1個又は複数個用いて、上下左右に基板101の表面と平行に走査することで、溶液の吐出が行われる。本構成により、所望の箇所のみ配線を形成することができる。

【0034】

図1には、3つのノズルを有するインクヘッドを示したが、1個のノズルを有するインクヘッドを用いてもよい。また、ノズル径の異なるインクヘッドを複数用意し、用途に応じて、ノズル径の異なるインクヘッドを使い分けてもよい。なお、通常のインクヘッドのノズル径は50~100μm(より広くは0.01~100μm)であり、このノズル径にも依存するが、スループットを考慮して、一度の走査で形成できるようにするために、一行又は一列と同じ長さになるように、複数のノズルを並列に配置してもよい。また、任意の個数のノズルを配置して、複数回走査しても構わないし、また同じ箇所を複数回走査することで重ね塗りをしてもよい。さらに、インクヘッド104を走査することが好ましいが、基板101を移動させても構わない。なお基板101とインクヘッド104との距離は、所望の箇所に滴下するために、できるだけ近づけておくことが好ましく、具体的には、0.1~2ミリ程度が好ましい。

40

【0035】

50

インクヘッドから1回に吐出する組成物の量は10~70pl(より広くは0.001~100pl)、粘度は100cp以下、粒径0.1μm以下(より広くは1μm以下)が好ましい。これは、乾燥が起こることを防ぎ、また粘度が高すぎると、吐出口から組成物を円滑に吐出できなくなったりするためである。用いる溶媒や、用途に合わせて組成物の粘度、表面張力、乾燥速度などは適宜調節する。またインクヘッドから吐出される組成物は、基板上で連続して滴下して線状に形成することが好ましい。しかし、例えば1ドット毎などの所定の箇所毎に滴下してもよい。

【0036】

インクヘッドから吐出する組成物は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)から選択された元素、または前記元素を主成分とする合金材料若しくは化合物材料などから適宜選択された導電性の材料を溶媒に溶解又は分散させたものを用いる。溶媒には、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤を用いる。溶媒の濃度は、導電性材料の種類などに応じて適宜決定するとよい。

10

【0037】

また、インクヘッドから吐出する組成物は、銀(Ag)、金(Au)、白金(Pt)を粒径10nm以下で分散させた超微粒子(ナノメタル粒子)を用いてもよい。このように、粒径の微細な粒子を溶媒に分散又は溶解した組成物を用いると、ノズルの目詰まりという問題を解決することができる。なお、インクジェット方式を用いる本発明では、組成物の構成材料の粒径は、ノズルの粒径よりも小さいことが必要となる。また、ポリエチレンジオキシチオフェン/ポリスチレンスルホン酸(PEDT/PSS)水溶液などの導電性ポリマー(導電性高分子)を用いてもよい。

20

【0038】

また、銅を配線材料として用いると、配線抵抗の低抵抗化を図ることができるため、大型の基板を用いる場合に好ましい。但し、この場合には、トランジスタの電気的特性に悪影響を及ぼさないようにするために、銅の拡散を防ぐバリア性の導電膜を設けることが好ましい。バリア性の導電膜により、トランジスタが有する半導体に銅が拡散することなく、配線を形成することができる。このバリア性の導電膜としては、窒化タンタル(TaN)、窒化チタン(TiN)又は窒化タングステン(WN)から選ばれた一種又は複数種の積層膜を用いることができる。また、銅は酸化しやすいため、酸化防止剤などを併用することが好ましい。

30

【0039】

その後、第1の導電層が形成された基板に減圧下で、150~300度の範囲で加熱処理を施すことで、溶媒を揮発させて、組成物の粘度を所望の値とする(図2(B))。但し、インクヘッド104から吐出する組成物における溶媒は、基板に滴下後に揮発するのが適している。特にトルエンなどの揮発性の高い溶媒を用いると、組成物を基板に滴下後、揮発する。そのような場合には、加熱処理の工程は削除しても構わない。しかし、組成物の溶媒は特に限定されず、滴下後に揮発する溶媒を用いた場合であっても、加熱処理を施すことで、所望の粘度になるようにしてもよい。またこの加熱処理は、インクジェット方式により薄膜を形成した毎に行ってもよいし、任意の工程毎に行ってもよいし、全ての工程が終了した後に一括して行ってもよい。

40

【0040】

加熱処理は、加熱源にハロゲンなどのランプを用いて、直接基板を高速加熱するランプアニール装置や、レーザー光を照射するレーザー照射装置を用いる。両者とも加熱源を走査することで、所望の箇所のみ加熱処理を施すことができる。その他の方法として、所定の温度に設定されたファーネスアニール炉を用いてもよい。但し、ランプを用いる場合には、加熱処理を行う薄膜の組成を破壊せず、加熱のみを可能とする波長の光であり、例えば、400nmよりも波長の長い光、即ち赤外光以上の波長の光が好ましい。取り扱いの面からは、遠赤外線(代表的な波長は4~25μm)を用いることが好ましい。またレ

50

レーザー光を用いる場合、レーザー発振装置から発振されるレーザー光の基板におけるビームスポットの形状は、列又は行の長さと同じ長さになるように線状に成形することが好ましい。そうすると、一度の走査でレーザー照射を終了させることができる。本実施の形態では、加熱処理として、線状に成形したビームスポットを照射して行う。

【0041】

続いて、ゲート電極17～19をマスクとして、半導体層12～15に、N型又はP型の導電性を付与する不純物元素を添加するドーピング処理を行う。本実施の形態では、半導体層12、13にN型を付与する不純物元素を添加し、半導体層14にP型を付与する不純物元素を添加して、不純物領域31～33を形成する。同時に、不純物元素が全く添加されない領域又は微量の不純物元素が添加された領域（チャンネル形成領域と総称）34～36を形成する。

10

【0042】

そして、絶縁膜からなる第1の層間絶縁膜20を形成する（図2（C））。第1の層間絶縁膜20としては、プラズマCVD法またはスパッタリング法を用い、厚さを100～200nmとして珪素を含む絶縁膜で形成する。本実施の形態では、プラズマCVD法により膜厚100nmの酸化窒化珪素膜231を形成する。

【0043】

次いで、第1の層間絶縁膜20上に、第2の層間絶縁膜21を形成する。第2の層間絶縁膜21としては、CVD法によって形成された酸化珪素膜、SOG（Spin On Glass）法又はスピコート法によって塗布された酸化珪素膜、アクリル等の有機絶縁膜又は非感光性の有機絶縁膜が0.7～5μmの厚さで形成する。本実施の形態では、CVD法で膜厚1.6μmのアクリル膜を形成する。なお第2の層間絶縁膜21は、基板101上に形成されたTFTによる凹凸を緩和し、平坦化する意味合いが強いので、平坦性に優れた膜が好ましい。

20

【0044】

続いて、第2の層間絶縁膜21上に、第3の層間絶縁膜22を形成する。第3の層間絶縁膜22は、スパッタリング法で、窒化珪素膜または窒化酸化珪素膜を0.1～0.2μmの厚さで形成する。本実施の形態では、スパッタリング法で、窒化珪素膜を0.1μmの厚さで形成する。第1乃至第3層間絶縁膜20～22を設けることにより、酸素や空気中の水分をはじめ各種イオン性の不純物の侵入を阻止するブロッキング作用を得ることができる。

30

【0045】

そして、ドライエッチング又はウエットエッチングにより、開孔（コンタクトホール）を形成する。本実施の形態では、第1乃至第3の層間絶縁膜20～22をドライエッチングし、不純物領域31～33に達するコンタクトホールを形成する。

【0046】

続いて、インクジェット方式により、減圧下で第2の導電層（ソース配線、ドレイン配線）23～28を形成する。このときの断面図を図1（D）に示す。

【0047】

インクヘッドから吐出する組成物は、第1の導電層と同様に、導電性を有する材料を溶媒に溶解又は分散させたものを用いて、単層又は積層構造で作成する。なお、第2の導電層を形成する場合には、吐出された組成物が開孔を十分充填して埋設できるように、吐出する組成物の粘度を最適な値に設定することが必要である。また、開孔の埋設のために、インクヘッド104を複数回走査して重ね塗りを行ってもよい。本実施の形態では、第2の導電層23～28を3層構造として、1層目をチタン、2層目をアルミニウム、3層目をチタンとする。

40

【0048】

続いて、吐出された組成物の粘度を所望の値とするために、加熱処理を行う（図2（E））。ここでは、加熱処理として、線状に成形したビームスポットを照射して行った。

【0049】

50

ここまでの工程により、絶縁表面を有する基板101上にトランジスタを形成することができた。続いて、駆動用TFT107、108の配線26、28と電氣的に接続されるように、透明導電体からなる第1の電極40、41を形成する(図3(A))。第1の電極40、41としては仕事関数の大きい材料を用いて作製することが望ましく、一例としては、酸化インジウムと酸化スズの化合物(ITO)、酸化インジウムと酸化亜鉛の化合物、酸化亜鉛、酸化スズ、酸化インジウム、窒化チタンなどが挙げられる。本実施の形態では第1の電極40、41として、スパッタリング法で、0.1 μ mの厚さでITO膜を形成する。

【0050】

第1の電極40、41は、導電性材料を吐出することで形成してもよく、その場合には、上記に挙げた仕事関数の大きい材料を溶媒に溶解又は分散させた材料を用いて行う。導電性材料を吐出する方法を用いると、導電層を選択的に形成することができるため、後のフォトリソグラフィ工程を行う必要がなく、作製工程を簡略化できるため、作製費用の低減と作製時間の短縮を実現する。

10

【0051】

次いで、第1の電極40、41の端面を覆うように絶縁膜42を形成する。絶縁膜42を形成する材料は特に限定されず、無機又は有機の材料で形成することができる。但し、感光性の有機物を使用して形成すると、開口部の形状が電界発光層を蒸着する際に段切れなどが起こりにくいものとなるため好ましい。本実施の形態では、ボジ型の感光性樹脂を用いて形成する。そうすると、開口部は、絶縁膜の上端部が曲率半径を有する曲面形状となった。この絶縁膜42は、このあとに形成する電界発光層が混ざり合わないようにするためのものである。

20

【0052】

その後、PVA(ポリビニルアルコール)系の多孔質体を用いて拭い、ゴミ等の除去を行う。本実施の形態では、PVAの多孔質体を用いた拭浄により、ITOや絶縁膜をエッチングしたときに発生する微粉(ゴミ)の除去を行う。

【0053】

次いで、第1の電極40、41と接するように電界発光層43、44を減圧下でインクジェット方式、つまり導電性材料を吐出することで形成する(図3(B))。電界発光層43、44の材料は特に限定されるものではないが、カラー表示を行う場合には、赤、緑、青の各色の材料を用いる。なおここでは、発光素子を構成する第1及び第2の電極間に設けられる一つ又は複数の層を総称して電界発光層43、44とよぶ。電界発光層43、44は、低分子系有機化合物材料、高分子系有機化合物材料、或いは、両者を適宜組み合わせることで形成することが可能である。また、電子輸送性材料と正孔輸送性材料を適宜混合させた混合層、又はそれぞれの接合界面に混合領域を形成した混合接合を形成しても良い。また、有機系の材料のほかに無機系の発光材料を使用しても良い。さらに、電界発光層43、44の構造も特に限定されず、低分子材料からなる層を積層した構造、高分子材料からなる層と低分子材料からなる層とを積層した構造でもよい。

30

【0054】

続いて電界発光層43、44上に、第2の電極45を減圧下でインクジェット方式、つまり導電性材料を吐出することで形成する(図3(C))。そのときの斜視図を図4に示す。

40

【0055】

第2の電極(陰極)45は、仕事関数の小さい金属(リチウム(Li)、マグネシウム(Mg)、セシウム(Cs))を含む薄膜、Li、Mg等を含む薄膜上に積層した透明導電膜との積層膜で形成する。膜厚は陰極として作用するように適宜設定すればよいが、0.01~1 μ m程度の厚さで形成する。本実施の形態では、第2の電極127としてアルミニウムとリチウムの合金膜(Al-Li)を0.1 μ mの厚さで形成する。なお第2の電極45は、全面に成膜する。

【0056】

50

陰極として良く用いられる金属膜は、周期律表の1族若しくは2族に属する元素を含む金属膜であるが、これらの金属膜は酸化しやすいので表面を保護しておくことが望ましい。また、必要な膜厚も薄いため、抵抗率の低い導電膜を補助的に設けて陰極の抵抗を下げ、加えて陰極の保護を図るとよい。抵抗率の低い導電膜としてはアルミニウム、銅又は銀を主成分とする金属膜が用いられる。

【0057】

電界発光層43、44と第2の電極45の形成は、インクヘッド104から吐出される組成物の変更、又は組成物が充填されたインクヘッド104の変更により実現する。この場合、大気開放されることなく行うことができるため、水分などに弱い発光素子の高信頼性につながる。

【0058】

続いて、吐出された組成物の粘度を所望の値とするために、150～300度（より広くは50～800度）の範囲で加熱処理を行う（図3（D））。本実施の形態では、加熱処理として、線状に成形したビームスポットを照射して行う。

【0059】

これまでの工程において形成された、第1の電極40、電界発光層43及び第2の電極45の積層体が発光素子に相当する。第1の電極40は陽極、第2の電極45は陰極に相当する。発光素子の励起状態には一重項励起と三重項励起があるが、発光はどちらの励起状態を経てもよい。

【0060】

次に、絶縁膜42及び第2の電極45上に、保護膜46を成膜する（図5（A））。保護膜46は、水分や酸素などの発光素子の劣化を促進させる原因となる物質を、他の絶縁膜と比較して透過させにくい膜を用いる。代表的には、DLC膜、窒化炭素膜、RFスパッタリング法で形成された窒化珪素膜等を用いて、その膜厚は10～200nm程度とするのが望ましい。本実施の形態では、スパッタリング法を用いて、窒化珪素膜を100nmの厚さで形成する。

【0061】

図5（B）には発光素子を用いた表示装置における一画素の上面図を示す。図5（B）の上面図において、A-B-Cに対応した断面図が図5（A）に相当する。また図5（C）は、図5（B）に対応した一画素の回路図を示す。16は信号線、23は走査線、24は電源線、106はスイッチ用TFT、107は駆動用TFT、108は容量素子、111は発光素子である。

【0062】

本実施の形態では基板100側（底面）から発光素子から発せられる光を取り出す、下面出射を行う場合を示す。しかし、基板100の表面から光を取り出す、上面出射を行うようにしてもよい。その場合、第1の電極40、41を陰極、第2の電極45を陽極に相当するように形成し、さらに第2の電極45は透明材料で形成するとよい。また、駆動用TFT107はNチャンネル型TFTで形成することが好ましい。なお、駆動用TFT107の導電型は適宜変更しても構わないが、容量素子108は該駆動用TFT107のゲート・ソース間電圧を保持するように配置する。なお本実施の形態では、発光素子を用いた表示装置の場合を例示するが、液晶素子を用いた液晶表示装置やその他の表示装置に本発明を適用してもよい。

【0063】

上記構成を有する本発明は、基板の大型化に対応可能で、スループットや材料の利用効率を向上させた配線、導電層及び表示装置の作製方法を提供することができる。

（実施の形態2）

【0064】

本発明の実施の形態について、図6、7を用いて説明する。ここでは、Nチャンネル型TFT（スイッチ用）、Pチャンネル型TFT（駆動用）、容量素子を同一基板上に形成する作製工程について説明する。

10

20

30

40

50

【0065】

まず、上記の形態1と同様に、基板101上に下地膜11、半導体層12、13、ゲート絶縁膜15を順に形成する(図7(A))。

【0066】

続いて、インクジェット方式により、減圧下で第1の導電層(ゲート配線、ゲート電極)56a~59aを形成する。このときの斜視図を図6、断面図を図7(A)に示す。

【0067】

図示しないが、インクヘッド104が有するノズルは列方向に一列に並べるとよい。そうすると、基板101上を行方向に一度インクヘッド104を走査するだけで、第1の導電層56a~59aを形成することができる。インクヘッドから吐出する組成物は、公知の導電性を有する材料を溶媒に溶解又は分散させたものを用いて、単層又は積層構造で作成する。本実施の形態では、チタンを用いて第1の導電層56a~58aを形成する。

10

【0068】

ここでは走査線60を主配線、容量配線61を副配線として、この主配線と副配線で、インクヘッド104から組成物の吐出方法が異なることを特徴とする。主配線である走査線60は、図6(B)に示すように、インクヘッドからの組成物の吐出が停止することなく、連続的に吐出させて形成する。一方、容量配線61は、図6(C)に示すように、インクヘッドからの組成物を滴下して形成する。つまり、選択的に吐出して形成する。なお図6(B)(C)において、61は組成物、62はインクヘッドである。本実施の形態のこの特徴は、図7(A)にも示されており、ゲート配線56aとスイッチ用TFT106のゲート電極56bは、主配線に相当するため、組成物を連続的に吐出させて形成している。また、駆動用TFT107のゲート電極58aと容量素子108の電極59aは、副配線の形成に相当するため、組成物を滴下して形成している。

20

【0069】

続いて、上記の第1の導電層の形成と同じ方法で、第2の導電層を形成する。本実施の形態では、銅又はアルミニウムを用いて第2の導電層56b~59bを形成する(図7(B))。また、その膜厚は、第1の導電層よりも厚くなるように、第1の導電層の滴下量とは異なるように設定する。

【0070】

次いで、第1及び第2の導電層が形成された基板に加熱処理、又はUV処理を施す(図7(C))。本処理では、組成物の溶媒を揮発させて、その組成物の粘度を所望の値にすることを目的とし、次のプレス処理に耐えうる粘度にする。なお加熱処理は、ランプアニール装置やレーザー照射装置、また所定の温度に設定されたファーンズアニール炉などを用いて行う。本実施の形態では、加熱処理としてレーザー光の照射を行う。

30

【0071】

さらに、ポリテトラフルオロエチレンなどにより被覆された基板を用いて、平坦化を目的とするプレス処理を行う(図7(D))。この際、プレス処理ではなく、パフ研磨や電解研磨、複合電解研磨などを用いてもよい。そうすると、ミクロの凸部、凹部を解消して、平坦化することができる。

【0072】

続いて、第2の加熱処理を施す(図7(E))。この処理は、第1及び第2の導電層の粘度を所望の値とすることを目的とする。本実施の形態では、加熱処理としてレーザー光の照射を行う。なお加熱処理の工程は複数回行う必要はなく、必要に応じてまとめて1回のみ加熱処理を行ってもよい。

40

【0073】

上記工程を経ることで、所望の配線を形成することができる。本実施の形態では、ゲート配線、ゲート電極を形成する例を示すが、本発明はこれに限定されず、ソース配線など他の配線や、表示素子が有する画素電極、対向電極などの作成に本実施の形態を適用してもよい。

【0074】

50

本実施の形態は、実施の形態 1 と自由に組み合わせることが可能である。

(実施の形態 3)

【0075】

本実施例では、非晶質半導体（アモルファスシリコン）により構成されたトランジスタを用いて形成した液晶表示パネルについて図面を用いて説明する。本発明はゲート、ソース配線、ドレイン配線などの形成に適用することができる。

【0076】

ガラス、石英、半導体、プラスチック、プラスチックフィルム、金属、ガラスエポキシ樹脂、セラミックなどの各種素材を基板 101 とする。そして、基板 101 上に、減圧下でインクジェット方式により、公知の導電性を有する組成物を吐出することで、導電層 557、558 を形成する（図 14 (A)）。このように、インクジェット方式で導電層を形成する本発明は、所望の箇所のみで導電層を形成すればよいため、材料の利用効率が大幅に向上する。

10

【0077】

その後、導電層 557、558 が形成された基板に減圧下で、150～300 度の範囲で加熱処理を施すことで、溶媒を揮発させて、導電層 557、558 を構成する組成物の粘度を所望の値にする（図 14 (B)）。なおこの加熱処理は、インクジェット方式により薄膜を形成する毎に行ってもよいし、任意の工程毎に行ってもよいし、全ての工程が終了した後に一括して行ってもよい。

【0078】

続いて、CVD 法などの公知の方法により、ゲート絶縁膜 570 を形成する。本実施の形態では、ゲート絶縁膜 570 として、大気圧下で CVD 法により窒化珪素膜を形成する（図 14 (C)）。

20

【0079】

続いて、公知の方法（スパッタリング法、LPCVD 法、プラズマ CVD 法等）により、25～80 nm（好ましくは 30～60 nm）の厚さで活性半導体層 561 を成膜する。この活性半導体層 561 としては、非晶質半導体膜、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜などを用いて、基板 101 上の全面に形成し、そして所望の形状にパターン加工することで形成する。

【0080】

続いて、チャンネル保護膜 564、N 型を付与する不純物元素が添加された半導体層 565 を形成する。半導体層 565 は、活性半導体層 561 と、後に形成するソース・ドレイン配線とを電氣的に接続する。

30

【0081】

半導体層 561、チャンネル保護膜 564 及び半導体層 565 の形成の工程について、以下に詳しく説明する。まず、ゲート絶縁膜 570 上に、第 1 の半導体層と絶縁層を全面に積層形成する。次に、絶縁層をパターン加工して、チャンネル保護膜 564 を形成する。続いて、第 1 の半導体層とチャンネル保護膜 564 上に、第 2 の半導体層を全面に形成する。その後、第 1 の半導体層と第 2 の半導体層を同時にパターン加工して、半導体層 561 と半導体層 565 を形成する。図 14 (C) には、このような工程を経て形成された、半導体層 561、チャンネル保護膜 564 及び半導体層 565 を示す。

40

【0082】

次に、減圧下でインクジェット方式により、導電膜（画素電極）567 を形成する（図 14 (D)）。インクヘッド 104 から吐出する組成物は、公知の導電性の材料を溶媒に溶解又は分散させたものを用いる。但し、導電膜 567 をインクジェット方式により形成すると、所望の箇所のみで成膜すればよいため、無駄な材料を削減し、材料の利用効率の向上につながる。

【0083】

次いで、作製した画素電極 567 の粘度を所望の値にすることを目的として、加熱処理を行う（図 14 (E)）。

50

【0084】

続いて、減圧下でインクジェット方式により導電膜568、569を形成する(図15(A))。そして、作製したソース配線及びドレイン配線(導電膜568、569)の粘度を所望の値にすることを目的として、加熱処理を行う(図15(B))。その後、選択的にエッチング処理を行って、N+半導体層566a、566bを形成する。

【0085】

そして、窒化珪素などからなる保護膜513を作製したら、共通電極515、カラーフィルタ516、ブラックマトリックス517などが形成された対向基板518と貼り合わせる。そして所定の方法で液晶522を注入する(図15(C))。

【0086】

次いで、図16を用いて、アクティブマトリクス型の液晶表示装置の作製工程を以下に示す。

【0087】

最初に、透光性を有する基板600を用いてアクティブマトリクス基板を作製する。基板サイズとしては、600mm×720mm、680mm×880mm、1000mm×1200mm、1100mm×1250mm、1150mm×1300mm、1500mm×1800mm、1800mm×2000mm、2000mm×2100mm、2200mm×2600mm、または2600mm×3100mmのような大面積基板を用い、製造コストを削減することが好ましい。用いることのできる基板として、コーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。更に他の基板として、石英基板、プラスチック基板などの透光性基板を用いることもできる。

【0088】

まず、本発明を用いて絶縁表面を有する基板600上に、減圧下でインクジェット方式により配線及び電極(ゲート電極、保持容量配線、及び端子など)を形成する。必要があれば、基板600上に下地絶縁膜を形成する。

【0089】

上記の配線及び電極の材料としては、Ti、Ta、W、Mo、Cr、Ndから選ばれた元素、前記元素を成分とする合金、または前記元素を成分とする窒化物で形成する。さらに、Ti、Ta、W、Mo、Cr、Ndから選ばれた元素、前記元素を成分とする合金、または前記元素を成分とする窒化物から複数選択し、それを積層することもできる。

【0090】

画面サイズが大画面化するとそれぞれの配線の長さが増加して、配線抵抗が高くなる問題が発生し、消費電力の増大を引き起こす。よって、配線抵抗を下げ、低消費電力を実現するために、上記の配線及び電極の材料としては、Cu、Al、Ag、Au、Cr、Fe、Ni、Ptまたはこれらの合金を用いることもできる。

【0091】

次に、PCVD法によりゲート絶縁膜を全面に成膜する。ゲート絶縁膜は窒化シリコン膜と酸化シリコン膜の積層を用い、膜厚を50~200nmとし、好ましくは150nmの厚さで形成する。尚、ゲート絶縁膜は積層に限定されるものではなく酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化タンタル膜などの絶縁膜を用いることもできる。

【0092】

次に、ゲート絶縁膜上に、50~200nm、好ましくは100~150nmの膜厚で第1の非晶質半導体膜を、プラズマCVD法やスパッタ法などの公知の方法で全面に成膜する。代表的には非晶質シリコン(a-Si)膜を100nmの膜厚で成膜する。なお、大面積基板に成膜する際、チャンパーも大型化するためチャンパー内を真空にすると処理時間がかかり、成膜ガスも大量に必要となるため、大気圧で線状のプラズマCVD装置を用いて非晶質シリコン(a-Si)膜の成膜を行ってもよい。

【0093】

10

20

30

40

50

次に、一導電型（n型またはp型）の不純物元素を含有する第2の非晶質半導体膜を20～80nmの厚さで成膜する。一導電型（n型またはp型）を付与する不純物元素を含む第2の非晶質半導体膜は、プラズマCVD法やスパッタ法などの公知の方法で全面に成膜する。本実施の形態ではリングが添加されたシリコンターゲットを用いてn型の不純物元素を含有する第2の非晶質半導体膜を成膜する。

【0094】

次に、フォトリソグラフィ工程によりレジストマスクを形成し、エッチングにより不要な部分を除去して島状の第1の非晶質半導体膜、および島状の第2の非晶質半導体膜を形成する。この際のエッチング方法としてウエットエッチングまたはドライエッチングを用いる。

10

【0095】

次に、島状の第2の非晶質半導体膜を覆う配線及び電極（ソース配線、ドレイン電極、保持容量電極など）を減圧下でインクジェット方式により形成する。上記の配線及び電極の材料としては、Al、Ti、Ta、W、Mo、Cr、Nd、Cu、Ag、Au、Fe、Ni、Ptから選ばれた元素、または前記元素を成分とする合金で形成する。

【0096】

このようにして、ソース配線、ドレイン電極、容量電極を形成する。この段階でゲート絶縁膜と同一材料からなる絶縁膜を誘電体とする保持容量が形成される。そして、ソース配線、ドレイン電極をマスクとして自己整合的に第2の非晶質半導体膜の一部を除去し、さらに第1の非晶質半導体膜の一部を薄膜化する。薄膜化された領域はTFETのチャンネル形成領域となる。

20

【0097】

次に、プラズマCVD法により150nm厚の窒化シリコン膜からなる保護膜と、150nm厚の酸化窒化シリコン膜から成る第1の層間絶縁膜を全面に成膜する。なお、大面積基板に成膜する際、チャンバーも大型化するためチャンバー内を真空にすると処理時間がかかり、成膜ガスも大量に必要となるため、大気圧で線状のプラズマCVD装置を用いて窒化シリコン膜からなる保護膜の成膜を行ってもよい。この後、水素化を行い、チャンネルエッチ型のTFETが作製される。

【0098】

なお、本実施の形態ではTFET構造としてチャンネルエッチ型とした例を示したが、TFET構造は特に限定されず、チャンネルストッパー型のTFET、トップゲート型のTFET、或いは順スタガ型のTFETとしてもよい。

30

【0099】

次に、フォトリソグラフィ工程を行い、レジストマスクを形成して、その後ドライエッチング工程により、ドレイン電極や保持容量電極に達するコンタクトホールを形成する。また、同時にゲート配線と端子部を電氣的に接続するためのコンタクトホール（図示しない）を端子部分に形成し、ゲート配線と端子部を電氣的に接続する金属配線（図示しない）を形成してもよい。また、同時にソース配線に達するコンタクトホール（図示しない）を形成し、ソース配線から引き出すための金属配線を形成してもよい。これらの金属配線を形成した後にITO等の画素電極を形成してもよいし、ITO等の画素電極を形成した後にこれらの金属配線を形成してもよい。

40

【0100】

次に、減圧下でインクジェット方式により、ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ In_2O_3 、 ZnO ）、酸化亜鉛（ ZnO ）等の透明電極膜を110nmの厚さで成膜することにより、画素電極601を形成する。

【0101】

以上、画素部においてはソース配線と、逆スタガ型の画素部のTFET及び保持容量と、端子部で構成されたアクティブマトリクス基板を作製することができる。

【0102】

次いで、アクティブマトリクス基板上に配向膜623を形成しラビング処理を行う。な

50

お、本実施の形態では配向膜 6 2 3 を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターンニングすることによって基板間隔を保持するための柱状のスペーサ 6 0 2 を所望の位置に形成する。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【 0 1 0 3 】

次いで、対向基板 6 2 5 を用意する。この対向基板には、各画素に対応して、着色層及び遮光層が配置されたカラーフィルタ 6 2 0 が設けられている。また、このカラーフィルタと遮光層とを覆う平坦化膜 6 2 6 を設けている。次いで、平坦化膜 6 2 6 上に透明導電膜からなる対向電極 6 2 1 を画素部と重なる位置に形成し、対向基板 6 2 5 の全面に配向膜 6 2 2 を形成し、ラビング処理を施す。

10

【 0 1 0 4 】

そして、アクティブマトリクス基板の画素部を囲むようにシール材を描画した後、減圧下でシール材に囲まれた領域にインクジェット法で液晶を吐出する。次いで、大気にふれることなく、減圧下でアクティブマトリクス基板と対向基板とをシール材 6 0 7 で貼り合わせる。シール材 6 0 7 にはフィラー（図示しない）が混入されていて、このフィラーと柱状スペーサ 6 0 2 によって均一な間隔を持って 2 枚の基板が貼り合わせられる。インクジェット法で液晶を吐出する方法を用いることによって作製プロセスで使用する液晶の量を削減することができ、特に、大面積基板を用いる場合に大幅なコスト低減を実現することができる。

【 0 1 0 5 】

つまり、本実施の形態では、インクジェット法によって基板上に設けられた画素電極上、即ち画素部上のみ液晶材料の噴射（または滴下）を行った後、シールが設けられた対向基板と貼り合わせる。また、対向基板にシール描画と液晶滴下との両方をおこなってもよいし、画素部が設けられた基板にシール描画と液晶滴下との両方をおこなってもよい。

20

【 0 1 0 6 】

インクジェット法としては、インク滴の制御性に優れインク選択の自由度の高いことからインクジェットプリンターで利用されているピエゾ方式を用いてもよい。なお、ピエゾ方式には、M L P (Multi Layer Piezo) タイプと M L C h i p (Multi Layer Ceramic Hyper Integrated Piezo Segments) タイプがある。

【 0 1 0 7 】

なお本実施の形態において、画素電極に向けて微量の液晶を複数滴噴射（または滴下）を行うことで、液晶表示装置を作成するものである。インクジェット法を用いることによって、吐出回数、または吐出ポイントの数などで微量な液晶の量を自由に調節することができる。

30

【 0 1 0 8 】

また、インクジェット法による液晶の噴射（または滴下）は、不純物が混入しないように減圧下で行うことが好ましい。また、液晶の噴射（または滴下）を行っている間、基板を加熱して液晶の粘度を所望の値とする。また、必要であればインクジェット法による液晶の滴下後にスピンを行って膜厚の均一化を図ってもよい。また、貼り合わせの作業は、貼り合わせる際に気泡が入らないように減圧下で行うことが好ましい。

40

【 0 1 0 9 】

このように、必要な箇所のみに必要な量の液晶が滴下されるため、材料のロスがなくなる。また、シールパターンは閉ループとするため、液晶注入口および通り道のシールパターンは不要となる。従って、液晶注入時に生じる不良（例えば、配向不良など）がなくなる。

【 0 1 1 0 】

また、液晶としてはインクジェット法によりノズルから噴出させることができれば、特に限定されず、液晶材料を光硬化材料や熱硬化材料などと混合させて、滴下後に一对の基板間の接着強度を高めてもよい。

【 0 1 1 1 】

50

また、シールとしては、液晶と接触しても液晶に溶解しない材料を選択することが好ましい。

【0112】

また、一对の基板間隔は、スペーサ球を散布したり、樹脂からなる柱状のスペーサを形成したり、シール材にフィラーを含ませることによって維持すればよい。

【0113】

このようにしてアクティブマトリクス型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、公知の技術を用いて偏光板603等の光学フィルムを適宜設ける。そして、公知の技術を用いてFPCを貼りつける。

10

【0114】

以上の工程によって得られた液晶モジュールに、バックライト604、導光板605を設け、カバー606で覆えば、図16にその断面図の一部を示したようなアクティブマトリクス型液晶表示装置(透過型)が完成する。なお、カバー606と液晶モジュールは接着剤や有機樹脂を用いて固定する。また、透過型であるので偏光板603は、アクティブマトリクス基板と対向基板の両方に貼り付ける。

【0115】

また、本実施の形態は透過型の例を示したが、特に限定されず、反射型や半透過型の液晶表示装置も作製することができる。反射型の液晶表示装置を得る場合は、画素電極として光反射率の高い金属膜、代表的にはアルミニウムまたは銀を主成分とする材料膜、またはそれらの積層膜等を用いればよい。

20

【0116】

また、液晶表示装置には、大きく分けてパッシブ型(単純マトリクス型)とアクティブ型(アクティブマトリクス型)の2種類があり、どちらにも本発明を適用することができる。

【0117】

本実施の形態は、上記の実施の形態と自由に組み合わせることが可能である。

【実施例1】

【0118】

本発明の実施例について、図8を用いて説明する。図8は薄膜トランジスタの断面構造を示す。

30

【0119】

上記の形態では、配線26を形成後、該配線26に電氣的に接続されるように透明導電膜を形成する方法を示したが、他の方法で形成してもよい。例えば、透明導電膜を形成し、該透明導電膜をパターン加工した後、TFTの配線26を形成してもよい。そのときの断面構造を図8(D)に示す。また、TFTの配線26を形成した後、絶縁膜を形成し、その後配線26に達するように絶縁膜にコンタクトホールを開口する。そして、配線26と電氣的に接続されるように透明導電膜40を形成してもよい。そのときの断面構造を図8(E)に示す。

【0120】

40

また、バンクである絶縁膜42の材料としてネガ型の感光性樹脂を用いた場合には、図8(A)のように、絶縁膜42の上端部に第1の曲率半径を有する曲面、絶縁膜42の下端部に第2の曲率半径を有する曲面を有するように形成される。第1及び第2の曲率半径は、 $0.2\mu\text{m} \sim 3\mu\text{m}$ 、また前記開口部の壁面のITOに対する角度は 35° 以上とすることが好ましい。また、ポジ型の感光性樹脂を用いた場合、開口部の形状は図8(B)のように絶縁膜の上端部は曲率半径を有する曲面となる。また、絶縁膜42の開口部をドライエッチングで作製した場合は図8(C)に示すような形状となる。本発明は、上記のうち、いずれの形状を有していてもよい。

【実施例2】

【0121】

50

本発明の実施例について、図 9、10 を用いて説明する。図 9 は、インクジェット法を用いた印刷装置を示し、図 10 はマルチチャンバーを示す。

【0122】

図 9 において、インクヘッド 201 から吐出される組成物は、基板上で連続した配線のパターンが形成されるように、吐出する周期と基板の移動速度を調節する。なおインクヘッド 201 に隣接して、組成物の平滑化手段として気体を噴出するノズル 202 を具備してもよい。このノズル 202 から噴出する気体により、基板 215 上に吐出された組成物を平滑化する。そして、インクヘッド 201 と基板とを相対的に動かすことで、線状のパターンが形成されるが、このとき、気体を噴出させて、このパターンを平滑化することができる。また、吐出した組成物の着弾位置の精度を高めるために、インクヘッド 201 と基板 215 との間隔を 1 ミリ以下に近づけることが好ましい。そのためには、インクヘッド 201 が上下に動く移動機構 204 とその制御手段 203 を設け、パターン形成時のみ基板 215 に近づける構成とする。

10

【0123】

その他、基板 215 を固定し X Y 方向に可動して、基板 215 を真空チャック等の手法で固定する基板ステージ 205、インクヘッド 201 に組成物を供給する手段 206、ノズル 202 に気体を供給する手段 207、処理室を真空にする真空排気手段 216 などから構成される。筐体 210 はインクヘッド 201、基板ステージ 205 等を覆う。ガス供給手段 208 と筐体 210 内に設けられたシャワーヘッド 209 により、組成物の溶媒と同じ気体を供給して雰囲気置換しておくことで乾燥をある程度防止することができ、長時間印刷を続けることができる。その他付随する要素として、処理する基板を保持するキャリア 212、そのキャリア 212 から搬出入させる搬送手段 211、清浄な空気を送り出し作業領域の埃を低減するクリーンユニット 213 などを備えても良い。

20

【0124】

次いで、上記の印刷装置が組み込まれたマルチチャンバーの構成を図 10 に示す。搬送室 223 は基板の搬入または搬出を行い、ロード・アンロード室とも呼ばれる。ここには、基板をセットしたキャリア 224 が配置される。共通室 220 は基板 221 を搬送する機構（搬送機構）222 を含む。搬送機構 222 としては、基板のハンドリングを行うロボットアームなどが挙げられる。

【0125】

共通室 220 にはゲート 232 ~ 236 を介して複数の処理室が連結されている。図 10 の構成では共通室 220 を減圧（真空）の状態にしており、各処理室はゲート 232 ~ 236 によって共通室 220 と遮断されている。各処理室には排気ポンプを設けて、真空下での処理を行う。排気ポンプとしては、油回転ポンプ、メカニカルブースターポンプ、ターボ分子ポンプ若しくはクライオポンプを用いることが可能であるが、水分の除去に効果的なクライオポンプが好ましい。

30

【0126】

本発明では、配線、導電膜、電界発光層の形成は、インクジェット用処理室 227 で行う。インクジェット用処理室 227 には基板保持手段や図 9 に示したインクヘッド等が設けられている。なお電界発光層を形成する場合、発光材料は水分に弱いので、処理室 227 は常に不活性雰囲気に保つ。また、配線や導電膜形成後に、レーザー光を照射する処理は、レーザー照射室 228 で行う。レーザー照射室 228 は、大気と遮断されており、基板を載置して、該基板の位置を制御する位置制御手段、レーザー発振装置 230、光学系 229、中央演算処理装置及びメモリ等の記憶手段を兼ね備えたコンピューター（CPU）等を有する。

40

【0127】

成膜用処理室 225 は、パッシベーション膜を形成するための処理室である。パッシベーション膜としては窒化珪素膜または窒化酸化珪素膜等をプラズマ CVD 法で形成する。従って、図示していないが、シラン（ SiH_4 ）、酸化窒素（ N_2O ）、アンモニア（ NH_3 ）などのガス供給系、高周波電源を用いたプラズマ発生手段、基板加熱手段などが設け

50

られている。電界発光層は水分に弱いので、電界発光層を形成後、大気雰囲気には晒すことなく連続してこのパッシベーション膜を設けられると良い。なお、本マルチチャンパーには、パッシベーション膜だけでなく、他の薄膜を目的として成膜室を設けてもよい。

【0128】

以上の構成を有する本装置は、配線、電界発光層、陰極の形成はインクジェット方式により行われる点に特徴があり、また、レーザー照射室やパッシベーション膜の成膜室がマルチチャンパー方式で全て搭載されている点に特徴がある。従って、例えば、透明導電膜でなる陽極上に電界発光層を作製する工程からパッシベーション膜を作製する工程までを一度も外気に晒すことなく行うことが可能である。その結果、劣化に強い発光素子を簡易な手段で形成することが可能となり、信頼性の高い表示装置を作製することができる。

10

【0129】

本実施例は、上記の実施の形態と自由に組み合わせることが可能である。

【実施例3】

【0130】

図13(A)は本発明に係るプラズマ処理装置の上面図であり、図13(B)は断面図である。同図において、3021は被処理物3012のカセット室である。カセット室3021には、表面処理が行われるガラス基板、樹脂基板、半導体基板等の被処理物3012がセットされる。被処理物3012としては、大型基板(例えば300mm×360mm)、通常基板(例えば127mm×127mm)問わず、所望のサイズの基板が用いられる。なおカセット室3021にセットされる基板には、洗浄などの前処理をあらかじめ行っておくことが好ましい。

20

【0131】

3022は搬送室であり、搬送機構3020により、カセット室3021に配置された被処理物3012を、ロボットアームによりプラズマ処理室3023に搬送する。搬送室3022に隣接するプラズマ処理室3023には、防塵のために外気を遮断するように空気の流れをつくり、且つ被処理物3012の搬送も行う搬送手段3018、加熱手段3019及びプラズマ発生手段3025が設けられる。加熱手段3019は、ハロゲンランプ等の公知の加熱手段を用いればよく、被処理物3012の下面から加熱する。3018は気流制御手段、3026はガスの吹出口であり、ガス供給手段3029から供給される不活性ガスなどの搬送用ガスを用いて気流の制御を行う。本発明では、大気圧又は大気圧近傍下で動作させるため、気流制御手段3018により、プラズマ発生手段3025付近の気流を制御することのみで、外部からの汚染や反応生成物の逆流を防止することができる。つまり、外界との分離はこの気流制御手段3018のみで行うことも可能であり、プラズマ処理室3023を完全に密閉する必要がない。また本発明は、複雑な真空系を配置する必要がなく、減圧装置に必要である真空引きや大気開放の時間が必要ない。

30

【0132】

また、ガス供給手段3029から供給されるガスは、加熱手段3028により所望の温度(例えば50度~800度)に加熱され、この加熱されたガスを被処理物3012に吹き付けることで、この被処理物3012を加熱する。この加熱手段3028は、気体を加熱できるものであれば、特に限定されず、公知のものを用いればよい。本発明では、加熱されたガスを被処理物3012の上面に吹き付けて加熱し、さらに、加熱手段3019により被処理物3012の下面を加熱する。このように、被処理物3012の両面を加熱することで、当該被処理物3012を均一に加熱する。また、ガス供給手段3029から供給される搬送用ガスには、不活性ガスを用いればよい。

40

【0133】

プラズマ発生手段3025は、第1の電極及び第2の電極により構成され、高周波電源3017、排気系、ガス供給手段などに接続される。プラズマ処理室3023において、所定の表面処理が終了した被処理物3012は、搬送室3024に搬送され、この搬送室3024から別の処理室に搬送される。

【0134】

50

なお、第1の電極及び第2の電極の一方又は両方は、固体誘電体で覆うとよい。固体誘電体としては、酸化アルミニウム、二酸化ジルコニウム、二酸化チタン等の金属酸化物、ポリエチレンテレフタレート、ポリテトラフルオロエチレン等のプラスチック、二酸化珪素、ガラス、チタン酸バリウム等の酸化物等が挙げられる。固体誘電体の形状は、シート状でもフィルム状でもよいが、厚みが0.05～4mmであることが好ましい。これは、放電プラズマを発生するのに高電圧を要するため、薄すぎると、電圧印可時に絶縁破壊が起こって、アーク放電が発生してしまうからである。

【0135】

また、プラズマ処理装置内のCPUに、所望の箇所、つまり、アッシング処理を行うレジストが配置された箇所及びその周辺のみ、プラズマ処理を行うことができるプログラムを内蔵させておく。そうすると、供給するガスの節約につながり、作製コストを削減することができる。

10

【0136】

また、上記の図13とは異なり、複数のプラズマ発生手段を進行方向に順に配置することで、被処理物3012に複数の表面処理を連続的に行ってもよい。例えば、図17に示すように、複数のプラズマ発生手段3025A～3025Cを順に配置し、被処理物3012を進行方向に搬送することで、複数の表面処理を連続的に行う。これは、本発明のプラズマ処理装置が、大気圧もしくは大気圧近傍圧力下で動作するものであるため、各表面処理を行う処理室を別々に設ける必要はなく、気流制御手段3018を設けることだけで、外部からの汚染を防止することができることによる。また、本発明では、プラズマ発生手段3025を固定しておいて、気体を制御する気流制御手段3018を被処理物3012の搬送手段として用いる。その為、複数の表面処理を連続的に行う場合には、同じ処理室内にプラズマ発生手段を進行方向に順に配置し、気流制御手段3018を用いて被処理物3012を搬送すればよい。

20

【0137】

本構成のプラズマ処理装置は、加熱したガスを吹き付けることで被処理物を均一に加熱し、また前記ガスにより被処理物を水平かつ非接触状態で浮上させるとともに移動させて、効率よくプラズマ処理を行うプラズマ処理装置及びプラズマ処理方法を提供する。また、垂直方向と斜め方向に気体を噴射する気流制御手段により被処理物（特に大型な基板に好適）全面を移動させ、かつ気流制御手段において被処理物に対し吹き付けと吸引を同時に行って被処理物の浮上高さを調整し、また被処理物の水平精度をガス流量で調整して被処理物の高さを精密に調整する。上記構成により、プラズマと被処理物の間の制御を容易に行うことができる。さらに、被処理物の大きさに制約されず、また被処理物の表面の形状に沿わせて搬送することで、適正且つ容易にプラズマ処理することができる。

30

【0138】

また上記構成により、CVD法などによる被膜の成膜速度、エッチング処理の速度、アッシング処理の速度が向上する。さらに、同じ処理室内に、プラズマ発生手段を順に配置することで、複数回の表面処理を連続的に行うことができるため、製造装置が簡略化する。なおCVD法による被膜の成膜に際し、プラズマ発生手段を線状に形成し、その線状のプラズマを走査することで被膜を成膜することが好ましい。また本発明を用いた配線などを作製する際には、インライン方式又はマルチチャンバー方式の装置を用いると、スループットが向上するため好ましい。

40

【0139】

本実施例は、上記の実施の形態と自由に組み合わせることが可能である。

【実施例4】

【0140】

本発明の実施例について、図11を用いて説明する。図11は、トランジスタが形成された基板をシーリング材によって封止することによって形成された表示パネルの上面図であり、図11(B)は図11(A)のB-B'における断面図、図11(C)(D)は図11(A)のA-A'における断面図である。

50

【0141】

図11(A)~(C)において、基板401上には、画素部(表示部)402、該画素部402を囲むように設けられた信号線駆動回路403、走査線駆動回路404a、404bが配置され、これらを囲むようにしてシール材406が設けられている。シール材406としては、ガラス材、金属材(代表的にはステンレス材)、セラミックス材、プラスチック材(プラスチックフィルムも含む)が用いられる。

【0142】

このシール材406は、信号線駆動回路403、走査線駆動回路404a、404bの一部に重畳させて設けても良い。そして、該シール材406を用いてシーリング材407が設けられ、基板401、シール材406及びシーリング材407によって密閉空間408が形成される。シーリング材407には予め凹部の中に吸湿剤(酸化バリウムもしくは酸化カルシウム等)409が設けられ、上記密閉空間408の内部において、水分や酸素等を吸着して清浄な雰囲気内に保ち、発光素子の劣化を抑制する役割を果たす。この凹部は目の細かいメッシュ状のカバー材410で覆われており、該カバー材410は、空気や水分は通し、吸湿剤409は通さない。なお、密閉空間408は、窒素もしくはアルゴン等の希ガスで充填しておけばよく、不活性であれば樹脂もしくは液体で充填することも可能である。

【0143】

基板401上には、信号線駆動回路403及び走査線駆動回路404a、404bに信号を伝達するための入力端子部411が設けられ、該入力端子部411へはFPC412を介してビデオ信号等のデータ信号が伝達される。入力端子部411の断面は、図11(B)に示す通りであり、走査線もしくは信号線と同時に形成された配線からなる入力配線413とFPC412側に設けられた配線415とを、導電体416を分散させた樹脂417を用いて電氣的に接続してある。なお、導電体416としては、球状の高分子化合物に金もしくは銀といったメッキ処理を施したものをを用いれば良い。

【0144】

また図11(D)の表示パネルでは、シール材406を用いて透明な対向基板421が設けられ、基板401、対向基板421及びシール材406によって密閉空間422が形成される。対向基板421には、カラーフィルタ420と該カラーフィルタを保護する保護膜423が設けられる。画素部402に配置された発光素子から発せられる光は、該カラーフィルタ420を介して外部に放出され、表示パネルでは多色表示を行う。密閉空間422は、不活性な樹脂もしくは液体などで充填される。なお、多色表示を行う際には、電界発光層がRGBの各々の色を発するように設定するか、白色発光をする電界発光層を設けた画素を配置しカラーフィルタや色変換層を用いるように設定するとよい。

【0145】

次いで、同一の絶縁表面上に画素部と該画素部を制御する駆動回路だけでなく、記憶回路及びCPUを搭載したパネルについて図11(E)を用いて説明する。

【0146】

図11(E)はパネルの外観を示し、該パネルは、基板3009上に複数の画素がマトリクス状に配置された画素部3000を有し、画素部3000の周辺には、画素部3000を制御する走査線駆動回路3001、信号線駆動回路3002を有する。画素部3000では、駆動回路から供給される信号に従って画像を表示する。対向基板は、画素部3000及び駆動回路3001、3002上のみで設けてもよいし、全面に設けてもよい。但し、発熱する恐れがあるCPU3008には、放熱板が接するように配置することが好ましい。また前記パネルは、VRAM3003(video random access memory、画面表示専用メモリ)、VRAM3003の周辺にデコーダ3004、3005、さらにはRAM(random access memory)3006、RAM3006の周辺にデコーダ3007、さらにCPU3008を有する。基板3009上の回路を構成する全ての素子は、非晶質半導体に比べて電界効果移動度が高く、オン電流が大きい多結晶半導体(ポリシリコン)により形成されており、それ故に同一の絶縁表面上における複数の回路の一体形成を実現している

。なお画素部に配置された複数の画素の構成は限定されないが、複数の画素の各々にSRAMを配置することで、VRAM3003及びRAM3006の配置を省略してもよい。

【0147】

なおここでは、発光素子を用いた表示パネルに本発明を適用した例を示したが、液晶表示素子を用いた表示パネルに本発明を適用してもよい。また本実施例は、上記の実施の形態と自由に組み合わせることができる。

【実施例5】

【0148】

本発明を用いて様々な電気器具を完成させることができる。その具体例について図12を用いて説明する。

【0149】

図12(A)は表示装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本発明は、表示部2003の作製に適用される。特に、本発明は20～80インチの大画面の表示装置に好適である。

【0150】

図12(B)は、ノート型パーソナルコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明は、表示部2203の作製に適用される。

【0151】

図12(C)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体(DVD等)読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明は、これら表示部A、B2403、2404の作製に適用される。

【0152】

以上の様に、本発明の適用範囲は極めて広く、本発明をあらゆる分野の電気器具の作製に適用することが可能である。また、上記の実施の形態、実施例と自由に組み合わせることができる。

【図面の簡単な説明】

【0153】

【図1】本発明の作製方法を説明する斜視図(実施の形態1)。

【図2】本発明の作製方法を説明する断面図(実施の形態1)。

【図3】本発明の作製方法を説明する断面図(実施の形態1)。

【図4】本発明の作製方法を説明する斜視図(実施の形態1)。

【図5】画素の断面図と上面図(実施の形態1)。

【図6】本発明の作製方法を説明する斜視図とインクヘッドの断面図(実施の形態2)。

【図7】本発明の作製方法を説明する断面図(実施の形態2)。

【図8】薄膜トランジスタの断面図(実施例1)。

【図9】インクジェット用装置を説明する図(実施例2)。

【図10】マルチチャンバーを示す図(実施例2)。

【図11】表示パネルを示す図(実施例4)。

【図12】電子機器を示す図(実施例5)。

【図13】プラズマ処理装置の上面図と断面図(実施例3)。

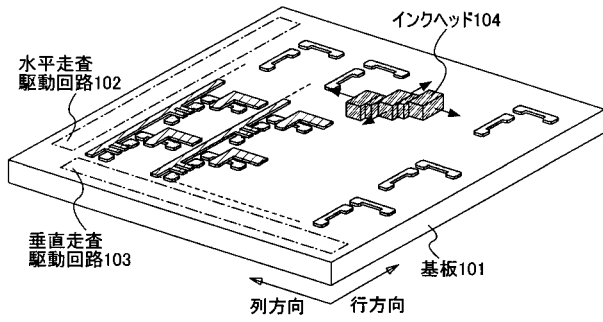
【図14】本発明の作製方法を説明する断面図(実施の形態3)。

【図15】本発明の作製方法を説明する断面図(実施の形態3)。

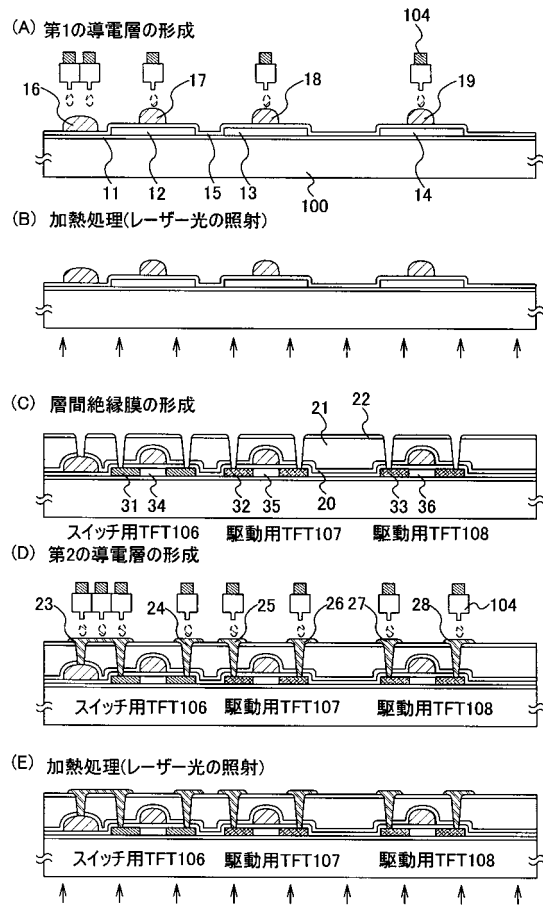
【図16】表示パネルを示す図(実施の形態3)。

【図17】プラズマ処理装置の断面図(実施例3)。

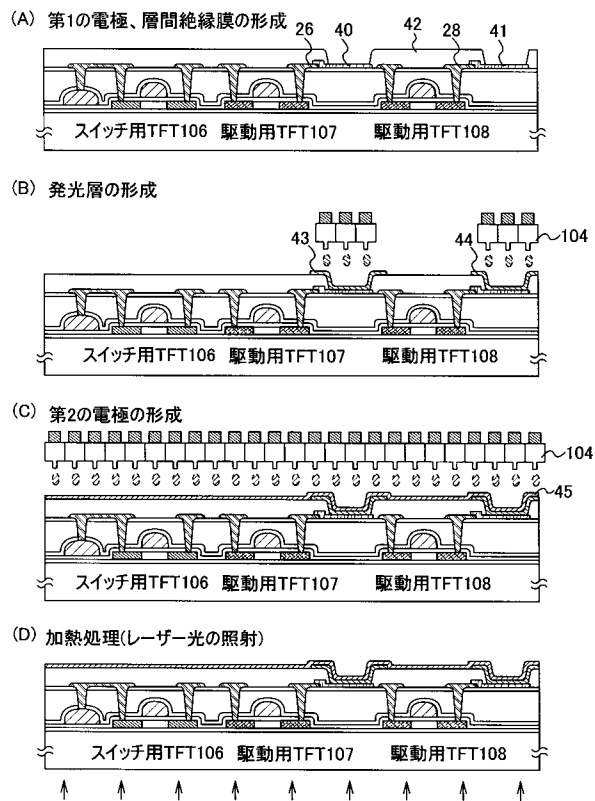
【図1】



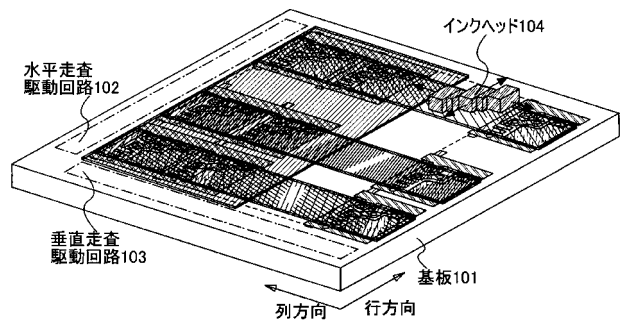
【図2】



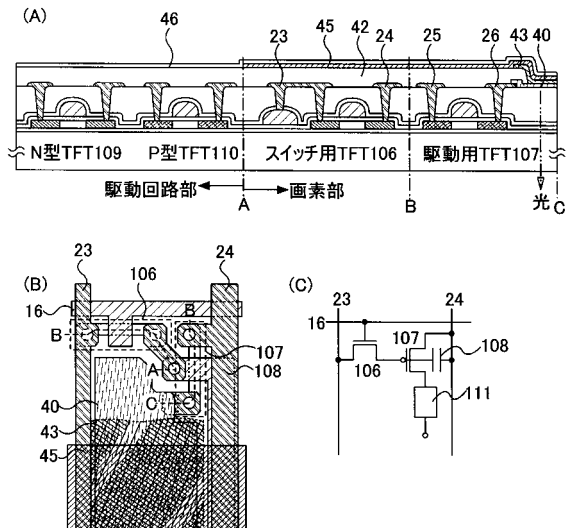
【図3】



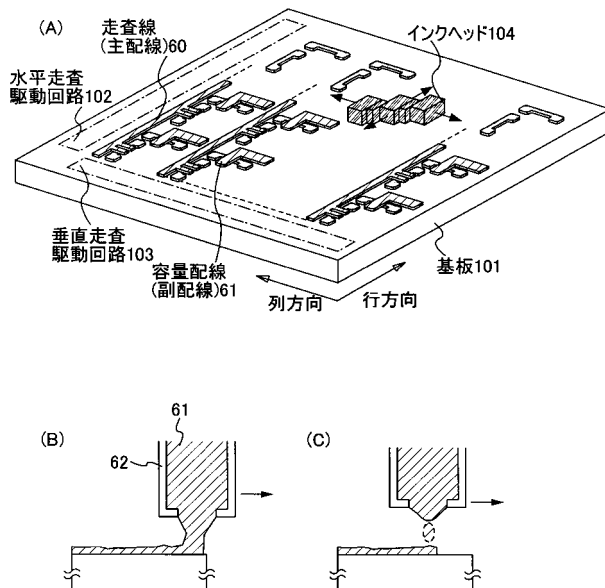
【図4】



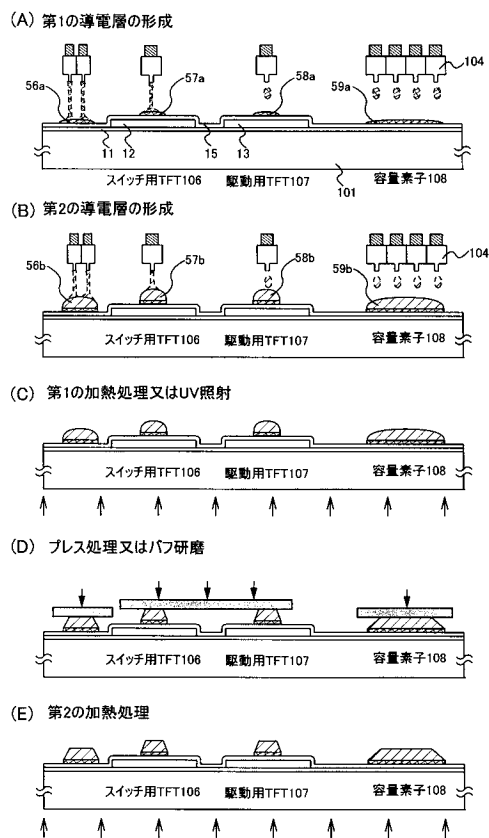
【図5】



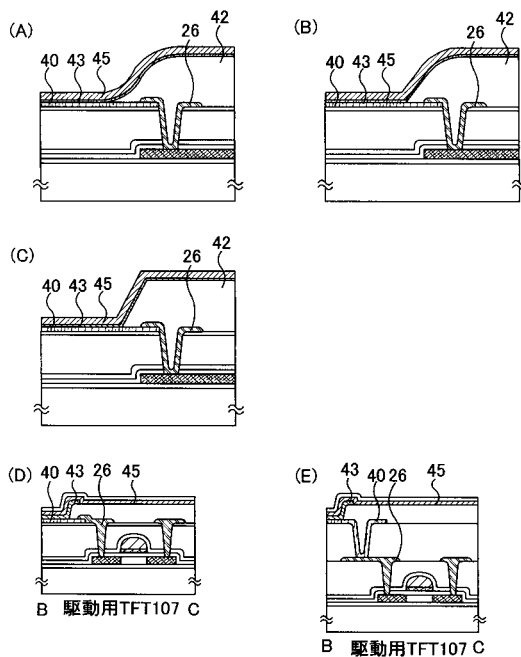
【図6】



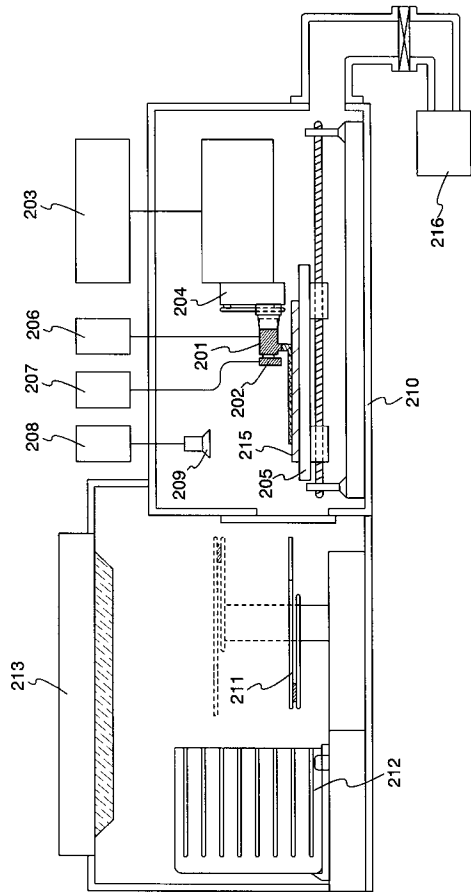
【図7】



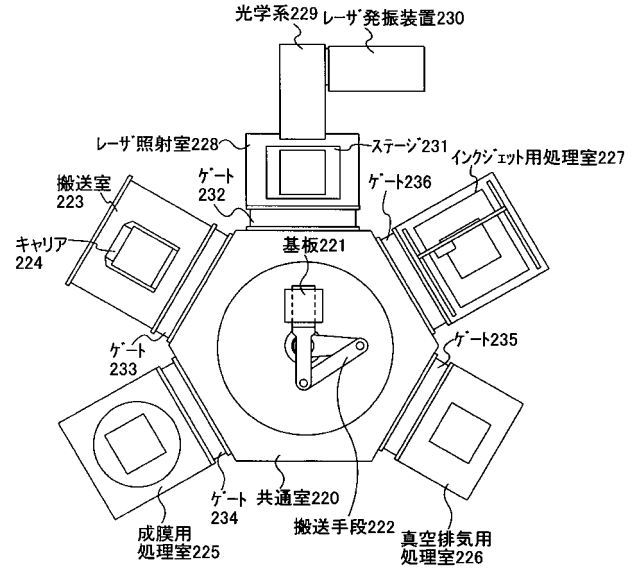
【図8】



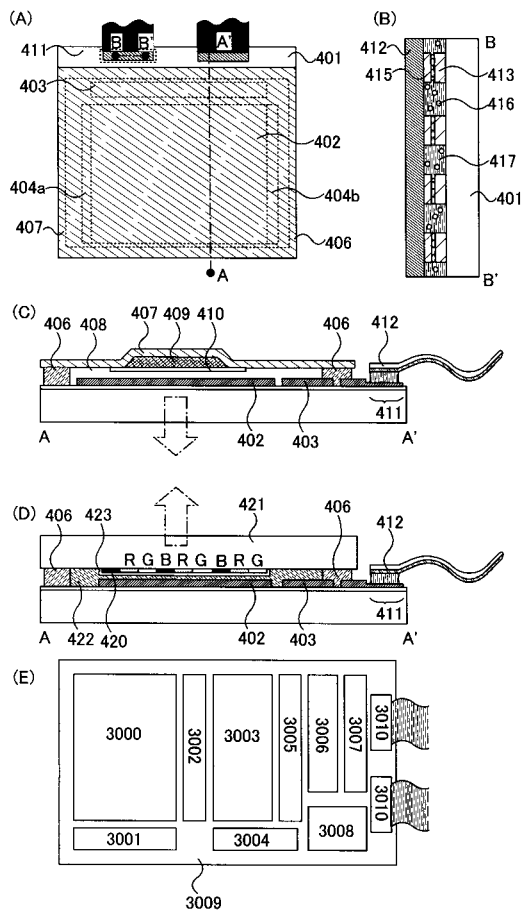
【図9】



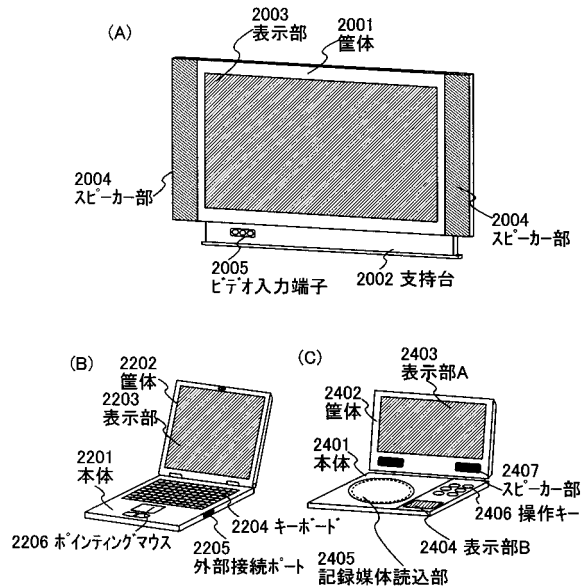
【図10】



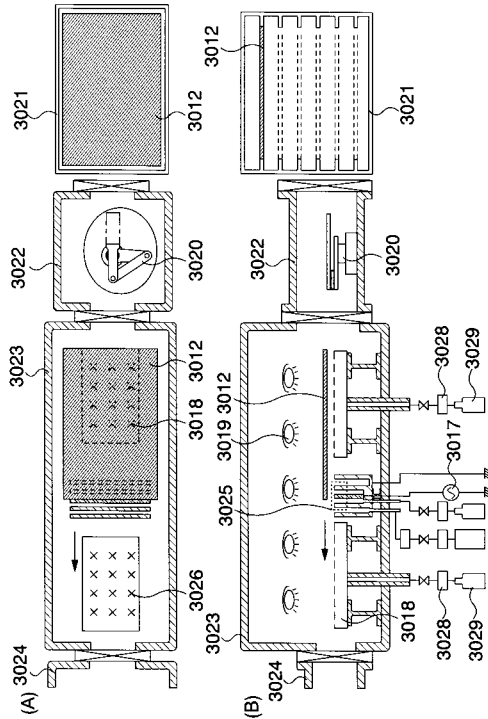
【図11】



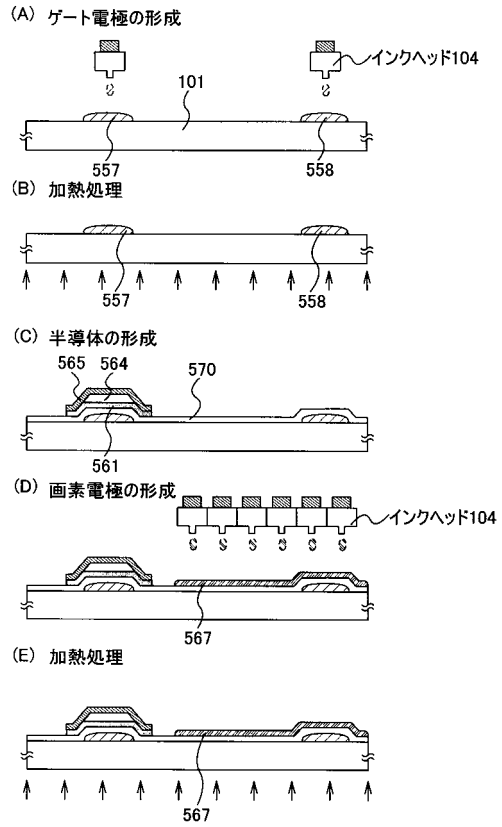
【図12】



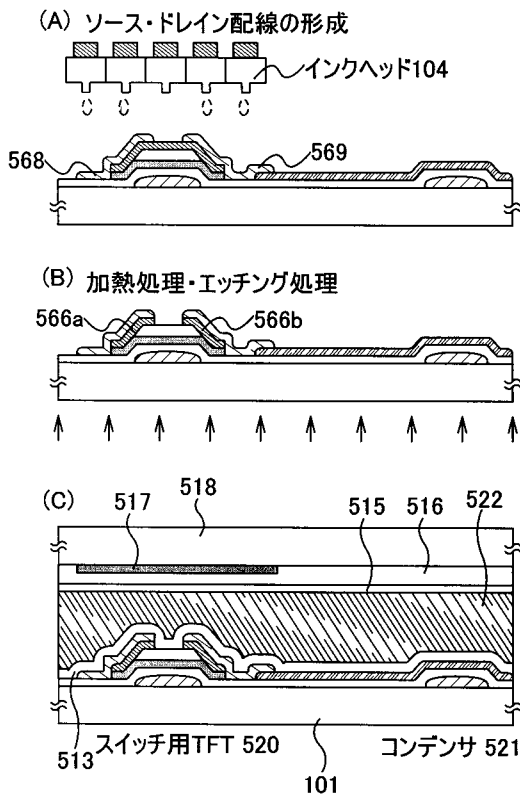
【図13】



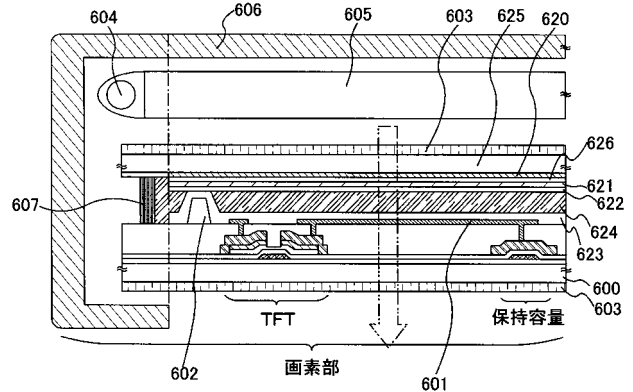
【図14】



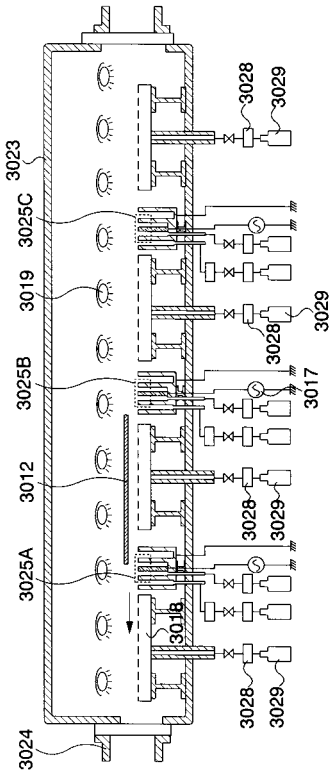
【図15】



【図16】



【 図 17 】



フロントページの続き

| (51)Int.Cl. ⁷ | F I | テーマコード(参考) |
|--------------------------|-----------------------|------------|
| H 0 1 L 21/28 | H 0 1 L 21/28 B | 5 F 0 4 8 |
| H 0 1 L 21/3205 | H 0 1 L 27/08 3 3 1 E | 5 F 1 1 0 |
| H 0 1 L 21/336 | H 0 5 B 33/14 A | |
| H 0 1 L 21/8234 | H 0 1 L 21/88 B | |
| H 0 1 L 21/8238 | H 0 1 L 29/78 6 2 7 C | |
| H 0 1 L 27/06 | H 0 1 L 29/78 6 1 6 K | |
| H 0 1 L 27/08 | H 0 1 L 29/78 6 1 7 J | |
| H 0 1 L 27/092 | H 0 1 L 27/08 3 2 1 F | |
| H 0 1 L 29/786 | H 0 1 L 27/06 1 0 2 A | |
| H 0 5 B 33/14 | | |

| F ターム(参考) | 2H092 | GA29 | JA25 | JA26 | JA33 | JA35 | JA36 | JA46 | JB61 | KA05 | KA11 |
|-----------|-------|------|------|------|------|------|-------|-------|-------|-------|-------|
| | | KA15 | KB01 | KB11 | KB25 | MA02 | MA05 | MA07 | MA08 | MA10 | MA12 |
| | | MA13 | MA17 | MA22 | NA27 | NA29 | PA01 | | | | |
| | 3K007 | AB18 | BA06 | CC00 | DB03 | FA00 | FA01 | GA00 | | | |
| | 4D075 | AC06 | AC09 | AC88 | AC93 | AC95 | BB26Z | BB37Z | BB42Z | BB48Z | BB56Y |
| | | CA22 | DA04 | DA06 | DB01 | DB13 | DB14 | DB39 | DB43 | DB47 | DB61 |
| | | DC19 | DC21 | DC24 | EA10 | EC10 | | | | | |
| | 4M104 | AA09 | BB02 | BB04 | BB05 | BB06 | BB08 | BB09 | BB13 | BB14 | BB16 |
| | | BB17 | BB18 | BB36 | CC01 | CC05 | DD17 | DD18 | DD19 | DD20 | DD51 |
| | | DD64 | DD75 | DD78 | DD80 | DD81 | FF13 | FF18 | GG09 | GG10 | GG14 |
| | 5F033 | GG04 | HH07 | HH08 | HH11 | HH13 | HH14 | HH16 | HH17 | HH18 | HH19 |
| | | HH20 | HH21 | HH32 | HH33 | HH34 | HH38 | JJ08 | JJ18 | KK04 | MM05 |
| | | MM08 | MM13 | PP26 | QQ09 | QQ11 | QQ19 | QQ37 | QQ46 | QQ47 | QQ53 |
| | | QQ73 | QQ82 | QQ83 | QQ99 | RR04 | RR06 | RR08 | RR09 | RR21 | SS08 |
| | | SS11 | SS15 | VV15 | XX33 | XX34 | | | | | |
| | 5F048 | AC04 | AC10 | BA16 | BB11 | BC16 | BF01 | BF07 | BF12 | BF16 | |
| | 5F110 | AA16 | AA28 | BB02 | BB04 | CC02 | CC05 | CC07 | DD01 | DD02 | DD03 |
| | | DD15 | DD17 | DD25 | EE01 | EE02 | EE03 | EE04 | EE06 | EE14 | EE42 |
| | | EE48 | FF01 | FF02 | FF03 | FF04 | FF09 | FF28 | FF29 | FF30 | GG01 |
| | | GG02 | GG13 | GG15 | GG25 | GG32 | GG35 | GG43 | GG45 | GG47 | HK02 |
| | | HK03 | HK08 | HK16 | HK21 | HK32 | HK33 | HK35 | HL03 | HL04 | |