

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4766335号
(P4766335)

(45) 発行日 平成23年9月7日(2011.9.7)

(24) 登録日 平成23年6月24日(2011.6.24)

(51) Int.Cl.

F I

G O 5 B 19/414 (2006.01)

G O 5 B 19/18 (2006.01)

G O 5 B 19/414 R

G O 5 B 19/18 W

請求項の数 3 (全 9 頁)

(21) 出願番号	特願2007-64480 (P2007-64480)	(73) 特許権者	000006622
(22) 出願日	平成19年3月14日 (2007.3.14)		株式会社安川電機
(65) 公開番号	特開2008-225949 (P2008-225949A)		福岡県北九州市八幡西区黒崎城石2番1号
(43) 公開日	平成20年9月25日 (2008.9.25)	(72) 発明者	池田 史亮
審査請求日	平成22年3月3日 (2010.3.3)		福岡県北九州市八幡西区黒崎城石2番1号
			株式会社 安川電機内
		(72) 発明者	有江 健
			福岡県北九州市八幡西区黒崎城石2番1号
			株式会社 安川電機内
		審査官	金丸 治之

最終頁に続く

(54) 【発明の名称】 多軸制御システム

(57) 【特許請求の範囲】

【請求項 1】

1つの装置内で複数の軸を同期して協調動作させる多軸制御システムであって、
それぞれ1軸を制御する複数のスレーブ機器毎に含まれ、シリアル通信を行なうスレーブICと、
前記複数のスレーブ機器を制御する1のマスタ機器に含まれ、前記スレーブICとシリアル通信を行なうマスタICと、
を備え、
前記スレーブICは、自己の前記スレーブ機器で瞬時リセットが発生したか否かを検出するための瞬時リセット監視ビットを有し、
前記マスタICは、複数の前記スレーブICから送られた複数の前記瞬時リセット監視ビットを保持するためのステータス監視レジスタを有し、
前記マスタICは、前記ステータス監視レジスタに保持された複数の前記瞬時リセット監視ビットのうちの少なくとも1つが、前記瞬時リセットの発生を示す場合、前記マスタ機器のCPUに対して、前記多軸制御システム全体についての異常処理を実行する割り込みをかける
ことを特徴とする多軸制御システム。

【請求項 2】

前記多軸制御システムが複数の軸を同期して協調動作させる1の装置は、多関節ロボットまたは工作機械であることを特徴とした請求項1に記載の多軸制御システム。

【請求項 3】

前記スレーブ IC は、基本周期毎に、前記瞬時リセット監視ビットを、前記マスタ IC への応答データの一部として送信することを特徴とした請求項 1 または 2 のいずれか 1 項に記載の多軸制御システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数のモータを有するドライブシステムにおいて、これら複数のモータを協調して制御する多軸制御システムに関する。

10

【背景技術】

【0002】

1 つのコントローラ（マスタ機器）と 1 つまたは複数のドライブ装置（スレーブ機器）からなる多軸制御システムにおいて、コントローラと複数のドライブ装置間のシリアル通信装置の一実施形態として、特許文献 1 に示すような多局同期通信装置がある。特許文献 1 に記載の多局同期通信装置は、図 7 に示すように、スレーブ機器数が増えても通信周期を増加させないために、スター結合型の同期通信装置を提案しその技術を開示しているが、スレーブ機器における瞬時リセットの発生をマスタ機器によって検出する技術について触れていない。

20

【0003】

従来、マスタ機器でのスレーブ機器の異常検出は、例えば、図 9 に示すように（特許文献 2）、専用のアラーム通信ライン（L2）を利用することによって、または、マスタ機器が通信のタイムアップやスレーブ機器のステータスを解析することによって行われていた。この従来の技術を図 7 に示す多局同期通信装置に適用を検討するに、専用のアラーム通信ラインを設けることは、マスタ機器とスレーブ機器間の配線数が増えるので採用できない。また、マスタ機器がスレーブ機器からの応答のタイムアップやスレーブ機器のステータスを解析する方法を採用しても、スレーブ機器で発生した瞬時リセットを発見できないという問題がある。以下、それについて図 8 を用いて説明する。

【0004】

多軸制御システムが起動されると、スレーブ機器の通信 IC は、リセットによって内部データがクリアされた後動作状態に移行し、マスタ機器からの指令データに対し応答データを返すという動作を基本周期で周期的に繰り返す。また、応答データはスレーブ機器のステータスとしてスレーブ機器の通信 IC がリセット状態か動作状態であるかの情報その他のスレーブ機器の状態に関する情報と、指令データに従ってモータを制御したときのフィードバックデータ等を含んでいる。スレーブ機器の通信 IC がリセット状態か動作状態であるか以外のスレーブ機器の状態およびフィードバックデータ等については、本発明の要部でないので説明を省略する。

30

【0005】

ここで、図 8 に示すように、マスタ機器から指令データが送信される前に瞬時リセットが発生した場合について説明する。スレーブ機器の通信 IC は瞬時リセットによって内部データがクリアされて、該瞬時リセットが解除されると動作状態へ移行し、マスタ機器と正常に通信が出来る状態となる。この状態でマスタ機器から指令データを受信すると、それに従ってモータが制御され、応答データがマスタ機器へ返される。このときの応答データのステータスは動作状態であり、制御のフィードバックデータは不定となる。即ち、スレーブ機器は瞬時リセットが発生して、正しい応答データを返すことができないのにもかかわらず、該瞬時リセットの発生をマスタ機器に通知できない。

40

なお、スレーブ機器における瞬時リセットの発生が、マスタ機器からの指令データを受信している時、マスタ機器から指令データを受信した後でマスタ機器への応答データを送信する前およびマスタ機器へ応答データを送信している時である場合、マスタ機器はその通信 IC が備えるタイマーのタイムアップで、通信中のスレーブ機器に何らかの異常が発生

50

したことを知ることができるが、該異常が瞬時リセットの発生であることを特定することはできない。

【 0 0 0 6 】

従って、マスタ機器は、スレーブ機器での瞬時リセットの発生を検出できないので、スレーブ機器からの不定となった応答データをもとにして処理を継続し、その結果、瞬時リセットが発生したスレーブ機器が協調制御から外れ、多軸制御システムが誤動作するという問題があった。

【特許文献 1】特開 2 0 0 5 - 5 1 7 0 0 号公報 (図 1)

【特許文献 2】特開 2 0 0 0 - 2 0 1 1 9 号公報 (図 1)

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 7 】

本発明はこのような問題点に鑑みてなされたものであり、専用のアラーム通信ラインを設けなくても、スレーブ機器において瞬時リセットが発生したことをマスタ機器に確実に通知する手段を提供し、マスタ機器がスレーブ機器において瞬時リセットが発生したことを検出しないまま処理を継続することを防止できるようにすることを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

上記問題を解決するため、本発明は、次のように構成したものである。

請求項 1 に記載の発明は、1 つの装置内で複数の軸を同期して協調動作させる多軸制御システムであって、

それぞれ 1 軸を制御する複数のスレーブ機器毎に含まれ、シリアル通信を行なうスレーブ I C と、

前記複数のスレーブ機器を制御する 1 のマスタ機器に含まれ、前記スレーブ I C とシリアル通信を行なうマスタ I C と、

を備え、

前記スレーブ I C は、自己の前記スレーブ機器で瞬時リセットが発生したか否かを検出するための瞬時リセット監視ビットを有し、

前記マスタ I C は、複数の前記スレーブ I C から送られた複数の前記瞬時リセット監視ビットを保持するためのステータス監視レジスタを有し、

前記マスタ I C は、前記ステータス監視レジスタに保持された複数の前記瞬時リセット監視ビットのうちの少なくとも 1 つが、前記瞬時リセットの発生を示す場合、前記マスタ機器の C P U に対して、前記多軸制御システム全体についての異常処理を実行する割り込みをかける

ことを特徴とするものである。

【 0 0 0 9 】

請求項 2 に記載の発明は、請求項 1 に記載の発明において、前記多軸制御システムが複数の軸を同期して協調動作させる 1 の装置は、多関節ロボットまたは工作機械であることを特徴とするものである。

【 0 0 1 0 】

請求項 3 に記載の発明は、請求項 1 または 2 のいずれか 1 項に記載の発明において、前記スレーブ I C は、基本周期毎に、前記瞬時リセット監視ビットを、前記マスタ I C への応答データの一部として送信することを特徴とするものである。

【発明の効果】

【 0 0 1 6 】

請求項 1、請求項 2、請求項 3 に記載の発明によると、1 つのマスタ機器と、それぞれモータを制御する 1 または複数のスレーブ機器によって構成された多軸制御システムにお

10

20

30

40

50

いて、1または複数のスレーブ機器の少なくとも1つのスレーブ機器において瞬時リセットが発生したことを確実に検出することができるとともに、該瞬時リセットが発生したスレーブ機器を容易に特定することができる。従って、マスタ機器は、多軸制御システムのアプリケーションに応じて、該瞬時リセット発生に対して適切な対応をすることができる。

【発明を実施するための最良の形態】

【0017】

以下、本発明の実施の形態について図を参照して説明する。

【実施例1】

10

【0018】

図1は、本発明の第1実施例を示す多軸制御システムの構成図である。1は多軸制御システムの一括制御を行う多軸制御マスタ機器（以下マスタ機器）であり、4は複数のサーボドライブを一括制御するCPU、5はシリアル通信のマスタとなるマスタIC、6はマスタ機器のCPU4やマスタIC5にリセットをかけるリセットICである。21～2nはシステム内に複数配置されるシリアル通信のスレーブ機器であり、71～7nは前記マスタ機器との間のシリアル通信を行うスレーブIC、81～8nはモータの制御を行うモータ制御回路、91～9nは各スレーブ個別に有するリセットICである。また31～3nはスレーブ機器21～2nにより制御されるモータである。

【0019】

20

マスタ機器1のマスタIC5はシリアル通信ポートを複数持ちそれぞれスレーブ機器21～2nのスレーブIC71～7nと1対1で接続される。CPU4は、スレーブ機器21～2nへの指令データをマスタIC5およびシリアル通信を介して送信する。スレーブ機器21～2nは、該指令データはスレーブIC71～7nを介して受信し、それをモータ制御回路81～8nに渡し、モータ31～3nを制御し、応答データをスレーブIC71～7nおよびシリアル通信を介してマスタ機器1へ送信する。

【0020】

図2(1)(2)は、マスタIC5とスレーブIC71～7nのシリアル通信処理のフローを示すものであるが、まず、マスタIC5のシリアル通信処理のフローについて、図2(1)を用いて説明する。

30

マスタIC5は起動時においてリセットが解除されると、通信のための初期化を行い（ステップM1）、CPU4からのスレーブID読出し要求をスレーブIC71～7nへ送信する（ステップM2）。このスレーブID読出し要求は、起動時に送信されるものであり、各スレーブIC71～7nに対する瞬時リセット監視ビット設定要求を兼ねている。

マスタIC5は、スレーブIC71～7nからスレーブID読出し要求に対する応答であるスレーブID読出しデータを受信しCPU4へ渡し（ステップM3）、次のステップM4、ステップM5を繰り返す動作へ移行する。

【0021】

即ち、マスタIC5は、基本周期毎に、CPU4から指令データを受取り、各スレーブIC71～7nへ送信し（ステップM4）、各スレーブIC71～7nから図5に示すような応答データを受信し、該応答データのステータスをステータス監視レジスタ51に保持する（ステップM5）。ステータス監視レジスタ51は、図6に示すようにスレーブ機器数分設けられている。各スレーブ機器21～2nとの送受信が一巡した後、マスタIC5はステータス監視レジスタ51をチェックし、いずれの瞬時リセット監視ビットもリセットされていない場合は、いずれのスレーブ機器21～2nにおいても瞬時リセットが発生していないと判断してステップM4、ステップM5の処理を繰り返す。

40

【0022】

ステータス監視レジスタ51のリセット監視ビットが一つでもリセットされている場合は、マスタIC5はCPU4に対する割り込みを発生する（ステップM6）。CPU4は、

50

ステータス監視レジスタ 51 のリセットされている瞬時リセット監視ビットから瞬時リセットが発生しているスレーブ機器を特定し、多軸制御システムとしての誤動作を回避するために適切な処理を行う。その処理の詳細はアプリケーションに依存する部分であり詳細な説明は省略する。

【0023】

次に、図2(2)を用いて、スレーブIC71～7nのシリアル通信処理のフローについて説明するが、いずれのスレーブICについても同様であるので該フローは1つのみ記載している。

スレーブIC71～7nは起動時においてリセットが解除されると、動作状態へ移行し、スレーブID読出し要求を受信し(ステップS1)、該スレーブID読出し要求は瞬時リセット監視ビット設定要求を兼ねているので、瞬時リセット監視ビットに‘1’を設定し(ステップS2)、自己のスレーブIDをマスタIC5へ送信し(ステップS3)、次のステップS4、ステップS5を繰り返す動作へ移行する。

【0024】

この状態においては、スレーブIC71～7nはマスタIC5から送信される指令データを受信し、その指令データをモータ制御部81～8nへ渡す(ステップS4)。モータ制御部81～8nは、その指令データに基づいて制御を行い、スレーブIC71～7nは該指令データに対する応答をモータ制御部81～8nから受信する。そして該応答データをマスタIC5へ送信する(ステップS5)。該応答データは、図5に示すように、例えば、リセット監視ビットを含むステータスとモータ制御のためのフィードバックデータから構成される。

【0025】

なお、本実施例では、スレーブID読出し要求が瞬時リセット監視ビット設定要求を兼ねるものとしたが、本多軸制御システムが起動された後すぐに、マスタ機器からスレーブ機器へ送信される要求であれば、瞬時リセット監視ビット設定要求を兼ねることができる。また、瞬時リセット監視ビット設定要求が、単独でマスタ機器からスレーブ機器へ送信されても構わない。

【0026】

次に、マスタIC5とスレーブIC71～7nの通信の様子を図3に示すタイミングチャートを用いて説明するが、いずれのスレーブICについても同様であるので該タイミングチャートは1つのスレーブICについて記載している。

本多軸制御システムが起動され、リセットが解除されると、マスタIC5は通信のための初期化を行い、スレーブIC71～7nに対して、瞬時リセット監視ビット設定要求を兼ねたスレーブID読出し要求を送信する。スレーブIC71～7nは、リセット解除後動作状態に移行しており、該スレーブID読出し要求に対応して、スレーブ瞬時リセット監視ビットを‘1’に設定し、マスタIC5へスレーブID読出しデータを送信する。

各スレーブ71～7nからスレーブID読出しデータを受信したら、マスタIC5はそれらをCPU4へ送信し、CPU4はそれらのスレーブID読出しデータを確認したら、各スレーブ機器への指令データの送信を基本周期で周期的に実行する。

即ち、マスタIC5はCPU4から指令データを受取り、スレーブIC71～7nへ送信し、スレーブIC71～7nは該指令データをモータ制御部81～8nに渡し、モータの制御が行われる。その結果は、瞬時リセット監視ビットを含むステータスとともに応答データとしてマスタIC5へ送信される。

【0027】

ここで、図3のように、マスタIC5から次の指令データが送信される前にスレーブ機器21～2nにおいてノイズ等により瞬時リセットが発生すると、該瞬時リセットの発生は‘1’にセットされている瞬時リセット監視ビットをクリアし、そのまま保持される。

また、スレーブIC71～7n自身は瞬時リセットが解除されると動作状態へ移行し、次の指令データを受信し、該指令データをモータ制御部81～8nへ渡し、モータ制御部81～8nがモータ31～3nの制御を行うとともに、応答データをマスタIC5へ送信

10

20

30

40

50

する。この応答データの瞬時リセット監視ビットを除く部分は不定になるが、ステータスの瞬時リセット監視ビットは該応答データの送信時にステータスに付加されるものであり、瞬時リセットが発生したことをマスタＩＣ５へ確実に通知することができる。

【００２８】

マスタＩＣ５は、この応答データの先頭のステータスに含まれる瞬時リセット監視ビットによって、制御のフィードバックデータの値に関係なく、当該スレーブ機器２１～２ｎにおいて瞬時リセットが発生したか否かを知ることができ、ステータス監視レジスタ５１の当該スレーブ機器に対応する部分に該ステータスを保存する。

マスタＩＣ５は、すべてのスレーブＩＣ７１～７ｎからの瞬時リセット監視ビットをステータス監視レジスタ５１に保存した後、ステータス監視レジスタ５１の少なくとも一つの瞬時リセット監視ビットがリセットされている場合、ＣＰＵ４に対して割り込みをかけて、スレーブ機器２１～２ｎの少なくとも一つにおいて瞬時リセットが発生したことを通知する。

10

【００２９】

この割り込みによって、ＣＰＵ４は、該瞬時リセット発生のお知らせを受けて、本多軸制御システム全体についての異常処理または該瞬時リセットが発生したスレーブ機器について、適切な異常処理を実行することができる。

【産業上の利用可能性】

【００３０】

本発明の多軸制御システムの構成を多関節ロボットや工作機械などの多軸制御のアプリケーションに適用することによって、１軸または複数軸の瞬時リセットによる同期はずれを検出し、該多軸制御システムを安全に動作させることに寄与することができる。

20

【図面の簡単な説明】

【００３１】

【図１】本発明の第１実施例を示す多軸制御システムの構成図

【図２】本発明の多軸制御システムのシリアル通信フロー図

【図３】本発明のシリアル通信のタイミングチャート

【図４】本発明のスレーブＩＣのステータス

【図５】本発明のスレーブＩＣからの応答データ

【図６】本発明のマスタＩＣ内のステータス監視レジスタ

30

【図７】従来の多軸制御システムの構成図

【図８】従来の多軸制御システムのシリアル通信のタイミングチャート

【図９】従来のマスタ－スレーブ通信システムの構成図

【符号の説明】

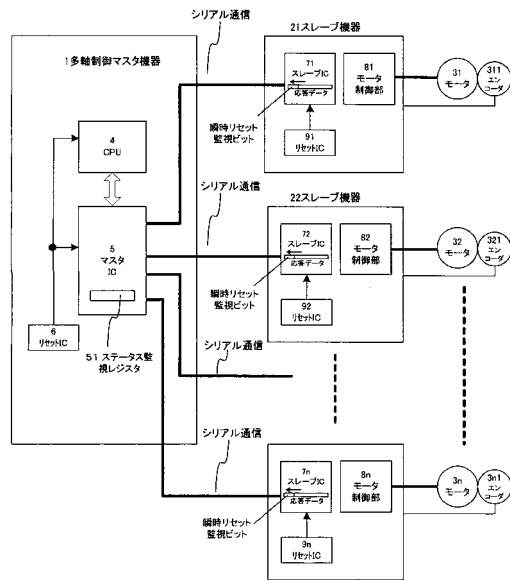
【００３２】

- １ 多軸制御マスタ機器
- ２１～２ｎ スレーブ機器
- ３１～３ｎ モータ
- ３１１～３ｎ１ エンコーダ
- ４ 多軸制御用ＣＰＵ
- ５ シリアル通信マスタＩＣ
- ５１ ステータス監視レジスタ
- ６ マスタ機器のリセットＩＣ
- ７１～７ｎ シリアル通信スレーブＩＣ
- ８１～８ｎ モータ制御回路
- ９１～９ｎ スレーブ機器のリセットＩＣ
- Ｍ 従来のマスタ機器
- Ｓ１～Ｓｎ 従来のスレーブ機器
- Ｌ１ 従来のシリアル通信ライン
- Ｌ２ 従来のアラーム通信ライン

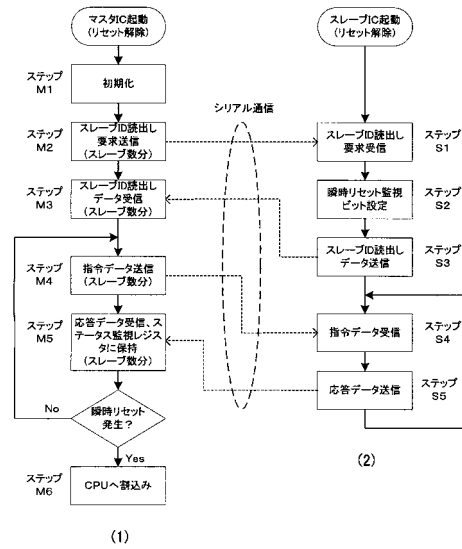
40

50

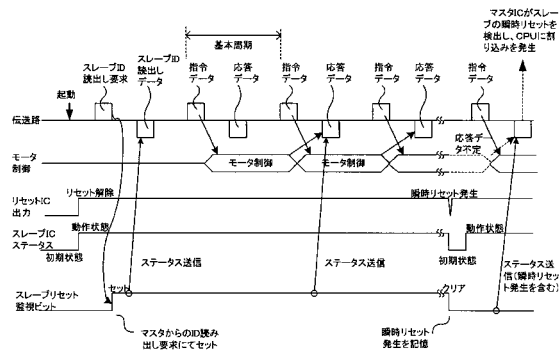
【図 1】



【図 2】



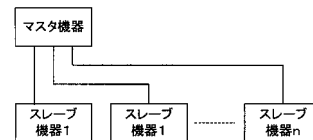
【図 3】



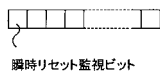
【図 6】



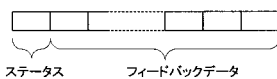
【図 7】



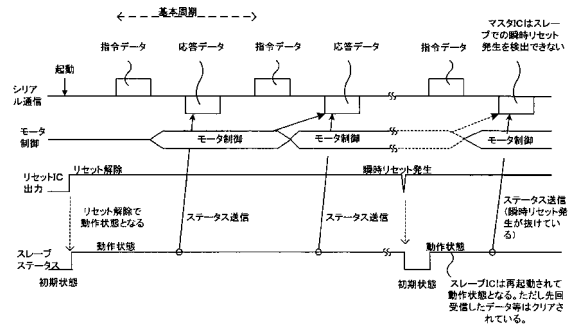
【図 4】



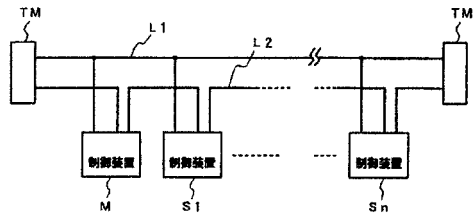
【図 5】



【図 8】



【図 9】



フロントページの続き

(56)参考文献 特開2006-252362(JP,A)
特開2002-082707(JP,A)

(58)調査した分野(Int.Cl., DB名)
G05B 19/414
G05B 19/18