



(12) 发明专利申请

(10) 申请公布号 CN 103488043 A

(43) 申请公布日 2014. 01. 01

(21) 申请号 201310226984. 0

(22) 申请日 2013. 06. 08

(30) 优先权数据

2012-131117 2012. 06. 08 JP

(71) 申请人 佳能株式会社

地址 日本东京

(72) 发明人 三上晃司 荒井禎 石井弘之

(74) 专利代理机构 中国国际贸易促进委员会专利  
商标事务所 11038

代理人 魏小薇

(51) Int. Cl.

G03F 1/36 (2012. 01)

G03F 7/20 (2006. 01)

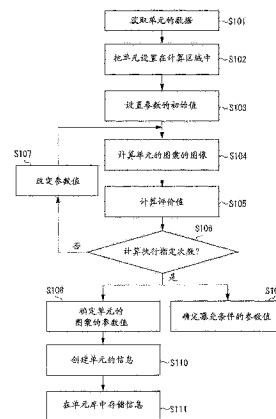
权利要求书2页 说明书11页 附图10页

(54) 发明名称

图案生成方法

(57) 摘要

一种图案生成方法,用于使用计算机来生成用于生成掩模的图案的单元的图案,包括:获得单元的图案的数据;通过重复改变当具有单元的图案的掩模受照射以将单元的图案的图像投影到基板上以使基板曝光时的曝光条件的参数值、以及单元的图案的参数值来计算单元的图案的图像以获得图像的评价值;以及确定当评价值满足预定的评价标准时的单元的图案的参数值。



1. 一种图案生成方法,用于使用计算机来生成用于生成掩模的图案的单元的方案,所述方法包括:

获得单元的方案的数据;

通过重复改变当具有单元的方案掩模被照射以将单元的方案图像投影到基板上以使基板曝光时的曝光条件的参数值、以及单元的方案参数值,来计算单元的方案图像以获得图像的评价值;以及

确定当评价值满足预定的评价标准时的单元的方案参数值。

2. 根据权利要求1所述的图案生成方法,其中,确定当评价值满足预定的评价标准时的曝光条件的参数值和单元的方案参数值。

3. 根据权利要求1所述的图案生成方法,其中,单元的方案包括矩形的方案元件。

4. 根据权利要求3所述的图案生成方法,其中,单元的方案参数包括该方案元件的线宽度和偏移量。

5. 根据权利要求1所述的图案生成方法,其中,获得多个单元的方案的数据,

计算所有多个单元的图像的所获得的评价值,以及

确定当评价值满足预定的评价标准时的曝光条件的参数值和单元的方案参数值。

6. 根据权利要求1所述的图案生成方法,其中,使用多个评价指标来计算图像的评价值,以及

确定当评价值满足用于评价指标中的每一个评价指标的预定的评价标准时的单元的方案参数值。

7. 根据权利要求6所述的图案生成方法,其中,针对评价指标中的每一个评价指标所确定的单元的方案参数值彼此不同。

8. 根据权利要求1所述的图案生成方法,其中,获得多个单元的方案的数据,以及

计算所述多个单元的方案的图像,其中,所述多个单元彼此分隔开不互相施加光学邻近效应的距离。

9. 根据权利要求1所述的图案生成方法,其中,获得多个单元的方案的数据,评价值包括通过针对多个单元把多个单元的方案的图像的评价值相加所获得的值以及包括在多个单元的方案的图像的评价值当中的最小值和最大值中的至少一个。

10. 根据权利要求1所述的图案生成方法,还包括:

在单元库中存储当评价值满足预定的评价标准时的单元的方案。

11. 一种掩模图案生成方法,包括:

从单元库获得通过根据权利要求5至10中任一项所述的图案生成方法生成的多个单元的方案,或获得用户输入的多个单元的方案以生成用以切分或连接线图案和空间方案的掩模图案。

12. 一种掩模图案生成方法,包括:

当通过从存储通过根据权利要求5所述的图案生成方法生成的多个单元的方案单元库中选择单元来生成用以切分或连接线图案和空间方案的掩模图案时,

通过重复改变包括从单元库中选择的单元的方案掩模方案的参数值,使用所确定的曝光条件的参数值来计算所选择的单元的方案图像以获得图像的评价值;以及

确定当评价值满足预定的评价标准时的掩模方案的参数值。

13. 一种掩模图案生成方法,包括:

当通过从存储有通过根据权利要求 5 所述的图案生成方法生成的多个单元的图案的单元库中选择单元来生成用以切分或连接线图案和空间图案的掩模图案时,

通过重复改变包括从单元库中选择的单元的图案的掩模图案的参数值、以及在与曝光条件的所确定的参数值相差预定量的范围中的曝光条件的参数值来计算所选择的单元的图案的图像,以获得图像的评价值;以及

确定当评价值满足预定的评价标准时的掩模图案的参数值。

14. 一种信息处理装置,被配置为执行根据权利要求 1 至 10 中任一项所述的图案生成方法。

15. 一种曝光装置,被配置为把掩模上形成的图案曝光到基板上,掩模的图案是通过用于使用计算机来生成用于生成掩模的图案的单元的图案的图案生成方法生成的,所述方法包括:

获得单元的图案的数据;

通过重复改变当包括单元的图案的掩模被照射以将单元的图案的图像投影到基板上以使基板曝光时的曝光条件的参数值、以及单元的图案的参数值,来计算单元的图案的图像以获得图像的评价值;以及

确定当评价值满足预定的评价标准时的单元的图案的参数值。

16. 一种器件制造方法,包括:使用曝光装置来对基板曝光,并且使经曝光的基板显影,其中,曝光装置把在掩模上所形成的图案曝光到基板上,掩模的图案是通过用于使用计算机生成用于生成掩模的图案的单元的图案的图案生成方法生成的,所述图案生成方法包括:

获得单元的图案的数据;

通过重复改变当包括单元的图案的掩模被照射以把单元的图案的图像投影到基板上以使基板曝光时的曝光条件的参数值、以及单元的图案的参数值,来计算单元的图案的图像以获得图像的评价值;以及

确定当评价值满足预定的评价标准时的单元的图案的参数值。

## 图案生成方法

### 技术领域

[0001] 本发明涉及一种图案生成方法。

### 背景技术

[0002] 曝光装置用在半导体器件的制造工艺的曝光工艺中。曝光装置使用来自光源的光来照射在上面形成有使用照射光学系统的半导体器件的电路图案的掩模(光罩),并且使用投影光学系统将掩模图案传送到晶片上。

[0003] 近来,半导体器件的图案的小型化已经进一步发展,在曝光工艺中,已经使用分辨率增强技术(比如照射光学系统的离轴照射或掩模图案的光学邻近校正(OPC))。

[0004] 掩模的整个表面的图案包括与一个半导体芯片的区域对应的一个或多个图案。通过组合包括在一个组中形成功能块的块单元、指示数据的输入/输出的IO单元以及以逻辑元件为标准单元的标准单元的电路图案组来构成一个半导体芯片区域的图案。

[0005] 当对整个半导体芯片的掩模图案执行 OPC 时,图案的校正数据量太大,这需要若干天作为处理时间。因此,已经研究了用于对标准单元执行 OPC 的技术(下文中,被称为单元 OPC)作为对整个掩模图案执行的 OPC 的先前步骤。

[0006] 作为 OPC 被应用于标准单元的示例,讨论用于对于每个单元重复进行提取一个单元、把 OPC 应用于该单元以及在库中登记完成的单元的操作的技术(见日本专利申请 No. 3073156)。

[0007] 此外,讨论了掩模图案被分类为单元 OPC 被应用到的图案以及其中 OPC 被应用到半导体芯片的整个表面的图案的图案(下文中,被称为芯片级别 OPC)(见日本专利 No. 3827659)。日本专利 No. 3827659 讨论了对用于单元 OPC 的图案执行 OPC 并且在单元库中登记对其执行了 OPC 的单元。此外,日本专利 No. 3827659 还讨论了用于在通过布置从单元库选择的单元来生成半导体芯片的图案之后对芯片级别 OPC 应用图案执行 OPC 以生成掩模图案的技术。

[0008] 同时,为了处理图案的小型化,变得困难的是,在(水平和垂直方向上延伸的)传统的二维布局图案中将期望的图案满意地传送到晶片上。因此,存在使用被称为面向制造的设计(DfM)的用于设计的改进技术的动作,DfM 允许在制造工艺中进行容易处理以防止在后续工艺中检测到的热点(hot spot)出现。

[0009] 对于逻辑器件研究了用于产生图案的方法,称为一维栅格设计规则(1D-GDR)(一维布局)技术,其中间距限制被加入到设计图案(见“Low k1Logic Design using Gridded Design Rules”by Michael C. Smayling 等人,Proc. of SPIE Vol. 6925(2008))。在 1D-GDR 技术中,具有单个间距的线和空间(L/S)图案预先形成在晶片上,然后多个图案元件(例如孔图案或切分图案)在多个位置中暴露在具有相同图像大小的相等栅格上。通过该方法,具有单个间距的 L/S 图案被图案元件切分,或空间被填充以产生器件。与具有高自由度的图案(例如相关技术中所使用的二维布局图案)相比,1D-GDR 技术可以不仅具有大曝光裕量,而且还减少单元面积。

[0010] 此外,作为 1D-GDR 的检验示例,可以形成在 20nm 节点以下的器件(见“Sub-20nm Logic Lithography Optimization with Simple OPC and Multiple Pitch Division”by Michael C. Smayling 等人 Proc. Of SPIE Vol. 8327 (2012))。

[0011] 在日本专利 No. 3073156 和 3827659 所讨论的发明中,当对单元执行 OPC 时,在不调整曝光装置的曝光条件的情况下执行计算。如果在固定曝光条件的同时执行单元 OPC,则当曝光条件不适当时,无法获得期望的图像性能。在此情况下,如果在调整曝光条件以获得在对其执行单元 OPC 的单元被布置为设计掩模图案以执行芯片级别 OPC 时的适当曝光条件的同时校正掩模图案,则待校正的位置或部分中的图案的线宽度和校正量增加,以使得计算量增加。因此,存在计算时间增加的问题。

[0012] 此外,如在日本专利 No. 3073156 中所讨论的那样,如果单元 OPC 被重复施加于每个单元,则用于所有单元的计算时间增加。

[0013] 此外,单元的图案可以被设计为用于在“Low k1Logic Design using Gridded Design Rules”by Michael C. Smayling 等人,Proc. of SPIE Vol. 6925 (2008) 和“Sub-20nm Logic Lithography Optimization with Simple OPC and Multiple Pitch Division”by Michael C. Smayling 等人,Proc. Of SPIE Vol. 8327 (2012) 中所讨论的一维布局的切分图案。然而,当对以上图案执行日本专利 No. 3073156 和 No. 3827659 中所讨论的单元 OPC 时,可能出现相同问题。

## 发明内容

[0014] 本发明针对一种单元图案生成方法,其中,单元被布置为在短时间中生成掩模图案。

[0015] 根据本发明的一方面,一种图案生成方法,用于使用计算机来生成用于生成掩模的图案的单元的图案,包括:获得单元的图案的数据;通过重复改变当具有单元的图案的掩模受照射以将单元的图案的图像投影到基板上以使基板曝光时的曝光条件的参数值、以及单元的图案的参数值来计算单元的图案的图像以获得图像的评价值;以及确定当评价值满足预定的评价标准时的单元的图案的参数值。

[0016] 从参照附图对示例性实施例的以下描述,本发明的其它特征将变得清楚。

## 附图说明

[0017] 图 1 是示出单元图案的生成方法的流程图。

[0018] 图 2 是示出单元图案的示例的图。

[0019] 图 3 是示出掩模图案的生成方法的流程图。

[0020] 图 4 是示出单元的一种图案的图。

[0021] 图 5 是多个单元的布置和计算区域的示例的示意图。

[0022] 图 6 是示出图案元件的参数的图。

[0023] 图 7A 和图 7B 是示出有效光源分布的参数的图。

[0024] 图 8A 和图 8B 是分别示出多个单元的图案的优化结果的图。

[0025] 图 9 是示出相邻地布置单元的测试芯片上的布局的图。

[0026] 图 10 是示出根据本发明的示例性实施例的当在测试芯片的金属层中执行 OPC 时

的掩模图案的图。

[0027] 图 11 是示出本发明的示例性实施例和第一比较性实施例的计算结果的图。

[0028] 图 12 是示出本发明的示例性实施例和第二比较性实施例的计算结果的图。

### 具体实施方式

[0029] 本发明可以应用于生成掩模(原始板)图案的数据。掩模用于制造各种器件(例如半导体芯片(如 IC 或 LSI)、显示器件(如液晶面板)、检测器件(如磁头)或图像捕获器件(如 CCD 传感器)),或用于微机械。

[0030] 将描述根据示例性实施例的单元的图案的生成方法。图 1 是示出根据该示例性实施例的单元的图案的生成方法的流程图。通过信息处理装置(如计算机)来执行该生成方法。

[0031] 在该示例性实施例中,指示逻辑元件的标准单元被布置为生成单元的图案。可以通过经过网络或记录介质将能够执行图 1 所示的各个步骤的程序提供给信息处理装置(计算机)并且允许信息处理装置读取并且执行存储介质(如存储器)中所存储的程序来实施根据该示例性实施例的生成方法。

[0032] 首先,在步骤 S101 中,计算机获得多个单元的图案的数据。数据可以通过从计算机的存储器中所存储的单元库 10 (未示出)的多个单元选择数据来获得或通过读取用户所输入的多个单元来获得。

[0033] 可以选择具有临界图像性能的单元(单元非常可能产生糟糕的分辨率),或可以选择很可能被设置在掩模上的所有单元。

[0034] 数据是例如单元的设计值的 GDSII 数据。图 2 是包括多个矩形图案元件的图案的图,该图案为在一维布局技术中所使用的孔图案或切分图案。

[0035] 单元库 10 包括单元信息,诸如包括单元的名称和范围、输入/输出管脚信息以及引线层的布局物理属性信息的 LEF 文件、包括晶体管的寄生电容或温度电势的变化的 LIB 文件、逻辑电路的设计数据或设计值的 GDSII 数据。在一个单元中包括晶体管、栅极、触点、金属以及过孔的散布。

[0036] 接下来,在步骤 S102 中,在步骤 S101 中所选择的多个单元被充分地隔离以使得光学邻近效果不施加在各单元之间,并且被设置在计算区域中。如果所选择的单元的数量较大并且因此所选择的单元未被设置在一个计算区域中,则这些单元被设置在多个计算区域中,随后计算处理可以由单独的计算机对计算区域中的每一个执行,或由一个计算机依次按时间顺序执行。换句话说,多个所选择的单元被划分为第一单元组和第二单元组,并且各组可以被独立地计算。

[0037] 接下来,在步骤 S103 中,设置多个单元的图案的参数以及曝光条件的参数的初始值。单元的图案的参数包括图案的线宽度和偏移量。曝光条件是当掩模受照射以将掩模的图案的图像投影到晶片(基板)上以使晶片曝光时的条件。曝光条件的参数包括曝光装置的照射光学系统的光瞳面上的光强度分布(有效光源分布)的形状、NA、像差以及投影光学系统的曝光波长。

[0038] 接下来,在步骤 S104 中,当具有所设置的初始值的单元的图案被假设为在掩模中并且掩模在初始值的曝光条件下受照射以使基板曝光时,计算多个单元的图案的图像。接

下来,在步骤 S105 中,使用(以下将描述的)预定评价指标来评价所计算的图像,以获得评价价值。

[0039] 在步骤 S106 中,确定在步骤 S104 中所执行的图像的计算的次数和在步骤 S105 中所执行的评价值的计算的次数是否达到指定次数。如果在步骤 S106 中确定它们尚未达到指定次数,则在步骤 S107 中,改变多个单元的图案的参数值和曝光条件的参数值。然后,使用改变后的参数值来执行步骤 S104 中的图像的计算以及步骤 S105 中的评价值的计算。通过重复改变参数值直到计算的次数达到指定次数来执行这些计算,以获得多个评价价值。

[0040] 如果步骤 S104 中所执行的图像的计算的次数和步骤 S105 中所执行的评价值的计算的次数达到指定次数,则在步骤 S108 中,确定当多个评价价值当中的某个评价价值满足预定评价标准时的单元的图案的参数值。此外,在步骤 S109 中,确定当该评价价值满足预定评价标准时的曝光条件的参数值。评价标准可以是最佳值(最大值或最小值)或预定的可接受的值。

[0041] 接下来,在步骤 S110 中,创建单元的信息,所述单元的信息被加入到在步骤 S108 中所确定的多个单元中的每一个的图案。在步骤 S111 中,该信息被存储在与作为 OPC 完成单元的单元库 10 不同的单元库 20 中并且被管理为用于掩模图案设计的逻辑元件的信息。

[0042] 此外,在步骤 S106 中,通过重复改变参数值直到计算的次数达到指定次数来执行图像的计算和评价值的计算。在此情况下于在步骤 S105 中计算评价价值之后,每次确定评价价值是否满足可接受的值(评价标准)以及何时评价价值满足可接受的值,参数值就可以确定了。

[0043] 接下来,将描述根据该示例性实施例的掩模图案的生成方法。图 3 是根据该示例性实施例的掩模图案的生成方法的流程图。通过信息处理装置(如计算机)来执行该生成方法。

[0044] 在步骤 S301 中,基于设计规范(如专用集成电路(ASIC))来执行逻辑电路设计,并且生成对逻辑元件进行组合的电路设计数据。通常,以被称为 Netlist 的格式来记录信息,并且安装逻辑电路的部分被指示。在步骤 S302 中,从单元库 20 选择与步骤 S301 中所生成的逻辑元件相对应的单元。然后,在步骤 S303 中,通过在布局和布线工具中输入所选择的单元来执行单元的布局和布线。

[0045] 例如,布局和布线工具(如 Synopsys, Inc 所制造的 IC 编译器或 Mentor Graphics Corporation 所制造的 Olympus-SoC)用于确定单元的布局和布线。此外,包括不对其执行 OPC 的设计值的单元的单元库 10 用于在很多情况下生成一般的掩模图案,具有非临界的图像性能的单元可以选自单元库 10。

[0046] 接下来,在步骤 S304 中,对于掩模的每个层提取图案。例如,对于每个所设置的单元提取一层图案并且各层图案彼此连接,以使得可以获得芯片的整个表面的图案文件,这通常被称为平坦化处理。对于每个层重复该处理,以获得用于每个曝光工艺的芯片的整个表面的掩模图案信息。接下来,在步骤 S305 中,设置曝光条件的参数值。在单元 OPC 的情况下,曝光条件的参数值被设置为与在步骤 S109 中所确定的曝光条件的参数值相同的值或近似的值。

[0047] 接下来,在步骤 S306 中,设定对于每个层所提取的图案的参数值。接下来,在步骤 S307 中,当步骤 S306 中设定的图案被设置在掩模中时,掩模在步骤 S305 中所设定的曝光条

件下受照射,计算当掩模图案的图像投影到晶片上时的掩模图案的图像,并且评价图像。

[0048] 在步骤 S308 中,确定图像的评价值是否满足预定评价标准(可接受的值)。如果图像的评价值不满足评价标准,则操作返回步骤 S306,图案的参数值被改变以被重置,来计算并且评价图像。

[0049] 在步骤 S306 至 S308 中,调整掩模图案(OPC)以将掩模图案的图像近似为图像形成图案的期望大小。在步骤 S309 中,如果图像的评价值满足评价标准,则确定在此情况下的掩模图案。此外,可以使用 Mentor Graphics Corporation 所制造的 Calibre 或 Brion Technologies, Inc 所制造的 Tachyon 来执行芯片的整个表面上的在步骤 S305 至 S309 中的 OPC。

[0050] 如果确定了图案,则在步骤 S310 中,呈现掩模图案所需的数据格式被转换,并且通过一般的电子束光刻法来生成掩模。对于掩模的每个层重复执行步骤 S305 至 S310 中的处理,以生成用于半导体器件的关键工艺的掩模图案。

[0051] 根据该示例性实施例,使用曝光条件和单元图案的参数对于包括多个单元的每个单元组计算光学图像,以优化图像性能,以使得与当对于每个单元执行计算时相比可以在更短时间中执行计算。

[0052] 此外,根据该示例性实施例,在确定具有期望图像性能的掩模图案之前,使用曝光条件和单元图案的参数来确定单元中的每一个单元的图案,以优化图像性能。因此,可以在确定掩模图案之前使用基于适当曝光条件所计算的 OPC 完全单元的图案,因此减少了确定掩模图案所需的计算时间。

[0053] 将描述这样的示例:上述示例性实施例中描述的图案生成方法被应用于使用 20nm 节点的 1D-GDR 的标准单元的金属工艺的掩模图案的生成。

[0054] 在 1D-GDR 器件中,通过在形成微小线和空间(L/S)图案之后用消除 L/S 的一部分空间的切分图案来填充 L/S 图案并且蚀刻整个 L/S 图案,来形成隔离槽。即使无论单元如何 L/S 都是均匀的,通常切分图案的数量和布置也在单元中的每一个单元中变化。将描述切分图案工艺的掩模作为示例。这与在消除 L/S 的一部分线的用于栅极图案的切分图案中相同。

[0055] 作为曝光装置的曝光条件,使用具有 193.368nm 的光源波长、1.35 的投影系统数值孔径、1.437 的浸入折射率(immersion refractive index)以及 1.683 抗蚀剂折射率(resist refractive index)的切向极化照射。掩模是二元掩模,并且在掩模中,每个图案元件是黑色(遮光部),并且背景是白色(透射部),其为亮场。

[0056] 在 20nm 节点的 1D-GDR 中,通常,栅极间距是 84nm,金属间距是 64nm。因此,获得这样的单元:其中在 X 方向上具有 84nm 的长度并且在 Y 方向上具有 64nm 的长度的 L/S 形成栅格。在该示例性实施例中,如图 4 所示,从单元库 10 选择多个标准单元的设计图案。

[0057] 以下以 nm 为单位来描述单元中的每一个单元的区域(水平长度(X)、垂直长度(Y))。

[0058] A: (1353, 640)

[0059] B: (861, 640)

[0060] C: (369, 640)

[0061] D: (369, 640)

- [0062] E: (287, 640)  
 [0063] F: (1599, 640)  
 [0064] G: (123, 640)  
 [0065] H: (205, 640)  
 [0066] I: (615, 640)  
 [0067] J: (287, 640)  
 [0068] K: (287, 640)  
 [0069] L: (369, 640)  
 [0070] M: (369, 640)  
 [0071] N: (943, 640)  
 [0072] O: (779, 640)

[0073] 通常,如果当有效光源分布被划分为多个元件(点光源)时的划分数是固定的,则光学计算的计算区域的一侧的长度与波长/NA 成比例。然而,近年来,由于在不改变曝光装置的波长和 NA 的情况下进行了单元的图案的小型化,因此可以在不改变计算区域的情况下在计算区域中放置更多的单元。在以上曝光条件中,光学图像的计算区域近似 4.5 平方微米。

[0074] 图 5 示出多个单元的计算区域和布置的示例。以虚线指示的框是计算区域。各单元(单元 A 至 O)之间的空间在光学计算的计算区域中在 X 和 Y 方向上以 1 $\mu$ m 而分离地设定,可以在三个计算区域中设置总共 15 个所选择的单元。包括单元 A、F、N 和 O 的单元组、包括单元 B、C、D、E、I 和 J 的单元组以及包括单元 G、H、K、L 和 M 的单元组分别设置在一个计算区域中。

[0075] 因此,如果对于每个单元重复图案的光学图像的计算,则需要 15 次计算,但根据该示例性实施例,仅需要三次计算。因此,组合多个单元以计算光学图像,以使得在更短时间内执行计算。

[0076] 单元中的每一个单元的图案是由包括多个在图 6 中所示的图案元件的图案构成的。图案元件(i, j)的宽度的设计值是常数  $L_x(i, j)$  和  $L_y(i, j)$ ,图案元件(i, j)的坐标的设计值是常数  $P_x(i, j)$  和  $P_y(i, j)$ 。i 是指图 4 的单元 A 至 O 的变量, j 指示单元中的图案元件的数量。

[0077] 图案元件中的每一个的线宽度的变化是  $\Delta l_x(i, j)$  和  $\Delta l_y(i, j)$ ,变量是单元图案的参数。此外,图案元件中的每一个的坐标的偏移量是  $\Delta P_x(i, j)$  和  $\Delta P_y(i, j)$ ,变量也是单元图案的参数。此外,单元图案的参数可以是图案元件的相对侧之间的距离(线宽度),例如  $L_x(i, j) + \Delta l_x(i, j)$ 。

[0078] 在该示例性实施例中,图案元件中的每一个的线宽度的设计值是:

$$[0079] \quad L_x(i, j) = 41\text{nm}, \quad \forall i, \forall j$$

$$[0080] \quad L_y(i, j) = 64\text{nm}, \quad \forall i, \forall j$$

[0081] 当多个图案元件彼此相邻时,使用相邻侧的边缘(边界)的位置是固定这样的约束。

[0082] 图 7A 和图 7B 示出曝光条件的参数。在该示例性实施例中,曝光装置的有效光

源分布的形状被参数化以被定义为曝光条件的参数。图 7A 示出照射光学系统的四极 (quadrupole) 照射的光瞳空间。光强度分布 (黑色显示) 在外部  $\sigma$  S0 和内部  $\sigma$  SI 之间, 并且由指示为 Intx 的极的孔径角 Ax 和指示为 Inty 的极的孔径角 Ay 表示。图 7B 示出每个极的光强度, Intx 和 Inty 的光强度由通过以 Intx 的光强度为 1 进行归一化所获得的值表示, 并且假设每个极的光强度是均匀分布的。

[0083] 待评价的图案是通过以阈值 Ith 分割图像平面上的掩模图案的空中图像并且连接所获得的水平线所获得的图 (下文中被称为光学图像)。在该示例性实施例中, 即使使用光学图像来简化描述, 也可以使用通过使用指示抗蚀剂感光材料的感光 and 显影属性的抗蚀剂参数或基板材料的蚀刻参数来对光学图像执行工艺邻近校正所获得的图像。

[0084] 曝光条件的参数和单元图案的参数的可变化范围如下。

[0085]  $0.7 \leq S0 \leq 0.98$

[0086]  $0.5 \leq (S0/SI) \leq 0.8$

[0087]  $20^\circ \leq Ax \leq 90^\circ$

[0088]  $20^\circ \leq Ay \leq 90^\circ$

[0089] Intx=1

[0090]  $0 \leq Inty \leq 1$

[0091]  $10 \leq \Delta lx \leq 100$

[0092]  $10 \leq \Delta ly \leq 100$

[0093]  $-5 \leq \Delta px \leq +5$

[0094]  $-5 \leq \Delta py \leq +5$

[0095] 作为曝光条件, 即使有效光源分布的形状是变量, 除了有效光源分布的形状之外, 投影光学系统的数值孔径也可以是变量。此外, 阈值 Ith 是  $0 \leq Ith \leq 1$ 。

[0096] 待评价的图案的图像的目标是每一个图案元件的线宽度误差的均方根 (RMS) 和归一化图像对数斜率 (NILS)。此外, 包括每一个图案元件的设计值中心的 X 横截面的大小 CDx 以及包括每一个图案元件的设计值中心的 Y 横截面的大小 CDy 的 EL (曝光裕量) 满足 5% 处的焦点深度 F 也是待评价的目标。此外, 图案元件的位置偏移误差 RGx 和位置偏移误差 RGy 也是评价目标。

[0097] 期望的是, 图案元件的线宽度误差和位置偏移误差最小化, NILS 和焦点深度最大化, 以使得在该示例性实施例中, 以下等式 1 用作评价指标 (评价函数) P。多个单元的图案的图像相对于线宽度误差的所有评价点的总 RMS 值, 多个单元的图案的图像相对于 NILS、位置偏移误差、以及焦点深度的所有评价点当中的最差值 (最小值) 用作评价函数的项。

[0098]  $P = \text{线宽度误差 RMS} / \text{线宽度误差 RMS 可接受的值} + \text{NILS 可接受的值} / (\text{NILS 最小值} + 0.001) + \text{位置偏移误差 RGx 和 RGy 的最小值} / \text{位置偏移误差可接受的值} + \text{焦点深度可接受的值} / (\text{焦点深度 F 的最小值} + 0.001) \dots\dots (1)$

[0099] 此外, 线宽度误差 RMS 可接受的值 = 目标线宽度的 1%

[0100] NILS 可接受的值 = 1.5

[0101] 位置偏移误差可接受的值 = 5nm

[0102] 焦点深度可接受的值 = 70nm

[0103] 首先, 计算用于所有选择的单元的图案的图像, 并且计算针对多个单元的图案的

图像的所有评价点中的每一个评价点的线宽度误差 RMS、NILS、位置偏移误差和焦点深度 F。

[0104] 多个单元的图案的图像对于线宽度误差的所有评价点的总 RMS, 以及多个单元的图案的图像对于 NILS、位置偏移误差、以及焦点深度的所有评价点当中的最差值(最小值)被计算, 以获得要被确定为评价值的评价值的值。

[0105] 评价指标并不限于此, 并且可以使用通过把针对多个单元来评价多个单元中的每一个的图案的图像的值相加所获得的值或在评价多个单元的图案的图像的值当中的最小值或最大值而被设定。

[0106] 然后, 参数值中的每一个被改变以使评价指标的评价值最小化, 以便执行其优化。在该示例性实施例中, 曝光条件的参数是九, 多个单元的图案的参数是 745, 以便优化总共 754 个参数。

[0107] 图 8A 和图 8B 分别示出优化结果的图案。灰色(虚线)区域部分表示单元的设计值的图案元件, 以及被示出为包围图案元件的实线框表示在单元 OPC 优化之后的经校正的图案元件的外部形状。

[0108] 图 8A 是图 4 所示的单元 A 的示例, 图 8B 是图 4 所示的单元 B 的示例, 应理解, 单元的设计值和和优化之后的形状是广泛改变的。在优化之后所计算的单元图案以 GDSII 数据格式存储在单元库 20 中。GDSII 数据加入到初始设计值的单元的信息, 以构成单元 OPC 库。在单元 C 至 0 中情况相同。

[0109] 以下描述有效光源分布的参数的优化结果。

[0110]  $S0=0.85$

[0111] 比率  $=SI/S0=0.703$

[0112]  $Ax=57^\circ$

[0113]  $Ay=61^\circ$

[0114]  $Inty=0.442$

[0115] 阈值  $I_{th}$  是 0.4086。

[0116] 评价指标在该示例性实施例是 1, 但评价指标的数量不限于 1。例如, 如果设置多个不同的评价指标, 则单元图案和曝光条件的优化结果改变。也就是说, 对于评价指标中的每一个所确定的单元图案的参数值彼此不同。

[0117] 创建单元库以存储使用评价指标的设定来确定的单元的参数, 并且可以根据目的来选择适当的单元库。此外, 在优化之后的曝光条件的参数与单元图案的参数的组合的多个集合可以存储在存储介质中并且被管理。

[0118] 接下来, 将描述使用单元库中所存储的 OPC 完全单元来生成掩模图案的方法。图 9 示出在从单元库选择 OPC 完全单元以相邻地设置单元图案之后的图案。为了简化描述, 单元 A 至 0 中所包括的任意标准单元相邻地设置为 5 乘 5, 以使用总共 25 个单元来形成测试单元。竖直相邻单元在分离达到金属的一个栅格间距的情况下彼此键合。

[0119] 作为曝光条件, 使用具有 193.368nm 的光源波长、1.35 的投影系统数值孔径、1.437 的浸入折射率以及 1.683 抗蚀剂折射率(resist refractive index)的切向极化照射。在此, 作为有效光源分布的参数, 即使使用与优化结果的值相等的值, 值也可能不等于优化结果的值。例如, 在以下范围中可以使用外部  $\sigma_{S02}$ 、外部  $\sigma$  和内部  $\sigma$  的比率 2、X 方

向上的极的孔径角  $A_{x2}$ 、Y 方向上的极的孔径角  $A_{y2}$ 、X 方向上的极的光强度  $Int_{x2}$ 、Y 方向上的极的光强度  $Int_{y2}$ 。

[0120]  $e=0.2$

[0121]  $e2=60$

[0122]  $e3=0.5$

[0123]  $S0*(1-e) \leq S02 \leq S0*(1+e)$

[0124] 比率  $*(1-e) \leq$  比率 2  $\leq$  比率  $*(1+e)$

[0125]  $A_x - e2 \leq A_{x2} \leq A_x + e2$

[0126]  $A_y - e2 \leq A_{y2} \leq A_y + e2$

[0127]  $Int_x*(1-e3) \leq Int_{x2} \leq Int_x*(1+e3)$

[0128]  $Int_y*(1-e3) \leq Int_{y2} \leq Int_y*(1+e3)$

[0129] 例如,外部  $\sigma$  可以在与优化结果的值  $S0$  差预定量  $e$  的范围中改变。

[0130] 掩模是图案部分为黑色并且背景为白色(亮场)的二元掩模。

[0131] 设定曝光条件的参数值,以将图 9 所示的图案设定为初始值。然后,在计算图案中的每一个的图像的同时对图案中的每一个执行 OPC,并且在改变图案中的每一个的参数的同时执行优化。

[0132] 当包括参数元件中的每一个的设计值中心的 X 横截面的大小是  $CD_x$  并且 Y 横截面的大小是  $CD_y$  时,对于评价指标使用与整个图案元件的设计值的差的 RMS。在以下等式中示出 RMS 的等式。

[0133]

$$CDRMS[\%] = \sqrt{\frac{1}{n_x + n_y} \left[ \sum_i \sum_j \left\{ \frac{CD_x(i, j) - CD_{x_0}(i, j)}{CD_{x_0}} \times 100 \right\}^2 + \sum_i \sum_j \left\{ \frac{CD_y(i, j) - CD_{y_0}(i, j)}{CD_{y_0}} \times 100 \right\}^2 \right]}$$

[0134] [等式 1]

[0135] 此外,  $n_x$  是 X 横截面的总评价值,  $n_y$  是 Y 横截面的总评价数量,  $CD_{x_0}(i, j)$  和  $CD_{y_0}(i, j)$  是设计值。

[0136] 图 10 示出结果。图 10 所示的灰色(虚线)区域部分表示设计值单元的图案,并且被示出为包围灰色图案的实线框表示整个芯片上的经校正的图案的外部形状。

[0137] 此外,图 11 示出用于 OPC 的光学计算的计算次数以及掩模图案的 CD 的 RMS (CDRMS)。图 11 在水平轴上示出用于 OPC 的光学计算的计算次数以及在垂直轴上示出 CDRMS 的残余误差。

[0138] 曲线 I 是当从单元库中选择待设置在芯片上的 OPC 完全单元并且对整个芯片执行 OPC 时的结果,类似于本示例性实施例。曲线 II 是当从单元库选择待设置在芯片上的不对其执行 OPC 的设计值的单元并且对整个芯片执行 OPC 时的比较性示例的结果。

[0139] 如果 CDRMS 的可接受的值是 2%,则应理解,在曲线 I 中,当计算数量是五时,CDRMS 达到可接受的值,以及在曲线 II 中,当计算数量是十时,CDRMS 达到可接受的值。也就是说,曲线 I 的计算数量近似为曲线 II 的计算次数的一半。

[0140] 因此,芯片级别 OPC 所需的计算时间变为近似 1/2。另一方面,如果指定计算数量是七,则曲线 I 中的 CDRMS 是 1.02%,曲线 II 中的 CDRMS 是 7.49%。

[0141] 也就是说,曲线 I 具有(在预定时间内)达到恒定计算数量的 CDRMS 的残余误差的较小值。因此,根据该示例性实施例中的掩模图案的生成方法,可以在更短的时间中生成具有期望分辨率性能的掩模图案。使用曲线 I 的掩模图案来评价图像性能,以在 EL 是 5% 时获得 69nm 的 DOF。

[0142] 为了评价图像性能的实现程度,使用在芯片布置之后的掩模图案和等式 1 的评价指标来优化曝光条件和掩模图案。通过执行近似 3,000 个计算,CDRMS 收敛到 2%,并且获得当 EL 是 5% 时的 68nm 的 DOF。通过要求 600 倍的计算数量的结果所获得的图像性能等于曲线 I 的掩模的结果。换句话说,根据该示例性实施例的掩模图案生成方法,不仅 CDRMS 而且 DOF 也可以通过较小的计算数量来获得良好性能。

[0143] 此外,为了与相关技术进行比较,作为第二比较性示例,当确定单元的图案时,在不改变曝光条件的参数值的情况下,仅改变多个单元的图案的参数值,来计算单元 OPC。单元的图案的参数如下所述是五,并且参数值的变化范围如下。

[0144]  $10 \leq \Delta L_x \leq 100$

[0145]  $10 \leq \Delta L_y \leq 100$

[0146]  $-5 \leq \Delta p_x \leq +5$

[0147]  $-5 \leq \Delta p_y \leq +5$

[0148] 此外, $S_0=0.98$  (固定值),比率  $=SI/S_0=0.7$  (固定值) 并且  $0 \leq I_{th} \leq 1$ 。使用轮带(zona orbicular)有效光源而不是四元(tetrameric)光源。

[0149] 图案的图像的评价目标和评价指标与该示例性实施例相同。此外,计算重复 200 次或更少。在校正单元的图案之后,所确定的单元图案的数据被存储在存储器的单元库 30 中。从单元库 30 中选择单元以产生如图 9 所示的其中相邻地设置 25 个标准单元的测试芯片图案。

[0150] 执行与该示例性实施例的掩模图案的生成方法相同的计算。图 12 示出用于 OPC 的光学计算的计算数量以及掩模图案的 CD 的 RMS。曲线 I 表示该示例性实施例的结果,曲线 III 表示第二比较性示例的结果。

[0151] 如果 CDRMS 的可接受的值是 2%,则应理解,在曲线 I 中,当计算数量是五时,CDRMS 达到可接受的值,在曲线 III 中,当计算数量是七时,CDRMS 达到可接受的值。也就是说,曲线 I 的计算数量小于曲线 III 的计算数量,曲线 I 的计算时间短于曲线 III 的计算时间。

[0152] 同时,如果指定计算数量是七,则曲线 I 中的 CDRMS 是 1.02%,曲线 III 中的 CDRMS 是 1.87%。也就是说,曲线 I 具有(在某时间内)达到恒定计算数量的 CDRMS 的残余误差的较小值。因此,根据依据该示例性实施例中的掩模图案的生成方法,可以在更短的时间中生成具有期望分辨率性能的掩模图案。

[0153] 在曲线 III 的情况下,适当的曝光条件未在确定单元的图案时设定,对其执行 OPC 的单元被设置在曝光条件下并且被用作掩模图案的初始值,以使得通过改变曝光条件而得的掩模图案的校正量较大,并且因此需要更长的计算时间。

[0154] 此外,根据该示例性实施例,在确定掩模图案之前,使用单元图案的参数和曝光条件来确定单元中的每一个的图案,以优化图像性能。因此,可以缩短确定掩模图案所需的计算时间,并且可以获得改进的图像性能。

[0155] 对于一个维布局所使用的图案是简单图案(如在相等栅格上设置的矩形图案),以

使得与在水平和垂直方向上延伸的图案(如 L 形图案)相比,在执行 OPC 时的图案的校正量不被曝光条件的改变所明显改变。

[0156] 在水平和垂直方向上延伸但不在相等栅格上设置的单元图案的情况下,当单元被设置为彼此相邻时,在图案的边界或转角处校正量变得更大,或可能需要图案的复杂校正。

[0157] 因此,OPC 的计算时间增加。相应地,该示例性实施例中的单元的图案的生成方法和掩模图案生成方法适合于在一维布局中所使用的图案。

[0158] 此外,通过该示例性实施例的单元的图案的生成方法所产生的单元可应用于各个器件的布局设计,以使得各个器件的图案的生成时间也可以缩短。

[0159] 本发明还通过执行以下处理来实现。也就是说,实现上述示例性实施例的功能的软件(程序)通过网络或各种存储介质而被提供给系统或设备,并且系统或设备的计算机(或 CPU 或 MPU)读出并且执行程序。

[0160] 接下来,将描述器件(如液晶显示器件)的制造方法。通过包括形成透明电极的工艺来制造液晶显示器件。形成透明电极的工艺包括以下工艺:在沉积有透明导电膜的玻璃基板上应用感光剂,在曝光装置上安装掩模以对应用了感光剂的玻璃基板曝光,使玻璃基板显影。掩模是用如上所述所生成的掩模的图案来制造的。

[0161] 使用如上所述的曝光装置的器件制造方法也适合于制造除了液晶显示器件之外的各种器件(如半导体器件)。上述方法可以包括以下工艺:在曝光装置上安装如上所述所制造的掩模以使应用了感光剂的基板曝光,并且使经曝光的基板显影。此外,器件制造方法可以包括其它传统工艺(氧化、膜形成、沉积、掺杂、平坦化、蚀刻、抗蚀剂剥离、切片、键合或封装)。

[0162] 虽然已经参照示例性实施例描述了本发明,但应理解,本发明不限于公开的示例性实施例。所附权利要求的范围将要赋予最宽泛的解释,从而包括所有修改、等效结构以及功能。

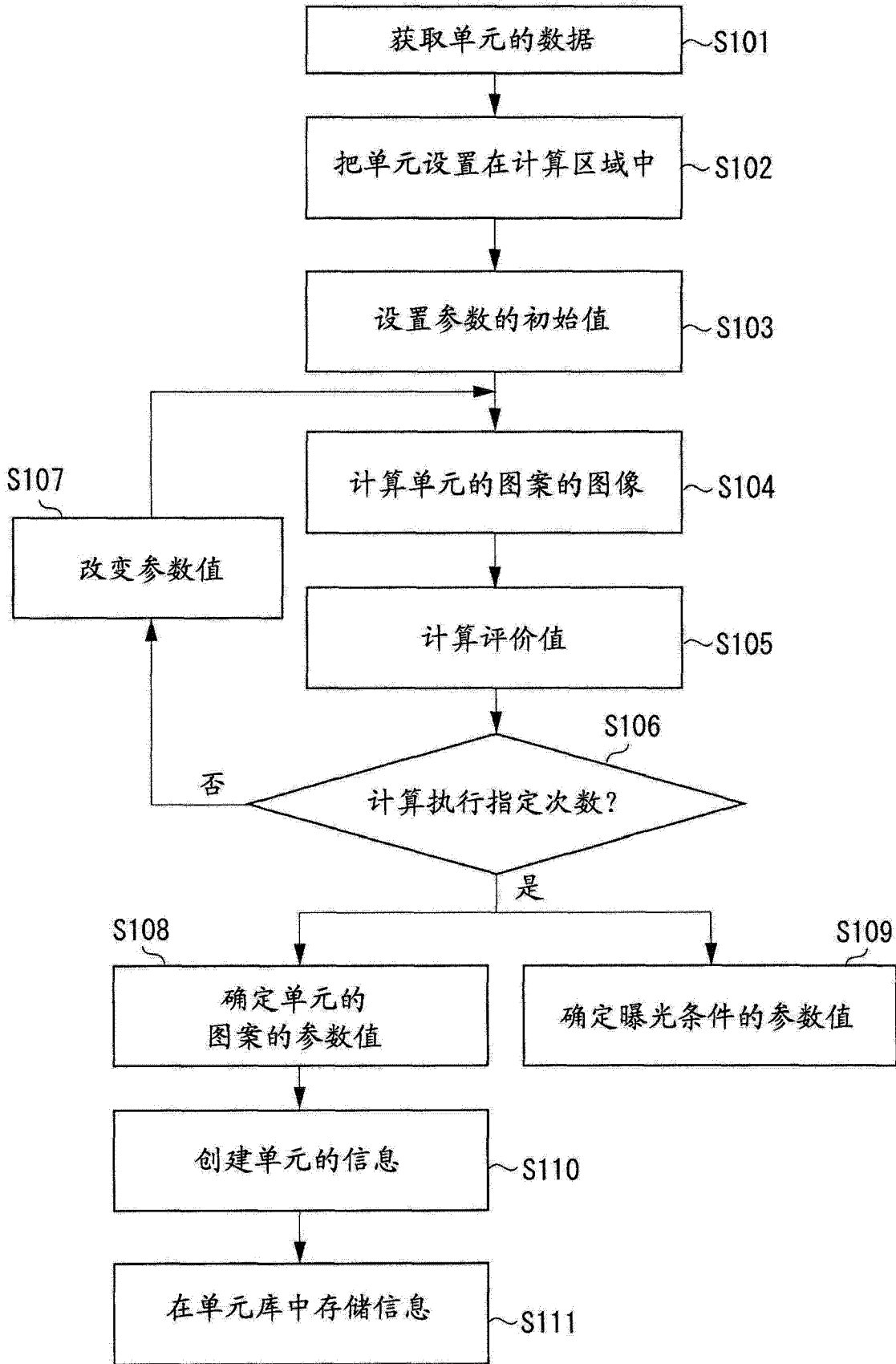


图 1

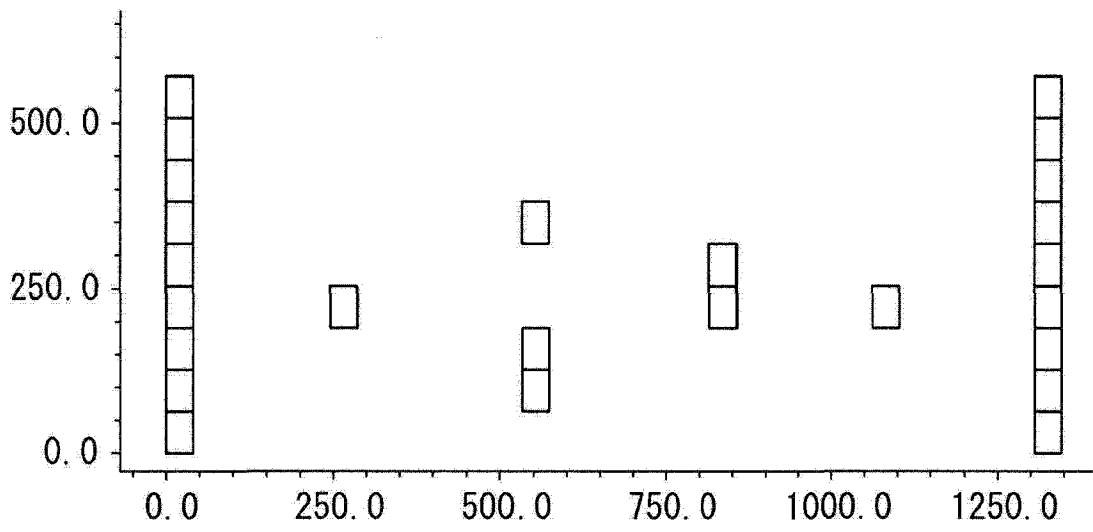


图 2

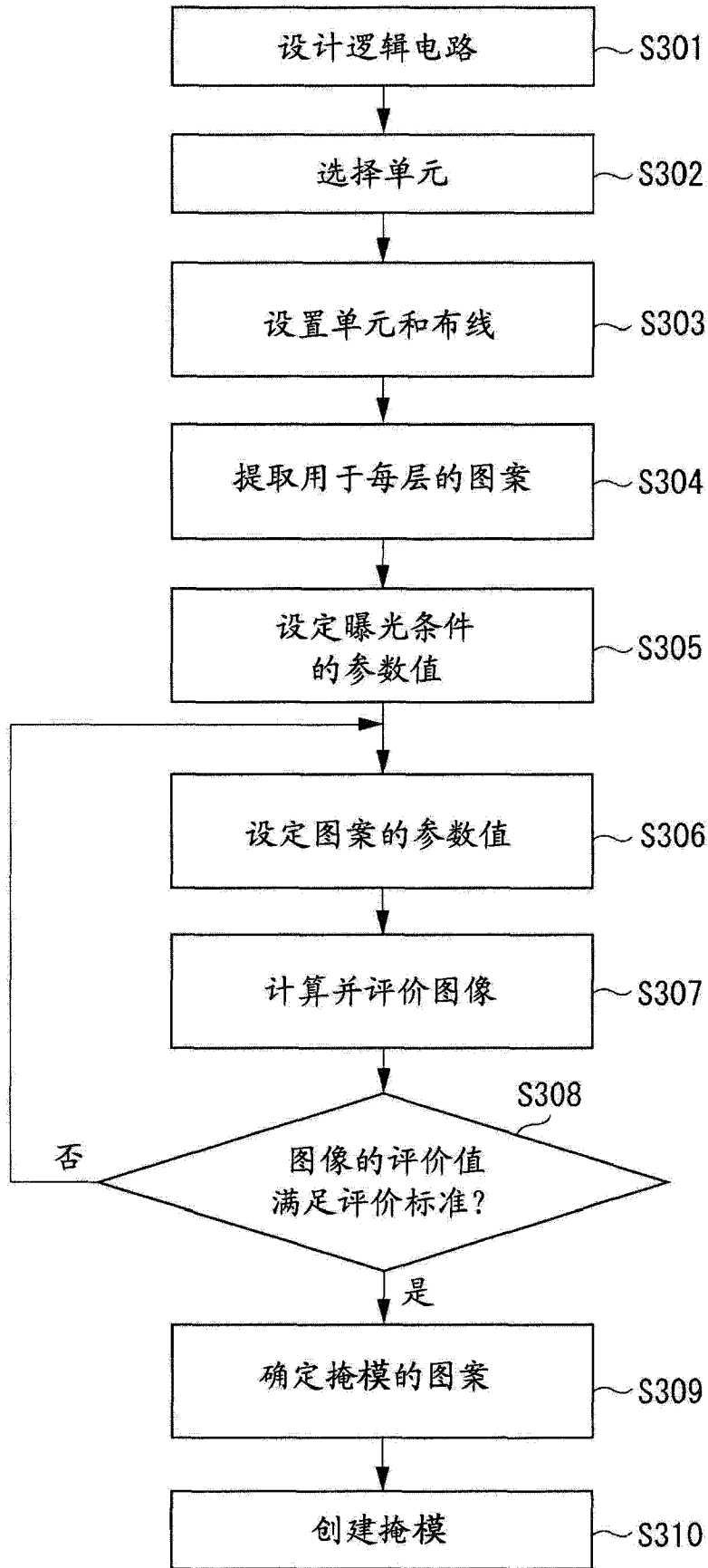


图 3

图案的类型	A		B		C		D		E	
	F		G		H		I		J	
	K		L		M		N		O	

图 4

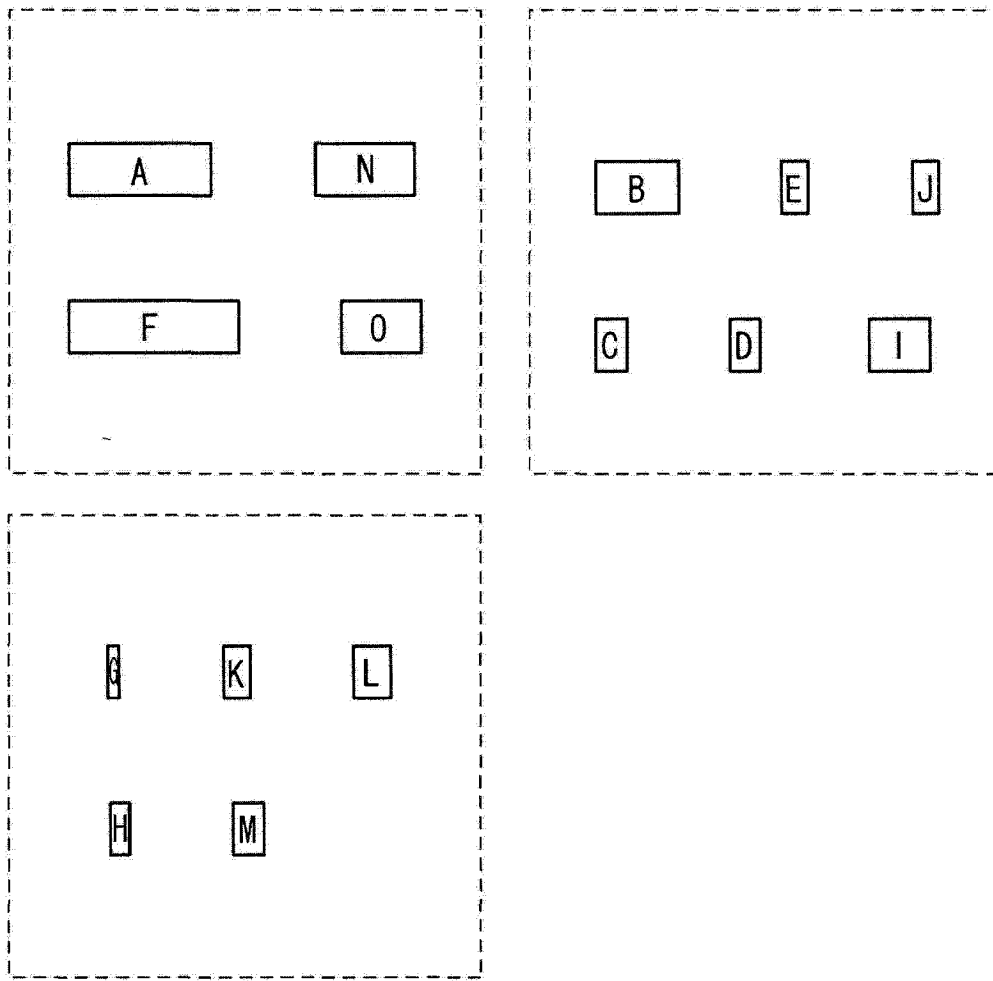


图 5

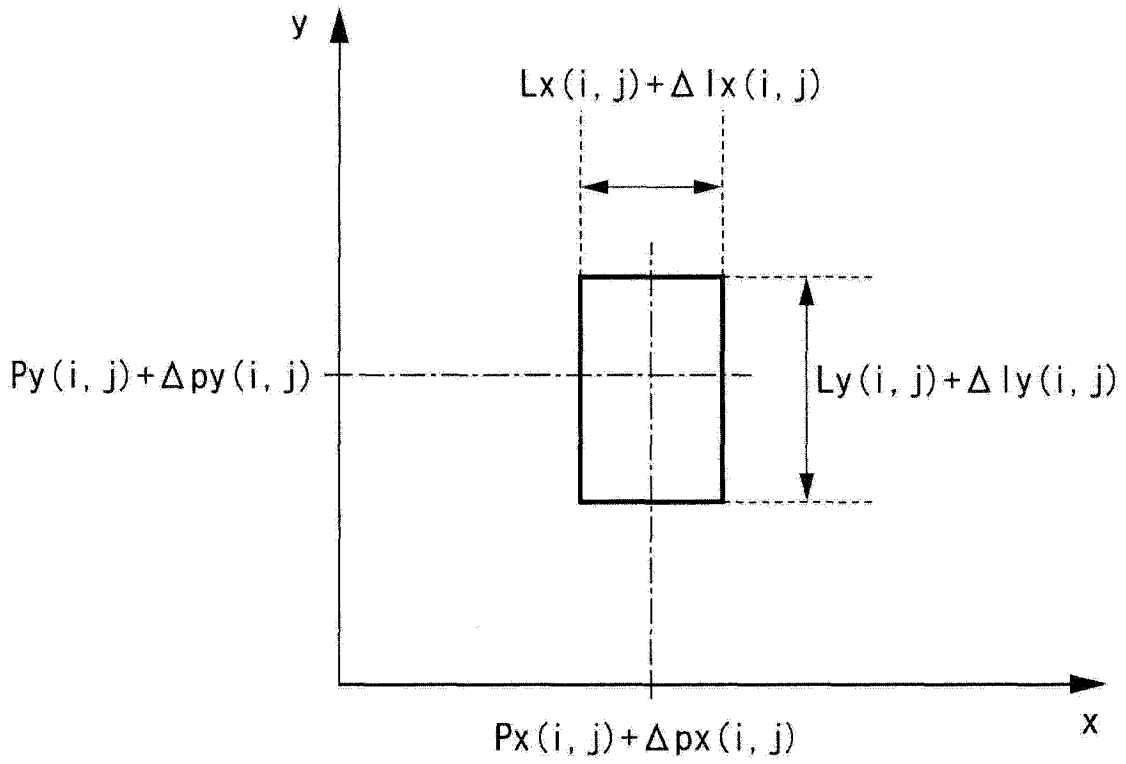


图 6

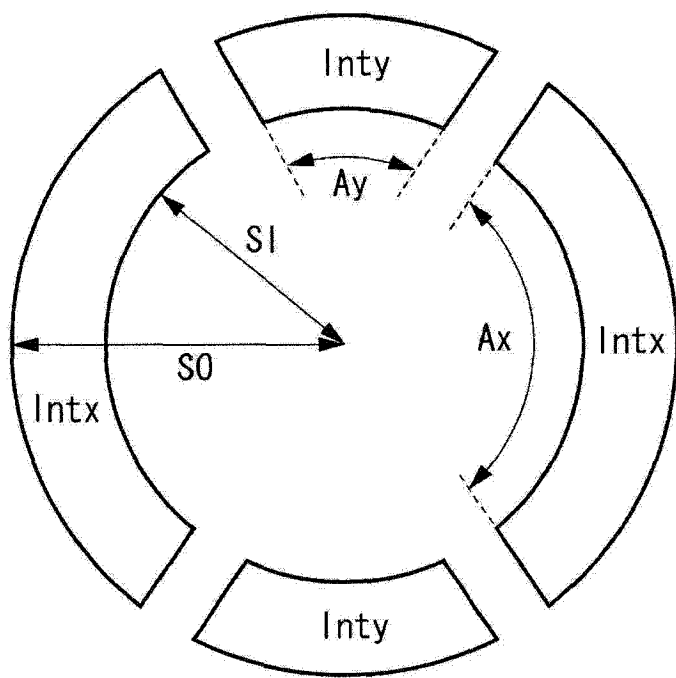


图 7A

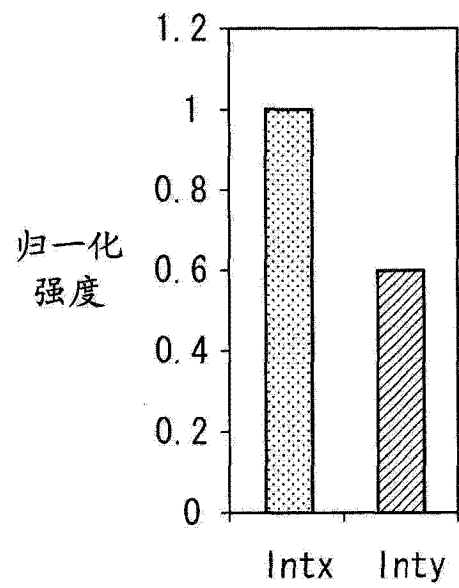


图 7B

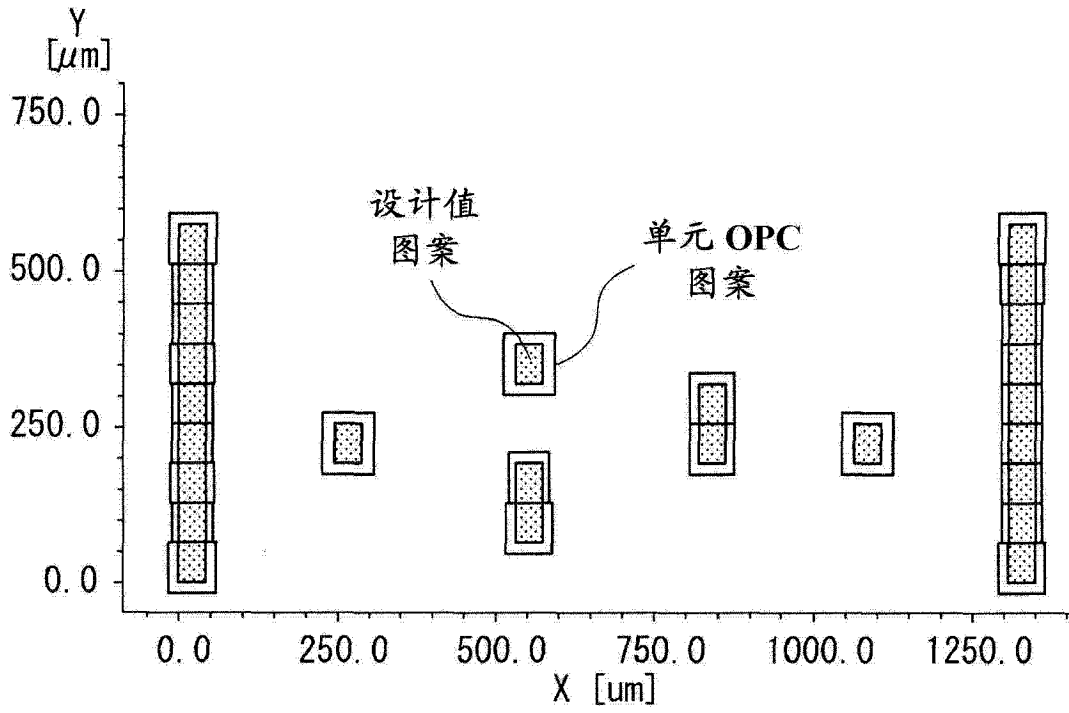


图 8A

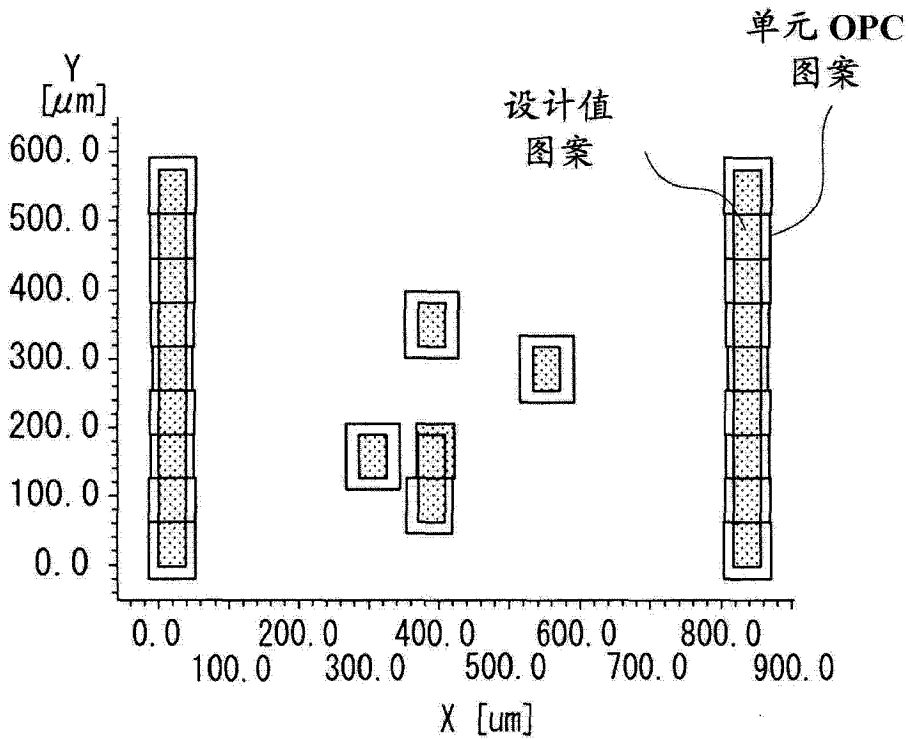


图 8B

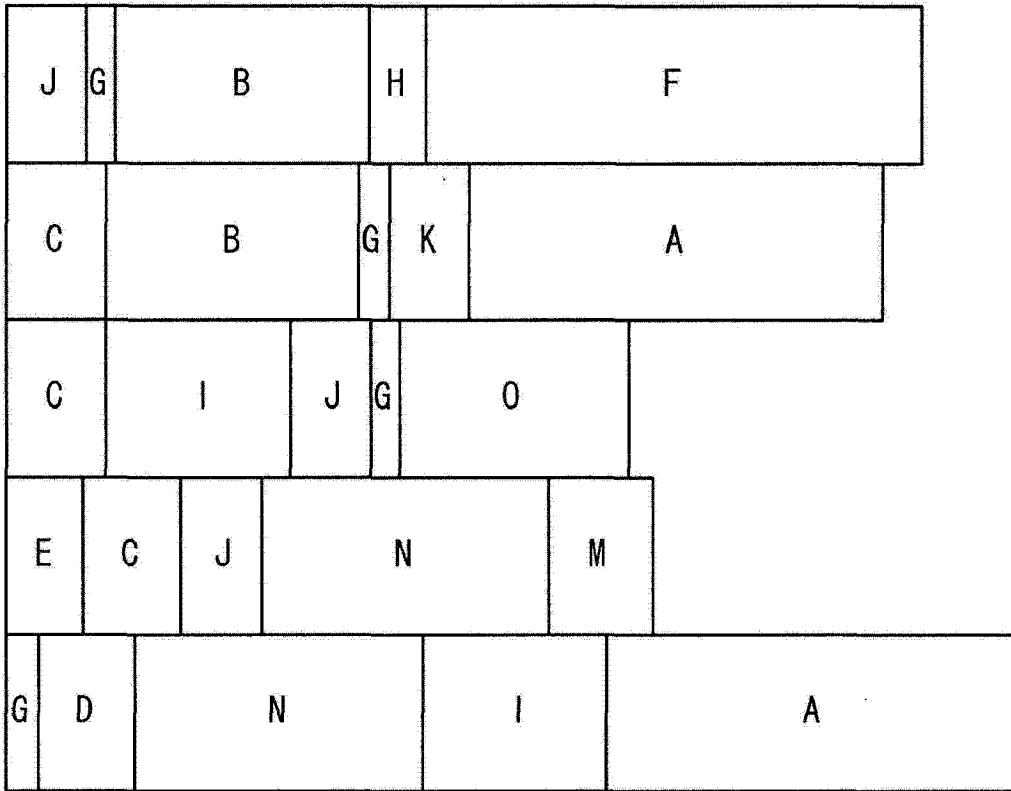


图 9

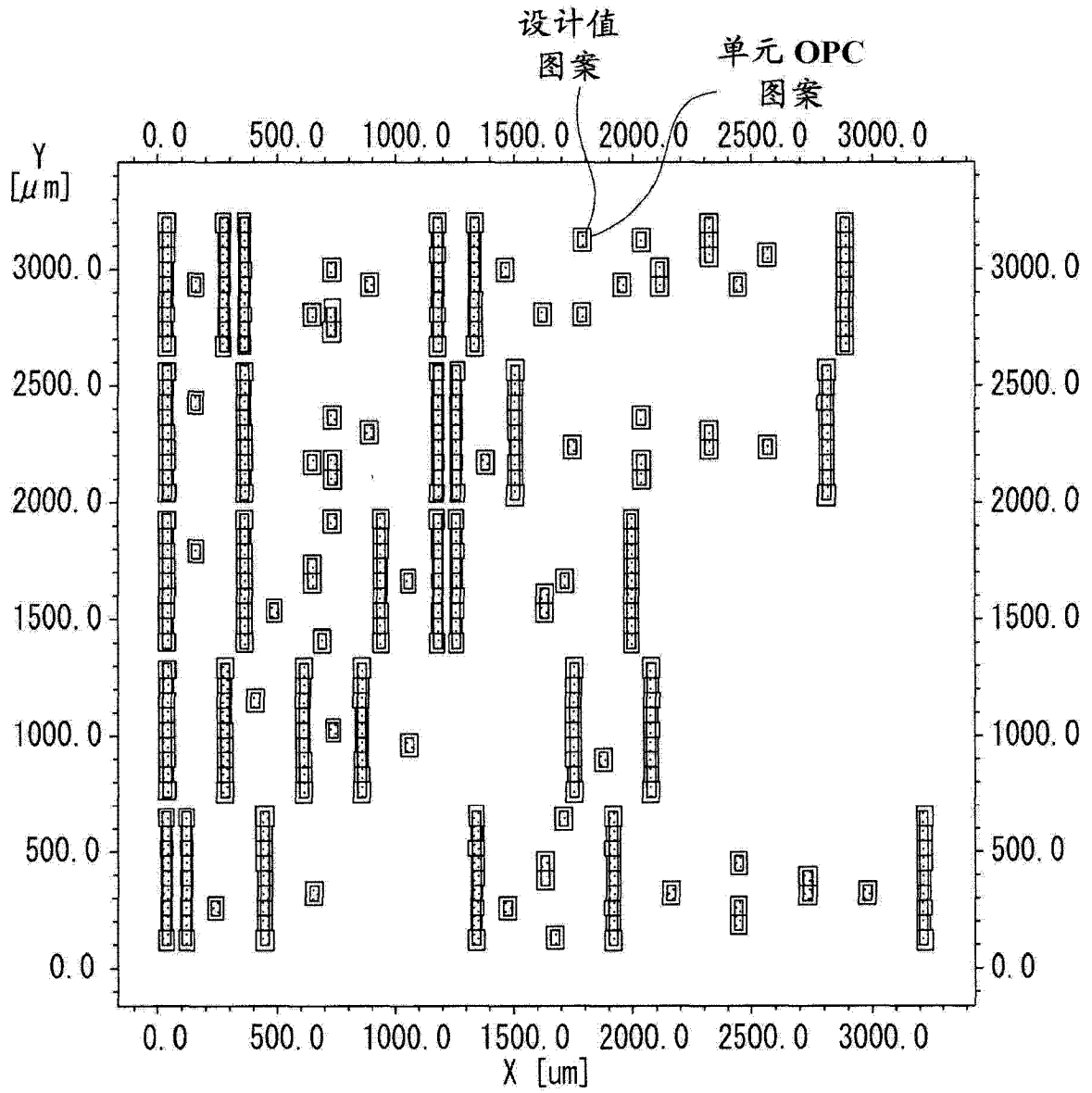


图 10

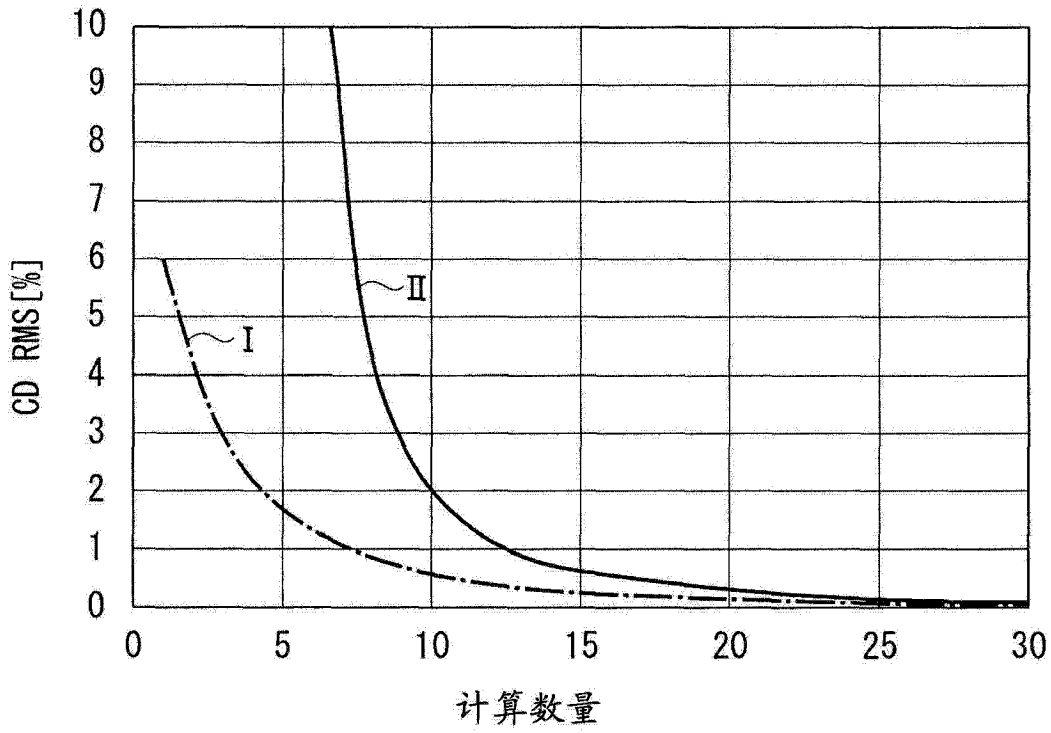


图 11

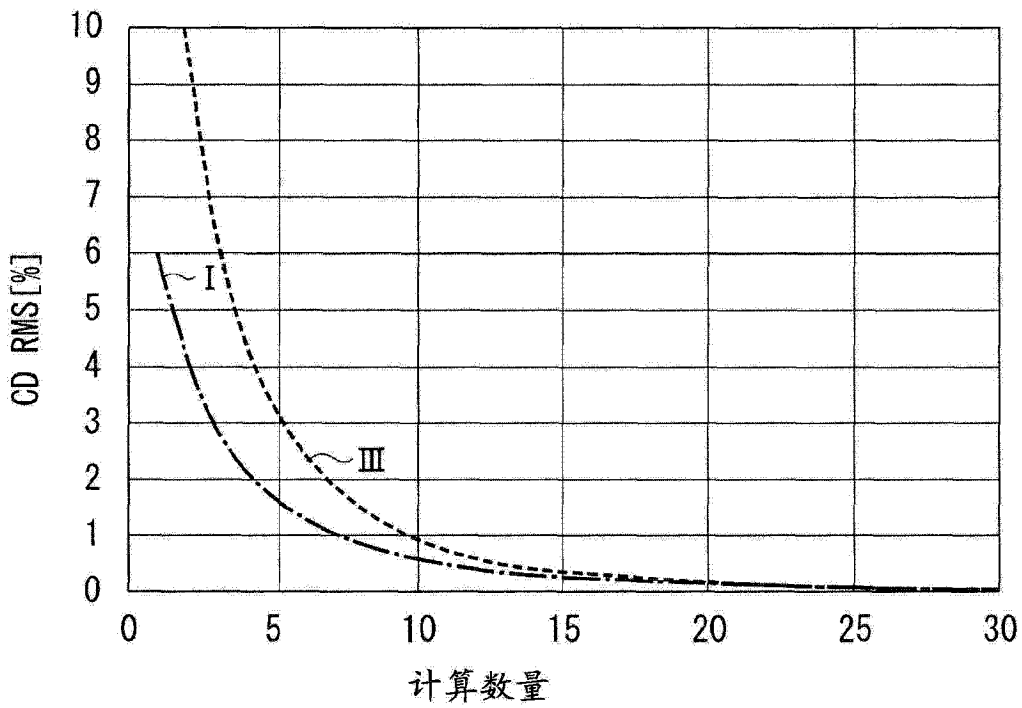


图 12