

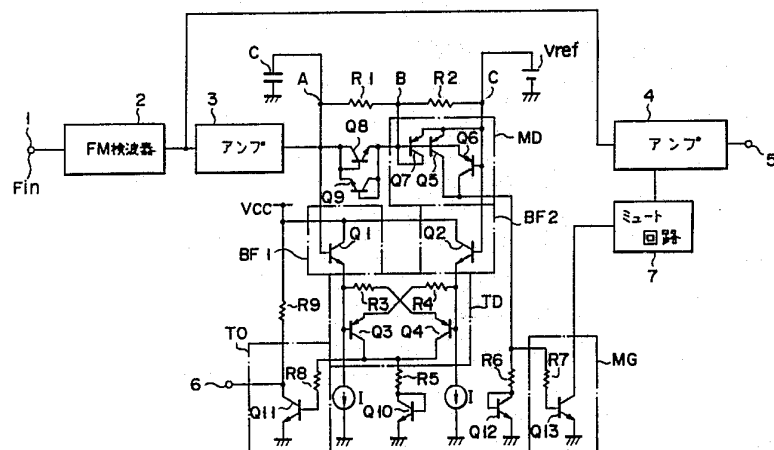


特許協力条約に基づいて公開された国際出願

(51) 国際特許分類5 H03J 3/00	A1	(11) 国際公開番号 WO 91/06150 (43) 国際公開日 1991年5月2日 (02. 05. 1991)
(21) 国際出願番号 PCT/JP90/01335 (22) 国際出願日 1990年10月17日 (17. 10. 90) (30) 優先権データ 特願平1/269664 1989年10月17日 (17. 10. 89) JP (71) 出願人 (米国を除くすべての指定国について) 株式会社 東芝 (KABUSHIKI KAISHA TOSHIBA) [JP/JP] 〒210 神奈川県川崎市幸区堀川町72番地 Kanagawa, (JP) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 伊藤 雅 (ITO, Masashi) [JP/JP] 〒245 神奈川県横浜市戸塚区戸塚町2833-47 皇谷台ハイッB-102 Kanagawa, (JP) 渡部秀二 (WATANABE, Shuuji) [JP/JP] 〒211 神奈川県川崎市幸区小倉1番地-1 Kanagawa, (JP) (74) 代理人 弁理士 鈴江武彦, 外 (SUZUYE, Takehiko et al.) 〒100 東京都千代田区霞が関3丁目7番2号 Tokyo, (JP) (81) 指定国 DE (欧州特許), FR (欧州特許), GB (欧州特許), US. 添付公開書類 国際調査報告書		

(54) Title: TUNE DETECTING CIRCUIT**(54) 発明の名称** 同調検出回路

- 2...FM detector
 3...amplifier
 4...amplifier
 7...mute circuit

**(57) Abstract**

A tune detecting circuit that is used, for example, for an FM radio receiver and that has the function of detecting the mute band. The tune detecting circuit helps solve the problem related to setting a band ratio of the tune detecting band to the non-mute band. For this purpose, a resistor for setting a band to be detected is provided between an end of a capacitor that removes AC signals included in the FM detect signals and an end of the power source that supplies reference power source. An input terminal of a first buffer circuit is connected to a point where the resistor and the capacitor are connected together, and an input terminal of a second buffer circuit is connected to a point where the resistor and the power source are connected together. A tuning band detector that detects the tuning band is connected to the output terminals of the first and second buffer circuits. A detuned mute band detector that detects the detuned mute band is provided between any divided point of the resistor and an end of the power source. In response to an output signal from the detuned mute band detector, the mute circuit controls the gain of an amplifier that amplifies FM detect signals.

(57) 要約

この発明は、例えばFMラジオ受信器に使用され、ミュート帯域を検出するミュート帯域検出機能を有する同調検出回路に係わり、同調検出帯域と非ミュート帯域の帯域比の設定に関する課題を解決するものである。このため、FM検波信号に含まれる交流信号を除去するためのキャパシタの一端と基準電源を供給する電源の一端との間には検出すべき帯域を設定する抵抗が設けられている。第1のバッファ回路の入力端は抵抗とキャパシタとの接続点に接続され、第2のバッファ回路の入力端は抵抗と電源の接続点に接続されている。同調帯域を検出する同調帯域検出部は第1、第2のバッファ回路の出力端に接続されている。離調ミュート帯域を検出する離調ミュート帯域検出部は抵抗の任意の分割点と電源の一端との相互間に設けられている。ミュート回路は離調ミュート帯域検出部の出力信号に応じて、FM検波信号を増幅する増幅器の利得を制御している。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT オーストリア	ES スペイン	MG マダガスカル
AU オーストラリア	FI フィンランド	ML マリ
BB バルバドス	FR フランス	MR モーリタニア
BE ベルギー	GA ガボン	MW マラウイ
BF ブルキナ・ファソ	GB イギリス	NL オランダ
BG ブルガリア	GR ギリシャ	NO ノルウェー
BJ ベナン	HU ハンガリー	PL ポーランド
BR ブラジル	IT イタリア	RO ルーマニア
CA カナダ	JP 日本	SD スーダン
CF 中央アフリカ共和国	KP 朝鮮民主主義人民共和国	SE スウェーデン
CG コンゴ	KR 大韓民国	SN セネガル
CH スイス	LI リヒテンシュタイン	SU ソビエト連邦
CI コート・ジボアール	LK スリランカ	TD チャード
CM カメルーン	LU ルクセンブルグ	TG トーゴ
DE ドイツ	MC モナコ	US 米国
DK デンマーク		

明 細 書

同調検出回路

技術分野

この発明は、例えばFMラジオ受信器に使用され、離調した場合、ミュートを行う帯域を検出する離調ミュート帯域検出機能を有する同調検出回路に関する。

背景技術

第4図は、従来と同調回路を示すものである。

FM中間周波数信号が供給される入力端子11はFM検波器12の入力端に接続されている。このFM検波器12の出力端は、アンプ13およびアンプ14に接続され、このアンプ14の出力端は出力端子15に接続されている。

前記アンプ13の出力端は、交流信号を除去するためのキャパシタC1を介して接地されるとともに、抵抗R11、基準電圧V_{ref}を介して接地されている。この抵抗R11の両端には、離調ミュート帯域検出部を構成するトランジスタQ11、Q12、Q13が接続されている。このトランジスタQ12のコレクタは離調ミュート信号発生部を構成するトランジスタQ16、Q15、Q14、および抵抗R12を介して前記アンプ14の利得を制御するミュート回路16に接続されている。さらに、前記トランジスタQ12のコレクタは抵抗R13を介して同調検出信号を生成するトランジスタQ17に接続されている。このトランジスタQ17のコレク

タは、抵抗 R_{14} を介して電源 V_{cc} に接続されるとともに、同調検出信号の出力端子 17 に接続されている。

上記構成において、入力端子 11 に供給された FM 中間周波数信号は FM 検波器 12 によって検波される。この検波出力信号はアンプ 13 によって増幅されるとともに、アンプ 14 を介して出力端子 15 に出力される。

前記アンプ 13 の出力信号のうち交流分はキャパシタ C_1 により除去され、直流分は抵抗 R_{11} に供給される。この抵抗 R_{11} の両端 A - B 間に発生した電圧値がトランジスタ Q_{11} 、 Q_{12} の例えば $\pm V_{BE}$ 以下の場合、トランジスタ Q_{11} 、 Q_{12} はオフ状態である。したがって、これらトランジスタ Q_{11} 、 Q_{12} によって駆動されるトランジスタ Q_{17} 、 Q_{14} もオフである。このため、出力端子 17 には、ハイレベルの同調検出信号が送出され、また、ミュート回路 16 は駆動されない。

一方、抵抗 R_{11} の A - B 間の電圧がトランジスタ Q_{11} あるいは Q_{12} の $\pm V_{BE}$ 以上の場合、トランジスタ Q_{11} あるいは Q_{12} がオン状態となる。したがって、トランジスタ Q_{17} がオンすることにより、出力端子 17 にはローレベルの離調検出信号が送出され、トランジスタ Q_{14} がオンすることによりミュート回路 16 が駆動され、検波出力が減衰する。

ところで、上記従来の同調検出回路においては、トランジスタ Q_{17} 、 Q_{14} はトランジスタ Q_{11} あるいは Q_{12} のコレクタ出力電流が抵抗 R_{12} 、 R_{13} を介して分流した電

流により駆動される。すなわち、抵抗 R_{13} 、 R_{12} によって分流された電流により、同調、離調を検出したり、ミュート回路 16 を駆動する。このため、同調検出帯域と非ミュート帯域の比を所定の比率に設定する際、例えば抵抗 R_{13} を小さくすると、同調検出帯域が狭まると同時に非ミュート帯域が広がってしまうため、帯域比の設定が難しい。

さらに、抵抗 13 からトランジスタ Q_{17} を見たインピーダンスと、抵抗 12 からトランジスタ Q_{15} を見たインピーダンスが互いに相違するため、抵抗 R_{13} と抵抗 R_{12} の比によって帯域比を設定することは困難である。また、帯域比はトランジスタの電流増幅率 β の影響、すなわち、トランジスタ Q_{17} のベース電流値にも影響を受ける。例えばトランジスタ Q_{17} のコレクタ電流を制限する抵抗 R_{14} の値により、トランジスタ Q_{17} がオンの時のベース電流の値が異なるのため、これにより帯域幅が影響を受け、帯域比が変化するものである。

この発明の目的は、同調検出帯域と非ミュート帯域の帯域比の設定が容易で、しかも、各トランジスタの特性が一致していない場合においても、帯域比が影響を受けることがない同調検出回路を提供することである。

発明の開示

この発明は次の構成によって達成される。

F M 検波信号に含まれる交流信号を除去するためのキャパシタと、

基準電源を供給する電源と、

この電源の一端と前記キャパシタの一端との相互間に設けられ、検出すべき帯域を設定する抵抗と、

この抵抗の両端間に接続され、同調帯域を検出する同調帯域検出部と、

前記抵抗の任意の分圧電圧に応じて離調ミュート帯域を検出する離調ミュート帯域検出部と、

を具備したことを特徴とする同調検出回路。

すなわち、この発明は、検出すべき帯域を設定する抵抗の両端間に、同調を検出する同調検出部を設け、さらに、抵抗の任意の分圧電圧に応じて、離調ミュート帯域を検出する検出部を設けることにより、この検出部の同調検出帯域と非ミュート帯域の帯域比を抵抗値の比によって高精度に設定することができる。しかも、それぞれの検出部への入力電圧を抵抗値の比によって決定できるため、回路素子の誤差の影響を除去することができる。

図面の簡単な説明

第1図はこの発明の一実施例を示す回路図、第2図、第3図はそれぞれ第1図の動作を説明するために示す特性図、第4図は従来の同調検出回路を示す回路図である。

発明を実施するための最良の形態

以下、この発明の一実施例について図面を参照して説明する。

第1図において、FM中間周波信号 F_{in} が供給される入力端子1は、FM検波器2に接続されている。このFM検波器2の出力端はアンプ3、およびアンプ4に接続されている。

このアンプ4の出力端は出力端子5に接続されている。

前記アンプ3の出力端は、交流信号を除去するためのキャパシタCを介して接地されるとともに、検出すべき帯域を設定するための抵抗R1、R2、基準電源V_{ref}を順次介して接地されている。さらに、前記抵抗R1の両端A-B間には、それぞれベースとコレクタが接続されてダイオードとして動作し、リミッタを構成するトランジスタQ8、Q9が接続されている。

さらに、抵抗R2の両端B-C間には、離調ミュート帯域検出部MDを構成するトランジスタQ7、Q5、Q6が接続されている。すなわち、抵抗R1、R2の接続点Bには、トランジスタQ7、Q5のベース、トランジスタQ6のエミッタに接続されている。前記トランジスタQ7のコレクタはそのベースに接続され、トランジスタQ7、Q5のエミッタはトランジスタQ6のベースに接続されるとともに、前記抵抗R2と基準電源V_{ref}の接続点Cに接続されている。前記トランジスタQ6のコレクタは前記トランジスタQ5のコレクタに接続されている。

尚、離調ミュート帯域検出部MDを抵抗R1の両端A-B間に設け、リミッタ回路を構成するトランジスタQ8、Q9を抵抗R2の両端B-C間に設けることも可能である。

また、前記アンプ3の出力端と抵抗R1の接続点Aには、高入力インピーダンスのトランジスタQ1のベースが接続されている。このトランジスタQ1は第1のバッファ回路BF1を構成している。このトランジスタQ1のコレクタは

電源 V_{cc} に接続されるとともに、高入力インピーダンスのトランジスタ Q_2 のコレクタに接続されている。このトランジスタ Q_2 は第 2 のバッファ回路 BF_2 を構成している。このトランジスタ Q_2 のベースは前記抵抗 R_2 と基準電源 V_{ref} の接続点 C に接続され、これらトランジスタ Q_2 、 Q_1 のエミッタはそれぞれ定電流源 I を介して接地されている。

前記トランジスタ Q_1 のエミッタは抵抗 R_3 を介してトランジスタ Q_4 のエミッタに接続されている。このトランジスタ Q_4 のベースは前記トランジスタ Q_2 のエミッタに接続されるとともに、抵抗 R_4 を介してトランジスタ Q_3 のエミッタに接続されている。このトランジスタ Q_3 のベースは前記トランジスタ Q_1 のエミッタに接続され、コレクタは前記トランジスタ Q_4 のコレクタとともに、抵抗 R_5 およびダイオード接続されたトランジスタ Q_{10} を介して接地されている。これらトランジスタ Q_3 、 Q_4 、抵抗 R_3 、 R_4 は同調帯域検出部 TD を構成し、抵抗 R_5 、トランジスタ Q_{10} は後述するトランジスタ Q_{11} を確実に動作させるために設けられている。

さらに、前記トランジスタ Q_3 、 Q_4 のコレクタは抵抗 R_8 を介してトランジスタ Q_{11} のベースに接続されている。このトランジスタ Q_{11} のエミッタは接地され、コレクタは抵抗 R_9 を介して前記電源 V_{cc} に接続されるとともに、同調・離調出力端子 6 に接続されている。これら抵抗 R_8 、トランジスタ Q_{11} は同調検出信号出力部 TO を構成している。

一方、前記トランジスタ Q_5 、 Q_6 のコレクタは抵抗 R_6 、

ダイオード接続されたトランジスタQ12を介して接地されるとともに、抵抗R7を介してトランジスタQ13のベースに接続されている。このトランジスタQ13のエミッタは接地され、コレクタはミュート回路7に接続されている。この抵抗R7、トランジスタQ13は離調ミュート信号発生部MGを構成している。前記ミュート回路7は前記アンプ4に接続されており、このミュート回路7によってアンプ4の利得が低下され、検波出力が減衰される。

上記構成において、第2図、第3図を参照して動作について説明する。

入力端子1を介して、FM検波器2に中心周波数 f_o (10.7MHz) より $\pm \Delta f_o$ 離れた周波数の信号が入力された場合、抵抗 $R1 + R2$ の両端A-Cには、FM検波器2、アンプ3の出力信号に比例して $\pm \Delta V$ の電位差が生ずる。この電位差 $\pm \Delta V$ はトランジスタQ1、Q2を介してトランジスタQ3、Q4に伝達される。ここで、この電位差 $\pm \Delta V$ とトランジスタQ3、Q4の V_{BE} の関係が(1)式に示す場合、

$$|\pm \Delta V| \geq V_{BE} Q3 (on), V_{BE} Q4 (on) \quad \dots (1)$$

トランジスタQ3、またはトランジスタQ4が導通し、これらトランジスタQ3またはQ4のコレクタ電流により、トランジスタQ11が駆動され、同調・離調出力端子6からローレベルの離調検出信号が出力される。

一方、上記条件が(2)式のような場合、

$$|\pm \Delta V| < V_{BE} Q3 (on), V_{BE} Q4 (on) \quad \dots (2)$$

トランジスタ Q 3、Q 4 はオフである。したがって、トランジスタ Q 1 1 もオフであり、同調・離調出力端子 6 からハイレベルの同調検出信号が出力される。

上記離調検出信号が出力されている場合、トランジスタ Q 1 (Q 2) のエミッタとトランジスタ Q 4 (Q 3) のベース間の電位はほぼ $V_{BE} Q 4 (on)$ ($V_{BE} Q 3 (on)$) に等しく、その電位は抵抗 R 1、R 2 の両端 A - C 間の電位 $|\pm \Delta V|$ に等しい。

また、この状態において、抵抗 R 2 の両端 C - B 間の電位は、 $|\pm \Delta V|$ ($V_{BE} Q 4 (on)$ 、 $V_{BE} Q 3 (on)$) を抵抗 R 1 と R 2 で電圧を分割したものであるから、 $V_{BE}(on)$ より小さい。したがって、離調帯域検出部 MD を構成するトランジスタ Q 5 ~ Q 7 はオフのままであり、ミュート回路 7 は駆動されない。

上記状態よりさらに離調して $\pm \Delta f$ がさらに増加し、抵抗 R 2 の両端間 C - B の電位が、トランジスタ Q 5 がオンする電位、すなわち、 $V_{BE} Q 5 (on)$ 、またはトランジスタ Q 6 がオンする電位、すなわち、 $V_{BE} Q 6 (on)$ を超えると、トランジスタ Q 5 またはトランジスタ Q 6 がオンする。このため、トランジスタ Q 5 または Q 6 のコレクタ電流によってトランジスタ Q 1 3 がオンする。したがって、ミュート回路 7 が動作してアンプ 4 の利得を低下し、検波出力が減衰される。

次に、同調検出帯域と非ミュート帯域の帯域比について説明する。

アンプ 3 の出力信号により、抵抗 R 1、R 2 の両端間

A - C に $\pm \Delta V$ の電位差が生じた場合、同調状態を示す時は、

$$|\pm \Delta V| < V_{BE} Q 3 (on), V_{BE} Q 4 (on) \quad \dots (3)$$

であり、離調状態を示す時は、

$$|\pm \Delta V| \geq V_{BE} Q 3 (on), V_{BE} Q 4 (on) \quad \dots (4)$$

である。

一方、離調しミュートを行う時の抵抗 $R 1$ 、 $R 2$ の両端間 A - C の電位差を $\pm \Delta V_1$ とすると、

$$\begin{aligned} |\pm \Delta V_1| &\cdot R 2 / (R 1 + R 2) \\ &\geq V_{BE} Q 5 (on), V_{BE} Q 6 (on) \end{aligned} \quad \dots (5)$$

(5) 式で示す条件の時トランジスタ $Q 5$ 、またはトランジスタ $Q 6$ がオンし、離調ミュート信号発生部 MG を介してミュート回路 7 が駆動される。

同調検出帯域と非ミュート帯域との比は、トランジスタ $Q 3$ または $Q 4$ がオンする A - C 間の電位差 $|\pm \Delta V|$ とトランジスタ $Q 5$ または $Q 6$ がオンする時の A - C 間電位差 $|\pm \Delta V_1|$ との比であるから、 $V_{BE} Q 3 (on) = V_{BE} Q 4 (on) = V_{BE} Q 5 (on) = V_{BE} Q 6 (on)$ とすると、

$$\begin{aligned} &\text{非ミュート帯域} / \text{同調検出帯域} \\ &= |\pm \Delta V_1| / |\pm \Delta V| \\ &= 1 + R 1 / R 2 \end{aligned} \quad \dots (6)$$

となり、抵抗 $R 1$ と $R 2$ の比によって決定される。したがっ

て、検出帯域比を高精度に決定することができる。しかも、抵抗比によってこれを決定することができるため、トランジスタの電流増幅率 β の誤差による影響を受けにくいものである。

第3図は、 $R_1 / R_2 = 1$ 、すなわち、帯域比を“2”に設定した場合の同調検出帯域と離調ミュート帯域および非ミュート帯域の特性を示している。

上記実施例によれば、抵抗 R_1 、 R_2 の両端間に、同調帯域を検出する同調帯域検出部TDを設け、さらに、抵抗 R_2 の両端間に離調ミュート帯域を検出する離調ミュート帯域検出部MDを設けている。したがって、この検出部MDの非ミュート帯域と同調検出帯域との帯域比を抵抗 R_1 、 R_2 の抵抗値の比によって高精度に設定することができる。

しかも、離調ミュート帯域検出部MDの入力電圧を抵抗 R_1 、 R_2 の比によって決定できるため、トランジスタの電流増幅率 β のばらつきにより、帯域比に誤差が生ずることを防止できる。

なお、この発明は上記実施例に限定されるものではなく、発明の要旨を変えない範囲において種々変形実施可能なことは勿論である。

産業上の利用可能性

以上、詳述したようにこの発明によれば、同調検出帯域と非ミュート帯域との帯域比を抵抗値の比によって高精度に設定することができる。しかも、離調ミュート帯域の検出部の入力電圧を抵抗の比によって決定できるため、回路素子の誤

差により、帯域比に誤差が生ずることを防止できる。したがって、FMの同調検出回路として有利であり、産業上の利用可能性は大きいものである。

請求の範囲

(1) FM検波信号に含まれる交流信号を除去するためのキャパシタと、

基準電源を供給する電源と、

この電源の一端と前記キャパシタの一端との相互間に設けられ、検出すべき帯域を設定する抵抗と、

この抵抗の両端間に接続され、同調帯域を検出する同調帯域検出部と、

前記抵抗の任意の分圧電圧に応じて離調ミュート帯域を検出する離調ミュート帯域検出部と、

を具備したことを特徴とする同調検出回路。

(2) 前記FM検波信号を増幅する増幅器と、前記離調ミュート帯域検出部の出力信号に応じて前記増幅器の利得を制御するミュート回路とを具備したことを特徴とする請求の範囲第1項記載の同調検出回路。

(3) FM検波信号に含まれる交流信号を除去するためのキャパシタと、

基準電源を供給する電源と、

この電源の一端と前記キャパシタの一端との相互間に設けられ、検出すべき帯域を設定する抵抗と、

この抵抗と前記キャパシタとの接続点に入力端が接続された第1のバッファ回路と、

前記抵抗と電源の接続点に入力端が接続された第2のバッファ回路と、

これら第1、第2のバッファ回路の出力端に接続され、同

調帯域を検出する同調帯域検出部と、

前記抵抗の任意の点と前記電源の一端との相互間に設けられ、離調ミュート帯域を検出する離調ミュート帯域検出部と、
を具備したことを特徴とする同調検出回路。

(4) 前記FM検波信号を増幅する増幅器と、前記離調ミュート帯域検出部の出力信号に応じて前記増幅器の利得を制御するミュート回路とを具備したことを特徴とする請求の範囲第3項記載の同調検出回路。

(5) 前記第1のバッファ回路はベースが前記キャパシタと抵抗の接続点に接続された第1のトランジスタによって構成されていることを特徴とする請求の範囲第3項記載の同調検出回路。

(6) 前記第2のバッファ回路はベースが前記電源と抵抗の接続点に接続された第2のトランジスタによって構成されていることを特徴とする請求の範囲第3項記載の同調検出回路。

(7) 前記第1のバッファ回路はベースが前記キャパシタと抵抗の接続点に接続された第1のトランジスタによって構成され、前記第2のバッファ回路はベースが前記電源と抵抗の接続点に接続された第2のトランジスタによって構成され、前記同調帯域検出回路は第1、第2のトランジスタのエミッタにベースがそれぞれ接続され、エミッタが前記第2、第1のトランジスタのエミッタにそれぞれ接続された第3、第4のトランジスタと、ベースがこれら第3、第4のトランジスタのコレクタに接続された第5のトランジスタによって構成

されていることを特徴とする請求の範囲第3項記載の同調検出回路。

(8) 前記離調ミュート帯域検出部は、前記抵抗の任意の分割点にベースが接続された第6のトランジスタと、前記電源の一端にベースが接続された第7のトランジスタとによって構成されていることを特徴とする請求の範囲第3項記載の同調検出回路。

(9) FM検波信号に含まれる交流信号を除去するためのキャパシタと、

基準電源を供給する電源と、

この電源の一端と前記キャパシタの一端との相互間に設けられ、検出すべき帯域を設定する抵抗と、

この抵抗と前記キャパシタとの接続点に入力端が接続された高入力インピーダンスの第1のバッファ回路と、

前記抵抗と電源の接続点に入力端が接続された高入力インピーダンスの第2のバッファ回路と、

これら第1、第2のバッファ回路の出力端に接続され、同調帯域を検出する同調帯域検出部と、

前記抵抗の任意の点と前記電源の一端との相互間に設けられ、離調ミュート帯域を検出する離調ミュート帯域検出部と、

前記FM検波信号を増幅する増幅器と、

前記離調ミュート帯域検出部の出力信号に応じて前記増幅器の利得を制御するミュート回路と、

を具備したことを特徴とする同調検出回路。

(10) 前記第1のバッファ回路はベースが前記キャパシ

タと抵抗の接続点に接続された第1のトランジスタによって構成されていることを特徴とする請求の範囲第9項記載の同調検出回路。

(11) 前記第2のバッファ回路はベースが前記電源と抵抗の接続点に接続された第2のトランジスタによって構成されていることを特徴とする請求の範囲第9項記載の同調検出回路。

(12) 前記第1のバッファ回路はベースが前記キャパシタと抵抗の接続点に接続された第1のトランジスタによって構成され、前記第2のバッファ回路はベースが前記電源と抵抗の接続点に接続された第2のトランジスタによって構成され、前記同調帯域検出回路は第1、第2のトランジスタのエミッタにベースがそれぞれ接続され、エミッタが前記第2、第1のトランジスタのエミッタにそれぞれ接続された第3、第4のトランジスタと、ベースがこれら第3、第4のトランジスタのコレクタに接続された第5のトランジスタによって構成されていることを特徴とする請求の範囲第9項記載の同調検出回路。

(13) 前記離調ミュート帯域検出部は、前記抵抗の任意の分割点にベースが接続された第6のトランジスタと、前記電源の一端にベースが接続された第7のトランジスタとによって構成されていることを特徴とする請求の範囲第9項記載の同調検出回路。

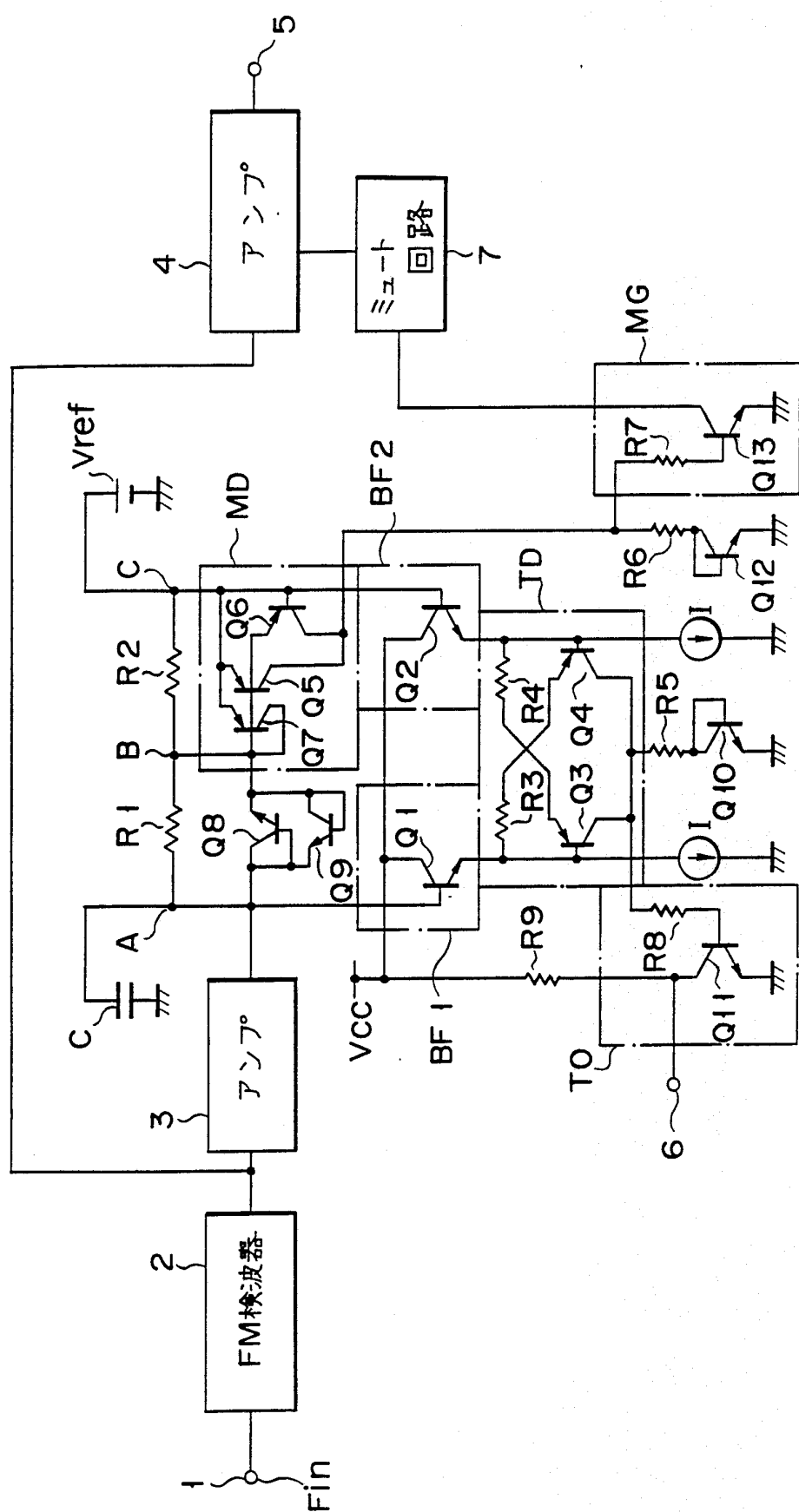


FIG. 1

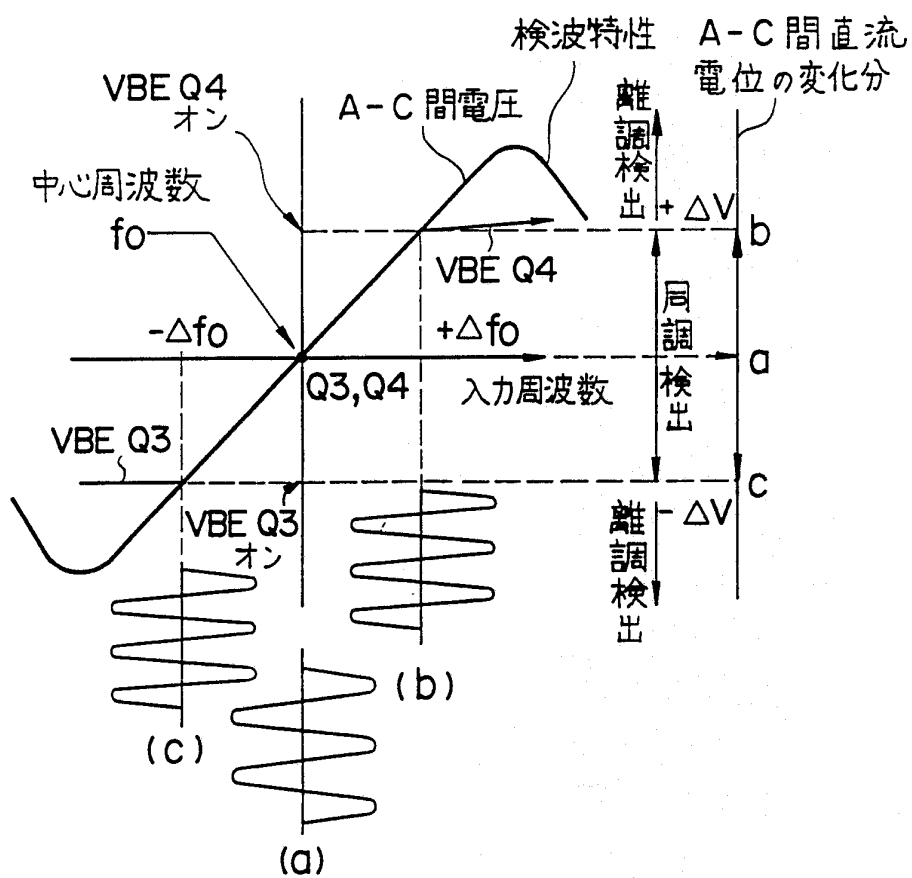


FIG. 2

3/3

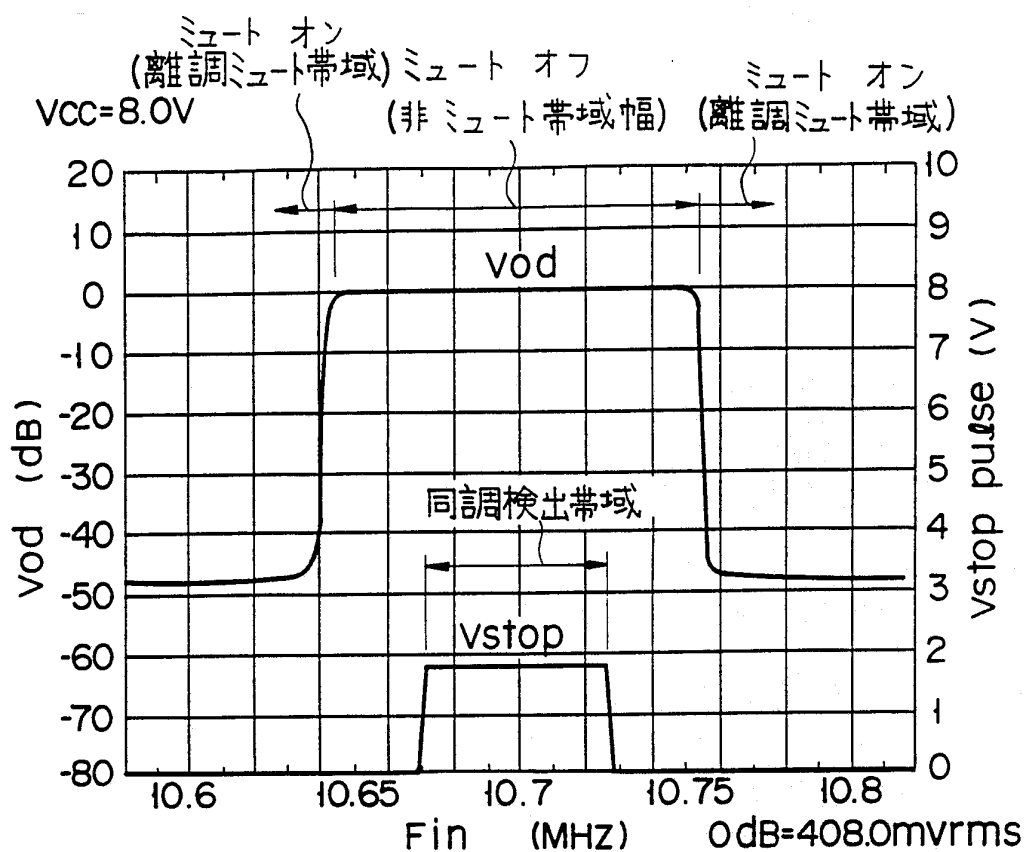


FIG. 3

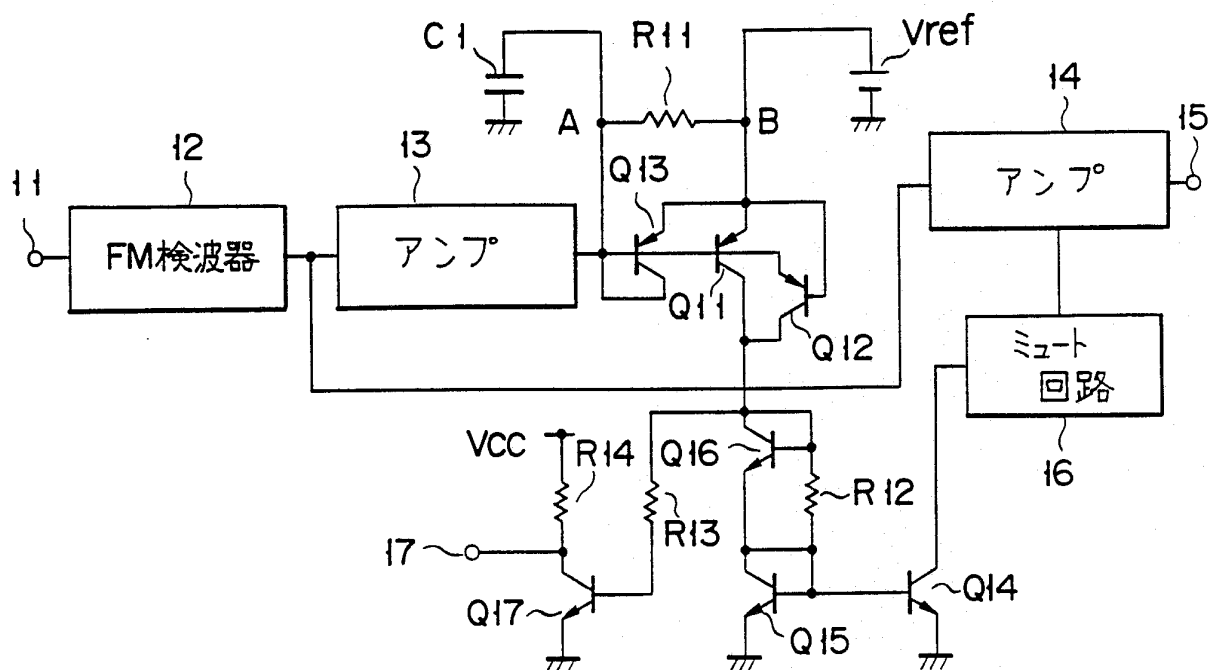


FIG. 4

INTERNATIONAL SEARCH REPORT

International Application No PCT/JP90/01335

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ⁶		
According to International Patent Classification (IPC) or to both National Classification and IPC		
Int. Cl ⁵ H03J3/00		
II. FIELDS SEARCHED		
Minimum Documentation Searched ⁷		
Classification System	Classification Symbols	
IPC	H03J3/00-3/32, H04B1/10	
Documentation Searched other than Minimum Documentation to the extent that such Documents are included in the Fields Searched ⁸		
Jitsuyo Shinan Koho	1926 - 1990	
Kokai Jitsuyo Shinan Koho	1971 - 1990	
III. DOCUMENTS CONSIDERED TO BE RELEVANT ⁹		
Category [*]	Citation of Document, ¹¹ with indication, where appropriate, of the relevant passages ¹²	Relevant to Claim No. ¹³
Y	JP, Y2, 59-24200 (Pioneer Electronic Corp.), July 18, 1984 (18. 07. 84), (Family: none)	1-13
Y	JP, A, 61-141224 (Sony Corp.), June 28, 1986 (28. 06. 86), (Family: none)	1-13
[*] Special categories of cited documents: ¹⁰ "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
IV. CERTIFICATION		
Date of the Actual Completion of the International Search	Date of Mailing of this International Search Report	
December 17, 1990 (17. 12. 90)	January 14, 1991 (14. 01. 91)	
International Searching Authority	Signature of Authorized Officer	
Japanese Patent Office		

国 際 調 査 報 告

国際出願番号PCT/JP 90 / 01335

I. 発明の属する分野の分類		
国際特許分類 (IPC) Int. Cl⁵ H03J3/00		
II. 国際調査を行った分野		
調 査 を 行 っ た 最 小 限 資 料		
分 類 体 系	分 類 記 号	
IPC	H03J3/00-3/32, H04B1/10	
最小限資料以外の資料で調査を行ったもの		
日本国実用新案公報 1926-1990年 日本国公開実用新案公報 1971-1990年		
III. 関連する技術に関する文献		
引用文献の カテゴリー※	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
Y	JP, Y2, 59-24200 (パイオニア株式会社), 18. 7月. 1984 (18. 07. 84), (ファミリーなし)	1-13
Y	JP, A, 61-141224 (ソニー株式会社), 28. 6月. 1986 (28. 06. 86), (ファミリーなし)	1-13
※引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 「T」 国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリーの文献		
IV. 認 証		
国際調査を完了した日	国際調査報告の発送日	
17. 12. 90	14.01.91	
国際調査機関	権限のある職員	
日本国特許庁 (ISA/JP)	特許庁審査官	5 K 6 4 4 7
	鈴木 剛	®