(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.[6]
H04N 9/00
H04N 7/01

(45) 공고일자 1996년01월24일
(11) 공고번호 특1996-0001264

(21) 출원번호	특1992-0004685	(65) 공개번호	특1992-0019194
(22) 출원일자	1992년03월21일	(43) 공개일자	1992년10월22일

(30) 우선권주장 91-058661 1991년03월22일 일본(JP)
(71) 출원인 마쯔시다덴기산교 가부시기가이샤 다니이 아끼오
일본국 오오사까후 가도마시 오오아자가도마 1006반지

(72) 발명자 니오 유타카
일본국 오오사까후 히라카타시 쿠즈하아사히 2-15-8
마쯔우라 류지
일본국 오오사까후 타카쯔끼시 마끼타죠 1-2-201

(74) 대리인 신중훈

심사관 : 조용환 (책자공보 제4302호)

(54) 화상표시장치

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

화상표시장치

[도면의 간단한 설명]

제1도는 본 발명의 일실시예에 있어서의 화상표시장치의 블록도.

제2도는 제1도의 출력동기신호 발생회로의 일실시예를 표시한 블록도.

제3도는 제1도의 피일드주파수 변환회로의 일실시예를 표시한 블록도.

제4도는 제1도의 피일드주파수 변환회로의 일실시예(제3도)의 동작파형도.

제5도(a)는 피일드주파수 변환의 상하반전문제의 설명도.

제5도(b)는 상하반전문제를 해결하는 수법의 설명도.

제6도는 제1도의 주사선수 변환회로의 일실시예를 표시한 블록도.

제7도는 제1도의 주사선수 변환회로의 일실시예(제6도)의 동작파형도.

제8도는 제1도의 동기신호가 입력쪽과 비동기인 회로의 일실시예를 표시한 블록도.

제9도는 제1도의 동기신호가 입력쪽과 비동기인 회로의 일실시예를 동작파형도.

제10도는 종래의 다방식 텔레비전의 구성을 표시한 블록도.

* 도면의 주요부분에 대한 부호의 설명

1 : PAL 입력단자 2 : NTSC 입력단자

3 : SECAM 입력단자 4 : 동기재생회로

5, 10, 17, 25 : PAL 방식, NTSC 방식의 신호절환기

6 : 피일드주파수 변환회로 7 : 주사선수 변환회로

8, 51, 52 : 피일드메모리 9 : 라인메모리

11 : 출력동기신호 발생회로　　12 : 동기신호선

13 : 편향요우크　　14 : 디스플레이

15 : 입력쪽 수평동기 신호 입력단자　　16 : 입력쪽 수직동기신호 입력단자

18 : 6체배기　　19 : 위상비교회로

20 : 클록신호 발생회로　　21 : 수정발진자

22 : 분주기　　23 : 625 2분주기

24 : 5체배기　　26 : 출력쪽 클록신호 출력단자

27 : 출력쪽 수평주파수 출력단자　　28 : 출력쪽 수직주파수 출력단자

29, 37, 48 : 출력쪽 동기신호 입력단자

30, 38, 47 : 입력쪽 동기신호 입력단자　　31, 39, 46 : 영상신호 입력단자

32, 35, 50, 55 : 홀수짝수 판별　　33 : 입력신호 제어회로

34, 41 : 출력신호 제어회로　　36, 45, 57 : 영상신호 출력단자

42, 43 :승산기　　44 : 가산기

49, 56 : 신호절환기　　53 : 제어회로

54 : 예지(豫知)회로

[발명의 상세한 설명]

본 발명은 현행 세계 방송방식의 영상신호를 표시하는 것을 목적으로 한 화상표시장치에 관한 것이다.

현재의 텔레비젼 방송방식은, PAL, NTSC, SECAM의 색의 방식의 차이, 또 각각에 방송대역의 차이가 있기 때문에 합계하면 10종류 이상이나 존재하고, 각각 개개의 방식의 표시장치에서는 다른 방식의 영상신호를 표시하는 것은 할 수 없다.

그래서 다른 방송방식의 영상신호를 표시하기 위하여, 현행 세계 방송방식 대응텔레비전 수상기(이후, 다방식 텔레비전이라 호칭함)가 있다.

이하에 종래의 다방식 텔레비전에 대해서 제10도를 사용해서 설명한다. (1)~(3)은 PAL, NTSC, SECAM 각각의 방송방식의 영상신호 입력단자, (4)는 동기재생회로, (5), (10)은 피일드주파수 50Hz, 주사선수 625개(PAL, SECAM)와 피일드주파 수 60Hz, 주사선수 525개(NTSC)의 신호절환기, (58)은 피일드주파수 50Hz, 주사선수 625개(PAL, SECAM)의 편향회로, (59)는 피일드주파수 60Hz, 주사선수 525개 (N TSC)의 편향회로, (13)은 편향요우크, (14)는 디스플레이이다.

이제부터 피일주파수 60Hz이고 주사선수 525개인 신호를 NTSC 방식, 피일드주파수 50Hz이고 주사선수 625개인 신호를 PAL 방식이라 호칭한다.

PAL, NTSC, SECAM의 영상입력 신호에 대해서, 각자 동기재생회로(4)에서 동기재생을 행하고, PAL 방식, NTSC 방식의 동기신호를 스위치(5), (10)에 의해서 절환하여, 각각 편향회로(58), (59)에 의해서 편향신호로 되어 디스플레이(14)의 편향요우크(13)를 구동한다. 그리고 영상신호는 PAL 방식, NTSC 방식 각각의 편향주파수로 디스플레이(14)에 출력된다.

그러나 상기와 같은 구성에서는 PAL 방식 또는 NTSC 방식의 편향주파수에 대응한 절환을 행하여 각각에 대해서 애널로그처리를 행하고 있기 때문에 회로구성이 복잡하며, 또 각각의 입력방식에 의해서 표시하기 때문에, 예를들면 디스플레이 (14)가 CRT의 경우는 컨버젼스, 실패형 왜곡(bobbin winder distorsion)등의 기하학적 변형에 대한 조정이 곤란하다고 하는 문제를 가지고 있었다.

본 발명은 상기 문제에 비추어, 다방식 텔레비전의 편향회로나 기하학적변형의 조정의 간이화를 도모하는 것이다.

상기 문제를 해결하기 위하여 본 발명의 화상표시장치는, 1프레임이 각각 복수의 주사선을 포함하는 홀수 피일드와 짝수피일드로 구성된 입력쪽 영상신호에 응해서 제1수직·수평동기 신호를 재생하여 발생하는 제1동기신호 발생수단 ; 상기 제1동기신호 발생수단에 의해 발생된 상기 제1수직·수평동기 신호에 응해서 표시의 편향용의 제2수직·수평동기 신호를 발생하는 제2동기신호 발생수단 ; 상기 제2동기신호 발생수단으로부터 출력된 상기 제2수직·수평동기 신호에 응한 편향에 의해 제어되고, 상기 입력쪽 영상신호의 화상을 소정의 피일드수파수 및 소정수의 주사선으로 표시하는 표시수단 ; 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호를 이용해서, 상기 소정의 파일드주파수보다도 낮은 제1피일드주파수 및 상기 소정수의 주사선을 지닌 입력쪽 제1영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지닌 출력쪽 제2영상신호로 변환하여, 그 출력쪽 제2영상신호를 상기 표시수단에 출력하는 제1변환수단 ; 및 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호를 이용해서, 상기 소정수의 주사선수보다도 작은 개수의 제1주사선수 및 상기 소정의 피일드주파수를 지니는 입력쪽 제3영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지니는 출력쪽 제4영상신호로 변환하여, 그 출력쪽 제4영상신호를 상기 표시수단에 출력하는 제2변환수단을 구비하고 있다.

본 발명의 화상표시장치에 의하면, PAL 또는 SECAM 방식의 입력에 대해서는 피일드주파수 변환회로

에서 피일드주파수를 50Hz로부터 60Hz로 변환하고, NTSC 방식의 입력에 대해서는 주사선수 변환회로에서 주사선수를 525개로부터 625개로 변환한다. 그리고, 현행 세계방송방식의 영상신호를 피일드주파수 60Hz, 주사선수 625개로 디스플레이에 표시한다.

이하, 본 발명의 화상표시장치의 실시예를 제1도~제9도에 의해서 설명한다. 제1도에 있어서, (1)~(3)은 PAL, NTSC, SECAM 각 방식의 영상신호 입력단자, (4)는 동기재생회로, (5) 및 (10)은 PAL 방식과 NTSC 방식의 신호절환기, (6)은 피일드주파수를 59Hz로부터 60Hz로 변환하기 위한 피일드주파수 변환회로, (7)은 주사선수를 525개로부터 625개로 변환하기 위한 주사선수 변환회로, (8)은 피일드주파수 변환·주사선수 변환을 행하기 위한 피일드메모리, (9)는 보간을 행하는 라인메모리, (11)은 출력동기신호 발생회로, (13)은 편향요우크, (14)는 디스플레이이고, (12)는 출력동기신호 발생회로(11)가 입력쪽과 동기를 취할 경우는 동기재생회로 (4)와 접속되고, 동기를 취하지 않는 경우는 접속되지 않는 동기신호선이다.

이상과 같이 구성된 화상표시장치에 대해서, 이하 그 동작을 설명한다. PAL, NTSC, SECAM 방식의 신호를 각각의 영상신호 입력단자(1)~(3)로부터 입력한다. 각각의 영상입력 신호는 신호절환기(5), (10)에서 PAL 방식과 NTSC 방식으로 절환된다. 영상입력 신호가 PAL 방식의 경우는 피일드메모리(8)를 사용한 피일드주파수 변환회로(6)에 의해서 피일드주파수가 50Hz로부터 60Hz로 변환되고, 영상입력 신호가 NTSC 방식의 경우는 피일드메모리(8)와 라인메모리(9)를 사용한 주사선수 변환회로(7)에 의해서 주사선수가 525개로부터 625개로 변환된다. 피일드메모리(8)는, 피일드주파수 변환회로(6), 주사선수 변환회로(7)에서 공용하고, 피일드메모리 (8), 라인메모리(9)의 제어는 동기재생회로(4)에서 발생하는 입력쪽의 동기신호, 출력동기신호 발생회로(11)에서 발생하는 출력쪽의 동기신호에 의해서 행한다. 각각 변환후 피일드주파수 60Hz, 주사선수 625개로 된다. 그리고 출력동기 신호발생회로(11)의 동기신호로 편향요우크(13)를 구동한다. 이와 같이 해서 디스플레이(14)의 표시화면상에 항상 피일드주파수 60Hz, 주사선수 625개로 영상이 표시된다. 또, 출력쪽의 동기신호가 입력쪽의 동기신호가 입력쪽의 동기신호와 동기를 취할 경우와 취하지 않는 경우가 존재하나, 먼저 최초에 출력쪽의 동기신호가 입력쪽의 동기신호와 동기를 취할 경우에 대해서 설명한다.

입력쪽과 동기를 취할 경우의 출력동기신호 발생회로(11)의 구성예를 제2도에 표시한다. (15)는 입력쪽 수평동기 신호 입력단자, 1(6)은 입력쪽 수직동기신호 입력단자, (17), (25)는 PAL 방식, NTSC 방식의 신호절환기, (20)은 수정발진자 (21)를 사용한 클록신호 발생회로, (22)는 수평펄스를 발생하기 위한 분주기, (23)은 수직펄스를 발생하기 위한 625분주기. (24)는 5체배기, (18)은 6체배기, (19)는 위상 비교기이다.

다음에 이와같은 출력동기신호 발생회로(11)의 동작에 대해서 설명한다. 본 발생회로는 PLL(위상동기루프)을 사용하고 있으며, 입력쪽과 출력쪽의 신호를 분주 즉, 주파수분할해서 위상비교함으로써 주파수를 록 한다. 클록신호 발생회로(20)로부터의 출력은 분주기(22)에 의해서 1라인이 화소수로 분주되어 수평펄스를 출력하고, 재차 분주기(23)에 의해서 주사선수 625로 분주함으로써 수직펄스를 출력한다. 이들 펄스는 동기신호로서 단자(27), (28)로부터 출력되는 동시에, NTSC 방식 입력, 즉 주사선수 변환을 행할 경우는 수평주파수, PAL 방식입력, 즉 피일드주파수 변환을 행할 경우는 수직주파수를 사용한다. 이들의 절환은 스위치(17), (25)에 의해서 행하여지고, 입력쪽의 동기신호는 6체배기(18), 출력쪽은 5체배기(24)에서 체배를 행하고, 이들을 위상비교기(19)에서 비교를 행하여 그 출력을 클록신호 발생회로(20)에 피이드백한다.

다음에 피일드주파수 변환회로(6)의 구성 및 동작에 대해서 설명한다. 제3도는 피일드주파수 변환회로(6)의 블록도이다. (31)은 영상신호 입력단자, (30)은 입력쪽 동기신호 입력단자, (29)는 출력쪽 동기신호 입력단자, (33)은 입력신호 제어회로, (34)는 출력신호 제어회로, (8)은 피일드메모리, (32)는 입력신호의 홀수짝수 판별회로, (35)는 출력영상신호의 홀수짝수 판별회로, (36)은 영상신호 출력단자이다. 이상과 같이 구성된 50Hz로부터 60Hz로의 피일드주파수 변환은 1화면분을 기억할 수 있는 피일드메모리(8)를 사용하여 그 제어에 의해서, 5피일드에 1피일드의 비율로 중복호출에 의해 행하여지는 것이다. 입력신호 제어회로(33)는 입력쪽 동기신호 입력단자(30)의 동기신호를 기준으로 해서, 출력신호 제어회로(34)는 홀수짝수 판별회로(32), (34)와 출력쪽 동기신호 입력단자(29)로부터의 동기신호를 기준으로 해서 제어신호를 만들고, 그리고 피일드메모리(8)의 제어를 행한다.

상기의 피일드메모리(8)의 입출력제어예를 제4도에 표시한다. 제4도의 (a)에 피일드메모리(8)에의 기록과 판독의 홀수짝수의 관계를 표시한다. 이와 같이 피일드 메모리(8)의 중복호출을 행하고 있기 때문에, 홀수짝수 라인의 고체가 주기적으로 생긴다. 홀수짝수 판별회로(32), (35)의 각각의 출력신호를 제4도의 (b), (c)에 출력한다 이 펄스로부터 제4도의 (d)에 표시한 바와 같은 홀수짝수 교체판정의 펄스를 만든다. 판정펄스(d)가 상태 H(고)일 경우는 홀수짝수의 관계가 일치하고 있으나, L(저)의 상태가 되면 홀수짝수가 반전하고 있다. 홀수짝수의 고체가 발생하면 제5도의 (a)에 표시한 바와 같이 상하관계가 역전해 버린다. 그래서 홀수짝수가 교체되었을 경우에는 홀수피일드를 A의 방향으로 1라인 어긋나게 하여 (b)와 같이 해주면 상하관계가 유지된다. 즉, 홀수짝수 교체가 발생하였을 경우에는 홀수피일드의 판독을 1라인분지연시킴으로써 상하관계를 유지한다. 그래서 제4도의 (c), (d)로부터 (e)가 되는 펄스를 만들고 H상태일 때는 기록개입 중단신호, 판독개입 중단신호 양쪽을 변화시키지 않고, L상태(홀수짝수가 교체되고 또하 홀수피일드의 경우)일때는 1라인분 지연해서 메모리의 판독을 행하는 제4도의 (f)와 같은 펄스를 판독개입 중단신호에 입력한다.

다음에 주사선수 변환회로(7)의 구성을 제6도에 표시한다. 제6도에 있어서 (39)는 영상신호 입력단자, (38)은 입력쪽 동기신호 입력단자, (37)은 출력쪽 동기신호 입력단자, (40)은 피일드메모리(8)의 입력신호 제어회로, (41)은 피일드메모리(8)·라인메모리(9)의 출력신호 제어회로, (8)은 주사선수 변환을 행하는 피일드메모리, (9)는 주사선보간을 행하는 라인메모리, (42), (43)은 주사선수 변환의 가중(wei ghting)을 행하는 승산기, (44)는 가중을 행한 2라인의 가산을 행하는 가산기, (45)는 영상신호 출력단자이다.

이하, 제6도의 주사선수 변환의 동작원리에 대해서 설명한다. 주사선수 변환은, 먼저 입력신호 제어회로(40)와 출력신호 제어회로(41)의 제어신호에 의해서 피일드메모리(8)의 제어를 행하여 주사선수

525개로부터 625개로의 수평주파수의 변환을 행한다. 그리고 다음에 출력신호 제어회로(41)의 제어에 의한 라인메모리(9)를 통과한 1라인지연된 신호와 원래의 신호를 각각 승산기(42), (43)에 의해서 (1-K), K배하고, 가산기(44)에 의해서 각각을 가산함으로써 보간라인의 생성을 행한다.

다음에 피일드메모리(8), 라인메모리(9)의 제어예를 제7도를 사용해서 설명한다. 먼저 피일드메모리(8)의 제어에 대해서 제7도의 (a)와 같은 라인배열을 (b)와 같은 배열로 변환시켜 준다. 그 제어는 판독의 클록을 판독클록의 6/5배로 해서, 판독개입 중반을 제7도의 (c)에 표시한 바와 같이 5라인에 1라인 판독을 금지하고, 즉 출력쪽에 일정하지 않은 부분을 삽입함으로써 주사선수의 변환을 행한다. 다음에 주사선 보간을 행하는 라인메모리(9)의 제어방법에 대해서 설명한다. 기록리세트, 판독리세트는 제7도의 (d)에 표시한 바와 같이 출력제어신호 발생회로(41)에 의해서 발생하는 수평동기 신호에 의해서 행하여지고. 제7도의 (b)에 표시한 일정하지 않은 부분에 영상신호를 입력하기 위하여, 라인메모리(9)의 기록개입 중단을 제6도의 (e)와 같이 일정하지 않은 부분은 기록하지 않는 조작에 의해서 제어한다. 그리고, 피일드메모리(8)의 출력(f)와 라인메모리(9)의 출력(g)를 하중해서 각각을 보태어 합쳐서, 보간신호(h)를 출력한다. 그 하중 합성의 계수 K의 값을 제1표에 표시한다.

[표 1]

	K	1-K
①	0	1
②	$\frac{3}{4}$	$\frac{1}{4}$
③	$\frac{1}{2}$	$\frac{1}{2}$
④	$\frac{1}{2}$	$\frac{1}{2}$
⑤	$\frac{1}{4}$	$\frac{3}{4}$
⑥	$\frac{1}{4}$	$\frac{3}{4}$

다음에, 출력쪽의 동기신호가 입력쪽의 동기신호와 동기를 취하지 않는 경우이다. 피일드주파수 변환 주사선수 변환 다같이 메모리에의 기록과 판독의 주파수가 단독이기 때문에, 메모리내에서 앞지르기나 뒤처짐이 발생하여 화면의 상하가 갈라져 버린다. 그래서, 피일드메모리(8)를 2화면분 준비하여 앞지르기나 뒤처짐의 예측을 하고, 2개의 메모리의 절환을 행하여 변환하는 방법을 취한다. 그 구성을 제8도에 표시한다. (46)은 영상신호 입력단자, (47)은 입력쪽의 동기신호 입력단자, (48)은 출력쪽의 동기신호 입력단자, (49), (56)은 신호절환기, (51), (52)는 피일드메모리, (50), (55)는 홀수짝수 판별회로, (54)는 앞지르기의 예지회로, (53)은 피일드메모리(51), (52)의 제어회로이다.

이와 같은 구성의 회로의 동작에 대해서 설명한다. 영상입력단자(46)로부터 입력된 신호는, 홀수짝수 판별회로(50)에 따르는 신호절환기(49)에서 홀수피일드, 짝수피일드로 분할되어 각각 피일드메모리(51), (52)에 기록된다. 그리고 영상입력 신호의 제어가 제어회로(53)가 행하여지고, 판독쪽의 신호절환기(56)는 출력쪽의 홀수짝수 판별을 행하는 홀수짝수 판별회로(55)와 입력쪽의 홀수짝수 판별을 행하는 홀수짝수 판별회로(50)의 출력신호에 의해서 앞지르기의 예지를 예지회로(54)에서 행하여 신호절환기(56)를 절환한다.

제9도에 그 제어예를 표시한다. 입력쪽, 출력쪽의 홀수짝수 판별후의 신호를 (a), (b)에 표시한다. 출력쪽의 홀수짝수 판별신호(b)의 위상을 90° 지연시켜서 (c)라는 신호를 만들고, 그 하강부분을 인출하여 (d)와 같은 신호를 만든다. 그리고 입력쪽의 홀수짝수 판별신호(a)를 (d)에서 래치를 행하여 (e)와 같은 신호를 만든다. 이것은 홀수짝수 교체판별 신호로 된다. 그리고 (d)의 신호가 H일 때는 입력쪽의 홀수짝수 판별신호(a)를 그대로 판독하고, L일 경우는 반전시켜서 판독하여, 신호절환기(56)의 제어신호를 만든다. 신호가 H일 때는 홀수쪽의 피일드메모리를 판독하고, L일 때는 짝수쪽의 피일드메모리를 판독한다. 또 홀수짝수 교체판정신호 (e)가 H일 때는 상하관계의 역전이 발생하기 때문에 판독의 홀수쪽의 판독개입 중단신호를 제5도의 (f)와 같이 해서 1라인분 지연시켜서 피일드메모리로부터 판독하는 조작을 행한다. 피일드주파수 변환과 주사선수 변환은 각각의 피일드메모리(51), (52)에 있어서 입력동기신호와 동기를 취하는 경우와 마찬가지의 제어신호(제5도, 제7도)에 의해서 행하여지고, 주사선수 변환을 행하는 경우는 출력단자(57)의 뒤에 상기한 라인메모리(9)를 사용한 보간이 행하여진다.

이상과 같이 본 발명의 화상표시장치에 의하면, PAL 방식, NTSC 방식의 영상신호를 피일드주파수 변환, 주사선수 변환을 행함으로써, 표시부에서는 피일드주파수 60Hz, 주사선수 625개로 표시하는 것이 가능하게 된다.

PAL 방식에 대해서는 피일드주파수를 중첩기록에 의해서 행하여 50Hz로부터 60Hz의 변환을 행하고, NTSC 방식에 대해서는 주사선수를 525개로부터 625개의 변환을 행하고 있기 때문에, 변환에 의한 화질열화를 최소로 억제할 수 있어 고화질로 디스플레이에 표시가 가능하다.

또 상기 회로를 실현하기 위하여, 출력동기신호 발생회로가 입력쪽의 동기신호와 동기를 취하는 경우, 신호발생기가 복잡한 구성으로 되나 피일드메모리 1화면에 의해서 본 발명의 회로를 구성할 수 있다. 출력동기신호 발생회로가 입력쪽의 동기신호와 동기를 취하지 않는 경우, 피일드메모리 2화면

분이 필요하게 되나 출력동기신호 발생회로는 비교적 간단하게 구성된다.

(57) 청구의 범위

청구항 1

1프레임이 각각 복수의 주사선을 포함하는 홀수피일드와 짝수피일드로 구성된 입력쪽 영상신호에 응해서 제1수직·수평동기 신호를 재생하여 발생하는 제1동기신호 발생수단 ; 상기 제1동기신호 발생수단에 의해 발생된 상기 제1수직·수평동기 신호에 응해서 표시의 편향용의 제2수직·수평동기 신호를 발생하는 제2동기신호 발생수단 ; 상기 제2동기신호 발생수단으로부터 출력된 상기 제2수직·수평동기 신호에 응한 편향에 의해 제어되고, 상기 입력쪽 영상신호의 화상을 소정의 피일드주파수 및 소정수의 주사선으로 표시되는 표시수단 ; 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호를 이용해서, 상기 소정의 피일드주파수보다도 낮은 제1피일드주파주 및 상기 소정수의 주사선을 지닌 입력쪽 제1영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지닌 출력쪽 제2영상신호로 변환하여, 그 출력쪽 제2영상신호를 상기 표시수단에 출력하는 제1변환수단 ; 및 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호를 이용해서, 상기 소정수의 주사선보다도 작은 개수의 제1주사선수 및 상기 소정의 피일드주파수를 지니는 입력쪽 제3영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지니는 출력쪽 제4영상신호로 변환하여, 그 출력쪽 제4영상신호를 상기 표시수단에 출력하는 제2변환수단을 구비한 것을 특징으로 하는 화상표시장치.

청구항 2

제1항에 있어서, 상기 제1변환수단은, 상기 입력쪽 제1영상신호를 1피일드분 기억하는 피일드메모리 ; 상기 표시수단상에 상기 입력쪽 제1영상신호의 화상을 표시할 때 홀수피일드의 주사선이 짝수피일드의 주사선으로 교체되어 있는지의 여부를 판별하여, 그 판별결과를 나타내는 제1판별신호를 발생하는 제1판별신호발생수단 ; 및 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기신호에 응해서, 상기 피일드메모리를 제어하여 상기 입력쪽 제1영상신호를 기록하기 위한 제1기록제어 신호와 상기 피일드메모리를 제어하여 상기 입력쪽 제1영상신호를 상기 출력쪽 제2영상신호로서 판독하기 위한 제1판독제어 신호를 발생하고, 상기 제1기록 및 판독제어 신호를 상기 피일드 메모리에 출력하며, 또 상기 제1판별신호가 상기 홀수피일드의 주사선의 짝수피일드의 주사선으로 교체된 것을 나타낼 때 상기 제1판독제어 신호를 1주사선분만큼 지연시키는 제1제어신호 발생수단으로 구성된 것을 특징으로 하는 화상표시장치.

청구항 3

제1항에 있어서, 상기 제2변환수단은, 상기 입력쪽 제3영상신호를 1피일드분 기억하는 피일드메모리 ; 상기 피일드메모리로부터 출력된 입력쪽 제3영상신호를 1주사선분 지연시키는 지연수단 ; 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호에 응해서, 상기 피일드메모리를 제어해서 상기 입력쪽 제3영상신호를 기록하기 위한 제2기록제어 신호와 상기 피일드메모리를 제어해서 상기 입력쪽 제3영상신호를 판독하여 그 판독된 제3영상신호에 데이터를 지니지 않은 소정의 영상신호를 1피일드분 삽입하기 위한 제2판독제어 신호를 발생하고. 상기 제2기록 및 판독제어 신호를 상기 피일드메모리에 출력하며, 이때 상기 제2판독제어 신호의 주파수는 상기 제2기록제어 신호의 주파수에 대한 해당 제2판독제어 신호의 주파수의 비에 따라 상기 제2기록제어 신호의 주파수보다도 높게 설정되어 있는 제2제어신호 발생수단 ; 상기 피일드메모리로부터 출력된 상기 제3영상신호를 소정의 제1증폭률로 증폭하는 제1증폭수단 ; 상기 지연수단으로부터 출력된 상기 제3영상신호를 증폭하는 제2증폭수단 ; 및 가산된 영상신호에 데이터를 지니지 않은 상기 소정의 영상신호를 1피일드분 보간하기 위하여 상기 제1증폭수단에 의해 증폭된 상기 제3영상신호와 상기 제2증폭수단에 의해 증폭된 상기 제3영상신호를 가산하고, 상기 가산결과를 지닌 상기 가산된 영상신호를 상기 출력쪽 제4영상신호로서 출력하는 가산수단으로 구성된 것을 특징으로 하는 화상표시장치.

청구항 4

제1항에 있어서, 상기 제1변환수단은, 상기 입력쪽 제1영상신호를 1피일드분 기억하는 피일드메모리·상기 표시수단상에 상기 입력쪽 제1영상신호의 화상을 표시할 때 홀수피일드의 주사선이 짝수피일드의 주사선으로 교체되어 있는지의 여부를 판별하여, 그 판별결과를 나타내는 제1판별신호를 발생하는 제1판별신호발생수단 ; 및 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호에 응해서, 상기 피일드메모리를 제어하여 상기 입력쪽 제1영상신호를 기록하기 위한 제1기록제어 신호와 상기 피일드메모리를 제어하여 상기 입력쪽 제1영상신호를 상기 출력쪽 제2영상신호로서 판독하기 위한 제1판독제어 신호를 발생하고, 상기 제1기록 및 판독제어 신호를 상기 피일드메모리에 출력하여, 또 상기 제1판별신호가 상기 홀수피일드의 주사선이 짝수피일드의 주사선으로 겨체된 것을 나타낼 때 상기 제1판독제어 신호를 1주사선분만큼 지연시키는 제1제어신호 발생수단으로 구성되고, 상기 제2변환수단은, 상기 피일드메모리 ; 상기 피일드메모리로부터 출력된 제3영상신호를 1주사선분 지연시키는 지연수단 ; 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호에 응해서, 상기 피일드메모리를 제어해서 상기 입력쪽 제3영상신호를 기록하기 위한 제2기록제어 신호와 상기 피일드메모리를 제어해서 상기 입력쪽 제3영상신호를 판독하여 그 판독된 제3영상신호에 데이터를 지니지 않은 소정의 영상신호를 1피일드분 삽입하기 위한 제2판독제어 신호를 발생하고, 상기 제2기록 및 판독제어 신호를 상기 피일드메모리에 출력하며, 이때 상기 제2판독제어 신호의 주파수는 상기 제2기록제어 신호의 주파수에 대한 해당 제2판독제어 신호의 주파수의 비에 따라 상기 제2기록제어 신호의 주파수보다도 높게 설정되어 있는 제2제어신호 발생수단 ; 상기 피일드메모리로부터 출력된 상기 제3영상신호를 소정의 제1증폭률로 증폭하는 제1증폭수단 ; 상기 지연수단으로부터 출력된 상기 제3영상신호를 증폭하는 제2증폭수단 ; 및 가산된 영상신호에 데이터를 지니지 않은 상기 소정의 영상신호를 1피일드분 보간하도록 상기 제1증폭수단에 의해 증폭된 상기 제3영상신호와 상기 제2증폭수단에 의해 증폭된 상기 제3영상신호를 가산하고,

상기 가산결과를 지닌 상기 가산된 영상신호를 상기 출력쪽 제4영상신호로서 출력하는 가산수단으로 구성된 것을 특징으로 하는 화상표시장치.

청구항 5

복수종류의 영상신호에 따라 변조된 방송파를 상기 복수종류의 영상신호로 각각 변환하는 튜너수단 ; 상기 복수종류의 영상신호중 1개를 선택하여, 그 선택된 영상신호를 출력하는 스위치수단 ; 1프레임이 각각 복수의 주사선을 포함하는 홀수피일드와 짝수피일드로 구성된 상기 스위치수단으로부터 출력된 상기 선택된 영상신호에 응해서, 제1수직·수평동기 신호를 재생하여 발생하는 제1동기신호 발생수단 ; 상기 제1동기신호 발생수단에 의해 발생된 상기 제1수직·수평동기 신호에 응해서 표시의 편향용의 제2수직·수평동기 신호를 발생하는 제2동기신호 발생수단 ; 상기 제2동기신호 발생수단으로부터 출력된 상기 제2수직·수평동기 신호에 응한 편향에 의해 제어되고, 상기 선택된 영상신호의 화상을 소정의 피일드주파수 및 소정수의 주사선으로 표시하는 표시수단 ; 상기 제1 및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호를 이용해서, 상기 소정의 피일드주파수보다도 낮은 제1피일드주파수 및 상기 소정수의 주사선을 지닌 상기 선택된 영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지닌 출력쪽 제2영상신호로 변환하여, 그 출력쪽 제2영상신호를 상기 표시수단에 출력하는 제1변환수단 ; 상기 제1및 제2동기신호 발생수단에 의해 발생된 상기 제1 및 제2수직·수평동기 신호를 이용해서, 상기 소정수의 주사선보다도 작은 개수의 제1주사선수 및 상기 소정의 피일드주파수를 지니는 다른 선택된 영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지니는 출력쪽 제4영상신호로 변환하는 제2변환수단을 구비하고, 상기 스위치수단은 상기 선택된 영상신호에 따라 상기 제1 및 제2변환수단중 한쪽 변환수단을 동작가능하게 하는 것을 특징으로 하는 텔레비젼수상기.

청구항 6

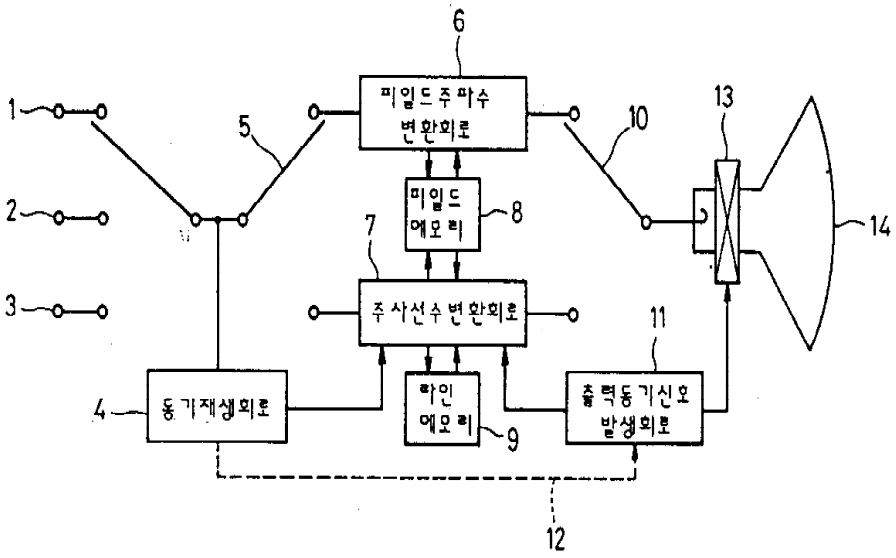
외부의 제1 및 제2수직·수평동기 신호를 이용해서, 소정의 피일드주파수보다도 낮은 제1피일드주파수 및 소정수의 주사선을 지닌, 1프레임이 각각 복수의 주사선을 포함하는 홀수피일드와 짝수피일드로 구성된 입력쪽 제1영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지닌 출력쪽 제2영상신호로 변환하여, 그 출력쪽 제2영상신호를 상기 출력하는 제1변환수단을 구비하고, 상기 제1변환수단은, 상기 입력쪽 제1영상신호를 1피일드분 기억하는 피일드메모리 ; 표시수단상에 상기 입력쪽 제1영상신호의 화상을 표시할 때 홀수피일드의 주사선이 짝수피일드의 주사선으로 교체되어 있는지의 여부를 판별하여 그 판별 결과를 나타내는 제1판별신호를 발생하는 제1판별신호발생수단 ; 및 상기 외부의 제1 및 제2수직·수평동기 신호에 응해서, 상기 피일드메모리를 제어하여 상기 입력쪽 제1영상신호를 기록하기 위한 제1기록제어 신호와 상기 피일드메모리를 제어하여 상기 입력쪽 제1영상신호를 상기 출력쪽 제2영상신호로서 판독하기 위한 제1판독제어 신호를 발생하고, 상기 제1기록 및 판독제어 신호를 상기 피일드메모리에 출력하며, 또 상기 제1판별신호가 상기 홀수피일드의 주사선이 짝수피일드의 주사선으로 교체된 것을 나타낼 때 상기 제1판독제어 신호를 1주사선분만큼 지연시키는 제1제어신호 발생수단으로 구성된 것을 특징으로 하는 영상신호 변환장치.

청구항 7

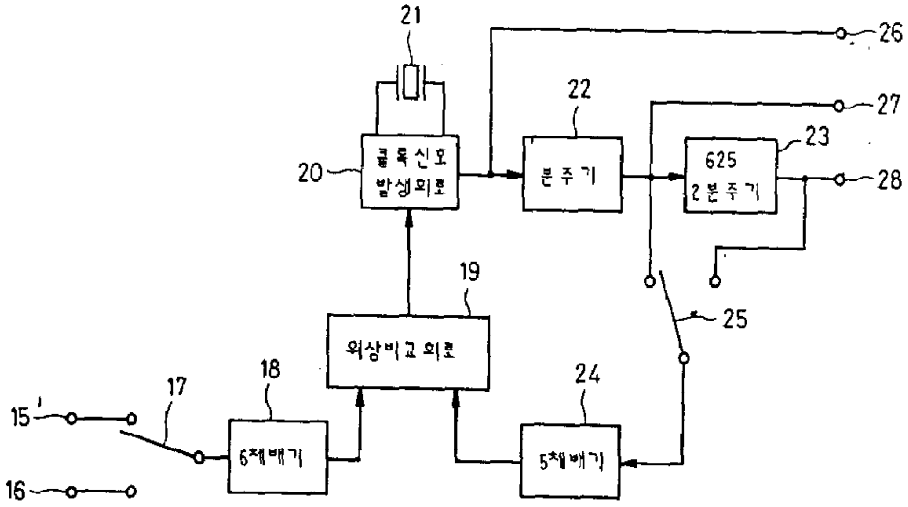
외부의 제1 및 제2수직·수평동기 신호를 이용해서, 소정수의 주사선보다도 작은 개수의 제1주사선수 및 상기 소정의 피일드주파수를 지니는 입력쪽 제3영상신호를, 상기 소정의 피일드주파수 및 상기 소정수의 주사선을 지니는 출력쪽 제4영상신호로 변환하여, 그 출력쪽 제4영상신호를 상기 표시수단에 출력하는 제2변환수단을 구비하고, 상기 제2변환수단은, 상기 입력쪽 제3영상신호를 1피일드분 기억하는 피일드메모리 ; 상기 피일드메모리로부터 출력된 제3영상신호를 1주사선분 지연시키는 지연수단 ; 상기 외부의 제1 및 제2수직·수평동기 신호에 응해서, 상기 피일드메모리를 제어해서 상기 입력쪽 제3영상신호를 기록하기 위한 제2기록제어 신호와 상기 피일드메모리를 제어해서 상기 제3영상신호를 판독하여 그 판독된 제3영상신호에 데이터를 지니지 않은 소정의 영상신호를 1피일드분 삽입하기 위한 제2판독제어 신호를 발생하고, 상기 제2기록 및 판독제어 신호를 상기 피일드메모리에 출력하며, 이때 상기 제2판독제어 신호의 주파수는 상기 제2기록제어 신호의 주파수에 대한 해당 제2판독제어 신호의 주파수의 비에 따라 상기 제2기록제어 신호의 주파수보다도 높게 설정되어 있는 제2제어신호 발생수단 ; 상기 피일드메모리로부터 출력된 상기 제3영상신호를 소정의 제1중폭률로 증폭하는 제1증폭수단 ; 상기 지연수단으로부터 출력된 상기 제3영상신호를 증폭하는 제2증폭수단 ; 및 가산된 영상신호에 데이터를 지니지 않은 상기 소정의 영상신호를 1피일드분 보간하기 위하여 상기 제1증폭수단에 의해 증폭된 상기 제3영상신호와 상기 제2증폭수단에 의해 증폭된 상기 제3영상신호를 가산하고, 상기 가산결과를 지닌 상기 가산된 영상신호를 상기·출력쪽 제4영상신호로서 출력하는 가산수단으로 구성된 것을 특징으로 하는 영상신호 변환장치.

도면

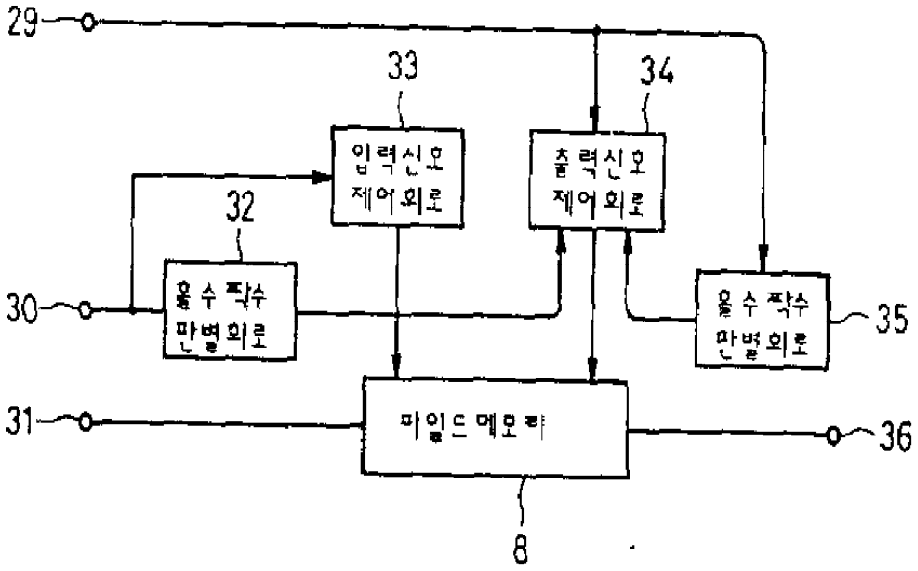
도면1


6
피일드주파수
변환회로
1
2
3
5
10
13
14
피일드
메모리
8
7
주사선수변환회로
11
4
동기재생회로
확인
메모리
9
출력동기신호
발생회로
12

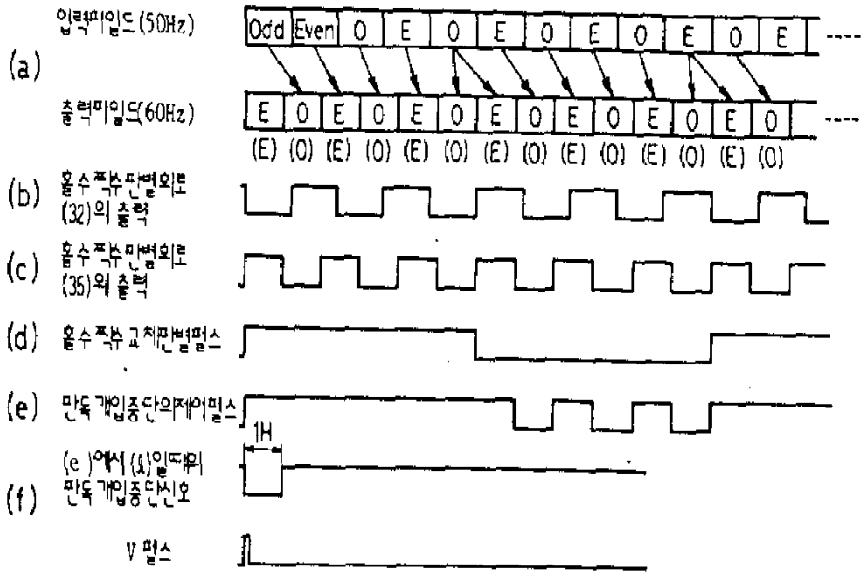
도면2


21
26
22
27
23
20
클록신호
발생회로
분주기
625
2분주기
28
19
25
위상비교회로
18
17
24
15
6체배기
5체배기
16

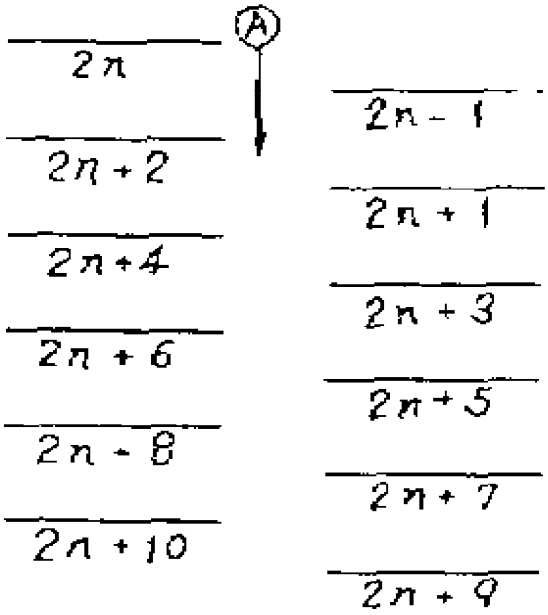
도면3


29
33
34
입력신호 제어회로
출력신호 제어회로
32
홀수 짝수 판별회로
30
홀수 짝수 판별회로
35
31
프레임 메모리
36
8

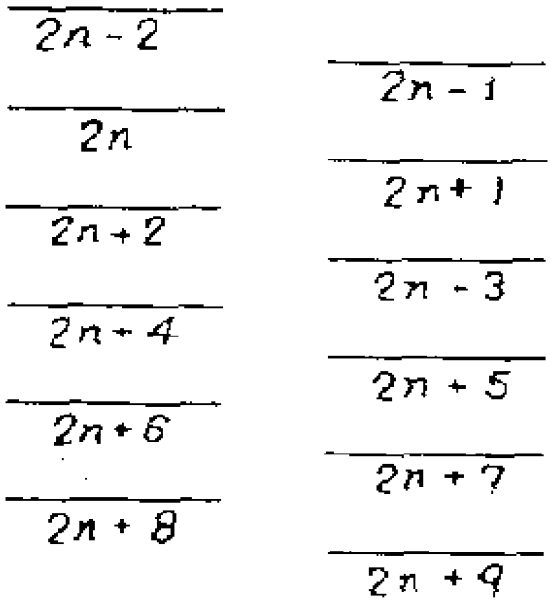
도면4


(a)
입력프레임(50Hz)
Odd Even O E O E O E O E O E
출력프레임(60Hz)
E O E O E O E O E O E O E O
(E) (O) (E) (O) (E) (O) (E) (O) (E) (O) (E) (O) (E) (O)
(b) 홀수짝수판별회로 (32)의 출력
(c) 홀수짝수판별회로 (35)의 출력
(d) 홀수짝수교체판별펄스
(e) 만독개입중단의제어펄스
1H
(f) (e)에서 (d)입력뒤 만독개입중단신호
V 펄스

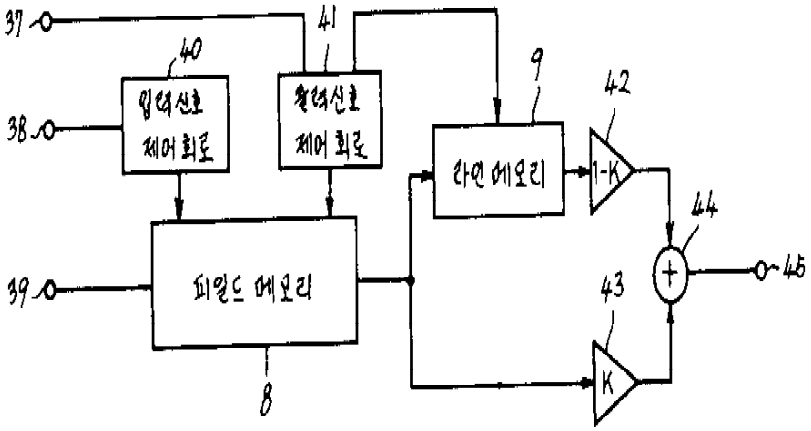
도면5-a


2n
2n+2
2n+4
2n+6
2n-8
2n+10
A
2n-1
2n+1
2n+3
2n+5
2n+7
2n+9

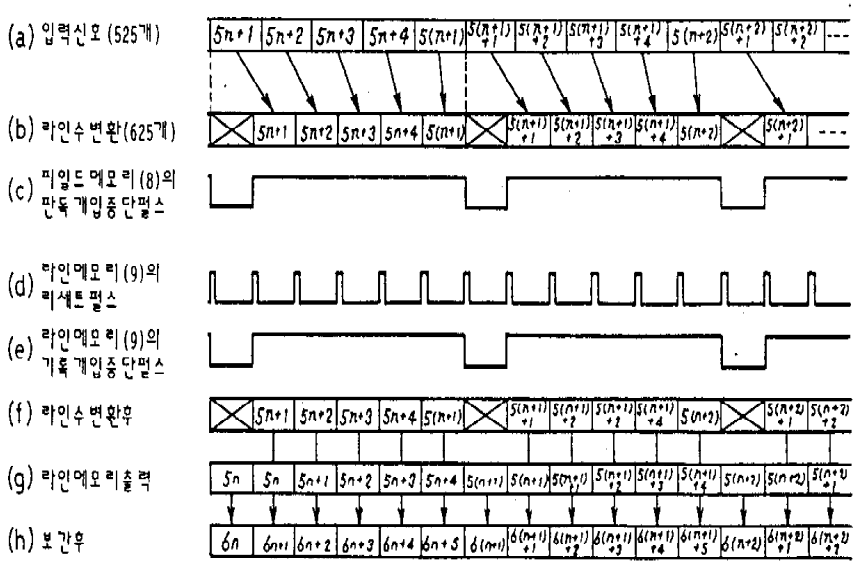
도면5-b


2n-2
2n
2n+2
2n+4
2n+6
2n+8
2n-1
2n+1
2n-3
2n+5
2n+7
2n+9

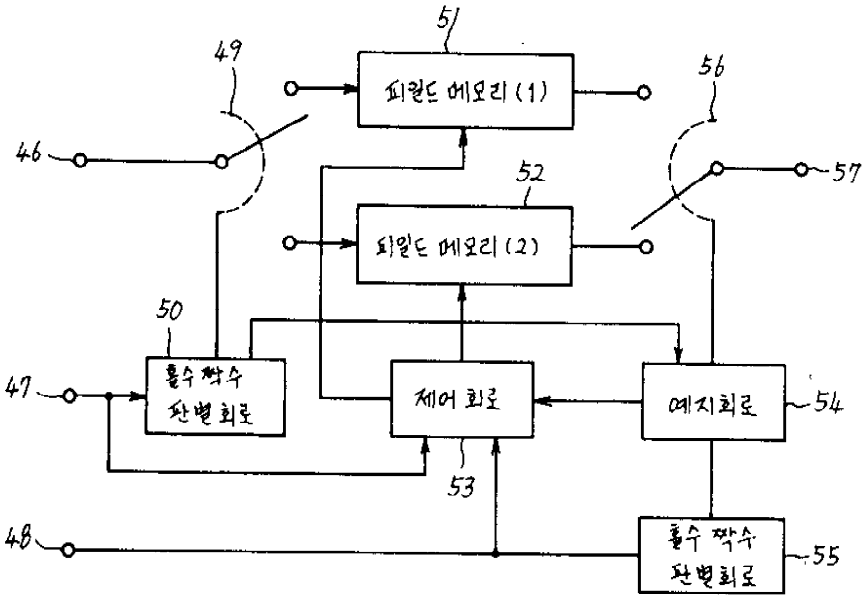
도면6


37
38
39
40
41
9
42
43
44
45
8
입력신호 제어 회로
출력신호 제어 회로
라인 메모리
1-K
K
+
피일드 메모리

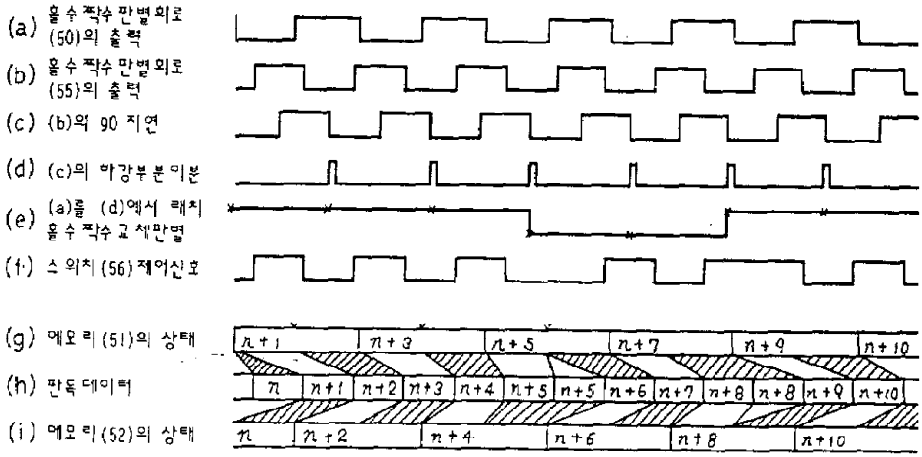
도면7


(a) 입력신호 (525개)
(b) 라인수 변환(625개)
(c) 피일드 메모리(8)의 판독 게입중 단펄스
(d) 라인메모리(9)의 리세트 펄스
(e) 라인메모리(9)의 기록 게입중 단펄스
(f) 라인수 변환후
(g) 라인메모리 출력
(h) 보간후

도면8


51
49
56
46
57
52
필드 메모리 (1)
필드 메모리 (2)
50
홀수 짝수 판별 회로
제어 회로
예지회로
54
47
53
48
홀수 짝수 판별회로
55

도면9


(a) 홀수 짝수 판별회로 (50)의 출력
(b) 홀수 짝수 판별회로 (55)의 출력
(c) (b)의 90 지연
(d) (c)의 하강부분 미분
(e) (a)를 (d)에서 래치 홀수 짝수 교체판별
(f) 스위치 (56) 제어신호
(g) 메모리 (51)의 상태
(h) 판독 데이터
(i) 메모리 (52)의 상태
n+1
n+3
n+5
n+7
n+9
n+10
n
n+2
n+4
n+6
n+8

도면10

