

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4481879号
(P4481879)

(45) 発行日 平成22年6月16日(2010.6.16)

(24) 登録日 平成22年3月26日(2010.3.26)

(51) Int. Cl. F I
HO2M 3/155 (2006.01)
 HO2M 3/155 B
 HO2M 3/155 H

請求項の数 26 (全 18 頁)

(21) 出願番号	特願2005-163942 (P2005-163942)	(73) 特許権者	000005821
(22) 出願日	平成17年6月3日(2005.6.3)		パナソニック株式会社
(65) 公開番号	特開2006-340538 (P2006-340538A)		大阪府門真市大字門真1006番地
(43) 公開日	平成18年12月14日(2006.12.14)	(74) 代理人	100101454
審査請求日	平成18年11月16日(2006.11.16)		弁理士 山田 卓二
		(74) 代理人	100081422
			弁理士 田中 光雄
		(74) 代理人	100091524
			弁理士 和田 充夫
		(74) 代理人	100113170
			弁理士 稲葉 和久
		(74) 代理人	100062926
			弁理士 東島 隆治

最終頁に続く

(54) 【発明の名称】 スイッチング電源装置

(57) 【特許請求の範囲】

【請求項1】

第1電源電圧を供給する第1電源電圧供給手段と、
 PWM信号を生成するPWM信号生成手段と、
 前記PWM信号に基づいて、前記第1電源電圧をスイッチングする第1スイッチング手段と、

前記スイッチングされた第1電源電圧を第2電源電圧に変換する変換手段と、
 前記第2電源電圧と所定の基準電圧との差を誤差信号として出力する誤差信号検出手段と、

前記誤差信号が所定の第1閾値以下の場合、前記第1スイッチング手段のスイッチング動作を停止させる間欠制御手段と、

前記PWM信号の反転信号を生成する反転信号生成手段と、
 前記第1スイッチング手段に接続され、前記反転信号に基づいてスイッチングする第2スイッチング手段と、

前記PWM信号生成手段及び前記間欠制御手段からなる第1制御回路と、
 前記誤差信号検出手段及び前記反転信号生成手段からなる第2制御回路とを有し、
 前記PWM信号生成手段は、前記誤差信号に基づいてパルス幅を変化させ、前記PWM信号を生成し、

前記第1スイッチング手段の基準電圧と前記第1制御回路の基準電圧は等しく、
 前記第2スイッチング手段の基準電圧と前記第2制御回路の基準電圧は等しいことを特

10

20

徴とする、スイッチング電源装置。

【請求項 2】

更に、

前記第 2 制御回路は、前記誤差信号を電流変換する電流変換手段と、

前記第 2 電源電圧を所定の第 4 電源電圧に変換し、前記第 4 電源電圧を前記誤差信号検出手段と前記電流変換手段に供給する第 2 レギュレータとを有し、

前記第 1 制御回路は、前記電流変換された誤差信号を電圧変換する電圧変換手段と、

前記第 1 電源電圧を所定の第 3 電源電圧に変換し、前記第 3 電源電圧を前記 P W M 信号生成手段と前記電圧変換手段に供給する第 1 レギュレータとを有し、

前記 P W M 信号生成手段は、前記電圧変換された誤差信号に基づいて前記 P W M 信号を生成することを特徴とする、請求項 1 記載のスイッチング電源装置。

10

【請求項 3】

更に、

前記第 1 レギュレータの出力端子に接続された第 1 コンデンサを有することを特徴とする、請求項 2 記載のスイッチング電源装置。

【請求項 4】

前記第 2 レギュレータは、前記第 1 電源電圧を前記第 4 電源電圧に変換することを特徴とする、請求項 2 又は 3に記載のスイッチング電源装置。

【請求項 5】

前記間欠制御手段は、前記スイッチング動作の停止中に、前記誤差信号が第 2 閾値以上の値になると、前記スイッチング動作を再開させることを特徴とする、請求項 1 から 4のいずれかに記載のスイッチング電源装置。

20

【請求項 6】

更に、第 1 ダイオードとツェナーダイオードを直列接続した回路を有し、

前記直列接続した回路は、前記第 2 電源電圧を前記第 3 電源電圧に変換することを特徴とする、請求項 2 から 5のいずれかに記載のスイッチング電源装置。

【請求項 7】

更に、前記第 1 制御回路は、前記電圧変換手段の入力端子に接続された第 2 ダイオードを有することを特徴とする、請求項 2 から 6のいずれかに記載のスイッチング電源装置。

【請求項 8】

前記第 1 スwitching 手段は、高耐圧トランジスタであることを特徴とする、請求項 1 から 7のいずれかに記載のスイッチング電源装置。

30

【請求項 9】

前記変換手段は、第 3 ダイオードとコイルと出力コンデンサを有することを特徴とする、請求項 1 から 8のいずれかに記載のスイッチング電源装置。

【請求項 10】

更に、前記第 1 制御回路は、過電流保護回路を有することを特徴とする、請求項 1 から 9のいずれかに記載のスイッチング電源装置。

【請求項 11】

更に、前記第 1 制御回路は、過熱保護回路を有することを特徴とする、請求項 1 から 10のいずれかに記載のスイッチング電源装置。

40

【請求項 12】

前記変換手段は、前記第 1 電源電圧の極性に対して、同極性の第 2 電源電圧に変換することを特徴とする、請求項 1 から 11のいずれかに記載のスイッチング電源装置。

【請求項 13】

前記変換手段は、前記第 1 電源電圧の極性に対して、逆極性の第 2 電源電圧に変換することを特徴とする、請求項 1 から 11のいずれかに記載のスイッチング電源装置。

【請求項 14】

第 1 電源電圧を供給する第 1 電源電圧供給手段と、

P W M 信号を生成する P W M 信号生成手段と、

50

前記 P W M 信号に基づいて、前記第 1 電源電圧をスイッチングする第 1 スwitching 手段と、

前記スイッチングされた第 1 電源電圧を第 2 電源電圧に変換する変換手段と、

前記第 2 電源電圧と所定の基準電圧との差を誤差信号として出力する誤差信号検出手段と、

前記誤差信号を電流変換する電流変換手段と、

前記電流変換された誤差信号を電圧変換する電圧変換手段と、

前記第 1 電源電圧を所定の第 3 電源電圧に変換し、前記第 3 電源電圧を前記 P W M 信号生成手段と前記電圧変換手段に供給する第 1 レギュレータと、

前記第 2 電源電圧を所定の第 4 電源電圧に変換し、前記第 4 電源電圧を前記誤差信号検出手段と前記電流変換手段に供給する第 2 レギュレータと、

前記 P W M 信号の反転信号を生成する反転信号生成手段と、

前記第 1 スwitching 手段に接続され、前記反転信号に基づいてスイッチングする第 2 スwitching 手段と、

前記 P W M 信号生成手段、前記電圧変換手段、及び前記第 1 レギュレータからなる第 1 制御回路と、

前記誤差信号検出手段、前記電流変換手段、前記第 2 レギュレータ、及び前記反転信号生成手段からなる第 2 制御回路とを有し、

前記 P W M 信号生成手段は、前記電圧変換された誤差信号に基づいてパルス幅を変化させ、前記 P W M 信号を生成し、

前記第 1 スwitching 手段の基準電圧と前記第 1 制御回路の基準電圧は等しく、

前記第 2 スwitching 手段の基準電圧と前記第 2 制御回路の基準電圧は等しいことを特徴とする、スイッチング電源装置。

【請求項 15】

更に、

前記第 1 レギュレータの出力端子に接続された第 1 コンデンサを有することを特徴とする、請求項 14 記載のスイッチング電源装置。

【請求項 16】

前記第 2 レギュレータは、前記第 1 電源電圧を前記第 4 電源電圧に変換することを特徴とする、請求項 14 又は 15 に記載のスイッチング電源装置。

【請求項 17】

更に、前記第 1 制御回路は、前記誤差信号が所定の第 1 閾値以下の場合、前記第 1 スwitching 手段のスイッチング動作を停止させる間欠制御手段を有することを特徴とする、請求項 14 から 16 のいずれかに記載のスイッチング電源装置。

【請求項 18】

前記間欠制御手段は、前記スイッチング動作の停止中に、前記誤差信号が第 2 閾値以上の値になると、前記スイッチング動作を再開させることを特徴とする、請求項 17 記載のスイッチング電源装置。

【請求項 19】

更に、第 1 ダイオードとツェナーダイオードを直列接続した回路を有し、

前記直列接続した回路は、前記第 2 電源電圧を前記第 3 電源電圧に変換することを特徴とする、請求項 14 から 18 のいずれかに記載のスイッチング電源装置。

【請求項 20】

更に、前記第 1 制御回路は、前記電圧変換手段の入力端子に接続された第 2 ダイオードを有することを特徴とする、請求項 14 から 19 のいずれかに記載のスイッチング電源装置。

【請求項 21】

前記第 1 スwitching 手段は、高耐圧トランジスタであることを特徴とする、請求項 14 から 20 のいずれかに記載のスイッチング電源装置。

【請求項 22】

10

20

30

40

50

前記変換手段は、第3ダイオードとコイルと出力コンデンサを有することを特徴とする、請求項14から21のいずれかに記載のスイッチング電源装置。

【請求項23】

更に、前記第1制御回路は、過電流保護回路を有することを特徴とする、請求項14から22のいずれかに記載のスイッチング電源装置。

【請求項24】

更に、前記第1制御回路は、過熱保護回路を有することを特徴とする、請求項14から23のいずれかに記載のスイッチング電源装置。

【請求項25】

前記変換手段は、前記第1電源電圧の極性に対して、同極性の第2電源電圧に変換することを特徴とする、請求項14から24のいずれかに記載のスイッチング電源装置。

10

【請求項26】

前記変換手段は、前記第1電源電圧の極性に対して、逆極性の第2電源電圧に変換することを特徴とする、請求項14から24のいずれかに記載のスイッチング電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スイッチング電源装置に関し、特に待機時の省電力化と定常負荷動作時の高効率化を可能とする装置に関する。

【背景技術】

20

【0002】

従来の降圧型スイッチング電源装置例を図9、10、11に示す。降圧型スイッチング電源装置として、一般的に、図9、10に示すようにハイサイドブロックの制御電源を確保するためにブートストラップ回路を有する電源と、図11に示すようにブートストラップ回路を有さずにハイサイドブロックのみでスイッチング電源をコントロールする電源がある。

【0003】

図9に第1の従来例(特開2000-350440号公報)を示す。図9に示す第1の従来例における制御回路108はグランド端子106を基準として動作し、ハイサイドのスイッチングデバイス107がオン状態におけるスイッチングデバイス107の制御電源を、ハイサイドのスイッチングデバイス107がオフ状態に、入力電源101からダイオード109を介して電流供給されたブートストラップ回路111のコンデンサ110の両端電圧から得ることで、電源として動作させる。

30

【0004】

図10に第2の従来例(特開2001-112241号公報)を示す。図10に示す電源装置は図9の第1の従来例同様にブートストラップ回路を有する同期整流式で、図9の第1の従来例と比較して、図9中のダイオード103をスイッチングデバイス202に変更されている点が大きく異なる。スイッチングデバイス201と202は同時にオン状態とならないようにレベルシフト回路209を設けられ、一方がオン状態のときは他方がオフ状態となるように制御される。ローサイドにダイオードの代わりにスイッチングデバイスを使用することで、ハイサイドのスイッチングデバイスがオフ状態における図9のダイオード103両端に発生する電圧降下分をスイッチングデバイス202のオン抵抗による電圧降下に低減させることで電源効率を向上させる。

40

【0005】

このように、図10の同期整流式降圧型スイッチング電源装置の主な特徴は、以下の2点である。

(1)例えば図9の従来例において、一般的にハイサイドのスイッチング素子107に流れる電流が高くなると、ハイサイドのスイッチング素子107がオフ状態において、ダイオード103に流れる電流も高くなるので順方向電圧も高くなるため、このダイオード103による電力損失も高くなる。そこで、このダイオード103と並列に低オン抵抗のス

50

スイッチング素子を接続（又は、従来例図 10 に示すようにダイオードの代わりにスイッチング素子 202 を使用する）し、導通状態において発生する電圧をダイオード 103 の順方向電圧よりも低くすることで電力損失を低減させる。

（2）このハイサイドとローサイドにそれぞれ接続されたスイッチング素子を同時オン状態とならない様に PWM 制御によりオンオフ制御させる。

【0006】

また、図 11 に第 3 の従来例（特開平 10 - 191625 号公報）を示す。図 11 において、VOUT は出力端子電圧、IOUT は出力端子電流、VDS はスイッチングデバイス 302 の DRAIN - SOURCE 端子間電圧、IDS はスイッチングデバイス 302 に流れる DRAIN 電流、VCC は図 11 中の CONTROL 端子電圧をそれぞれ意味する。回路構成としては、入力コンデンサ 301、スイッチングデバイス 302 とスイッチングデバイス 302 の制御回路 303、制御回路基準電圧用コンデンサ 304、変換回路 305、出力電圧検出回路 309、及び保護素子 310 からなる。

10

【0007】

スイッチングデバイス 302 の DRAIN 端子に、入力端子電圧 VIN（商用の交流電源をダイオードブリッジなどの整流器により整流された電圧を入力コンデンサ 301 により平滑した電圧、又は直流電圧）を印加すると、制御回路 303 の内部回路電流供給回路 311 により、スイッチ 312 を介して CONTROL 端子に接続された制御回路基準電圧用コンデンサ 304 に電流が供給されることで VCC が上昇し、制御回路 303 がスイッチングデバイス 302 のオンオフ制御を開始する。ここで、スイッチングデバイス 302 のオンオフ制御は、内部の発振器 313 の出力信号である三角波と VCC を 2 つの抵抗 314、315 で分割された電圧をコンパレータ 316 により比較することで行われる。

20

【0008】

スイッチングデバイス 302 のオンオフ制御が開始すると、ダイオード 306、コイル 307、出力コンデンサ 308 から構成される変換回路 305 に電力が供給され、VOUT が上昇する。VOUT は出力電圧検出回路 309 により検出され、VOUT が規定値以上となると、スイッチングデバイス 302 がオフ状態において、OUT 端子から制御回路 303 の CONTROL 端子に電流が流れる。これにより、VCC が上昇し、コンパレータ 316 の出力信号のオンデューティーが小さくなることでスイッチングデバイス 302 のオンデューティーも小さくなり、スイッチングデバイス 302 の PWM 制御が成される。

30

【0009】

以上のように、PWM 制御方式では、出力が軽負荷になるにつれて、徐々にスイッチングデバイスのオンデューティーを小さくする（結果的にスイッチングデバイスに流れる電流 IDS のピーク値は下がる）ことで、出力電圧の安定化と省電力化を図るというものである。

【0010】

図 12 に第 4 の従来例（特開 2003 - 189632 公報）を示す。同図は、HVIC（高耐圧ドライバ IC）回路 450、451、452 を使用したモータのインバータ駆動用ブリッジ回路であり、ハーフブリッジ回路を 3 つ並列に接続して、各出力端子をモータと接続した 3 相モータの駆動回路になっている。インバータ駆動用主直流電源 423 の高電位側と低電位側の間には、U、V、W 相の 3 相のブリッジ回路のパワースイッチング素子 417、418、419、420、421、422 が接続されており、それらのパワースイッチング素子と並列に、ダイオード 431、432、433、434、435、436 が接続されている。

40

【0011】

HVIC 回路 450 は、入力信号処理回路 402、パワー素子駆動回路 412 およびフォトプラと電氣的絶縁機能を有するレベルシフト回路 437 から構成され、U、V、W の各相毎に 1 チップ化した回路構成となっている。この HVIC 回路は U、V、W の 3 相を 1 チップ化した回路構成のデバイスもある。

50

【 0 0 1 2 】

そして、3つのHVIC回路の各基準電位端子と低電位側パワースイッチング素子の各エミッタ端子が、U、V、W相毎に接続されている。高電位側パワースイッチング素子の各エミッタ端子は、HVIC回路のレベルシフト回路と結ばれている高電位側駆動回路の第2の基準電位端子と、それぞれがU、V、W相毎に接続されている。また、HVIC回路の出力駆動信号端子は各パワースイッチング素子のゲート端子と接続されている。

【 0 0 1 3 】

各々のパワースイッチング素子を駆動するための制御信号を生成するマイコン等の出力ポートにHVIC回路の入力信号処理回路が接続され、各HVIC回路の制御・駆動用電力は外部電源430より供給される。HVIC回路の高電位側パワースイッチング素子を駆動するための電力は、外部電源430とU、V、Wの相毎に高耐圧ダイオード440、441、442、コンデンサ443、444、445がそれぞれ直列に接続され、コンデンサ443、444、445の両端が高電位側パワースイッチング素子の駆動回路両端と接続されているブートストラップ電源回路より供給される。

【 0 0 1 4 】

実際のモータをインバータ駆動する場合は、マイコンのインバータ駆動用の制御信号生成回路から各U、V、W相のHVIC回路へ制御信号が伝達され、駆動信号に従ってU、V、W各相のブリッジ回路の高電位側と低電位側の各パワースイッチング素子をスイッチングさせることにより、各出力端子間に交流電力を供給することでモータ制御を行っている。

【 0 0 1 5 】

このブリッジ駆動回路においては、ブートストラップ電源回路で、高電位側パワースイッチング回路を駆動している。このブートストラップ電源回路の動作は、主直流電源がブリッジ回路に印加された状態で、低電位側パワースイッチング素子を駆動するマイコン駆動信号がHVICに伝達され、低電位側パワースイッチング素子がオン状態になる。この状態では外部電源 高耐圧ダイオード コンデンサ 低電位側パワースイッチング素子 外部電源の基準端子の順番で電流が流れることで、コンデンサの両端に、

$$V_{cap} = V (\text{外部電源電圧}) - V_f - V_c \quad (V) \quad \dots (1)$$

V_f : 高耐圧ダイオードの順方向降下電圧

V_c : 低電位側パワースイッチング素子のコレクタ電位

で表される電圧 V_{cap} が充電される。

【 0 0 1 6 】

HVIC回路の高電位側パワースイッチング素子を駆動する駆動回路は、このコンデンサに充電された電力により動作が維持される。従って、インバータ駆動回路に、主直流電源が印加された時は、コンデンサ443、444、445には電荷が充電されていないので、高電位側駆動回路は動作不可能の状態にある。

【 0 0 1 7 】

主直流電源を印加後は、まず各相の低電位側パワースイッチング素子が一定時間オンとなる駆動信号をマイコンからHVIC回路に伝達して、コンデンサ443、444、445に電力を充電する必要がある。その後、モータ駆動用の制御信号をマイコンから各HVIC回路へ伝達することでモータ制御が実現する。

【 0 0 1 8 】

コンデンサ443、444、445の両端電圧は、定期的に充電されなければ自然放電現象により、一定時間後にはパワースイッチング素子を駆動するために十分な電圧以下に低下する。そのため、モータ駆動時においても、インバータ駆動回路の定数によって決定される最大時間以内に、低電位側パワースイッチング素子をオンさせる信号をHVIC回路に伝達して、コンデンサ443、444、445に電力を充電する制御信号でモータ制御を実施している。

【特許文献1】特開2000-350440号公報

【特許文献2】特開2001-112241号公報

10

20

30

40

50

【特許文献3】特開平10-191625号公報

【特許文献4】特開2003-189632公報

【発明の開示】

【発明が解決しようとする課題】

【0019】

しかし、図10の同期整流式には、以下の3つの課題がある。

(1) 入力電源電圧は一般的に20V程度までである。これは、PWM制御をさせるためのハイサイドのスイッチング素子制御回路部とローサイドのスイッチング素子制御回路部間の信号伝達が必要であるからである。

(2) 入力電源電圧が20V程度以上となると、ハイサイドのスイッチング素子制御回路部への電源電圧供給のためのブートストラップ回路(図9の111や図10の203)と信号伝達のためのレベルシフト回路(図10の209)が必要である。ブートストラップ回路を介したハイサイドのスイッチング素子制御回路部へ電源電圧供給とレベルシフト回路によるローサイドからハイサイドへの信号伝達は、ハイサイドのスイッチング素子がオフの状態(すなわちローサイドのスイッチング素子がオン状態)のときのみという制約を有する。そのため、ハイサイドのスイッチング素子がオン状態において、ハイサイドのスイッチング素子制御回路電源電圧が自然放電により徐々に低下する(すなわちハイサイドのスイッチング素子制御回路の不安定動作となり得る)ため、ハイサイドのスイッチング素子のオン時間制御が非常に難しくなる。このことは、次の(3)についても同様である。

(3) 例えば、60V程度以上のように、更に高い入力電源電圧下で使用する場合、第4の従来例(図12)におけるモータのインバータ駆動用ブリッジ回路に示すように、ハイサイドのスイッチング素子制御回路電源のためのブートストラップ回路は、ダイオード440とコンデンサ443で構成され、ハイサイドのスイッチング素子417の高電位側端子に接続された電源423とは別の電源430に接続されるため、2つ以上の入力電源が必要になる。

【0020】

このように、上記従来降圧型スイッチング電源装置では、以下の理由により、スイッチング電源装置の小型化、電源効率の向上、更には待機状態、特に無負荷状態における更なる消費電力の削減は期待できない。

(1) 第3の従来例における降圧型スイッチング電源装置において、PWM制御方式における無負荷状態では、スイッチングデバイスに流れる電流のピーク値は下がるが、スイッチング回数は負荷状態によらず一定であるため、更なる低消費電力化は困難である。

(2) 第1、第2の従来例における降圧型スイッチング電源装置では、外付けにブートストラップ回路が必要なため、電源装置自体の小型化に支障が出る。

(3) 第1、第2の従来例における降圧型スイッチング電源装置では、ハイサイドのスイッチングデバイスのオン・オフ制御はブートストラップ回路のコンデンサ両端電圧にて行われており、このコンデンサ両端電圧の低下による制御精度悪化やスイッチングデバイスのゲート電圧変動によるドレイン電流変動も発生しやすい。

(4) 第1、第2の従来例における降圧型スイッチング電源装置では、比較的低電圧でしか使用することが困難であるため、入力電圧範囲に制限が発生する。

(5) 第3の従来例における降圧型スイッチング電源装置では、第1の従来例同様にローサイドがダイオードで構成されるため、定常動作状態におけるダイオードでの電力損失が高くなり、更なる高電源効率化の支障となる。

(6) 第4の従来例のような高入力電源電圧の場合、制御回路用とスイッチング素子用に2電源を必要とする。

【0021】

本発明は上記従来問題点を解決するもので、スイッチング電源装置のさらなる低消費電力化、小型化、および高効率化を目的とする。

【課題を解決するための手段】

【 0 0 2 2 】

上記目的を達成するために本発明のスイッチング電源装置は、第1電源電圧を供給する第1電源電圧供給器と、PWM信号を生成するPWM信号生成器と、PWM信号に基づいて、第1電源電圧をスイッチングする第1スイッチング器と、スイッチングされた第1電源電圧を第2電源電圧に変換する変換器と、第2電源電圧と所定の基準電圧との差を誤差信号として出力する誤差信号検出器と、誤差信号が所定の第1閾値以下の場合、第1スイッチング器のスイッチング動作を停止させる間欠制御器とを有し、PWM信号生成器は、誤差信号に基づいてパルス幅を変化させPWM信号を生成することを特徴としている。

【 0 0 2 3 】

また上記目的を達成するために本発明のスイッチング電源装置は、第1電源電圧を供給する第1電源電圧供給器と、PWM信号を生成するPWM信号生成器と、PWM信号に基づいて、第1電源電圧をスイッチングする第1スイッチング器と、スイッチングされた第1電源電圧を第2電源電圧に変換する変換器と、第2電源電圧と所定の基準電圧との差を誤差信号として出力する誤差信号検出器と、誤差信号を電流変換する電流変換器と、電流変換された誤差信号を電圧変換する電圧変換器と、第1電源電圧を所定の第3電源電圧に変換し、PWM信号生成器と電圧変換器に第3電源電圧を供給する第1レギュレータと、第2電源電圧を所定の第4電源電圧に変換し、誤差信号検出器と電流変換器に第4電源電圧を供給する第2レギュレータとを有し、PWM信号生成器は、電圧変換された誤差信号に基づいてPWM信号を生成することを特徴としている。

【 発明の効果 】

【 0 0 2 4 】

本発明のスイッチング電源装置は、上記構成を有し、従来例と比較して、広い入力電圧範囲で、待機状態、特に無負荷状態における更なる消費電力の削減と、定常動作状態における電源の高効率化を実現できる。

【 0 0 2 5 】

また、ブートストラップ回路が不要であり、且つ第1のスイッチングデバイスのゲート駆動電圧精度が向上するため、第1のスイッチングデバイスによる出力端子への電力供給も安定させることができる。

【 発明を実施するための最良の形態 】

【 0 0 2 6 】

以下、本発明の実施の形態を、図面を参照しながら説明する。

(第 1 の 実 施 形 態)

図1は本発明の第1の実施形態であるスイッチング電源装置を、図2は本発明の第1の実施形態であるスイッチング電源装置の出力の負荷状態が重負荷から軽負荷に移行したときの動作波形を表す。図1、2において、第1電源電圧VINは、第1電源電圧供給器によりグランド端子GNDのグランド電位を最下位電位として入力端子INに入力される電圧、第2電源電圧VOUTはグランド電位を最下位電位として出力端子OUTに出力される電圧、IOUTは出力端子OUTの電流、VDS1はスイッチングデバイスQ1のDRAIN1端子電圧、IFBはFB1端子電流(=FB2端子電流)、IDS1はスイッチングデバイスQ1に流れるDRAIN1端子電流をそれぞれ意味する。回路構成としては、入力コンデンサ1、スイッチングデバイスQ1とスイッチングデバイスQ1の制御回路3、制御回路基準電圧用第1コンデンサ4、第3ダイオード5とコイル6と出力コンデンサ7からなる変換回路、スイッチングデバイスQ2、スイッチングデバイスQ2のオンオフ制御と出力電圧検出を行う制御回路9、制御回路9の基準電圧用第2コンデンサ10、及び2つの抵抗R1とR2からなる。スイッチングデバイスQ1は、MOSトランジスタもしくは高耐圧トランジスタ等で構成される。

【 0 0 2 7 】

制御回路3は、図1に示すように、VIN1端子に接続され、第1電源電圧VINから制御回路3の各要素に電源電圧を供給する第3電源電圧をBY1端子に生成し、一定に制御する第1レギュレータ11、第3電源電圧が規定値以上になると制御回路3を起動、規定

10

20

30

40

50

値以下になると制御回路3を停止させる起動/停止回路12、電源電圧として第3電源電圧がBY1端子から供給され、FB1端子から制御回路3の外部に流れ出す電圧を出力電圧信号VLとして出力するI-V変換回路13、スイッチングデバイスQ1の最大オンデューティを規定するMAX DUTY信号14と内部基準信号であるCLOCK信号15を出力する発振器16、I-V変換回路の出力電圧信号VLを基準電圧としてスイッチングデバイスQ1に流れるDRAIN1端子電圧を検出し、スイッチングデバイスQ1をオフさせる過電流検出回路17、I-V変換回路の出力電圧信号VLが反転入力端子の第1閾値Vp1よりも低くなるとスイッチングデバイスQ1のオンオフ制御を休止、又は停止させ(このとき反転入力端子の閾値は第1閾値Vp1から第2閾値Vp2に変化する)、I-V変換回路の出力電圧信号VLが第2閾値Vp2よりも高くなるとスイッチングデバイスQ1のオンオフ制御を再開させる間欠発振制御回路18、間欠発振制御回路18の出力と発振器16のCLOCK信号15を入力信号とし、出力をフリップフロップ21のセット端子に出力するAND回路19、発振器16のMAX DUTY信号14の反転信号と過電流検出回路17の出力信号を入力し、フリップフロップ21のリセット端子に出力するOR回路20、フリップフロップ21、起動/停止回路12の出力信号と発振器16のMAX DUTY信号14とフリップフロップ21の出力信号を入力し、スイッチングデバイスQ1のGATE1端子を制御するAND回路22から構成されている。I-V変換回路13のFB1端子とSOURCE1端子間にはコンデンサ23と第2ダイオード24が接続されている。

10

【0028】

20

また、スイッチングデバイスQ2のオンオフ制御と出力電圧検出を行う制御回路9は、第2電源電圧VOUTから制御回路9の各要素に電源電圧を供給する第4電源電圧をBY2端子に生成し、一定に制御する第2レギュレータ25、BY2の電圧が規定値以上になると制御回路9を起動し、規定値以下になると制御回路9を停止させる起動/停止回路26、電源電圧として第4電源電圧がBY2端子から供給されるとともに、第2電源電圧VOUTの電圧を2つの抵抗R1とR2で分圧した信号を入力し、非反転入力端子に入力される基準電圧との電位差を誤差信号として増幅して出力する誤差増幅器27、電源電圧として第4電源電圧がBY2端子から供給され、誤差信号をFB2端子電圧IFBに変換するV-I変換回路28、FB2端子電圧によりスイッチングデバイスQ1のオフ状態を検出するQ1オフ状態検出回路29、起動/停止回路26の出力信号がH(ハイ)のときQ1オフ状態検出回路29の出力信号によりスイッチングデバイスQ2のGATE2端子を制御するAND回路30から構成される。

30

【0029】

入力端子INに、第1電源電圧VIN(商用の交流電源をダイオードブリッジなどの整流器により整流された電圧を入力コンデンサ1により平滑した電圧、又は直流電圧)を印加すると、制御回路3の第1レギュレータ11により、BY1端子に接続された制御回路基準電圧用第1コンデンサ4に電流が供給されることで、BY1端子電圧が上昇し、起動/停止回路12により制御回路3が動作し、スイッチングデバイスQ1のオンオフ制御が開始する。スイッチングデバイスQ1のオンオフ制御が開始すると、第3ダイオード5、コイル6、出力コンデンサ7から構成される変換回路に電力が供給され、出力端子OUTの第2電源電圧VOUTが上昇する。

40

【0030】

VOUTが上昇すると、第2レギュレータ25が動作し、制御回路9の基準電圧端子BY2の電圧が上昇する。基準電圧端子BY2の電圧が起動/停止回路26の規定値以上では制御回路9が起動し、誤差増幅器27による出力端子OUTの電圧検出が開始される。第2電源電圧VOUTは2つの抵抗R1とR2、及び誤差増幅器27により検出され、第2電源電圧VOUTが所望する電圧以上(正確にはVO1端子電圧が誤差増幅器27の非反転入力端子に入力される所定の基準電圧値以上)となると、誤差増幅器27の基準電圧とVO1端子電圧差を増幅し、誤差信号としてV-I変換回路28に伝達する。第2電源電圧VOUTが所望する電圧以上において、第2電源電圧VOUTが上昇すると誤差信号

50

は線形的に減少し、そしてV - I変換回路28でFB2端子電流が増加するように変換され、更にI - V変換回路13の出力電圧信号VLが減少する。

【0031】

VLは過電流検出回路17の基準電圧となっており、VLが減少することで、スイッチングデバイスQ1に流れるDRAIN1端子電流ピーク値を減少させる。これにより図2に示すように、DRAIN1端子電流IDS1は電流モードによるPWM制御となり、DRAIN1端子電圧VDS1はPWMスイッチングされる。すなわち発振器16、過電流検出回路17、OR回路20、フリップフロップ21はPWM信号生成器42を構成しており、PWM信号生成器42により生成されたPWM信号に基づいて、スイッチングデバイスQ1のGATE1端子におけるゲート電圧は制御され、スイッチングデバイスQ1はPWMスイッチングされる。PWM信号生成器42には、電源電圧として第3電源電圧がBY1端子から供給される。

10

【0032】

そして、更に第2電源電圧VOUTが所望する電圧以上(出力負荷状態としては軽負荷状態)となり、I - V変換回路13の出力電圧信号VLが間欠発振制御回路18の第1閾値Vp1以下になると、出力負荷状態を軽負荷と判断し、間欠発振制御回路18はスイッチングデバイスQ1の休止、又は停止させる。スイッチングデバイスQ1のオンオフ制御が停止することで、出力への電力供給が停止するため、第2電源電圧VOUTは徐々に低下する。第2電源電圧VOUTの低下により、VLは徐々に上昇し、間欠発振制御回路18の第2閾値Vp2以上となると、スイッチングデバイスQ1のオンオフ制御が再開され、出力へ電力が供給される。これにより、第2電源電圧VOUTは再び上昇し、スイッチングデバイスQ1のオンオフ制御は停止する。軽負荷状態においては、これを繰り返す間欠制御となる。通常、第2閾値Vp2は、第1閾値Vp1より大きい値に設定される。

20

【0033】

ここで、制御回路3によるスイッチングデバイスQ1のPWM制御、及び間欠制御中において、スイッチングデバイスQ2は、スイッチングデバイスQ1がオフ状態のときのみオンするようにスイッチングデバイスQ1のオフ状態をQ1オフ状態検出回路29でFB2端子電圧をモニターすることで検出し、AND回路30による制御される。スイッチングデバイスQ1オン時のDRAIN2 - SOURCE2間電圧(図2中のVDS2で表されるIDS2 x Ron(Q2))は、第3ダイオード5の順方向電圧Vfよりも低く設定されている。そして、第3ダイオード5は、スイッチングデバイスQ2のターンオン時間を改善するためにスイッチングデバイスQ2と並列接続されている。

30

【0034】

このような本発明の第1の実施形態におけるスイッチング電源装置を使用した場合、広い入力範囲において、次のような効果が得られる。

(1) 出力負荷状態が軽負荷になる程、スイッチングデバイスQ1に流れる電流のピーク値が減少することでPWM制御され、更に無負荷状態に近くなると間欠制御されるため、待機状態での更なる省電力化が実現できる。

(2) スwitchングデバイスQ1がオフ状態において、スイッチングデバイスQ2がオンすることで、第3ダイオード5の順方向電圧を更に低減させることが可能となり、定常動作状態における電源の高効率化を実現できる。

40

(3) ハイサイドの制御回路3とローサイドの制御回路9間の信号伝達において、ローサイドのV - I変換回路28とハイサイドのI - V変換回路13を設け、電流信号を用いた新しい信号伝達方式を採用することにより、高電圧電源時でもレベルシフト回路が不要でシンプルな構成を実現できる。

(4) 高い入力電源電圧において必要となるブートストラップ回路やレベルシフト回路が不要であるため、入力電源電圧の範囲に関係無く、1つの入力電源電圧で同期整流式スイッチング電源装置を実現することが出来る。

(5) ハイサイドの制御回路3の電源電圧とローサイドの制御回路9の電源電圧は、それぞれ第1レギュレータ11と第2レギュレータ25により、常に一定となるように制御さ

50

れ、自然放電による電源電圧低下は発生しない。そのため、ハイサイドのスイッチングデバイスQ1のオン時間制御は容易である。

【0035】

また、スイッチングデバイスQ1と制御回路3を、同一の半導体基板上に集積化すると良い。その際、DRAIN1端子、SOURCE1端子、BY1端子、及びFB1端子の少なくとも4つの端子を外部接続端子として集積化する。そして、4つ以上の端子を有したパッケージに組み込むことにより、部品点数が大幅に削減でき、部品の寸法も小さくなり、より小型・低価格の電源を実現できる。

【0036】

更に、スイッチングデバイスQ2と制御回路9を、それぞれ同一の半導体基板上に集積化すると良い。その際、DRAIN2端子、SOURCE2端子、BY2端子、及びFB2端子の少なくとも4つの端子を外部接続端子として集積化する。そして、4つ以上の端子を有したパッケージに組み込むことにより、部品点数が大幅に削減でき、部品の寸法も小さくなり、より小型・低価格の電源を実現できる。

【0037】

更に、スイッチングデバイスQ1と制御回路3を同一の半導体基板上に集積化し、且つスイッチングデバイスQ2と制御回路9を同一の半導体基板上に集積化したものを、7つ以上の端子を有したパッケージに組み込むことにより、部品点数が大幅に削減でき、部品の寸法も小さくなり、より小型・低価格の電源を実現できる。

【0038】

更に、スイッチングデバイスQ1と制御回路3を同一の半導体基板上に集積化し、且つスイッチングデバイスQ2と制御回路9を同一の半導体基板上に集積化したもの、制御回路3の基準電圧用第1コンデンサ4、制御回路9の基準電圧用第2コンデンサ10、コンデンサ23、第3ダイオード5、出力コンデンサ7、抵抗R1、R2を、DRAIN1端子、SOURCE1端子、SOURCE2端子、OUT端子の少なくとも4つの端子を外部端子として同一パッケージに組み込むことにより、部品点数が大幅に削減でき、部品の寸法も小さくなり、より小型・低価格の電源を実現できる。

【0039】

ここでそれぞれ、スイッチングデバイスQ1は第1スイッチング器、スイッチングデバイスQ2は第2スイッチング器、間欠発振制御回路18は間欠制御器、誤差増幅器27は誤差信号検出器、I-V変換回路13は電圧変換器、V-I変換回路28は電流変換器、Q1オフ状態検出回路29は反転信号生成器、とも呼ぶ。また過電流検出回路17を含む回路を、過電流保護回路とも呼ぶ。

(第2の実施形態)

【0040】

図3は、本発明の第2の実施形態であるスイッチング電源装置を表す。図1の第3ダイオード5のアノードに接続されている入力コンデンサ1の(-)端子を出力コンデンサ7の(+)端子に接続することにより、負出力電源を実現したものであり、第2電源電圧VOUTの最下位電位は、第1電源電圧VINの最下位電位から第2電源電圧VOUTを差し引いた電位になっている。すなわち、図1の第1の実施形態においては、第2電源電圧の極性は第1電源電圧の極性に対して同極性であったが、図3の第2の実施形態においては、第2電源電圧の極性は第1電源電圧の極性に対して逆極性になる。電源動作としては本発明の第1の実施形態におけるスイッチング電源装置と同じである。

【0041】

このような本発明の第2の実施形態におけるスイッチング電源装置を使用した場合、本発明の第1の実施形態と同じ効果が得られると共に、容易に出力電圧の極性を変えることが出来る。

(第3の実施形態)

【0042】

図4は、本発明の第3の実施形態であるスイッチング電源装置を表す。図1の制御回路

9の第2レギュレータ25への電力供給源を第2電源電圧VOUTからではなく、直接第1電源電圧VINから得ているものであり、電源動作としては本発明の第1の実施形態におけるスイッチング電源装置と同じである。

このような本発明の第3の実施形態におけるスイッチング電源装置を使用した場合、本発明の第1の実施形態と同じ効果が得られると共に、出力の低電圧化に容易に対応することが可能となる。

(第4の実施形態)

【0043】

図5は、本発明の第4の実施形態であるスイッチング電源装置を表す。図1の制御回路3に、スイッチングデバイスQ1のジャンクション温度が規定温度以上になると、スイッチングデバイスQ1のオンオフ制御を強制的に停止させる保護機能を果たす過熱保護回路33と、過熱保護回路33による停止状態を解除するための再起動トリガ回路34がAND回路22の入力に接続されているものであり、電源動作としては本発明の第1の実施形態におけるスイッチング電源装置と同じである。

【0044】

このような本発明の第4の実施形態におけるスイッチング電源装置を使用した場合、本発明の第1の実施形態と同じ効果が得られると共に、スイッチングデバイスの保護と、スイッチング電源装置の安全性確保が実現できる。

(第5の実施形態)

【0045】

図6は、本発明の第5の実施形態であるスイッチング電源装置を表す。図1の制御回路3における第1レギュレータ11内部にVIN1端子に接続された接合型電界効果トランジスタJFET1を、そして図1の制御回路9におけるQ1オフ状態検出回路29内部にFB2端子に接続された接合型電界効果トランジスタJFET2を有しているものであり、電源動作としては本発明の第1の実施形態におけるスイッチング電源装置と同じである。

【0046】

このような本発明の第5の実施形態におけるスイッチング電源装置を使用した場合、入力電圧が高電圧の場合でも、本発明の第1の実施形態と同じ効果が得られる。

(第6の実施形態)

【0047】

図7は、本発明の第6の実施形態であるスイッチング電源装置を表す。図7に示すように、第1の実施形態に加えて制御回路3の基準電圧端子BY1端子と出力端子OUTの間に第1ダイオード35とツェナーダイオード36を接続したものであり、電源動作としては本発明の第1の実施形態におけるスイッチング電源装置と同じである。

【0048】

このような本発明の第6の実施形態におけるスイッチング電源装置を使用した場合、制御回路3の基準電圧端子BY1への電力供給を、第1レギュレータ11からではなく、出力端子OUTからとなるために、待機状態での省電力化に関して、本発明の第1の実施形態以上の効果が得られる。

(第7の実施形態)

【0049】

図8は、本発明の第7の実施形態であるスイッチング電源装置を表す。図1の過電流検出回路17の形態がセンスMOSトランジスタ37とセンス抵抗38とコンパレータで構成されており、電源動作としては本発明の第1の実施形態におけるスイッチング電源装置と同じである。

【0050】

このような本発明の第7の実施形態におけるスイッチング電源装置を使用した場合、本発明の第1の実施形態と同じ効果が得られる。

(実施の形態のまとめ)

10

20

30

40

50

【 0 0 5 1 】

以上の実施の形態では、降圧型スイッチング電源装置について説明したが、本発明は降圧型だけに限定されるものではなく、昇圧型、昇降圧型を含むあらゆるスイッチング電源装置に適用可能である。また、実施の形態において展開した説明は、すべて本発明を具体化した一例であり、本発明はこれらの例に限定されるものではない。

【産業上の利用可能性】

【 0 0 5 2 】

本発明は、スイッチング電源装置に利用できる。

【図面の簡単な説明】

【 0 0 5 3 】

【図 1】第 1 の実施形態におけるスイッチング電源装置のブロック図

【図 2】第 1 の実施形態におけるスイッチング電源装置の動作図

【図 3】第 2 の実施形態におけるスイッチング電源装置のブロック図

【図 4】第 3 の実施形態におけるスイッチング電源装置のブロック図

【図 5】第 4 の実施形態におけるスイッチング電源装置のブロック図

【図 6】第 5 の実施形態におけるスイッチング電源装置のブロック図

【図 7】第 6 の実施形態におけるスイッチング電源装置のブロック図

【図 8】第 7 の実施形態におけるスイッチング電源装置のブロック図

【図 9】第 1 の従来例におけるスイッチング電源装置のブロック図

【図 10】第 2 の従来例におけるスイッチング電源装置のブロック図

【図 11】第 3 の従来例におけるスイッチング電源装置のブロック図

【図 12】第 4 の従来例における 3 相モータ駆動回路のブロック図

【符号の説明】

【 0 0 5 4 】

Q 1 スwitchングデバイス

Q 2 スwitchングデバイス

1 入力コンデンサ

3 制御回路

4 制御回路基準電圧用第 1 コンデンサ

5 第 3 ダイオード

6 コイル

7 出力コンデンサ

9 制御回路

10 第 2 コンデンサ

11 第 1 レギュレータ

12 起動 / 停止回路

13 I - V 変換回路

14 MAX - DUTY 信号

15 CLOCK 信号

16 発振器

17 過電流検出回路

18 間欠発振制御回路

19 AND 回路

20 OR 回路

21 フリップフロップ

22 AND 回路

23 コンデンサ

24 第 2 ダイオード

25 第 2 レギュレータ

26 起動 / 停止回路

10

20

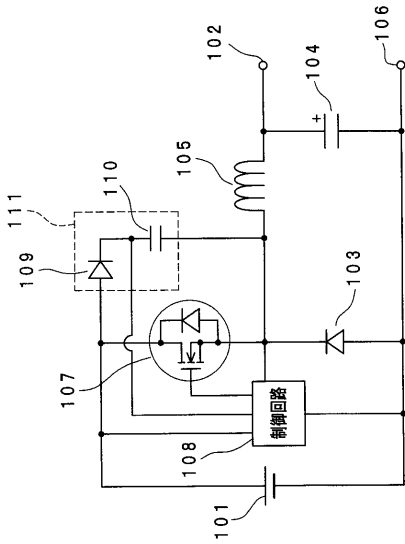
30

40

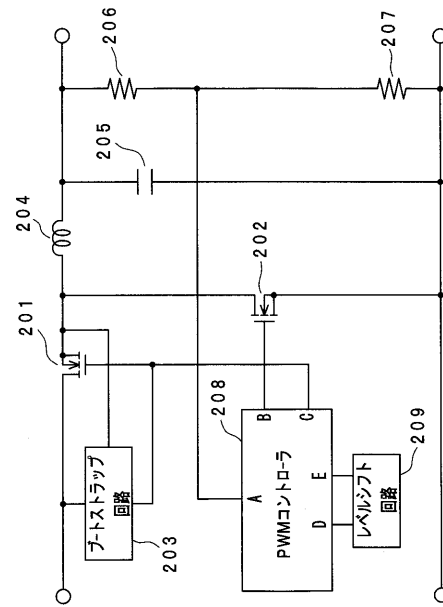
50

2 7	誤差増幅器	
2 8	V - I 変換回路	
2 9	Q 1 オフ状態検出回路	
3 0	A N D 回路	
R 1	抵抗	
R 2	抵抗	
3 3	過熱保護回路	
3 4	再起動トリガ回路	
3 5	第 1 ダイオード	
3 6	ツェナーダイオード	10
3 7	センス M O S トランジスタ	
3 8	センス抵抗	
4 2	P W M 信号生成器	
1 0 1	入力電源	
1 0 2	出力端子	
1 0 3	ダイオード	
1 0 4	出力コンデンサ	
1 0 5	コイル	
1 0 6	グランド端子	
1 0 7	スイッチングデバイス	20
1 0 8	制御回路	
1 0 9	ダイオード	
1 1 0	コンデンサ	
1 1 1	ブートストラップ回路	
2 0 1	スイッチングデバイス	
2 0 2	スイッチングデバイス	
2 0 3	ブートストラップ回路	
2 0 4	コイル	
2 0 5	出力コンデンサ	
2 0 6	抵抗	30
2 0 7	抵抗	
2 0 8	P W M コントローラ	
2 0 9	レベルシフト回路	
3 0 1	入力コンデンサ	
3 0 2	スイッチングデバイス	
3 0 3	制御回路	
3 0 4	コンデンサ	
3 0 5	変換回路	
3 0 6	ダイオード	
3 0 7	コイル	40
3 0 8	出力コンデンサ	
3 0 9	ダイオード	
3 1 0	ツェナーダイオード	
3 1 1	内部回路電流供給回路	
3 1 2	スイッチ	
3 1 3	発振器	
3 1 4	抵抗	
3 1 5	抵抗	
3 1 6	コンパレータ	

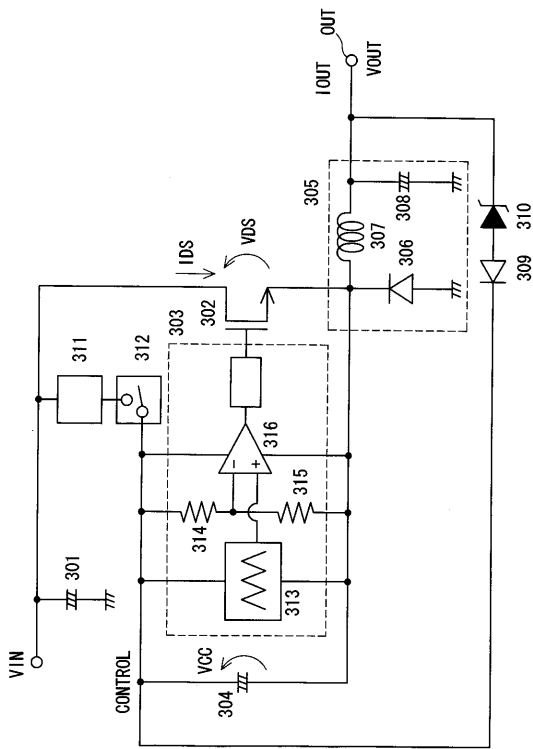
【図9】



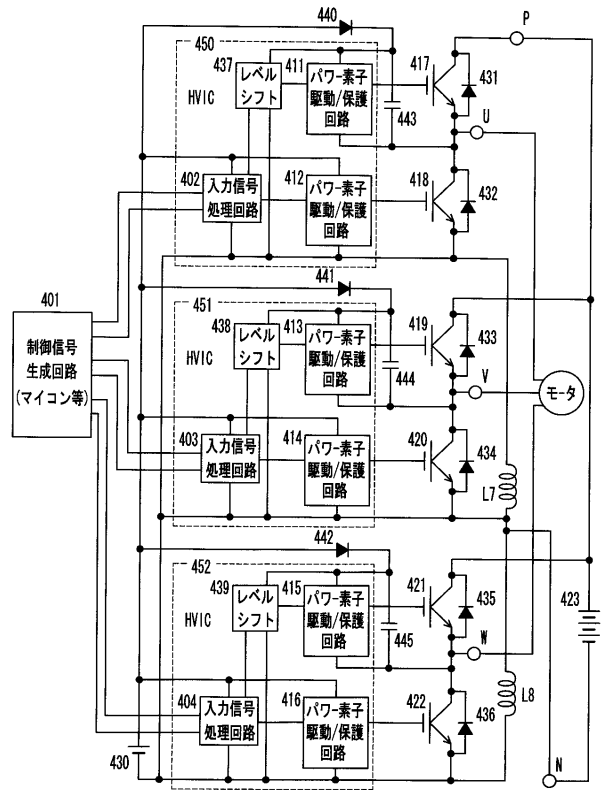
【図10】



【図11】



【図12】



フロントページの続き

- (72)発明者 八谷 佳明
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 荒川 竜太郎
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 福井 穰
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 國松 崇
大阪府門真市大字門真1006番地 松下電器産業株式会社内

審査官 安池 一貴

- (56)参考文献 特開2005-137084(JP,A)
特開2003-070238(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H02M 3/155