

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

220098
(11) (B1)



ÚŘAD PRO VYNÁLEZY
A OBJEVY

(22) Přihlášeno 11 09 81
(21) (PV 6/G/-31)

(40) Zveřejněno 27 08 82

(45) Vydáno 15 10 85

(51) Int. Cl.³
H 03 K 13/02

(75)

Autor vynálezu

BARTOŇ VLADIMÍR ing., CHADIMA LADISLAV ing., VARNSDORF

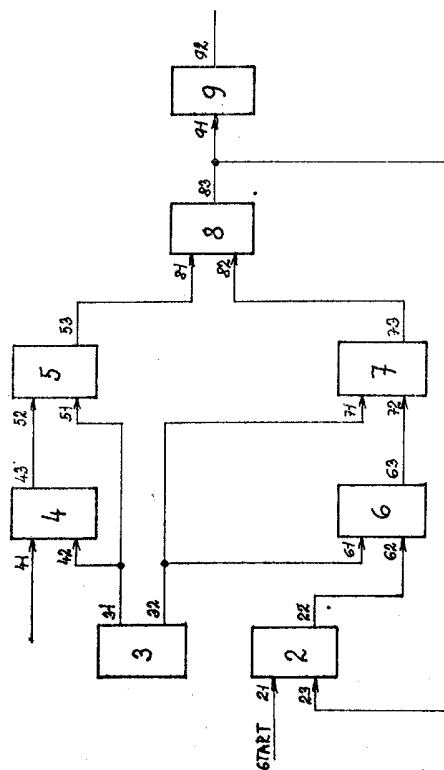
(54) Zapojení pro řízení diferenciálního číslicově analogového převodníku

1

2

Účelem vynálezu je zjednodušení zapojení pro řízení diferenciálního číslicově analogového převodníku se zpětnou vazbou a s řízením strmosti náběhu a doběhu výstupní veličiny v závislosti na čase a vstupních impulsích. Uvedeného účelu se dosáhne využitím obvodu generátoru referenčních impulsů s proměnnou frekvencí (2), generátoru vzoskovacích impulsů (3), výběrového obvodu prvního počítacího impulsu (4), prvního hradlovacího obvodu (5), výběrového obvodu prvního referenčního impulsu (6), druhého hradlovacího obvodu (7), reversibilního čítače (8) a číslicově analogového převodníku (9) a zapojením těchto obvodů.

Zapojení podle vynálezu umožňuje řídit strmost náběhu a doběhu výstupní analogové veličiny diferenciálního číslicově analogového převodníku v širokých mezích v závislosti na čase a vstupních impulsích, přičemž zachovává navrženou charakteristiku číslicově analogového převodníku.



Vynález řeší zapojení pro řízení diferenciálního číslicově analogového převodníku se zpětnou vazbou a s řízením strmosti náběhu a doběhu výstupní veličiny v závislosti na čase a vstupních impulsích.

Výstupní veličina diferenciálního převodníku je závislá na rozdílu počtu přijatých vstupních impulsů a počtu referenčních impulsů. Pomocí zpětné vazby je zajištěno zablokování vstupu referenčních impulsů při dosažení určité kapacity paměti převodníku. Současné diferenciální převodníky mají poměrně složité vstupní obvody, přičemž strmost náběhu a doběhu výstupní veličiny je řešena buď plněním paměti převodníku konstantní frekvencí, nebo zařazením integrační konstanty, případně změnou zesílení v analogové části převodníku.

Nevýhodou těchto způsobů řešení je v prvním případě zbytečná složitost zapojení a z toho plynoucí menší spolehlivost zařízení, ve druhém a třetím případě nelze převodník použít v případech, kdy je požadována lineární charakteristika převodníku.

Mnohé z uvedených nevýhod řeší zapojení pro řízení diferenciálního číslicově analogového převodníku se zpětnou vazbou a s řízením strmosti náběhu a doběhu výstupní analogové veličiny v závislosti na čase a vstupních impulsích, které sestává z obvodu generátoru referenčních impulsů s proměnnou frekvencí, generátoru vzorkovacích impulsů, výběrového obvodu prvního počítacího impulsu, prvního referenčního impulsu, druhého hradlovacího obvodu, reversibilního čítače a číslicově analogového převodníku podle vynálezu, jehož podstata spočívá v tom, že první vstup výběrového obvodu prvního počítacího impulsu je spojen se zdrojem vstupních impulsů. Druhý vstup výběrového obvodu je spojen s prvním výstupem generátoru vzorkovacích impulsů a prvním vstupem prvního hradlovacího obvodu. Druhý vstup prvního hradlovacího obvodu je spojen s výstupem výběrového obvodu prvního počítacího impulsu. Výstup prvního hradlovacího obvodu je spojen s prvním vstupem reversibilního čítače.

Druhý vstup reversibilního čítače je spojen s výstupem druhého hradlovacího obvodu, jehož první vstup je spojen s druhým výstupem generátoru vzorkovacích impulsů a prvním vstupem výběrového obvodu prvního referenčního impulsu. Druhý vstup výběrového obvodu prvního referenčního impulsu je spojen s výstupem generátoru referenčních impulsů s proměnnou frekvencí, jehož první vstup je spojen se zdrojem startovacích signálů a jeho druhý vstup je spojen s výstupem reversibilního čítače a s číslicovým vstupem číslicově analogového převodníku.

Zapojení podle vynálezu umožňuje řídit strmost náběhu a doběhu výstupní veličiny diferenciálního číslicově analogového převodníku v širokých mezích v závislosti na

čase a vstupních impulsích, přičemž zachovává navrženou charakteristiku číslicově analogového převodníku. Při použití minima prvků řeší vstupní obvody diferenciálního číslicově analogového převodníku.

Příklad zapojení pro řízení diferenciálního číslicově analogového převodníku se zpětnou vazbou a s řízením strmosti náběhu a doběhu výstupní veličiny v závislosti na čase a vstupních impulsích podle vynálezu je na připojeném výkresu.

První vstup 41 výběrového obvodu 4 prvního počítacího impulsu, který je realizován integrovaným monostabilním klopným obvodem, je spojen s nevyznačeným zdrojem vstupních impulsů. Druhý vstup 42 výběrového obvodu 4 prvního počítacího impulsu je spojen s prvním výstupem 31 generátoru 3 vzorkovacích impulsů, který je realizován vhodným zapojením integrovaného monostabilního klopného obvodu a s prvním vstupem 51 prvního hradlovacího obvodu 5, který je realizován logickými hradly.

Druhý vstup 52 prvního hradlovacího obvodu 5 je spojen s výstupem 43 výběrového obvodu 4 prvního počítacího impulsu. Výstup 53 prvního hradlovacího obvodu 5 je spojen s prvním vstupem 81 reversibilního čítače 8. Druhý vstup 82 reversibilního čítače 8 je spojen s výstupem 73 druhého hradlovacího obvodu 7, který je realizován logickými hradly. První vstup 71 druhého hradlovacího obvodu 7 je spojen s druhým výstupem 32 generátoru 3 vzorkovacích impulsů a prvním vstupem 61 výběrového obvodu 6 prvního referenčního impulsu, který je realizován integrovaným monostabilním klopným obvodem.

Druhý vstup 72 druhého hradlovacího obvodu 7 je spojen s výstupem 63 výběrového obvodu 6 prvního referenčního impulsu 6. Druhý vstup 62 výběrového obvodu 6 prvního referenčního impulsu je spojen s výstupem 22 generátoru 2 referenčních impulsů s proměnnou frekvencí, který je realizován vhodným zapojením integrovaného monostabilního obvodu. První vstup 21 generátoru 2 referenčních impulsů s proměnnou frekvencí je spojen s nevyznačeným zdrojem startovacích signálů.

Druhý vstup 23 generátoru 2 impulsů s proměnnou frekvencí je spojen s výstupem 83 reversibilního čítače 8 a se vstupem 91 číslicově analogového převodníku 9. Výstup 92 číslicově analogového převodníku 9 je výstupem analogové veličiny.

Zapojení podle vynálezu pracuje takto. Při zavedení startovacího signálu na vstup 21 generátoru 2 referenčních impulsů s proměnnou frekvencí je tento generátor aktivován a nabíhá s proměnnou frekvencí, která se zvyšuje až do nastaveného maxima. Výstupní impulsy z tohoto generátoru jsou z výstupu 22 přiváděny na druhý vstup 62 výběrového obvodu 6 prvního referenčního impulsu. Na první vstup 61 tohoto obvodu je

přiváděn vzorkovací kmitočet z výstupu 32 generátoru 3 vzorkovacích impulsů. Výstup 63 výběrového obvodu 6 prvního referenčního impulsu přejde po odeznění prvního vzorkovacího impulsu do stavu log. „0“, kde setrvává po dobu trvání impulsu na vstupu 62. Na výstupu 73 druhého hradlovacího obvodu 7 se objeví pouze první vzorkovací impuls z řady, přivedené na vstup 71, který přes druhý vstup 82 reversibilního čítače 8 způsobí inkrementaci čítače o jednu jednotku. Analogové napětí na výstupu 92 číslicově analogového převodníku 9 takto vytvořené, způsobí generaci vstupních impulsů, přivedených na první vstup 41 výběrového obvodu 4 prvního počítacího impulsu.

Na druhý vstup 42 výběrového obvodu 4 prvního počítacího impulsu je přiváděn vzorkovací kmitočet z výstupu 31, jehož impulsy se časově nekryjí s impulsy na výstupu 32. Výstup 43 výběrového obvodu 4 prvního počítacího impulsu přejde do odeznění první-

ho vzorkovacího impulsu do stavu „0“, kde setrvává až do odeznění impulsu na vstupu 41, čímž první hradlovací obvod 5 propustí na svém výstupu 53 pouze první vzorkovací impuls, který je přiveden na první vstup 81 reversibilního čítače 8, kde způsobí dekrementaci o jednu jednotku. Při dosažení předvolené kapacity paměti čítače je prostřednictvím zpětné vazby, uzavřené z výstupu 83 reversibilního čítače 8 do druhého vstupu 23 generátoru 2 referenčních impulsů s proměnnou frekvencí tento generátor zablokovan do té doby, než dojde k dekrementaci čítače o příslušný počet jednotek. Po odeznění startovacího signálu na prvním vstupu 21 generátoru 2 referenčních impulsů s proměnnou frekvencí dojde k postupnému snižování frekvence referenčních impulsů na výstupu 22 a tím k postupnému snižování analogového napětí na výstupu 92 digitálně analogového převodníku 9.

PŘEDMĚT VYNÁLEZU

Zapojení pro řízení diferenciálního číslicově analogového převodníku se zpětnou vazbou a s řízením strmosti náběhu a doběhu výstupní analogové veličiny v závislosti na čase a vstupních impulsech, které sestává z obvodu generátoru referenčních impulsů s proměnnou frekvencí, generátoru vzorkovacích impulsů, výběrového obvodu prvního počítacího impulsu, prvního hradlovacího obvodu, reversibilního čítače, výběrového obvodu prvního referenčního impulsu, druhého hradlovacího obvodu a číslicově analogového převodníku, vyznačující se tím, že první vstup (41) výběrového obvodu (4) prvního počítacího impulsu je spojen se zdrojem vstupních impulsů, přičemž druhý vstup (42) výběrového obvodu (4) prvního počítacího impulsu je spojen s prvním výstupem (31) generátoru (3) vzorkovacích impulsů a prvním vstupem (51) prvního hradlovacího obvodu (5), přičemž druhý vstup (52) prvního hradlovacího obvodu (5) je spojen s výstupem (43) výběrového ob-

vodu (4) prvního počítacího impulsu, přičemž výstup (53) prvního hradlovacího obvodu (5) je spojen s prvním vstupem (81) reversibilního čítače (8) a druhý vstup (82) reversibilního čítače (8) je spojen s výstupem (73) druhého hradlovacího obvodu (7), přičemž první vstup (71) druhého hradlovacího obvodu (7) je spojen s druhým výstupem (32) generátoru (3) vzorkovacích impulsů a prvním vstupem (61) výběrového obvodu (6) prvního referenčního impulsu, přičemž druhý vstup (62) výběrového obvodu (6) referenčního impulsu je spojen s výstupem (22) generátoru (2) referenčních impulsů s proměnnou frekvencí, přičemž první vstup (21) generátoru (2) referenčních impulsů s proměnnou frekvencí je spojen se zdrojem startovacích signálů a druhý vstup (23) generátoru (2) referenčních impulsů s proměnnou frekvencí je spojen s výstupem (83) reversibilního čítače (8) a číslicovým vstupem (91) číslicově analogového převodníku (9).

