

# (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2021年7月29日 (29.07.2021)



(10) 国际公布号  
**WO 2021/146946 A1**

- (51) 国际专利分类号:  
**H03L 7/099** (2006.01)
- (21) 国际申请号: PCT/CN2020/073604
- (22) 国际申请日: 2020年1月21日 (21.01.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (72) 发明人: 尤焕成 (YOU, Huancheng); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:  
— 包括国际检索报告(条约第21条(3))。

- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) Title: OSCILLATOR

(54) 发明名称: 一种振荡器

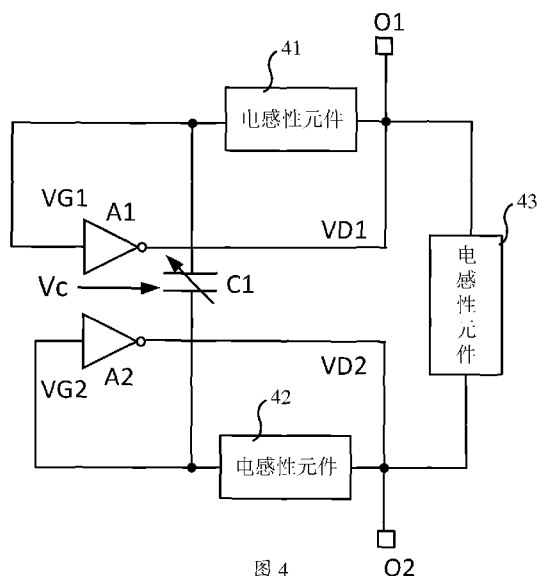


图 4

41, 42, 43 Inductive element

(57) Abstract: Disclosed is an oscillator. The oscillator comprises two inverting amplifier elements, wherein each of the inverting amplifier elements forms a self-feedback structure by means of an inductor. Output ends of the two inverting amplifier elements are coupled to each other by means of one or more inductors, and input ends of the two inverting amplifier elements are coupled to each other by means of a capacitor. The capacitance value of the capacitor can be adjusted in order to change the oscillation frequency of a differential output oscillation signal output by the oscillator.

(57) 摘要: 一种振荡器, 包括两个反向放大元件, 每个反向放大元件通过电感器形成自反馈结构。两个反向放大元件的输出端通过一个或多个电感器相互耦合, 且两个反向放大元件的输入端通过电容器相互耦合。该电容器的电容值可以被调节以改变振荡器所输出的差分输出振荡信号的振荡频率。

WO 2021/146946 A1

## 一种振荡器

### 技术领域

5 本申请涉及电子技术领域，尤其涉及一种振荡器。

### 背景技术

锁相环 (phase locked loop, PLL) 是通信设备中的重要单元，例如可以用作各类芯片、微处理器、数字电路和模拟电路的时钟产生电路或用作无线收发机的本振电路。锁相环中  
10 需要使用压控振荡器 (voltage controlled oscillator, VCO) 或数控振荡器 (digitally controlled oscillator, DCO)。其中，对于使用压控振荡器的锁相环而言，压控振荡器的性能直接影响着整个设备的性能。以无线收发机为例，与设备中多模芯片配合工作的无线收发机采用多发射机和多接收机的架构，在多入多出 (Multi-input Multi-output, MIMO) 工作模式下，需要多个锁相环同时工作。对于应用于所述锁相环的压控振荡器来说，相位噪声性能是重  
15 要的参考因素。

图 1 是现有技术中的一种典型的用于压控振荡器结构，包括两个交叉耦合的 N 型金属-氧化物-半导体 (N-Metal-Oxide-Semiconductor, NMOS) 晶体管 M100 和 M200，以及两个交叉耦合的 P 型金属-氧化物-半导体 (P-Metal-Oxide-Semiconductor, PMOS) 晶体管 M300 和 M400，两个晶体管交叉耦合即是一个晶体管的栅极耦合至另一个晶体管的漏极，两个  
20 NMOS 晶体管 M100 和 M200 的源极均接地，两个 PMOS 晶体管 M300 和 M400 的源极均耦合至参考电压源 VDD，NMOS 晶体管 M100 的漏极与 PMOS 晶体管 M300 的漏极耦合，NMOS 晶体管 M200 的漏极与 PMOS 晶体管 M400 的漏极耦合。电感器 L100 耦合在两个 PMOS 晶体管 M300 和 M400 的两个漏极之间且与串联的两个电容器 C100 和 C200 并联。其中所述两个电容器 C100 和 C200 是可调电容器，并在控制电压的控制下改变电容值，  
25 从而改变该压控振荡器的输出振荡频率。

然而，图 1 所示的结构在抑制相位噪声方面不理想，不能达到一些低噪声场景下的应用需求。因此，如何抑制相位噪声以实现良好性能，是压控振荡器设计中一个亟需解决的问题。

### 30 发明内容

本申请的实施例提供一种振荡器，以达到良好的相位噪声抑制效果。

有鉴于此，本申请第一方面提供了一种振荡器，包括：第一反向放大元件，包括第一输入端和第一输出端；第二反向放大元件，包括第二输入端和第二输出端；第一电感性元件，耦合在所述第一输入端和所述第一输出端之间；第二电感性元件，耦合  
35 在所述第二输入端和所述第二输出端之间；第三电感性元件，耦合在所述第一输出端和所述第二输出端之间；第一电容性元件，耦合在所述第一输入端和第二输入端之间，用于接收第一控制信号，所述第一控制信号用于调整所述第一电容性元件的电容值；第一信号输出端，耦合至所述第一电感性元件，以用于输出第一振荡信号；第二信号

输出端，耦合至所述第二电感性元件，以用于输出第二振荡信号，且所述第一振荡信号和所述第二振荡信号是差分输出振荡信号。

以上技术方案将两个反向放大元件配置为自反馈结构，相对于传统的具有交叉耦合结构的压控振荡器而言，电流转换效率更高，有助于抑制相位噪声。两个反向放大元件的输入端通过电容性元件，例如电容器，来相互耦合，使得等效电容加倍，提升信号能量，从而具有更好的相位噪声抑制特性。

结合第一方面，在第一方面的第一种实现方式中，所述第一电感性元件包括第一电感器，所述第二电感性元件包括第二电感器，所述第三电感性元件包括第三电感器和第四电感器；所述第一反向放大元件包括第一 MOS 晶体管，所述第一输入端是所述第一 MOS 晶体管的栅极，所述第一输出端是所述第一 MOS 晶体管的漏极，所述第一 MOS 晶体管的源极用于输入第一参考电压，所述第三电感器耦合在所述第一输出端和具有第二参考电压的第二节点之间；所述第二反向放大元件包括第二 MOS 晶体管，所述第二输入端是所述第二 MOS 晶体管的栅极，所述第二输出端是所述第二 MOS 晶体管的漏极，所述第二 MOS 晶体管的源极用于输入所述第一参考电压，所述第四电感器耦合在所述第二输出端和所述具有第二参考电压的第二节点之间。可选地，所述第一 MOS 晶体管和所述第二 MOS 晶体管的每个可以是 PMOS 晶体管或 NMOS 晶体管。例如，PMOS 晶体管的源极所输入的第一参考电压是参考电压源，此时第二参考电压是接地电压。再例如，NMOS 晶体管的源极所输入的第一参考电压是接地电压，此时第二参考电压是参考电压源。在本实现方式中，采用单晶体管实现放大功能，结构设计简单。

结合第一方面，在第二方面的第一种实现方式中，所述第一电感性元件包括第一电感器，所述第二电感性元件包括第二电感器，所述第三电感性元件包括至少一个第三电感器；所述第一反向放大元件包括第一 CMOS 反相器，所述第一 CMOS 反相器耦合在具有第一参考电压的第一节点和具有第二参考电压的第二节点；所述第二反向放大元件包括第二 CMOS 反相器，所述第二 CMOS 反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点。在本实现方案中，采用 CMOS 反相器实现放大功能，提升性能。

结合第一方面的第一种实现方式，在第一方面的第三种实现方式中，所述第一电感器和第三电感器形成于第一多端口电感器中，所述第二电感器和第四电感器形成于第二多端口电感器中，以上方案实现简单。

结合第一方面，在第一方面的第四种实现方式中，所述第一电感性元件包括第一电感器和第五电感器，所述第二电感性元件包括第二电感器和第六电感器，所述第三电感性元件包括第三电感器和第四电感器；所述振荡器还包括：第三反向放大元件，包括第三输入端和第三输出端；第四反向放大元件，包括第四输入端和第四输出端；第二电容性元件，耦合在所述第三输入端和所述第四输入端之间；其中，所述第一电感器耦合在所述第一输入端和所述第三输出端之间，所述第二电感器耦合在所述第二输入端与所述第四输出端之间，所述第三电感器耦合在所述第一输出端和所述第三输入端之间，所述第四电感器耦合在所述第二输出端与所述第四输入端之间，所述第五电感器耦合在所述第一输出端和所述第三输出端之间，所述第六电感器耦合在所述第

二输出端和所述第四输出端之间。该结构等同于将第一反向放大元件和第三反向放大元件串联，以及将第二反向放大元件和第四反向放大元件串联，可以提高电流利用效率，增加摆幅，并进一步改善噪声抑制特性。

5 结合第一方面的第四种实现方式，在第一方面的第五种实现方式中，所述第二电容性元件用于接收第二控制信号，所述第二控制信号还用于调整所述第二电容性元件的电容值。本方案中的第二电容性元件和第一电容性元件均可以接收不同控制信号，分别调节两个电容性元件的电容值以实现对该振荡器的输出信号频率的调节，提高调节的灵活性。可替换地，第二电容性元件的电容值可以不可调。

10 结合第一方面的第四种实现方式或第五种实现方式，在第一方面的第六种实现方式中，所述第一电容性元件和第二电容性元件包括可变电容器、开关-电容器网络或可变电容器二极管中至少一个。

结合第一方面的第四种实现方式至第六种实现方式中的任一实现方式，在第一方面的第七种实现方式中，所述第一反向放大元件包括第一 MOS 晶体管，所述第一输入端是所述第一 MOS 晶体管的栅极，所述第一输出端是所述第一 MOS 晶体管的漏极，15 所述第一 MOS 晶体管的源极用于输入第一参考电压；所述第二反向放大元件包括第二 MOS 晶体管，所述第二输入端是所述第二 MOS 晶体管的栅极，所述第二输出端是所述第二 MOS 晶体管的漏极，所述第二 MOS 晶体管的源极用于输入所述第一参考电压；所述第三反向放大元件包括第三 MOS 晶体管，所述第三输入端是所述第三 MOS 晶体管的栅极，所述第三输出端是所述第三 MOS 晶体管的漏极，所述第三 MOS 晶体管的源极用于输入第二参考电压，所述第三 MOS 晶体管与所述第一 MOS 晶体管是互补的晶体管；所述第四反向放大元件包括第四 MOS 晶体管，所述第四输入端是所述第四 MOS 晶体管的栅极，所述第四输出端是所述第四 MOS 晶体管的漏极，所述第四 MOS 晶体管的源极用于输入所述第二参考电压，所述第四 MOS 晶体管与所述第二 MOS 晶体管是互补的晶体管。可选地，两个晶体管互补是说其中一个晶体管是 PMOS 25 晶体管，另一个晶体管是 NMOS 晶体管。因此当所述第一 MOS 晶体管和所述第二 MOS 晶体管是 PMOS 晶体管，则所述第三 MOS 晶体管和第四 MOS 晶体管是 NMOS 晶体管；当所述第一 MOS 晶体管和所述第二 MOS 晶体管是 NMOS 晶体管，则所述第三 MOS 晶体管和第四 MOS 晶体管是 PMOS 晶体管。例如，PMOS 晶体管的源极所输入的参考电压是参考电压源，NMOS 晶体管的源极所输入的参考电压是接地电压。

30 结合第一方面的第四种实现方式至第六种实现方式中的任一实现方式，在第一方面的第八种实现方式中，所述第一反向放大元件包括第一 CMOS 反相器，所述第一 CMOS 反相器耦合在具有第一参考电压的第一节点和具有第二参考电压的第二节点之间；所述第二反向放大元件包括第二 CMOS 反相器，所述第二 CMOS 反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点之间；所述第三反向放大元件包括第三 CMOS 反相器，所述第三 CMOS 反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点之间；所述第四反向放大元件包括第四 CMOS 反相器，所述第四 CMOS 反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点之间。

结合第一方面的第四种实现方式至第八种实现方式中的任一实现方式，在第一方

面的第九种实现方式中，所述第一电感器、第三电感器和所述第五电感器形成于第一多端口电感器中，所述第二电感器、第四电感器和所述第六电感器形成于第二多端口电感器中，以上方案实现简单。

5 结合第一方面的第三种实现方式或第九种实现方式，在第一方面的第十种实现方式中，所述第一多端口电感器和所述第二多端口电感器在版图上交叉排列。此种排列方式有助于改善抗干扰能力，降低电感器的能量外泄。

结合第一方面至第一方面的第十种实现方式，在第一方面的第十一种实现方式中，所述第一控制信号或第二控制信号可以是电压信号或数字信号。被施加所述电压信号的振荡器是压控振荡器。被施加所述数字信号的振荡器是数字模拟混合的振荡器。

10 本申请第二方面提供了一种振荡器的并联结构，包括多个如第一方面至第一方面的第三种实现方式中任一种实现方式所述的振荡器，所述多个振荡器的多个第一输入端相耦合，且所述多个振荡器的多个第二输入端相耦合。此种并联结构，可以进一步降低噪声，提高性能。

15 本申请第三方面提供了一种锁相环，包括如第一方面至第一方面的第十种实现方式中任一种实现方式所述的振荡器，或如第二方面所述的振荡器的并联结构。

本申请第四方面提供了半导体芯片，包括如第一方面至第一方面的第十种实现方式中任一种实现方式所述的振荡器，或如第二方面所述的振荡器的并联结构，或如第三方面所述的锁相环。可选地，该半导体芯片是射频芯片。

20 本申请第五方面提供了一种通信设备，包括如第一方面至第一方面的第十种实现方式中任一种实现方式所述的振荡器，或如第二方面所述的振荡器的并联结构，或如第三方面所述的锁相环，或如第四方面所述的半导体芯片。

本申请的以上方面或可能的实现方案在以下实施例的描述中会更加清楚易懂。

## 附图说明

- 25 图 1 为现有技术中一种压控振荡器的示意图；  
图 2 为本申请实施例中一种射频电路的示意图；  
图 3 为本申请实施例中一种锁相环的结构示意图；  
图 4 为本申请实施例中一种压控振荡器的示意图；  
图 5 为本申请实施例中另一种压控振荡器的示意图；  
30 图 6 为本申请实施例中另一种压控振荡器的示意图；  
图 7 为本申请实施例中一种用于压控振荡器的多种反向放大元件的示意图；  
图 8 为本申请实施例中一种用于压控振荡器的一对多端口电感器的版图示意图；  
图 9 为本申请实施例中一种压控振荡器的并联结构的示意图；  
图 10 为本申请实施例中另一种压控振荡器的示意图；  
35 图 11 为本申请实施例中另一种用于压控振荡器的一对多端口电感器的版图示意图；  
图 12 为本申请实施例中另一种压控振荡器的示意图；  
图 13 为本申请实施例中另一种用于压控振荡器的一对多端口电感器的版图示意图；  
图 14 为本申请实施例中另一种压控振荡器的示意图；  
图 15 为本申请实施例中另一种用于压控振荡器的具有交叉排列结构的一对多端口电

传感器的版图示意图；

图 16 为本申请实施例另一种具有交叉排列结构的一对多端口电感器的版图示意图。

### 具体实施方式

- 5 为了使本技术领域的人员更好地理解本申请实施例方案，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚地描述，显然，所描述的实施例仅仅是本申请一部分的实施例，而不是全部的实施例。本申请的说明书实施例和权利要求书及上述附图中的术语“第一”、“第二”、和“第三”等是用于区别类似的对象，而不必用于描述特定的顺序或先后次序。由此，限定有“第一”、“第二”、和“第三”的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中，除非另有说明，“多个”的含义是两个或两个以上。此外，术语“包括”以及其任何变形，意图在于覆盖不排除的包含，例如，包含了一系列模块或单元。本实施例所描述的“耦合”一词，可以用于实现不同元件、部件或模块之间的互相连通，包括了任意电连接形式，如直接接触、通过导线或其他器件连接等方式。
- 10 本申请实施例提供一种通信设备。该通信设备可以为终端、无线路由器、无线接入点、基站、点对点通信设备、短距离通信设备或其他无线通信设备。所述终端包括但不限于手机、平板电脑、可穿戴设备、车载设备或物联网设备。该无线通信设备内部可包括射频电路。作为一个示例，如图 2 所示，该射频电路 01 可以用于接收和发送无线信号，也可称为无线收发机。
- 15 上述射频电路 01 与天线 02 相耦合。在此情况下，如图 2 所示，该射频电路 01 包括用于接收天线 02 上的信号的接收通路 10，以及用于向天线 02 发送信号的发送通路 20。其中，接收通路 10 包括低噪声放大器（low noise amplifier, LNA）、第一混频器 100、放大器（amplifier, AMP）、接收（receiver, RX）基带滤波器（baseband filter），以及模数转换器（analog to digital converter, ADC）。接收通路 10 用于将接收的天线
- 20 02 上的射频载波信号转换为数字域的中频信号或基带信号。发送通路 20 包括数模转换器（digital to analog converter, DAC）、发送滤波器（filter）、第二混频器 200、前置功率放大器（pre power amplifier, PPA）以及功率放大器（power amplifier, PA）。发送通路 20 用于将数字域的中频信号或基带信号转换为可在天线 02 上发送的射频载波信号。
- 25 此外，上述射频电路 01 如图 2 所示，还包括本振产生电路 30，该本振产生电路 30 与上述接收通路 10 中的第一混频器 100，以及发送通路 20 中的第二混频器 200 相耦合。本振产生电路 30 用于向接收通路 10 提供解调所需要的本振信号。上述本振信号的频率与接收通路 10 的第一混频器 100 中，接收到的天线 02 传递来的射频载波信号的频率进行混频，变换成中频信号或者基带信号，实现信号的解调。上述本振产生
- 30 电路 30 还用于向发送通路 20 提供调制所需要的本振信号。上述本振信号的频率与发送通路 20 中的第二混频器 200 中，发送滤波器输出的中频信号或基带信号的频率进行混频，以将中频信号或基带信号变化到能够通过天线 02 发出的射频载波信号，实现信号的调制。可选地，图 2 中虽然仅示出一个本振产生电路 30，实际上也可以采用两个本振产生电路，使得每个本振产生电路服务于接收通路 10 或发送通路 20 中的一个，

而不是像图 2 那样让接收通路 10 和发送通路 20 共用本振产生电路, 本实施例对此不限定。

上述本振产生电路 30 如图 2 所示, 包括用于产生参考时钟信号的基准时钟发生器 (reference clock generator) 300。该基准时钟发生器 300 包括用于产生基准时钟的晶振 (oscillator) 以及与该晶振相耦合的参考时钟电路, 该参考时钟电路可以基于基准时钟产生参考时钟。本振产生电路 30 还包括与基准时钟发生器 300 相耦合的锁相环 301。

该锁相环 301 可以获取输入信号和输出信号 O 的相位差, 控制该锁相环 301 的环路内部振荡信号的频率和相位, 从而使得该锁相环 301 输出预设的稳定频率的输出信号 O。输入信号即是基准时钟发生器 300 输出的所述参考时钟。锁相环 301 可用于基于基准时钟发生器 300 的输出的参考时钟的信号频率, 输出所述输出信号 O。

此外, 为了使得本振产生电路 30 输出的调制信号和解调信号能够满足产品的要求, 上述本振产生电路 30 还包括与锁相环 301 相耦合的本振电路 (local oscillator, LO)。该本振电路能够根据通信设备的要求, 对锁相环 301 输出的频率进行分频及相位处理, 最终产生作为上述调制信号和解调信号的本振信号。

如图 3 所示, 上述锁相环 301 包括鉴频鉴相器 (phase frequency detector, PFD) 311、电荷泵 (charge pump, CP) 321、低通滤波器 (low pass filter, LF) 331、压控振荡器 (voltage controlled oscillator, VCO) 341, 以及分频器 (divider) 352。其中, 鉴频鉴相器 311 能够根据基准时钟发生器 300 提供的参考时钟, 获取该参考时钟与分频器 352 分频后输出的时钟信号之间的相位差, 并根据上述相位差向上述电荷泵 321 提供脉冲控制信号。电荷泵 321 根据上述脉冲控制信号, 产生与上述相位差相匹配的电流信号。该电流信号能够对低通滤波器 331 进行充电和放电。上述低通滤波器 331 根据电荷泵 321 输入的电流信号, 生成控制压控振荡器 341 的控制电压  $V_c$ 。压控振荡器 341 接收到低通滤波器 331 输入的控制电压  $V_c$  后, 可以根据该控制电压  $V_c$  产生相应频率的输出信号 O。此外, 该压控振荡器 341 的输出信号 O 通过反馈回路上的分频器 352 进行分频处理后, 传递至上述鉴频鉴相器 311。在此情况下, 锁相环 301 输出信号 O 的频率, 会逐渐与基准时钟发生器 300 提供的参考时钟信号的频率相匹配, 从而达到稳定输出信号 O 的目的。图 3 所示的锁相环 301 是模拟锁相环, 但图 3 仅用于举例, 可以理解, 锁相环 301 也可以是数字锁相环或数字模拟混合锁相环, 本实施例对此不做限定。

以上射频电路 01 可以被置于一个或多个半导体芯片中。例如, 锁相环 301 可以与接收通路 10 和发送通路 20 位于一个半导体芯片中。可选地, 该半导体芯片是射频芯片。或者, 锁相环也可以与接收通路 10 或发送通路 20 位于不同半导体芯片中。在该射频电路 01 中, 锁相环 301 中的压控振荡器 341 的噪声和牵引 (pulling) 性能会在很大程度上影响锁相环 301 的性能, 从而影响整个射频电路 01 的性能, 因此, 如何设计具有良好噪声和牵引抑制性能的压控振荡器就成为一个关键。高性能的压控振荡器不仅可很好应用于本实施例提到的射频电路 01, 也可应用于其他应用场景。

作为本申请一个实施例, 图 4 给出了一种压控振荡器的实现方案的示意图。该压控振荡器包括: 第一反向放大元件 A1、第二反向放大元件 A2、第一电感性元件 41、第

二电感性元件 42、第三电感性元件 43 和第一电容器 C1。第一反向放大元件 A1 包括第一输入端 VG1 和第一输出端 VD1。第二反向放大元件 A2 包括第二输入端 VG2 和第二输出端 VD2。第一电感性元件 41 耦合在所述第一输入端 VG1 和所述第一输出端 VD1 之间。第二电感性元件 42 耦合在所述第二输入端 VG2 和所述第二输出端 VD2 之间。第三电感性元件 43 耦合在所述第一输出端 VD1 和所述第二输出端 VD2 之间。第一电容器 C1，耦合在所述第一输入端 VG1 和第二输入端 VG2 之间，用于接收第一电压信号 Vc，所述第一电压信号 Vc 是第一控制信号，即之前提到的锁相环中控制电压，用于作为所述压控振荡器的输入电压，以调整所述第一电容器 C1 的电容值。第一信号输出端 O1，耦合至所述第一电感性元件 41，以用于输出第一振荡信号。第二信号输出端 O2，耦合至所述第二电感性元件 42，以用于输出第二振荡信号。第一信号输出端 O1 和第二信号输出端 O2 对称设置，从而使得所述第一振荡信号和所述第二振荡信号形成差分输出振荡信号，作为该压控振荡器的输出信号 O。该差分输出振荡信号的频率随着第一电容器 C1 的电容值的变化而改变，因此受到第一电压信号 Vc 的控制。第一信号输出端 O1 和第二信号输出端 O2 设置的位置是可灵活调整的。例如，第一信号输出端 O1 在图 4 中位于第一电感性元件 41 和第三电感性元件 43 之间或者说耦合在第一输出端 VD1；可替换地，第一信号输出端 O1 也可以位于第一电感性元件 41 之上，或耦合在第一输入端 VG1。第二信号输出端 O2 在图 4 中耦合在第二电感性元件 42 和第三电感性元件 43 之间或者说耦合在所述第二输出端 VD2；可替换地，第二信号输出端 O2 可耦合在第二电感性元件 42 上或耦合在第二输入端 VG2。以上实施例中的每个电感性元件可包括一个或多个电感器。

在图 4 所示技术方案中，第一电容器 C1 跨接在上下两部分信号通路之间，每部分信号通路均包括反向放大元件和电感性元件，且两部分信号通路结构对称设置以得到差分输出，使得整个结构的等效电感减半且等效电容加倍，提升信号能量，从而具有更好的相位噪声抑制特性。由于两部分信号通路中的反向放大元件配置为自反馈结构，相对于传统的具有交叉耦合结构的压控振荡器而言，电流转换效率更高有助于更好的相位噪声抑制特性。此外，相对于传统的如图 1 所示的具有交叉耦合结构的压控振荡器而言，本结构也能起到更好的抗牵引抑制特性。特别是随着射频电路 01 所在射频芯片的面积越来越小且为了支持多入多出 (Multi-input Multi-output, MIMO) 导致射频通路越来越多，当多个锁相环同时工作时，彼此之间会产生牵引，本实施例提供的压控振荡器可很好应用于锁相环中并有助于抑制所述牵引，从而提高系统性能。

进一步地，在一种实现方案中，如图 5 所示，第一电感性元件 41 包括第一电感器 L1，第二电感性元件 42 包括第二电感器 L2，第三电感性元件 43 包括第三电感器 L3。在另一种实现方案中，如图 6 所示，与图 5 不同，第三电感性元件 43 包括第三电感器 L3 和第四电感器 L4，第三电感器 L3 和第四电感器 L4 耦合在一个具有第二参考电压 V2 的第二节点。

示例性地，图 4 至图 6 中的所述第一电容器 C1 包括可变电容器，即是具一可变电容值的电容器其电容值随着第一电压信号 Vc 变化而改变。可替换地，第一电容器 C1 还可以用除可变电容器之外其他具有可变电容特性的电容性元件来实现，如开关-电容器网络或可变电容二极管。对应地，第一电压信号 Vc 可以被其他类型控制信号

代替，例如可采用开关控制信号，如数字逻辑信号代替，来改变开关-电容器网络中一个或多个开关的状态从而改变开关-电容器网络中多个电容器的耦合关系，从而获得不同的电容值。所述开关-电容器网络中电容器可以是普通的金属-氧化物-金属 (metal-oxide-metal, MOM) 电容器或金属-绝缘体-金属 (Metal-insulator-Metal, MIM) 电容器，也可以是 MOS 电容器或寄生电容器，本实施例对此不做限定。在本实施例和后续实施例中涉及到的电容性元件的典型实现方案就是电容器，但不用于限定，只要电容性元件包括具电容值的元件即可，且可选地，该电容值可以被控制信号所改变。控制信号的类型取决于电容性元件的类型，可以是数字或模拟信号。例如当控制信号是电压信号，用于调整可变电容器的电容值，可实现压控振荡器的功能。当控制信号是数字信号，可控制开关-电容器网络的电容值，可实现数字控制，此时的振荡器可以认为是一种数字模拟混合的振荡器。对于数字控制的振荡器，其可被应用于数字锁相环之中，数字锁相环可用于代替图 3 所示的模拟锁相环。数字锁相环的具体实现方案可参照现有技术，本实施例在此不做展开。

结合图 6 的结构，图 7 (A) 和图 7 (B) 展示了两个反向放大元件 A1 和 A2 的两种实现方式，这些反向放大元件的实现方式被应用于图 6 的结构。所述第一反向放大元件 A1 包括第一 MOS 晶体管，所述第一输入端 VG1 是所述第一 MOS 晶体管的栅极，所述第一输出端 VD1 是所述第一 MOS 晶体管的漏极。所述第二反向放大元件 A2 包括第二 MOS 晶体管，所述第二输入端 VG2 是所述第二 MOS 晶体管的栅极，所述第二输出端 VD2 是所述第二 MOS 晶体管的漏极。在图 7 (A) 中，所述第一 MOS 晶体管和第二 MOS 晶体管是 NMOS 晶体管 Mn1 和 Mn2。两个 NMOS 晶体管 Mn1 和 Mn2 的源极所输入的第一参考电压是接地电压 GND 或零电压，则图 6 中第二参考电压 V2 可以是参考电压源 VDD。在图 7 (B) 中，所述第一 MOS 晶体管和第二 MOS 晶体管是 PMOS 晶体管 Mp1 和 Mp2。两个 PMOS 晶体管 Mp1 和 Mp2 的源极所输入的第一参考电压是参考定电压源 VDD，则第二参考电压 V2 可以是接地电压。在图 7 (A) 或图 7 (B) 中，由于两个反向放大元件 A1 和 A2 中的晶体管的源极仅耦合至具有第一参考电压的第一节点，两个反向放大元件 A1 和 A2 中的晶体管的漏极通过将第三电感器 L3 和第四电感器 L4 耦合至具有第二参考电压的第二节点，从而形成两个参考电压之间的电压差，由该电压差形成两个参考电压之间的电流通路，该图 7 (A) 或图 7 (B) 所示的两个反向放大元件 A1 和 A2 能很好应用于如图 6 所示结构中。

图 7 (A) 或图 7 (B) 中采用一个 MOS 晶体管用来实现反向放大功能。在一种可替换的实现方案中，MOS 晶体管可以被其他类型放大器件代替。进一步的，结合图 5 的结构，在图 5 中，由于第三电感器 L3 不被耦合至具有参考电压的任一节点，两个反向放大元件 A1 和 A2 不会通过第三电感器 L3 形成自参考电压源 VDD 至接地电压 GND 的电流通路。此时的两个反向放大元件 A1 和 A2 的每一个可以包括耦合在具有第一参考电压的第一节点和具有第二参考电压的第二节点之间的 CMOS 反相器，第一参考电压可以是参考电压源 VDD 和接地电压 GND 中的一个，第二参考电压则是参考电压源 VDD 和接地电压 GND 中的另一个。具体实现方式如图 7 (C) 所示，所述第一反向放大元件 A1 包括第一 CMOS 反相器，所述第一 CMOS 反相器耦合在具有参考电压源 VDD 的节点和具有接地电压 GND 的节点之间。所述第二反向放大元件 A2 包括第二

CMOS 反相器，所述第二 CMOS 反相器耦合在所述具有参考电压源 VDD 的节点和所具有所述接地电压 GND 的节点之间。

在图 7 (C) 中，该第一 CMOS 反相器包括串联的 PMOS 晶体管 Mp1 和 NMOS 晶体管 Mn1。该第二 CMOS 反相器包括串联的 PMOS 晶体管 Mp2 和 NMOS 晶体管 Mn2。PMOS 晶体管 Mp1 和 NMOS 晶体管 Mn1 的栅极相耦合并作为该第一 CMOS 反相器的第一输入端 VG1，PMOS 晶体管 Mp1 和 NMOS 晶体管 Mn1 的漏极相耦合并作为第一 CMOS 反相器的第一输出端 VD1。PMOS 晶体管 Mp2 和 NMOS 晶体管 Mn2 的栅极相耦合并作为该第二 CMOS 反相器的第二输入端 VG2，PMOS 晶体管 Mp2 和 NMOS 晶体管 Mn2 的漏极相耦合并作为第二 CMOS 反相器的第二输出端 VD2。在此示例中，每个 CMOS 反相器自身具有自参考电压源 VDD 至接地电压 GND 的电流通路，可以支持如图 5 所示结构。

对于图 6 而言，该第一电感器 L1 和第三电感器 L3 可以是由导线形成的两个电感器。这两个电感器 L1 和 L3 可以是独立的电感器，即由两段独立的导线形成。这两个电感器 L1 和 L3 也可以合起来形成于一个多端口电感器，即两个电感器 L1 和 L3 由一段导线形成，不同电感器对应该导线中的不同部分，实现简单。第二电感器 L2 和第四电感器 L4 的实现方式与第一电感器 L1 和第三电感器 L3 的实现方式类似，不做赘述。可选地，如果两个电感器 L1 和 L3 采用独立的电感器实现，每个电感器也可以用片外电感器实现。

对于采用多端口电感器设计的方案，具体参照图 8，所述第一电感器 L1 和第二电感器 L2 形成于第一多端口电感器 LX 中，该第一多端口电感器 LX 是一段导线，其上面的多个端口（或者叫抽头）分别是第一输入端 VG1、第一输出端 VD1 和用于耦合至具有第二参考电压 V2 的第二节点。所述第三电感器 L3 和第四电感器 L4 形成于第二多端口电感器 LY 中，该第二多端口电感器 LY 是一段导线，其上面的多个端口分别是第二输入端 VG2、第二输出端 VD2 和用于耦合至具有第二参考电压 V2 的第二节点。两段导线上的具有第二参考电压 V2 的第二节点则如图 6 所示可以互相耦合。第一多端口电感器 LX 和第二多端口电感器 LY 在结构上是对称的，成为一对多端口电感器，从而使得压控振荡器形成差分结构。需要理解，图 3 所示的压控振荡器 341 未示出差分信号，实际上压控振荡器 341 产生的输出信号 O 可以包括图 4、图 5、图 6、图 9、图 10、图 12 或图 14 中所示的第一信号输出端 O1 输出的第一振荡信号和第二信号输出端 O2 输出的第二振荡信号，即压控振荡器 341 的输出信号 O 可以是差分信号。

需要理解，本附图 8 中的导线的形状除了可以如图所示的直线，也可以是其他形式，如弧形或以线圈形式存在，本实施例对此不进行限定，图 8 的示意图仅供理解。以上实施例中通过导线形成电感器，灵活方便，成本低。

本申请另一个实施例提供了一种压控振荡器的并联结构，具体参考图 9，该并联结构包括 n 个如图 6 所示的压控振荡器，分别为 VCO1 至 VCO<sub>n</sub>，n 是并联结构中压控振荡器的数量，具体为大于 1 的整数，n 示例性的取值是 2。所述 n 个压控振荡器的多个第一输入端 VG1 相耦合，且所述多个压控振荡器的多个第二输入端 VG2 相耦合。n 个压控振荡器中的第一电容器 C1 均接收第一电压信号 Vc，n 个压控振荡器的第一信号输出端 O1 互相耦合，且 n 个压控振荡器的第二信号输出端 O2 互相耦合，从而使得

n 个压控振荡器并行工作。此种并联结构，可以进一步降低系统的噪声，提高性能。需知，本该并联结构仅以图 6 的压控振荡器为例作介绍，实际应用中采用的压控振荡器也可以是图 4 或图 5 中的压控振荡器，本实施例不限定。

本申请另一个实施例提供了一种压控振荡器，如图 10 所示，该压控振荡器包括：  
5 第一反向放大元件 A1、第二反向放大元件 A2、第三反向放大元件 A3、第四反向放大元件 A4。第一电感性元件 41 包括第一电感器 L1 和第五电感器 L5，第二电感性元件 42 包括第二电感器 L2 和第六电感器 L6，第三电感性元件 43 包括第三电感器 L3 和第四电感器 L4。该压控振荡器还包括第一电容器 C1 和第二电容器 C2。该图 10 的压控振荡器与图 6 结构的差异在于，增加了两个反向放大元件 A3 和 A4。此外，第三电感性  
10 元件 43 中的第三电感器 L3 和第四电感器 L4 不是直接相连而是通过所述两个反向放大元件 A3 和 A4 相耦合。该结构等同于将第一反向放大元件 A1 和第三反向放大元件 A3 串联且将第二反向放大元件 A2 和第四反向放大元件 A4 串联，使得电流可以在第一反向放大元件 A1 和第三反向放大元件 A3 之间循环流动，以及在第二反向放大元件 A2 和第四反向放大元件 A4 之间循环流动，实现了电流的复用，提高电流利用效率，  
15 增加摆幅，并进一步改善噪声抑制特性。

在图 10 中，第三反向放大元件 A3 包括第三输入端 VG3 和第三输出端 VD3，第四反向放大元件 A4 包括第四输入端 VG4 和第四输出端 VD4，第二电容器 C2 耦合在所述第三输入端 VG3 和所述第四输入端 VG4 之间。所述第一电感器 L1 耦合在所述第一输入端 VG1 和所述第三输出端 VD3 之间，所述第二电感器 L2 耦合在所述第二输入端 VG2 与所述第四输出端 VD4 之间，所述第三电感器 L3 耦合在所述第一输出端 VD1 和所述第三输入端 VG3 之间，所述第四电感器 L4 耦合在所述第二输出端 VD2 与所述第四输入端 VG4 之间，所述第五电感器 L5 耦合在所述第一输出端 VD1 和所述第三输出端 VD3 之间，所述第六电感器 L6 耦合在所述第二输出端 VD2 和所述第四输出端 VD4 之间。  
20

在图 10 中，上下两部分信号通路使得压控振荡器作为整体具有差分结构。例如，上部分信号通路包括第一反向放大元件 A1、第三反向放大元件 A3、第一电感器 L1、第三电感器 L3 和第五电感器 L5，使得电流可以在第一反向放大元件 A1 和第三反向放大元件 A3 之间循环流动，实现电流复用。下部分信号通路和上部分信号通路对称设置，实现差分工作。与图 6 类似，第一电容器 C1 耦合在第一输入端 VG1 和第二输入端 VG2 之间，即跨接在两部分信号通路之间；进一步地，在图 10 中，第二电容器 C2 耦合在第三输入端 VG3 和第四输入端 VG4 之间，即跨接在该两部分信号通路之间。  
30

在图 10 中，所述第一电容器 C1 和第二电容器 C2 元件均可以被控制并改变自身电容值。例如，第二电容器 C2 受到第二电压信号控制，该第二电压信号用于调整所述第二电容器的电容值。与第一电压信号 Vc 类似，该第二电压信号是第二控制信号。  
35 两个控制信号分别调节两个电容器的电容值以对压控振荡器的输出信号的频率做调节，提高调节的灵活性，在此情况下，参考图 3，压控振荡器 314 输入的控制信号 Vc 是数量是两个，即包括一个第一电压信号 Vc 与一个第二电压信号，图 3 虽对此示出，但不影响技术方案实现。

进一步，可选地，压控振荡器 314 如果是数字控制的振荡器实现，则控制信号

也包括两个数字控制信号，则对应的电容性元件包括可控制开关-电容器网络，具体参见之前实施例的描述，本处不赘述。

可替换地，本实施例中的两个电容器中可以仅有一个是可调的，另一个不受控制信号调节。例如，第一电容器 C1 被第一电压信号控制，但第二电容器 C2 是一个电容值固定的元件，这不影响本实施例的实施。

对图 10 中的压控振荡器而言，第一信号输出端 O1 可以与第一电感器 L1 或第五电感器 L5 中任一耦合，第二信号输出端 O2 与第二电感器 L2 或第六电感器 L6 中任一耦合，且第一信号输出端 O1 和第二信号输出端 O2 对称设置。如前所述，耦合是一种广义上的连接，包括直接相连或间接连接。因此，第一信号输出端 O1 可以设置在上部分信号通路中任一电感器上或该电感器的任一端，第二信号输出端 O2 的设置与此类似。例如，在图 10 中的第一信号输出端 O1 耦合在第一电感器 L1 和第五电感器 L5 之间或者说与第三输出端 VD3 耦合；第二信号输出端 O2 耦合在第二电感器 L2 和第六电感器 L6 之间或者说与第四输出端 VD4 耦合。可替换地，如图 12 所示，不同于图 10，第一信号输出端 O1 和第二信号输出端 O2 可以分别设置于第五电感器 L5 和第六电感器 L6 上。或者，第一信号输出端 O1 可以设置为是第一输入端 VG1 或第一输出端 VD1，则此时的第二信号输出端 O2 可以设置为是第二输入端 VG2 或第二输出端 VD2，本实施例对此不做限定。本实施例中的任一信号输出端需要设置在对应的信号通路上，使得信号通路中的振荡信号能够通过该信号输出端输出至外部即可。

在图 10 或图 12 中的所述第一电感器 L1、第二电感器 L2、第三电感器 L3、第四电感器 L4、第五电感器 L5 和第六电感器 L6 中的每个都是独立的电感器，即每个电感器由一段独立的导线形成。或者，如果这些电感采用独立的电感器实现，每个电感器也可以用片外电感器实现。在另一种实现方案中，可以与图 8 类似的采用多端口电感器设置，即多个电感器可以是由一段导线形成，实现简单。图 11 具体展示了图 10 中结构内多个电感器的实现方式，第一电感器 L1、第三电感器 L3 和第五电感器 L5 形成于第一多端口电感器 LX 中，第二电感器 L2、第四电感器 L4 和第六电感器 L6 形成于第二多端口电感器 LY 中。此一对多端口电感器 LX 和 LY 是对称设置的。每个多端口电感器都是一段导线，图 11 中的导线形状不限定，除了如图所示的直线形状，还可以是弧形或以线圈形式存在。通过导线形成电感器，设计灵活方便，成本低。具体在图 11 中，第一多端口电感器 LX 包括第一输入端 VG1、第一输出端 VD1、第三输入端 VG3 和第三输出端 VD3；第二多端口电感器 LY 包括第二输入端 VG2、第二输出端 VD2、第四输入端 VG4 和第四输出端 VD4。对于图 10 中的压控振荡器结构，第一信号输出端 O1 和第二信号输出端 O2 可以分别耦合至或者说分别就是第三输出端 VD3 和第四输出端 VD4。

进一步地，图 13 展示了图 12 中结构内多个电感器的实现方式，与图 11 不同在于，图 13 中的第一信号输出端 O1 和第二信号输出端 O2 并不是第三输出端 VD3 和第四输出端 VD4，而是在第五电感器 L5 和第六电感器 L6 上分别引出第一信号输出端 O1 和第二信号输出端 O2，以使得第一信号输出端 O1 和第二信号输出端 O2 对称设置在图 12 所示的压控振荡器上下两个信号通路中。因此，图 13 的多端口电感器比图 11 的两个多端口电感器多出了两个信号输出端口，但不影响实施例的效果。以上说明中涉及

的端口也可叫抽头。

图 14 是本申请实施例提供的另一种差分压控振荡器的结构示意图，与图 10 不同之处在于，图 14 的压控振荡器采用了上下两个通路中的电感器互相交叉的实现方式，其电路拓扑结构与图 10 实质上并不发生改变，但是在版图实现方面，图 14 的压控振荡器的多个电感器的设置发生变化。具体如图 15 所示，第一多端口电感器 LX 和第二多端口电感器 LY 具有交叉排列结构，使得包括第一反向放大元件 A1、第三反向放大元件 A3、第一电感器 L1、第二电感器 L2 和第五电感器 L5 的第一信号通路和包括第二反向放大元件 A2、第四反向放大元件 A4、第三电感器 L3、第四电感器 L4 和第六电感器 L6 的第二信号通路在版图上存在交叉。也即是说，图 15 所示的两个多端口电感器 LX 和 LY 采用了“8”字形耦合的结构。“8”字形的交叉位置设置在图 15 中是第五电感器 L5 和第六电感器 L6 上。此种“8”字形的版图设计排列方式有助于改善压控振荡器的抗干扰能力，降低电感器的能量外泄。

图 16 给出了一种具有交叉排列结构的一对“8”字形多端口电感器的版图示意图，与图 8、11、13 或 15 所示的版图示意图不同，图 16 的版图中形成多端口电感器的导线不是直接，而是具有特定性状，但不改变技术方案实质。

图 10、12 和 14 中的第一电容器 C1 和第二电容器 C2 可以均是可变电容器，或者可以二者仅有一个是可变电容器。可变电容器能够接收该压控振荡器的输入信号，并被输入信号所控制以改变压控振荡器的输出信号的频率。如前所述，任一可变电容器也可以由他具有可变电容特性的元件实现，例如包括开关-电容器网络或可变电容二极管。示例性地，开关-电容器网络中一个或多个开关的状态可以被输入信号所控制从而改变开关-电容器网络的电容值，本实施例对此不限定。

图 10、12 和 14 中的涉及的多个反向放大元件的实现方式可进一步参照图 7 展示的结构，图 7 (A)、图 7 (B) 和图 7 (C) 分别展示了三种差分结构的反向放大元件设计。具体以图 10 为例，第一反向放大元件 A1 和第二反向放大元件 A2 形成差分结构，第三反向放大元件 A3 和第四反向放大元件 A4 形成另一差分结构。

结合图 10、12 和 14，示例性地，第一反向放大元件 A1 和第二反向放大元件 A2 可以采用如图 7 (A) 中的 NMOS 晶体管实现的差分结构，NMOS 晶体管的源极接所输入的第一参考电压是接地电压 GND，则第三反向放大元件 A3 和第四反向放大元件 A4 可以采用如图 7 (B) 中的 PMOS 晶体管实现的差分结构，PMOS 晶体管的源极接所输入的第二参考电压是参考电压源 VDD。反之，在另一示例中，第一反向放大元件 A1 和第二反向放大元件 A2 可以采用如图 7 (B) 中的 PMOS 晶体管实现的差分结构，PMOS 晶体管的源极接所输入的第一参考电压参考电压源 VDD，则第三反向放大元件 A3 和第四反向放大元件 A4 可以采用如图 7 (A) 中的 NMOS 晶体管实现的差分结构，NMOS 晶体管的源极接所输入的第二参考电压是接地电压 GND。

或者，结合图 10、12 和 14，在另一示例中，第一反向放大元件 A1 和第二反向放大元件 A2 采用图 7 (C) 中的 CMOS 反相器结构，则第三反向放大元件 A3 和第四反向放大元件 A4 也采用图 7 (C) 中的 CMOS 反相器结构，即 CMOS 反相器耦合在具有第一参考电压的第一节点和具有第二参考电压的第二节点之间，示例性地，第一参考电压是参考电压源 VDD，第二参考电压是接地电压 GND。具体地，CMOS 反相

器包括串联的 PMOS 晶体管和 NMOS 晶体管，即 PMOS 晶体管的漏极和 NMOS 晶体管的漏极耦合作为该 CMOS 反相器的输出端，且 PMOS 晶体管的源极接收参考电压源 VDD，NMOS 晶体管的源极接收接地电压 GND，且 PMOS 晶体管的栅极和 NMOS 晶体管的栅极耦合作为该 CMOS 反相器的输入端。关于 CMOS 反相器结构的具体描述可参照之前实施例的介绍，本处不做赘述。

以上实施例所涉及反向放大元件采用了最简单的 NMOS 晶体管、PMOS 晶体管或 CMOS 反相器结构，采用 NMOS 晶体管或 PMOS 晶体管的单晶体管实现放大功能，结构设计简单，而采用 CMOS 反相器实现放大功能，则有助于提升性能。或者，反向放大元件实际上也可以采用更加复杂的反向放大器结构，例如该反向放大器内也可以包括除了 MOS 晶体管之外的其他元件，例如包括双极（Bipolar）晶体管。以上实施例所涉及的电感器可以由导线之外的方式实现，即也可以是其他种类的工艺或部件实现，例如使用片外电感器实现。

通过以上实施例，对本申请的技术方案进行了示例性的描述，相关方案相对于传统方案可提供更好的相位噪声抑制特性和牵引抑制特性。例如，相关的反向放大元件可以是基于 PMOS 晶体管、NMOS 晶体管或 CMOS 反相器，可以形成 AB 类（class AB）结构，以使得任一晶体管在工作中可以介于 100%导通和 50%导通之间，在电流转换效率上要优于传统方案，从而可以得到良好相位噪声特性。此外，以上结构实现简单，在面积和功耗方面，本实施例方案比传统方案也具有优势。

以上实施例仅用以说明本申请的技术方案，而非对其限制。尽管参照前述实施例对本申请进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例技术方案的范围。例如，装置实施例中的一些具体操作可以参考之前的方法实施例。

# 权 利 要 求 书

1、一种振荡器，其特征在于，包括：

第一反向放大元件，包括第一输入端和第一输出端；

第二反向放大元件，包括第二输入端和第二输出端；

5 第一电感性元件，耦合在所述第一输入端和所述第一输出端之间；

第二电感性元件，耦合在所述第二输入端和所述第二输出端之间；

第三电感性元件，耦合在所述第一输出端和所述第二输出端之间；

第一电容性元件，耦合在所述第一输入端和第二输入端之间，用于接收第一控制信号，所述第一控制信号用于调整所述第一电容性元件的电容值；

10 第一信号输出端，耦合至所述第一电感性元件，以用于输出第一振荡信号；

第二信号输出端，耦合至所述第二电感性元件，以用于输出第二振荡信号，且所述第一振荡信号和所述第二振荡信号是差分输出振荡信号。

2、根据权利要求1所述振荡器，其特征在于，所述第一电感性元件包括第一电感器，所述第二电感性元件包括第二电感器，所述第三电感性元件包括第三电感器和第四电感器；

所述第一反向放大元件包括第一MOS晶体管，所述第一输入端是所述第一MOS晶体管的栅极，所述第一输出端是所述第一MOS晶体管的漏极，所述第一MOS晶体管的源极用于输入第一参考电压，所述第三电感器耦合在所述第一输出端和具有第二参考电压的第二节点之间；

20 所述第二反向放大元件包括第二MOS晶体管，所述第二输入端是所述第二MOS晶体管的栅极，所述第二输出端是所述第二MOS晶体管的漏极，所述第二MOS晶体管的源极用于输入所述第一参考电压，所述第四电感器耦合在所述第二输出端和所述具有第二参考电压的第二节点之间。

3、根据权利要求1所述振荡器，其特征在于，所述第一电感性元件包括第一电感器，所述第二电感性元件包括第二电感器，所述第三电感性元件包括至少一个第三电感器；

所述第一反向放大元件包括第一CMOS反相器，所述第一CMOS反相器耦合在具有第一参考电压的第一节点和具有第二参考电压的第二节点之间；

30 所述第二反向放大元件包括第二CMOS反相器，所述第二CMOS反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点之间。

4、根据权利要求2所述振荡器，其特征在于，所述第一电感器和第三电感器形成于第一多端口电感器中，所述第二电感器和第四电感器形成于第二多端口电感器中。

5、根据权利要求1所述振荡器，其特征在于，所述第一电感性元件包括第一电感器和第五电感器，所述第二电感性元件包括第二电感器和第六电感器，所述第三电感性元件包括第三电感器和第四电感器；

所述振荡器还包括：

第三反向放大元件，包括第三输入端和第三输出端；

第四反向放大元件，包括第四输入端和第四输出端；

第二电容性元件，耦合在所述第三输入端和所述第四输入端之间；其中，

所述第一电感器耦合在所述第一输入端和所述第三输出端之间，所述第二电感器耦合在所述第二输入端与所述第四输出端之间，所述第三电感器耦合在所述第一输出端和所述第三输入端之间，所述第四电感器耦合在所述第二输出端与所述第四输入端之间，所述第五电感器耦合在所述第一输出端和所述第三输出端之间，所述第六电感器耦合在所述第二输出端和所述第四输出端之间。

6、根据权利要求5所述振荡器，其特征在于，所述第二电容性元件用于接收第二控制信号，所述第二控制信号用于调整所述第二电容性元件的电容值。

7、根据权利要求5或6所述振荡器，其特征在于，所述第一反向放大元件包括第一MOS晶体管，所述第一输入端是所述第一MOS晶体管的栅极，所述第一输出端是所述

所述第一MOS晶体管的漏极，所述第一MOS晶体管的源极用于输入第一参考电压；  
所述第二反向放大元件包括第二MOS晶体管，所述第二输入端是所述第二MOS晶体管的栅极，所述第二输出端是所述第二MOS晶体管的漏极，所述第二MOS晶体管的源极用于输入所述第一参考电压；

所述第三反向放大元件包括第三MOS晶体管，所述第三输入端是所述第三MOS晶体管的栅极，所述第三输出端是所述第三MOS晶体管的漏极，所述第三MOS晶体管的源极用于输入第二参考电压，所述第三MOS晶体管与所述第一MOS晶体管是互补的晶体管；

所述第四反向放大元件包括第四MOS晶体管，所述第四输入端是所述第四MOS晶体管的栅极，所述第四输出端是所述第四MOS晶体管的漏极，所述第四MOS晶体管的源极用于输入所述第二参考电压，所述第四MOS晶体管与所述第二MOS晶体管是互补的晶体管。

8、根据权利要求5或6所述振荡器，其特征在于，所述第一反向放大元件包括第一CMOS反相器，所述第一CMOS反相器耦合在具有第一参考电压的第一节点和具有第二参考电压的第二节点之间；

所述第二反向放大元件包括第二CMOS反相器，所述第二CMOS反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点之间；

所述第三反向放大元件包括第三CMOS反相器，所述第三CMOS反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点之间；

所述第四反向放大元件包括第四CMOS反相器，所述第四CMOS反相器耦合在所述具有第一参考电压的第一节点和所述具有第二参考电压的第二节点之间。

9、根据权利要求5至8中任一项所述振荡器，其特征在于，所述第一电感器、第三电感器和所述第五电感器形成于第一多端口电感器中，所述第二电感器、第四电感器和所述第六电感器形成于第二多端口电感器中。

10、根据权利要求4或9所述振荡器，其特征在于，所述第一多端口电感器和所述第二多端口电感器在版图上交叉排列。

11、根据权利要求2、3、7或8所述振荡器，其特征在于，所述第一参考电压和所述第二参考电压中的一个为接地电压，另一个为参考电压源。

12、一种振荡器的并联结构，其特征在于，包括多个如权利要求1至4中任一项所述的振荡器，所述多个振荡器的多个第一输入端相耦合，且所述多个振荡器的多个

第二输入端相耦合。

13、一种半导体芯片，其特征在于，包括如权利要求 1 至 11 中任一项所述的振荡器、或如权利要求 12 所述的振荡器的并联结构。

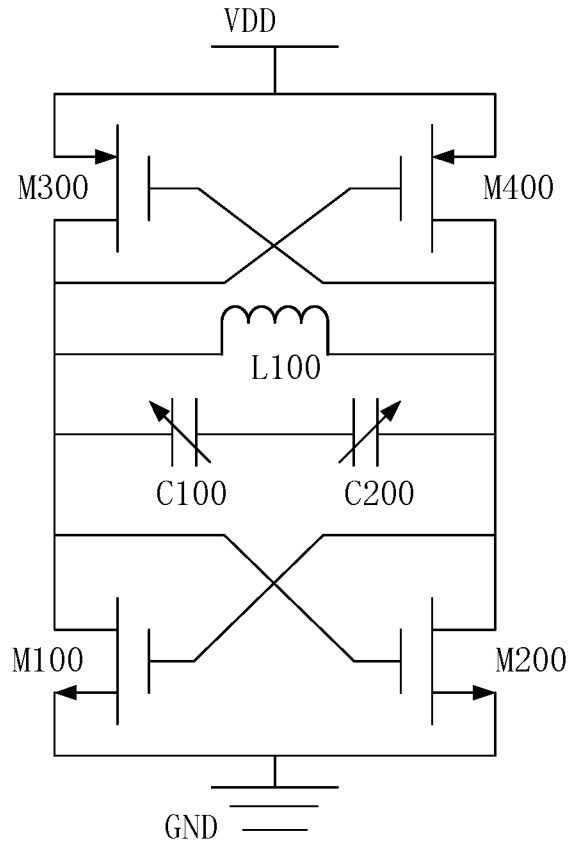


图 1

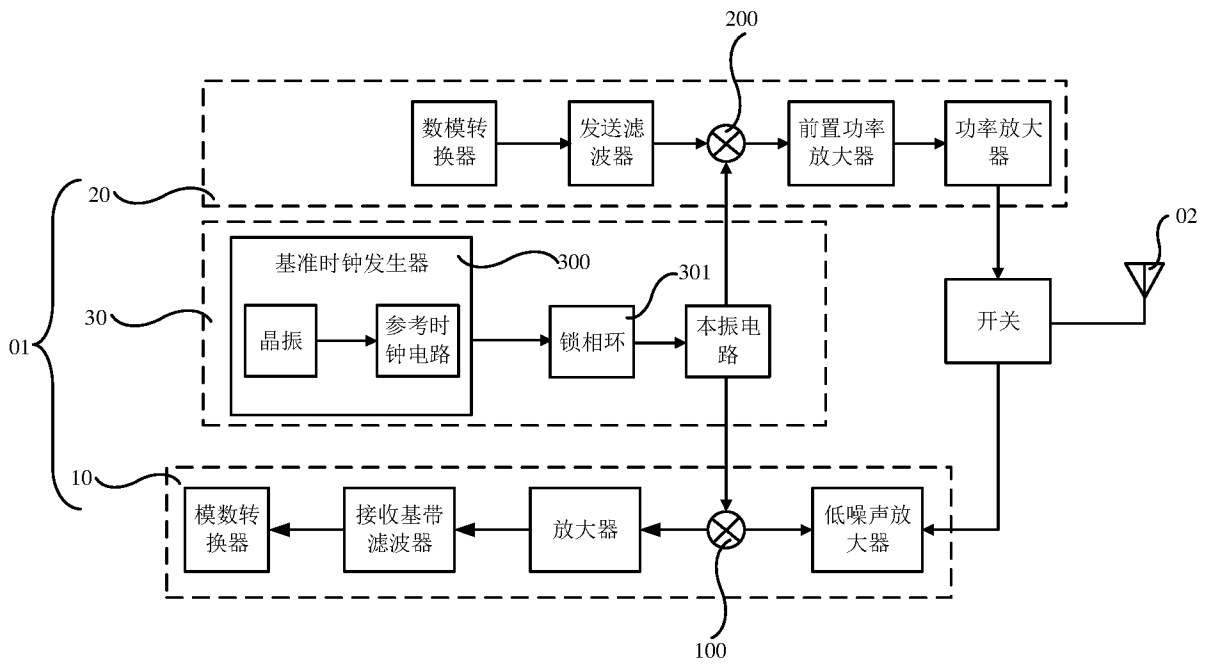


图 2

301

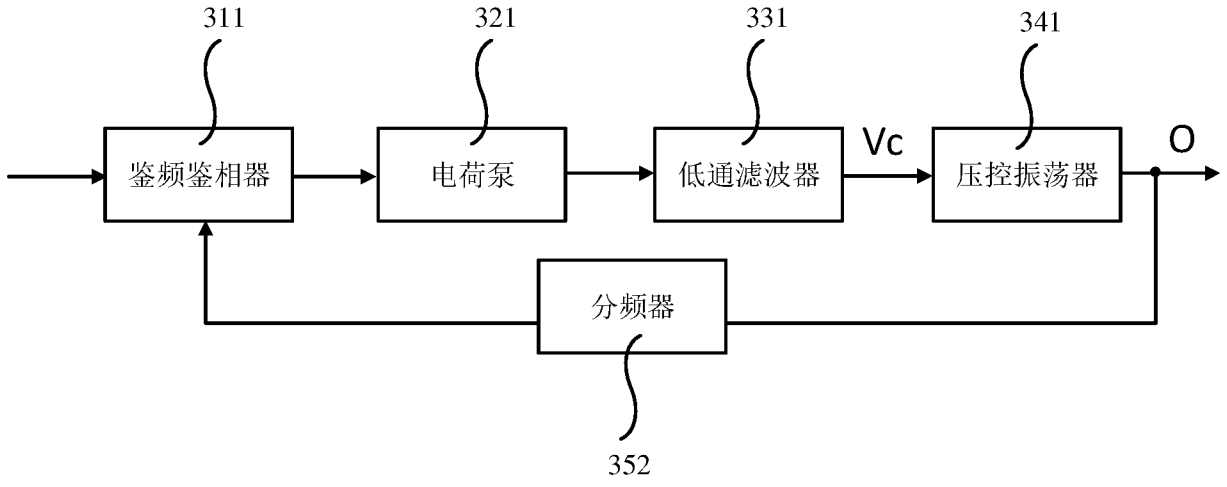


图 3

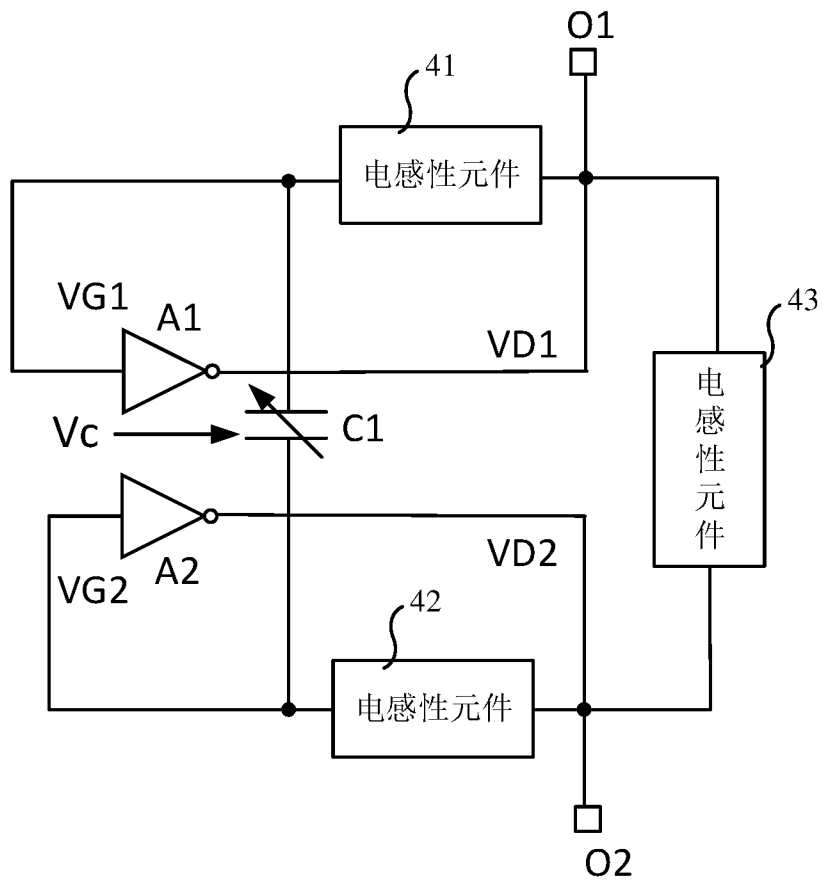


图 4

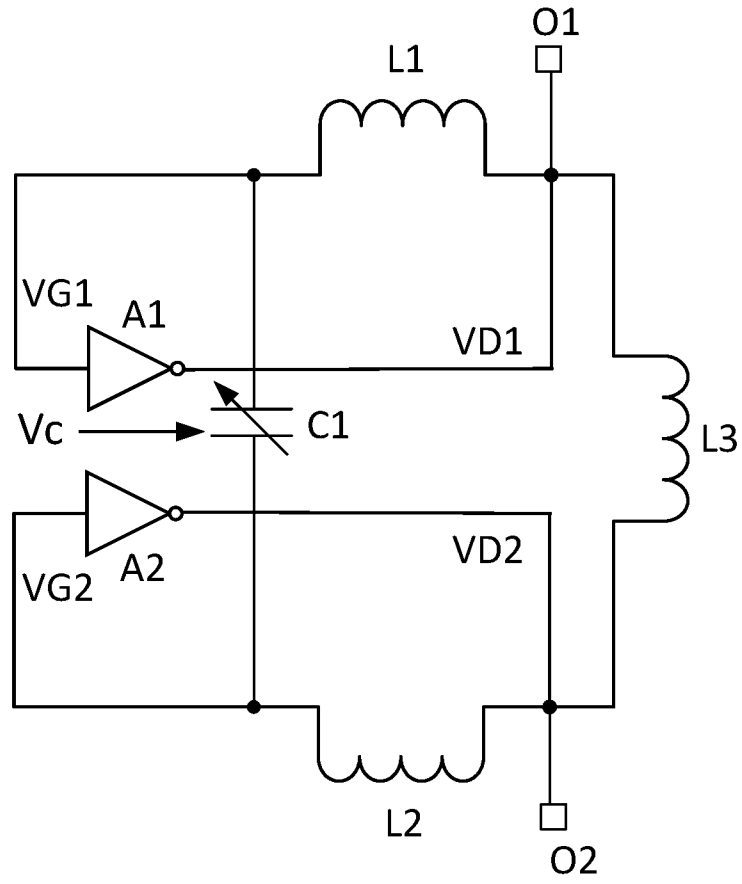


图 5

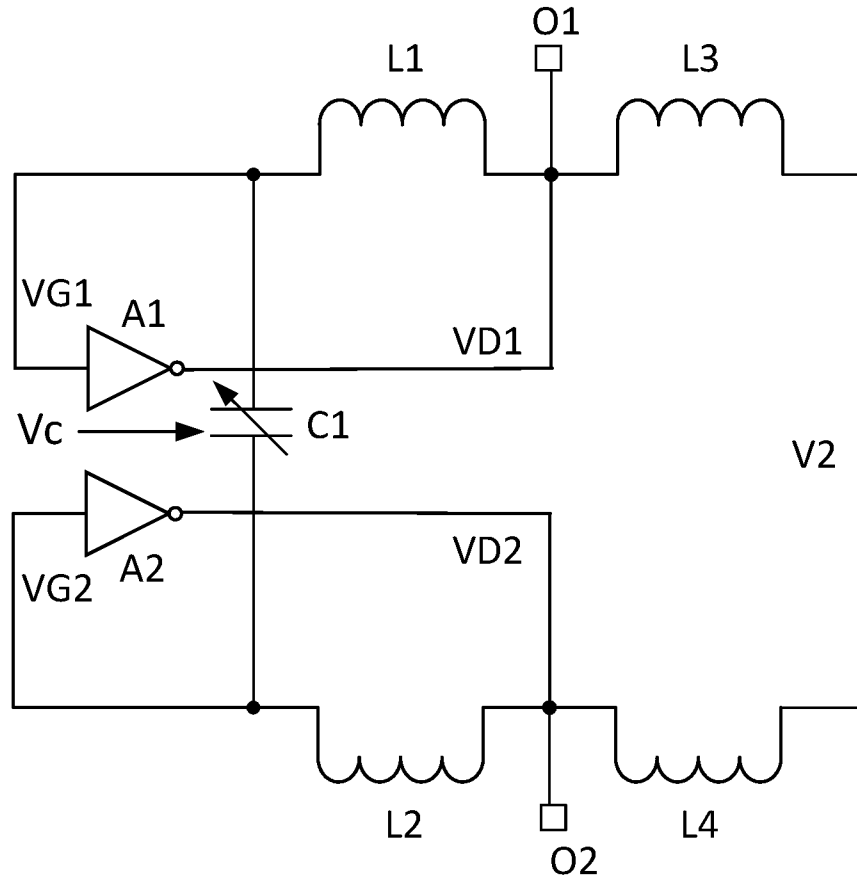


图 6

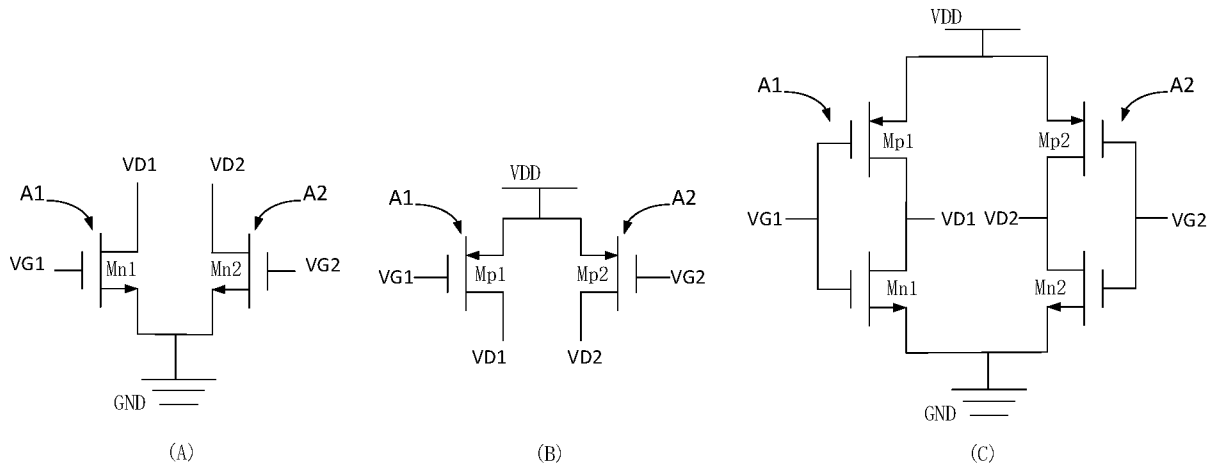


图 7

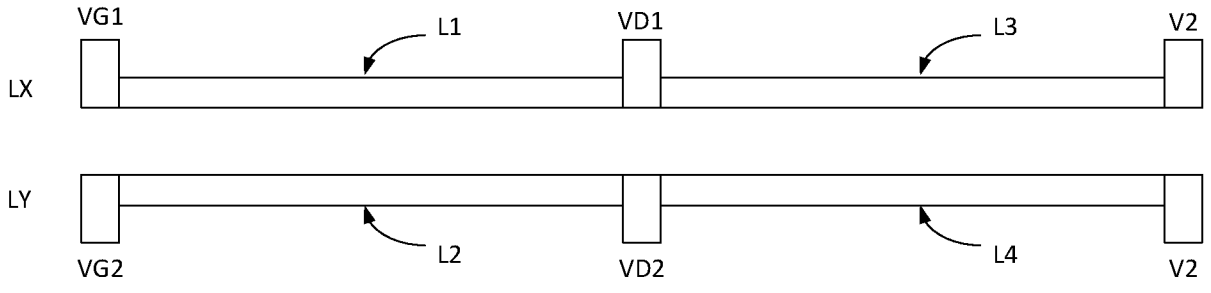


图 8

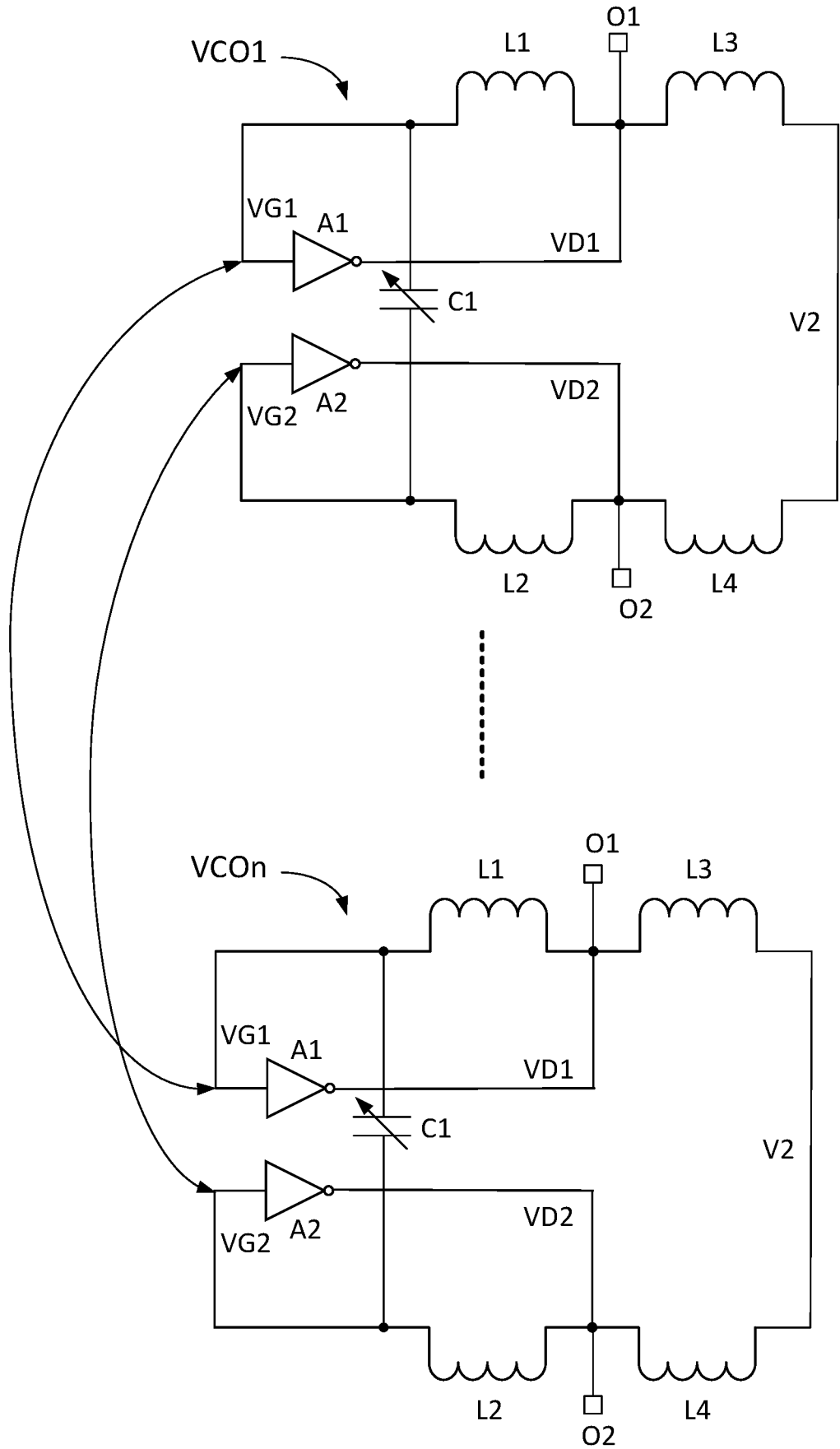


图 9

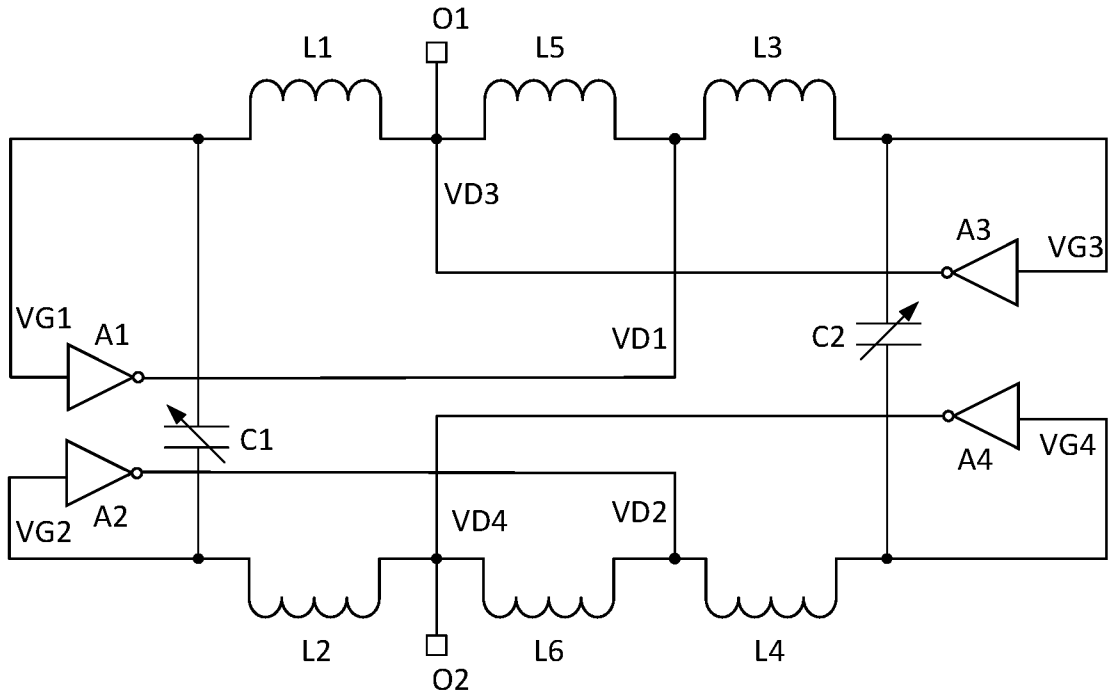


图 10

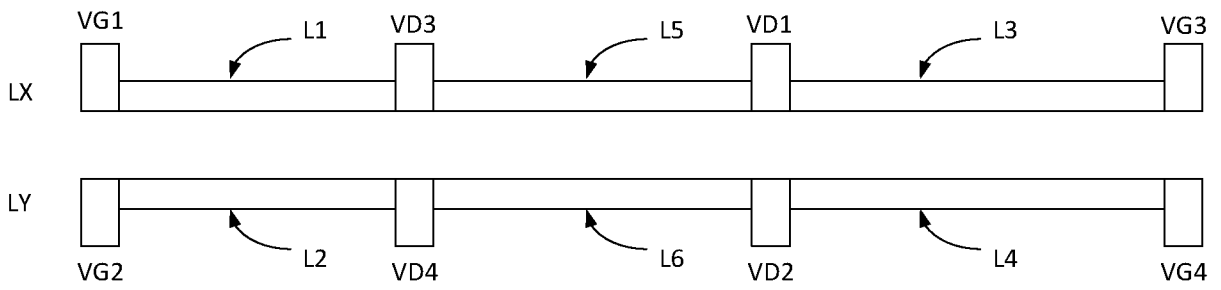


图 11

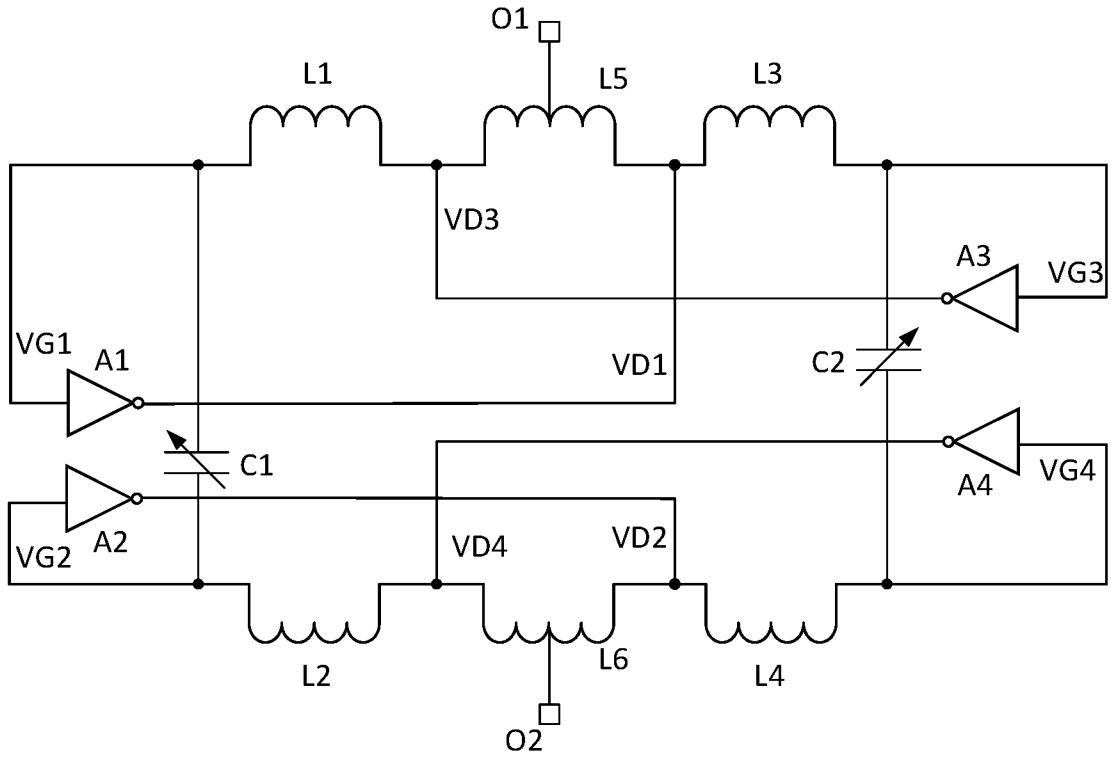


图 12

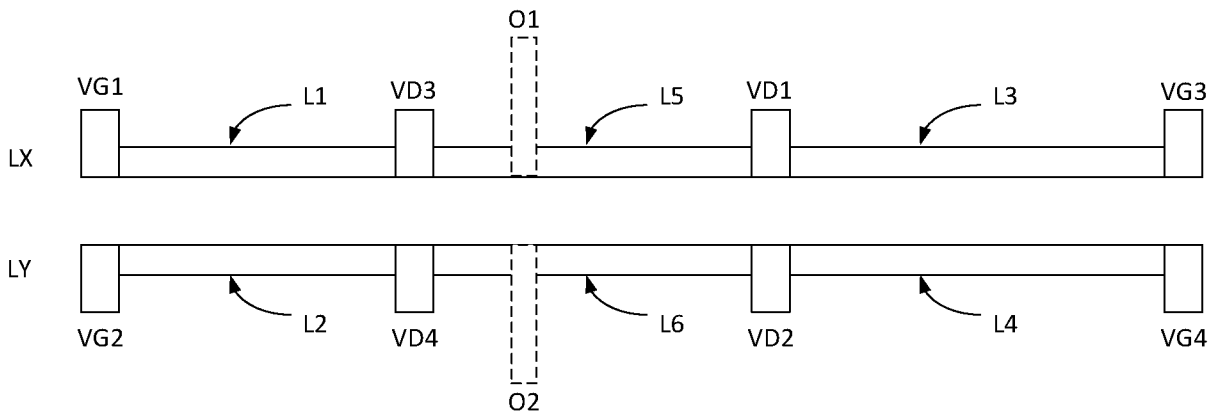


图 13

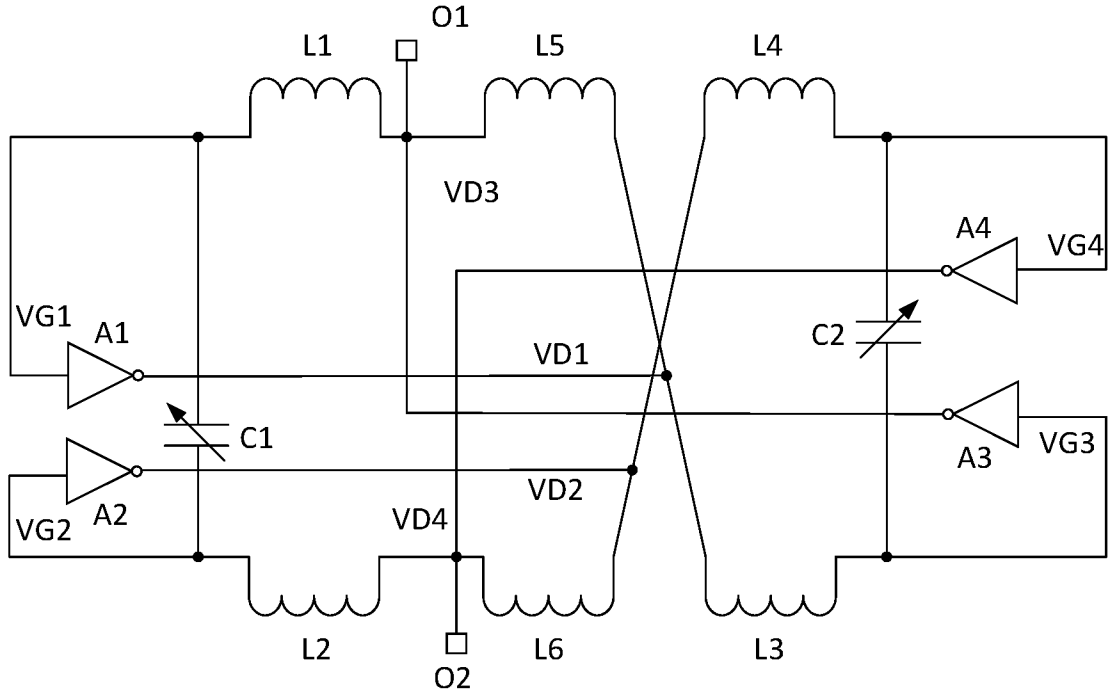


图 14

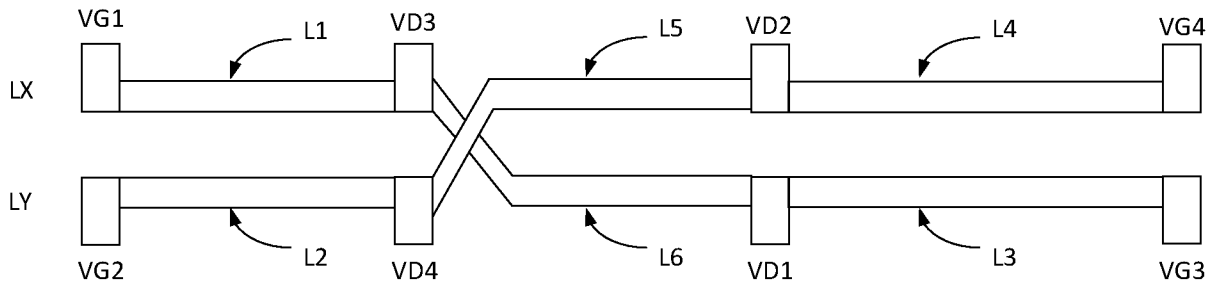


图 15

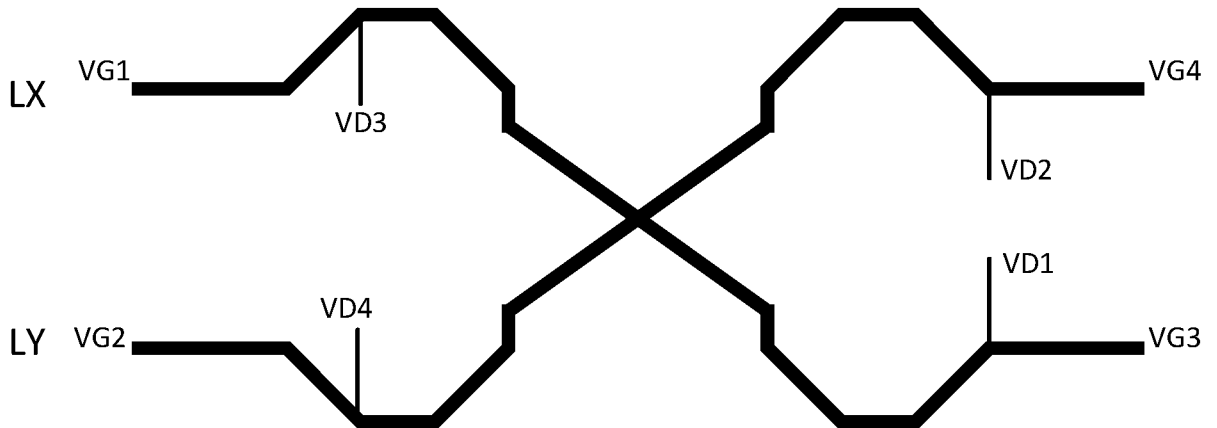


图 16

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/073604

**A. CLASSIFICATION OF SUBJECT MATTER**

H03L 7/099(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H03L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: 振荡器, 震荡器, 放大, 电感, 电容, 控制, 相位, 噪声, 差分, oscillat+, amplify+, induct+, capacity+, control+, phase, noise, difference

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 103107811 A (NANJING UNIVERSITY OF POSTS AND TELECOMMUNICATIONS) 15 May 2013 (2013-05-15) description, paragraphs [0014]-[0018], and figure 2	1-13
A	CN 101359897 A (MEDIATEK SINGAPORE PTE. LTD.) 04 February 2009 (2009-02-04) entire document	1-13
A	US 2011148534 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 23 June 2011 (2011-06-23) entire document	1-13
A	CN 109818576 A (SHANGHAI BRANCH, SHENZHEN OPULINKS TECHNOLOGY CO., LTD.) 28 May 2019 (2019-05-28) entire document	1-13
A	CN 106571777 A (HUAWEI TECHNOLOGIES CO., LTD.) 19 April 2017 (2017-04-19) entire document	1-13

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search

09 October 2020

Date of mailing of the international search report

23 October 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/  
CN)  
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing  
100088  
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/CN2020/073604**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103107811	A	15 May 2013	CN	103107811	B	16 September 2015
CN	101359897	A	04 February 2009	US	2009033428	A1	05 February 2009
				TW	200905435	A	01 February 2009
US	2011148534	A1	23 June 2011	US	8217728	B2	10 July 2012
				KR	101328134	B1	08 November 2013
				KR	20110073170	A	29 June 2011
CN	109818576	A	28 May 2019	None			
CN	106571777	A	19 April 2017	US	2018131323	A1	10 May 2018
				KR	101980723	B1	21 May 2019
				EP	3319229	A2	09 May 2018
				US	10498289	B2	03 December 2019
				US	2020007081	A1	02 January 2020
				EP	3319229	A3	08 August 2018
				KR	20180050210	A	14 May 2018
				US	10742167	B2	11 August 2020

国际检索报告

国际申请号

PCT/CN2020/073604

<p><b>A. 主题的分类</b></p> <p>H03L 7/099 (2006.01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																				
<p><b>B. 检索领域</b></p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H03L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>WPI, EPDOC, CNPAT, CNKI: 振荡器, 震荡器, 放大, 电感, 电容, 控制, 相位, 噪声, 差分, oscillat+, ampli- fy+, induct+, capacity+, control+, phase, noise, difference</p>																				
<p><b>C. 相关文件</b></p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 103107811 A (南京邮电大学) 2013年 5月 15日 (2013 - 05 - 15) 说明书第[0014]-[0018]段, 附图2</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 101359897 A (联发科技新加坡私人有限公司) 2009年 2月 4日 (2009 - 02 - 04) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>US 2011148534 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 2011年 6月 23日 (2011 - 06 - 23) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 109818576 A (深圳旺凌科技有限公司上海分公司) 2019年 5月 28日 (2019 - 05 - 28) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 106571777 A (华为技术有限公司) 2017年 4月 19日 (2017 - 04 - 19) 全文</td> <td>1-13</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 103107811 A (南京邮电大学) 2013年 5月 15日 (2013 - 05 - 15) 说明书第[0014]-[0018]段, 附图2	1-13	A	CN 101359897 A (联发科技新加坡私人有限公司) 2009年 2月 4日 (2009 - 02 - 04) 全文	1-13	A	US 2011148534 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 2011年 6月 23日 (2011 - 06 - 23) 全文	1-13	A	CN 109818576 A (深圳旺凌科技有限公司上海分公司) 2019年 5月 28日 (2019 - 05 - 28) 全文	1-13	A	CN 106571777 A (华为技术有限公司) 2017年 4月 19日 (2017 - 04 - 19) 全文	1-13
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
A	CN 103107811 A (南京邮电大学) 2013年 5月 15日 (2013 - 05 - 15) 说明书第[0014]-[0018]段, 附图2	1-13																		
A	CN 101359897 A (联发科技新加坡私人有限公司) 2009年 2月 4日 (2009 - 02 - 04) 全文	1-13																		
A	US 2011148534 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 2011年 6月 23日 (2011 - 06 - 23) 全文	1-13																		
A	CN 109818576 A (深圳旺凌科技有限公司上海分公司) 2019年 5月 28日 (2019 - 05 - 28) 全文	1-13																		
A	CN 106571777 A (华为技术有限公司) 2017年 4月 19日 (2017 - 04 - 19) 全文	1-13																		
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p>																				
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&amp;” 同族专利的文件</p>																				
<p>国际检索实际完成的日期</p> <p>2020年 10月 9日</p>	<p>国际检索报告邮寄日期</p> <p>2020年 10月 23日</p>																			
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>	<p>受权官员</p> <p>张跃</p> <p>电话号码 86-(10)-53961468</p>																			

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2020/073604

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103107811	A	2013年 5月 15日	CN	103107811	B	2015年 9月 16日
CN	101359897	A	2009年 2月 4日	US	2009033428	A1	2009年 2月 5日
				TW	200905435	A	2009年 2月 1日
US	2011148534	A1	2011年 6月 23日	US	8217728	B2	2012年 7月 10日
				KR	101328134	B1	2013年 11月 8日
				KR	20110073170	A	2011年 6月 29日
CN	109818576	A	2019年 5月 28日	无			
CN	106571777	A	2017年 4月 19日	US	2018131323	A1	2018年 5月 10日
				KR	101980723	B1	2019年 5月 21日
				EP	3319229	A2	2018年 5月 9日
				US	10498289	B2	2019年 12月 3日
				US	2020007081	A1	2020年 1月 2日
				EP	3319229	A3	2018年 8月 8日
				KR	20180050210	A	2018年 5月 14日
				US	10742167	B2	2020年 8月 11日