(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3683917号
(P3683917)
(45)発行日　平成17年8月17日(2005.8.17)　(24)登録日　平成17年6月3日(2005.6.3)

(51)Int.Cl.[7]　F I
H04M 11/00　H04M 11/00　303

請求項の数 6　(全 12 頁)

(21)出願番号　特願平6-181763
(22)出願日　平成6年7月11日(1994.7.11)
(65)公開番号　特開平7-58881
(43)公開日　平成7年3月3日(1995.3.3)
審査請求日　平成13年7月4日(2001.7.4)
(31)優先権主張番号　091,095
(32)優先日　平成5年7月13日(1993.7.13)
(33)優先権主張国　米国(US)

(73)特許権者　398038580
ヒューレット・パッカード・カンパニー
HEWLETT-PACKARD COMPANY
アメリカ合衆国カリフォルニア州パロアルト　ハノーバー・ストリート　3000
(74)代理人　100099623
弁理士　奥山　尚一
(74)代理人　100096769
弁理士　有原　幸一
(74)代理人　100107319
弁理士　松島　鉄男
(72)発明者　ブライアン・ケー・アーノルド
アメリカ合衆国コロラド州フォートコリンズ、ブルーリーフコート　3009
最終頁に続く

(54)【発明の名称】コンピュータシステム

(57)【特許請求の範囲】
【請求項１】
コンピュータと、
第１の周辺装置と、
スイッチを有する第２の周辺装置と、
前記第１の周辺装置と前記第２の周辺装置とに接続された、全二重直列の第１のバスと、
前記コンピュータと、前記第２の周辺装置と、前記第２の周辺装置内の前記スイッチを介して前記第１のバスとに接続された、全二重直列の第２のバスと、
を備えて成り、
前記第１の周辺装置は、前記第１のバスを介して第１の周辺装置データを転送し、前記第１の周辺装置データは、第１のフレーム速度を有する第１のデータフレームにフォーマットされ、
前記第２の周辺装置は、前記第２のバスを介して第２の周辺装置データを転送し、前記第２の周辺装置データは、第２のデータフレームにフォーマットされ、
前記コンピュータは、前記第２のバスを介してコンピュータデータを転送し、前記コンピュータデータは、コンピュータデータフレームにフォーマットされ、前記第１のフレーム速度で、前記スイッチと前記第２のバスとを介して転送され、前記コンピュータデータフレームの各々は、前記第２のデータフレームの少なくとも１つに連結された前記第１のデータフレームの１つを有する、

コンピュータシステム。
【請求項２】
前記コンピュータデータフレームは、前記第２のデータフレームの２つ以上に連結された前記第１のデータフレームの１つを有し、それにより、前記第２のデータフレームは、前記第１のデータフレーム速度より高い速度で転送される、請求項１に記載のコンピュータシステム。
【請求項３】
前記第１のフレーム速度がオーディオ速度である、請求項２に記載のコンピュータシステム。
【請求項４】
前記コンピュータは、少なくとも１つのコンピュータインターフェースを有し、
前記第２の周辺装置は、少なくとも１つの周辺装置データポートを有し、
前記第２のデータフレームの各々は、アドレスと、複数のデータビットおよび１つのレディービットとをさらに有し、前記第２の周辺装置から前記コンピュータへの前記第２のデータフレームの各々におけるアドレスは、前記コンピュータインターフェースの１つを指定し、前記コンピュータから前記第２の周辺装置への前記第２のデータフレームの各々における前記アドレスは、前記周辺装置データポートの１つを指定し、
前記第２のデータフレームの１つが、前記コンピュータから前記第２の周辺装置に送られるとき、前記第２のデータフレームの別の１つが、前記第２の周辺装置から前記コンピュータに同時に送られ、
前記コンピュータから前記第２の周辺装置への前記第２のデータフレームの各々における前記レディービットは、前記第２の周辺装置から前記コンピュータへの同時のデータフレーム内のアドレスによって指定された、前記コンピュータインターフェースの１つが、データを受信する準備ができているか否かを示し、
前記第２の周辺装置から前記コンピュータへの前記第２のデータフレームの各々における前記レディービットは、前記コンピュータから前期第２の周辺装置への前記同時のデータフレーム内のアドレスによって指定された、前記周辺装置データポートが、データを受信する準備ができているか否かを示す、
請求項１に記載のコンピュータシステム。
【請求項５】
コンピュータと、
第１の周辺装置と、
スイッチを備えた取外し可能な第２の周辺装置と、
前記第１の周辺装置に接続された全二重直列の第１のバスと、
前記コンピュータに接続された全二重直列の第２のバスと
を備えてなり、
前記第２のバスは、前記第２の周辺装置が存在しない場合、前記第１のバスに接続され、前記第２の周辺装置が存在する場合、前記第２の周辺装置の前記スイッチを介して前記第１のバスに接続され、
前記第１の周辺装置は、前記第１のバスを介して第１の周辺装置データを転送し、前記第１の周辺装置データは、第１のフレーム速度を有する第１のデータフレームにフォーマットされ、
前記コンピュータは、前記第２のバスを介してコンピュータデータを転送し、前記コンピュータデータは、コンピュータデータフレームにフォーマットされ、前記第１のフレーム速度で転送され、
前記第２の周辺装置は、存在する場合、前記スイッチと前記第２のバスとを介して第２の周辺装置データを転送し、前記第２の周辺装置データは、第２のデータフレームにフォーマットされ、
前記コンピュータデータフレームの各々は、前記第２の周辺装置が存在しない場合、前記第１のデータフレームの１つを有しており、前記第２の周辺装置が存在する場合、前記

第２のデータフレームの少なくとも１つに連結された前記第１のデータフレームの１つを有する、
コンピュータシステム。
【請求項６】
第１のバス上のデータを第２のバス上のデータに併合する方法であって、前記第１のバスは第１の周辺装置に接続され、前記第２のバスは、コンピュータと、スイッチを有する第２の周辺装置と、前記第２の周辺装置内の前記スイッチを介して前記第１のバスとに接続され、
（ａ）前記第１の周辺装置に関するデータを第１のデータフレームにフォーマットするステップと、
（ｂ）前記第１のデータフレームを第１のフレーム速度で前記第１のバスを介して転送するステップと、
（ｃ）前記第２の周辺装置に関するデータを第２のデータフレームにフォーマットするステップと、
（ｄ）前記第１のデータフレームの１つを前記第２のデータフレームの少なくとも１つに前記第２の周辺装置によって連結して、複数のコンピュータデータフレームの各１つを形成するステップと、
（ｅ）前記コンピュータデータフレームを前記第１のフレーム速度で前記第２のバスと前記スイッチとを介して転送するステップと、
を備えて成る方法。
【発明の詳細な説明】
【０００１】
【産業上の利用分野】
本発明は、一般的にはコンピュータ入力／出力に関し、さらに特定すれば、コンピュータ用のオーディオ及び電話サービスに関する。
【０００２】
【従来の技術】
コンピュータの役割は、簡単なデータ処理からさらに一般化された情報処理及び通信へと拡張している。例えばコンピュータは、オーディオ、画像及びビデオのようなさらに抽象的な情報を処理し、かつファクシミリの制御及び電話サービスのような情報の通信を制御するために利用されている。同時に、入力／出力（Ｉ／Ｏ）に対する要求が拡張され、より多くのコンピュータ機能が、接続の利用性をますます制限するようにして、１つ又は複数の集積回路に集積されつつある。
【０００３】
【発明が解決しようとする課題】
本発明の課題は、中央制御ユニットとアナログオーディオマイクロホン及びスピーカ及びアナログ電話信号のような外部装置との間における効率的なかつコスト効率の良いデータ伝送及び制御を提供することにある。加えて、音声、コンピュータ及びビデオ信号の混合物を搬送する統合サービスデジタルネットワーク（ＩＳＤＮ）のようなデジタル電話システムとインターフェースを行なうことにある。最後に、これらすべてのサービスを提供するために必要な集積回路接続の数を最小化することにある。
【０００４】
【課題を解決するための手段】
本発明は、コンピュータと外部オーディオ及び電話装置との間の通信及び制御を提供するコンピュータ入力／出力（Ｉ／Ｏ）システムである。コンピュータソフトウエアにより明らかなように、オーディオ及び電話Ｉ／Ｏは、直列データポート、直列制御ポート、ＩＳＤＮ用直接メモリアクセス（ＤＭＡ）ポート、及びデジタル化オーディオ用ＤＭＡポート用のレジスタを有するレジスタベースである。外部信号は、ステレオオーディオ入力信号、ヘッドホン用のステレオオーディオ出力信号、モノラルオーディオマイクロホン入力信号、スピーカ用のモノラルオーディオ出力信号、及びアナログ電話回線又はＩＳＤＮを含

んでいる。多重コンピュータＩ／Ｏポートへの及びここからのデータ、及び多重外部装置への及びここからのデータは、時間領域多重化直列バスを介した通信のために、すべて併合されている。入力及び出力は、信号直列バス（全二重）を介して同時に生起する。

【０００５】

符号／復号器（ＣＯＤＥＣ）集積回路は、オーディオアナログ－デジタル（Ａ／Ｄ）変換、デジタル－アナログ（Ｄ／Ａ）変換、及び種々のオーディオ制御機能のために使われる。独立した電話回路は、電話音声用のＡ／Ｄ及びＤ／Ａ変換、及び種々の電話制御機能を有する。電話回路は、オプションとして指定されており、かつアナログ又はＩＳＤＮのいずれかである。電話回路が装備されている場合、直列バスは、自動的に追加的なデータ及び制御情報に適応するように再構成される。電話回路は、直列電話データ及び直列オーディオデータを透明に併合する。例えばＭＯＤＥＭデータＩ／Ｏは、オーディオサンプルデータと同時に生起できる。

【０００６】

【実施例】

図１は、本発明を含むコンピュータシステムを概略的に図示するブロック図である。図１において、コンピュータ１００は、電話サービスシステム１０６及びオーディオサービスシステム１０８に接続された時間領域多重化直列バスシステム１０４に接続されたオーディオ／電話Ｉ／Ｏシステム１０２を有する。コンピュータ１００は、プロセッサバス１１４によって相互接続された１つ又は複数のプロセッサ１１０及びランダムアクセスメモリ（ＲＡＭ）１１２を有する。独立したＩ／Ｏバス１１６は、Ｉ／Ｏ制御器１１８によってプロセッサバス１１４から分離されている。オーディオ／電話Ｉ／Ｏシステム１０２は、直接アドレス制御可能な制御機能を提供するレジスタ１２２のバンク及び割り込み被駆動Ｉ／Ｏを有する。加えてＩＳＤＮデータ用直接メモリアクセス（ＤＭＡ）（１２０）、及びオーディオサンプルデータ用ＤＭＡ（１２４）が存在する。割り込み被駆動直列Ｉ／Ｏ１２６は、制御のため及び直列ＭＯＤＥＭデータのために利用される。直列Ｉ／Ｏ１２６及びオーディオＤＭＡ１２４は、両方とも先入れ先出しバッファ（１２８及び１３０）によってバッファリングされる。ＩＳＤＮ　ＤＭＡチャネル１２０、直列Ｉ／Ｏ１２６及びオーディオＤＭＡ１２４は、すべてオーディオ／電話バス制御器１３２を介して時間領域多重化直列バスシステム１０４上に併合される。電話システム１０６は、図示したように２つのアナログ電話回線に接続されるシステムであるか、又はその代わりに単一ＩＳＤＮ回線（図示せず）に接続されるシステムである。オーディオシステム１０８は、Ａ／Ｄ変換、Ｄ／Ａ変換、及びマイクロホン、ヘッドホン、スピーカ及びステレオ入力及び出力のような外部オーディオ装置の制御を提供する。

【０００７】

図２は、バスシステム１０４、電話システム１０６及びオーディオシステム１０８に関する追加的な詳細を示している。本発明の一実施例において、オーディオシステム１０８は、市販で入手可能なＣＯＤＥＣである。例として適当な部品は、クリスタル・セミコンダクタ・コーポレーション（Ｃｒｙｓｔａｌ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ　Ｃｏｒｐｏｒａｔｉｏｎ）のＣＳ４２１５　ＣＯＤＥＣ、又はアナログ・デバイス社から供給可能なＡＤ１８４９　ＣＯＤＥＣである。それぞれのＣＯＤＥＣ構成は、ＣＯＤＥＣに割り当てられた６４ビットデータフレームを有する直列データバスを仮定している。本発明において、６４ビットＣＯＤＥＣデータフレームは、さらに高い帯域幅の直列データを介してその他のデータと時分割多重化されているが、ＣＯＤＥＣに対して透明になっている。

【０００８】

電話システム１０６には、それぞれのチャネルごとにデジタル信号プロセッサ（ＤＳＰ）が含まれている。例として適当な部品は、アナログ・デバイス社から供給可能なＡＤ２１０５　ＤＳＰである。それぞれのＤＳＰは、Ｖ．３２ｂｉｓのような適正に実行する種々のＭＯＤＥＭプロトコルに応答する。加えてそれぞれのＤＳＰは、オーディオ及び音声データを数学的に組み合わせ、かつ即座の聴覚帰還のためにこの情報をオーディオＤＭＡを介してコンピュータに及び／又はＣＯＤＥＣに戻す能力を有する。バスシステム１０４は

、データの動きに関連するだけである。すなわちバスシステム１０４は、外部電話システムプロトコル又は直列データプロトコルには関連しない。例えばバスシステムに対して、ＩＳＤＮはデジタルデータポートにすぎない。

【０００９】

さらに図２によれば、バスシステム１０４は、併合直列バス１３４（制御、電話及びオーディオデータを組み合わせるため）、オーディオ直列バス１３８（オーディオデータサンプル及びＣＯＤＥＣ制御のため）、バッファ１３６、バッファ構成制御線１４０、及び２つのバッファクロック制御線１３５を有する。電話システム１０６は、オプションシステムであるように構成されている。電話システムが装備されているとき、線２００は、電話システム１０６が存在することをオーディオ／電話バス制御器１３２に知らせるために高レベルに引き上げられる。同様にバッファ構成制御線１４０は、バッファ１３６を通常ディスエーブルモードに強制するために低レベルに引き下げられる。オーディオシステム１０８が存在する唯一のシステムである場合、バッファ構成制御線１４０は、バスシステム１０４が自動的に図３に示すように構成されるように、高レベルになっている。電話システム１０６が加えられると、構成制御線１４０は、バスシステム１０４が実効的に図４に示すように接続されるように、バッファ１３６をディスエーブルする。電話システム１０６が装備されている場合でさえ、バスシステム１０４を図３に示す構成に一時的に配置するコンピュータ１００によりオーディオシステム１０８を直接制御するための制御モードが存在する。このモードのための制御線は、データ／制御（Ｄ／Ｃ）線２０２である。コンピュータ１００は、バッファ１３６をイネーブルするようにＤ／Ｃ線２０２を介して電話システム１０６に命令することができる。それ故に図３は、電話システム１０６が存在しない場合、オーディオシステム制御モード又はデータ転送のためのバスシステム１０４の構成を示している。図４は、電話システム１０６が存在する場合、データ転送のためのバスシステム１０４の構成を示している。

【００１０】

バスシステム１０４を制御するために利用できる３つのクロックが存在する。これらクロックは、全体として非同期であり、かつ可変である。オーディオシステム１０８が制御モードにあるとき、バスシステム１０４のクロック速度は、オーディオ／電話Ｉ／Ｏシステム１０２によって制御される。そうでない場合、クロック速度は、後で説明するように、オーディオシステム１０８又は電話システム１０６によって制御される。２つのクロック制御線１３５は、どちらのシステムがクロック速度を制御するかを制御する。一時に一方のクロック制御線が動作するか、又はどちらも動作しない。いずれかのクロック制御線１３５が動作すると、併合直列バス１３４及びオーディオ直列バス１３８の両方が、同じ周波数になっている。一方のクロック制御線１３５が動作すると、共通バスシステムクロック速度は、オーディオ／電話Ｉ／Ｏシステム１０２によって制御される。他方のクロック制御線１３５が動作すると、共通バスシステムクロック速度は、オーディオシステム１０８によって制御される。どちらのクロック制御線１３５も動作せず、かつ電話システム１０６が存在する場合、電話システム１０６が、併合直列バス１３４のクロックを制御し、オーディオシステム１０８が、オーディオ直列バス１３８のクロックを制御し、かつオーディオシステム１０８が、後で説明するように、データフレーム同期を制御する。

【００１１】

それぞれの直列バス（１３４及び１３８）は、次の５つの信号を有する。

１、ＳＤＯＵＴ－直列データアウト

２、ＳＤＩＮ－直列データイン

３、ＳＣＬＫ－直列ポートクロック（ビット速度）

４、ＦＳＹＮＣ－フレーム同期

５、ＲＥＳＥＴ－リセット

【００１２】

データはフレーム内において伝送される。後で説明するように、オーディオ直列バス１３８上のオーディオシステム１０８用のデータフレームは、常に６４ビットフレームである

。電話システム１０６が装備されている場合、追加的なビットが、併合直列バス１３４におけるそれぞれのフレームに加えられる。いずれかの直列バス（１３４又は１３８）に対して、フレーム同期信号（ＦＳＹＮＣ）は、フレームの始めを知らせる。時分割多重化は、どちらのシステムがＦＳＹＮＣ及びＳＣＬＫを判定しかつ発生するかを制御することにより、システム構成に自動的に適応する。前記のように、オーディオシステム１０８が制御モードにあるとき、ＳＣＬＫはオーディオ／電話Ｉ／Ｏシステム１０２によって制御される。そうでない場合、ＳＣＬＫは、オーディオシステム１０８又は電話システム１０６によって制御される。フレーム同期速度（ＦＳＹＮＣ）は、オーディオシステム１０８の要求によって決定される。電話システム１０６が装備されている場合、併合直列バス１３４用のフレーム同期信号（ＦＳＹＮＣ）は、電話システム１０６によって発生されるが、併合直列バス１３４のフレーム同期速度は、オーディオシステム１０８の要求によって決められる。オーディオシステム１０８は、ステレオ信号の１フレームあたり１サンプルを又はモノラル信号の１フレームあたり１サンプルを発生しかつ受信することができる。ステレオ又はモノラルオーディオデータに対して、オーディオシステム１０８により必要なＦＳＹＮＣ速度は、オーディオサンプル速度と同じである。

【００１３】

図５は、併合直列バス１３４に対するデータフレームの論理フォーマットを示している。図５において、フレーム５００は、バイト（８ビット）に分割されている。フレームの初めの６４ビット（図５、５０２）は、オーディオＤＭＡポート（図１、１２４）へ又はここからの情報に割り当てられている。残りのビットは、それより少ない１６ビットの電話データフレーム（Ｔフレーム）５１４に論理的に分割されている。オーディオシステム１０８が制御モードにあるとき、初めの６４ビットは、図５、５０２により示すように、制御情報である。オーディオシステム１０８がデータモードにある場合、図５、５０４に示すように、３２ビットが、データに割り当てられ、かつ３２ビットが、制御に割り当てられる。データの３２ビットは、２つの１６ビットステレオサンプル（５０６）、１つの１６ビットモノラルサンプル（５０８）、２つの８ビットステレオサンプル（５１０）、又は１つの８ビットモノラルサンプル（５１２）を含むことができる。オーディオサンプルデータの３２ビットは、電話音声サンプル（８ビットサンプルのみ）、オーディオシステム１０８用のオーディオサンプル、又はデジタル的に混合された電話音声サンプルとオーディオサンプルのいずれかを含むことができる。残りのフレームは、必要に応じて、ＩＳＤＮ又は直列Ｉ／Ｏデータで満たされる。ＩＳＤＮ又は直列Ｉ／Ｏは、いくつかの装置が動作していない場合でも、バスの全帯域幅を利用できるように、１フレームあたり複数のバイトを有することができる。

【００１４】

電話システム１０６が装備されている場合、併合直列バス１３４のためのビット速度（ＳＣＬＫ）は、電話システム１０６によって毎秒１３．８２４Ｍビットに設定される。電話システム１０６が装備されている場合、ＩＳＤＮ又は直列Ｉ／Ｏのために利用できる１フレーム内のビット数は、オーディオシステム１０８のサンプル速度とともに変化する。オーディオ直列バス１３８のためのビット速度（ＳＣＬＫ）は、オーディオシステム１０８によって設定される。電話システム１０６が装備されていない場合、両方の直列バス（１３４及び１３８）のためのビット速度（ＳＣＬＫ）及びフレーム同期（ＦＳＹＮＣ）は、オーディオシステム１０８によって発生される。電話システムが装備されていない場合、ビット速度（ＳＣＬＫ）は、フレーム同期（ＦＳＹＮＣ）速度の６４倍である。

【００１５】

次の例構成は、電話システム１０６が装備されていることを想定している。ステレオオーディオに対する第一の例構成として、オーディオシステム１０８は、毎秒４８，０００フレームのフレーム速度で１フレームあたり２つの１６ビットサンプル（図５、５０６）を受信しかつ発生するように制御することができる。毎秒１３．８２４Ｍビットのビット速度、及び毎秒４８，０００フレームのフレーム速度により、１フレームあたり２８８ビットが存在する。初めの６４ビットは、２つのオーディオサンプル（及びＣＯＤＥＣ制御）

に割り当てられ、かつ残りの２２４ビット（２８バイト）は、ＩＳＤＮデータ又は直列Ｉ／Ｏ又はその両方によって満たされる。第二の例構成として、オーディオシステムは、毎秒５，５１２．５フレームで１フレームあたり１つの８ビットサンプル（図５、５１２）を受信し又は発生するように制御してもよい。第二の例に関して、１フレームあたり２５０８ビットが存在する。フレームの最初の６４ビットは、８ビットオーディオサンプルに割り当てられ、かつ残りの２，４４４ビットは、ＩＳＤＮデータ及び直列Ｉ／Ｏデータのために利用できる。

【００１６】

それぞれの１６ビットＴフレーム（５１４）は、８ビットのデータ及び８ビットのシステム情報に分割される。１つの３ビットフィールドは、行き先／出所アドレス（ＡＤＤＲ）（５１８）を表す。１つの３ビットフィールドは、データバイト内に含まれるデータのタイプ（ＴＹＰＥ）（５１６）を表す。２ビットフィールドの１つのビットは、準備信号（ＲＤＬ）（データ準備のアクティブの低）（５２０）として利用される。バスが全二重であることを思い出されたい。電話システム１０６が、オーディオ／電話バス制御器１３２にフレームを伝送しているとき、電話システム１０６は、同時にオーディオ／電話バス制御器１３２からフレームを受信している。例えば、電話システムがＲＤＬビットの時点にアドレス５１８とともにＴフレーム５１４を送信している場合、オーディオ／電話バス制御器は、このアドレス５１８を有する装置がデータの相応するバイトの受信のため準備されているならば、ＲＤＬアクティブを伝送する。同様にＲＤＬビットの時点に、アドレス制御された直列チャネル又はＩＳＤＮポートがデータのバイトの受信のため準備されているならば、電話システム１０６がＲＤLアクティブを伝送する。

【００１７】

多重化データの順序は、データ流の方向に依存する。再び図１によれば、オーディオ／電話Ｉ／Ｏシステム１０２により発生されたＴフレーム（図５、５１４）は、優先権に基づいて次の優先順序で伝送される。（１）電話制御情報、（２）ＩＳＤＮデータ、及び（３）電話データ。情報が放送のために利用される場合、オーディオ／電話バス制御器１３２への表示は、ＩＳＤＮ　ＤＭＡポート１２０、オーディオＤＭＡポート１２４又は直列Ｉ／Ｏポート１２６によってセットされる。オーディオ／電話バス制御器１３２は、種々の情報源の間の仲介を行ない、かつ電話システム１０６へ伝送するために情報を直列化する。その逆に電話システム１０６によって発生されるＴフレームは、優先順序を持たず、かつ電話システム１０６におけるＤＳＰから受信されたとき、単純に伝送される。電話システム１０６におけるそれぞれのＤＳＰは、電話回線から情報を受信し、かつ必要な場合にオーディオ／電話Ｉ／Ｏシステム１０２に送信するためにＴフレームを構成する。

【００１８】

電話システム１０６におけるそれぞれのＤＳＰは、プログラム制御可能であり、かつコンピュータ１００により制御される。電話システム１０６は、電話音声信号のためＤＳＰ制御の支配下にあるＡ／Ｄ及びＤ／Ａ変換も含んでいる。これら信号は、１サンプルあたり８ビットで毎秒８，０００サンプルの固定の速度でサンプルされる。それぞれのＤＳＰは、オーディオシステム１０８（図４参照）からオーディオデータにもアクセスする。それぞれのＤＳＰは、デジタル化した音声、又はオーディオデータ、又はデジタル的に混合した（加えた）デジタル化音声とオーディオデータを伝送するようにプログラミングすることができる。電話音声サンプル（又は混合サンプル）は、図５、５１０又は５１２（８ビットサンプルのみ）に示したフォーマットでフレームの最初の６４ビットにおいて伝送／受信される。

【００１９】

再び図１によれば、オーディオサンプルは、ＤＭＡチャネル１２４を介してコンピュータとインターフェースし、かつＩＳＤＮデータは、ＤＭＡチャネル１２０を介してコンピュータとインターフェースする。これらそれぞれのチャネルは、それぞれの方向に同時にデータ伝送する双方向のものである。コンピュータにおけるメモリ１１２は、論理的なページに分割されている。連続的なデータ流を確実にするため、それぞれのＤＭＡチャネルは

、２つの物理的アドレスを有し、１つは、現在のデータ位置のためのものであり、かつもう１つは、次のページの開始アドレスのためのものである。ホストコンピュータ１００のソフトウエアは、時間的に先行して次のページのアドレスを提供しなければならない。１つのページが終了するたびに、ＤＭＡチャネルはホストコンピュータ１００に割り込み、ソフトウエアが新しいページアドレスを供給できるようにする。合計４つのＤＭＡチャネル（オーディオレコード、オーディオ再生、ＩＳＤＮレコード、ＩＳＤＮ再生）が存在し、したがって４つの現在アドレスレジスタ、及び４つの次ページアドレスレジスタが存在する。ＩＳＤＮのためにＤＭＡ回路１２０は、コンピュータ１００が新しいデータの存在に気付く前の遅延時間を減少するため、Ｋバイトごとに一度、追加的な割り込みを発生する。ＩＳＤＮ基本速度は、１２５マイクロ秒ごとに１バイトを送信／受信する。ＤＭＡチャネル１２０は、２０マイクロ秒ごとにプロセッサバス１１４へのアクセスを保証されている。それ故にコンピュータ１００及びＩ／Ｏ制御器１１８は、バッファを必要とすることなくＩＳＤＮ速度で送信／受信を行なうことができる。

【００２０】

前記のことから、本発明が、高度な特性及び融通性を有する電話及びオーディオＩ／Ｏ用のバスを提供し、かつ最少数の集積回路相互接続しか必要としないことは明らかである。バスシステムは、電話システムが加わったときに自動的に再構成を行なう。アナログ又はＩＳＤＮ電話システムが交換可能である。

【００２１】

本発明の前記説明は、例示及び説明のために提供されている。記載された精密な形に本発明を限定し又は制限しようとするものではなく、かつその他の変形及び変更は、前記の教えによれば可能であろう。実施例は、本発明の原理及びその実際の応用をもっとも良好に説明するため、それにより当該技術分野の別の専門家が、意図した特定の用途に適するように種々の具体化及び種々の変形において本発明をもっとも良好に利用できるようにするために、選択されかつ記載されている。

【００２２】

以上、本発明の実施例について詳述したが、以下、本発明の各実施例毎に列挙する。

【実施例１】

デジタル化したオーディオデータを送信しかつ受信する第一の周辺装置、
デジタル電話データを送信しかつ受信し、かつデジタル化した電話音声データを送信しかつ受信する第二の周辺装置、
コンピュータシステムを第一及び第二の周辺装置に接続する全二重直列のバス、及び
バス上におけるデジタル化したオーディオデータ及びデジタル電話データを時分割マルチプレックスするマルチプレックス手段
を有することを特徴とする、コンピュータシステム。

【実施例２】

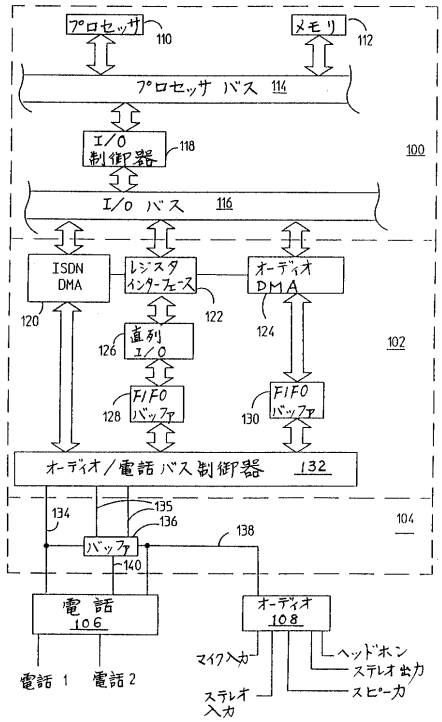
デジタル化したオーディオデータが、オーディオサンプル速度における周期的オーディオサンプルを有し、
バス上のデジタル化したオーディオデータ及びデジタル電話データが、フレーム速度における周期的データフレーム内に論理的に併合されており、かつ
フレーム速度が、オーディオサンプル速度と同じである
ことを特徴とする、実施例１記載のコンピュータシステム。

【実施例３】

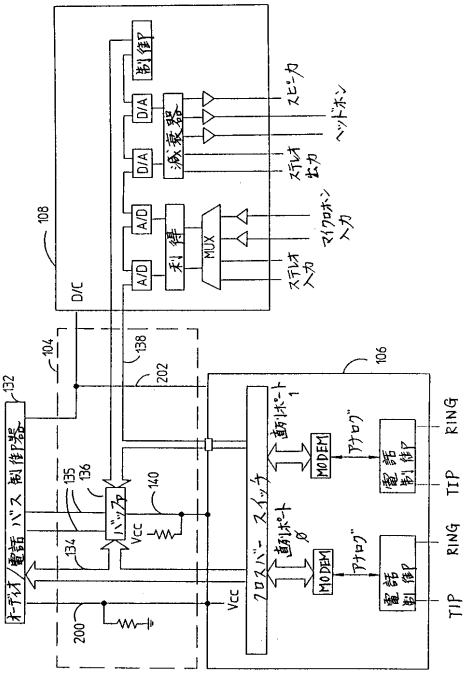
それぞれの周期的データフレームが、デジタル化したオーディオデータ及びデジタル化した電話音声データに割り当てられた所定の数のビットを有し、
それぞれの周期的データフレーム内のデジタル電話データが、さらに電話データフレーム内にフォーマット化されており、かつ
それぞれの電話データフレームが、さらに電話データアドレス、複数の電話データビット、及び準備ビットを含む
ことを特徴とする、実施例２記載のコンピュータシステム。

【実施例４】
それぞれの電話データフレーム内の電話データアドレスが、物理的な入力／出力ポートを指定し、
バスが、第一バス端部と第二バス端部を有し、
第一電話データフレームが、第一バス端部から第二バス端部へ送信されているとき、第二電話データフレームが、同時に第二バス端部から第一バス端部へ送信されており、かつ
第一電話データフレーム内の準備ビットが、第二電話データフレームのデータアドレスにより指定された物理的入力／出力ポートがデータのために準備されているかどうかを表すことを特徴とする、実施例３記載のコンピュータシステム。
【実施例５】
デジタル化したオーディオデータを送信しかつ受信する第一の周辺装置、
デジタル電話データを送信しかつ受信する任意の第二の周辺装置、及び
全二重直列のバスが設けられており、
その場合、第二の周辺装置が存在しないとき、バスが、自動的にコンピュータシステムを第一の周辺装置に直接接続し、
その場合、第二の周辺装置が存在するとき、バスが、自動的にコンピュータシステムを第二の周辺装置に直接接続し、かつ
第二の周辺装置が存在するとき、バス上におけるデジタル化したオーディオデータ及びデジタル電話データを時分割マルチプレックスするマルチプレックス手段が設けられていることを特徴とする、コンピュータシステム。
【００２３】
【発明の効果】
以上説明したように、本発明を用いることにより、中央制御ユニットとアナログオーディオマイクロホン及びスピーカ及びアナログ電話信号のような外部装置との間における効率的なかつコスト効率の良いデータ伝送及び制御を提供することができる。
【図面の簡単な説明】
【図１】電話及びオーディオサービス用の直列バスを含むコンピュータシステムを概略的に示すブロック図である。
【図２】図１の一部に関する追加的な詳細を概略的に示すブロック図である。
【図３】オーディオサービスだけを有する直列バス構造を概略的に示すブロック図である。
【図４】電話及びオーディオサービス両方を有する直列バス構造を概略的に示すブロック図である。
【図５】フレーム内におけるデータ及び制御ビットに対するデータフォーマットを示す図である。
【符号の説明】
１００：コンピュータ
１０２：オーディオ／電話Ｉ／Ｏシステム
１０４：時間領域多重化直列バスシステム

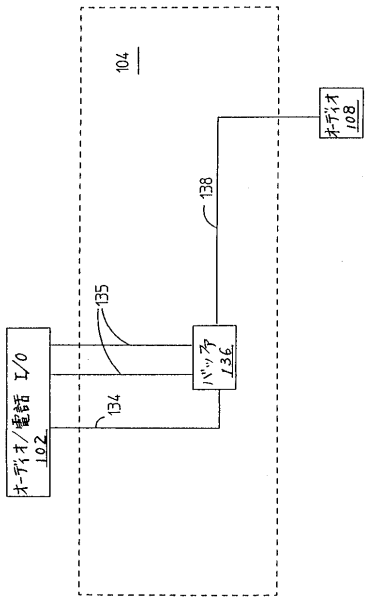
【図１】


プロセッサ
110
メモリ
112
プロセッサ バス 114
I/O 制御器
118
100
I/O バス 116
ISDN DMA
レジスタ インターフェース
オーディオ DMA
120
122
124
直列 I/O
126
102
FIFO バッファ
128
130
オーディオ／電話 バス制御器 132
134
135
136
138
104
バッファ
140
電話 106
オーディオ 108
電話 1
電話 2
マイク入力
ステレオ入力
ヘッドホン
ステレオ出力
スピーカ

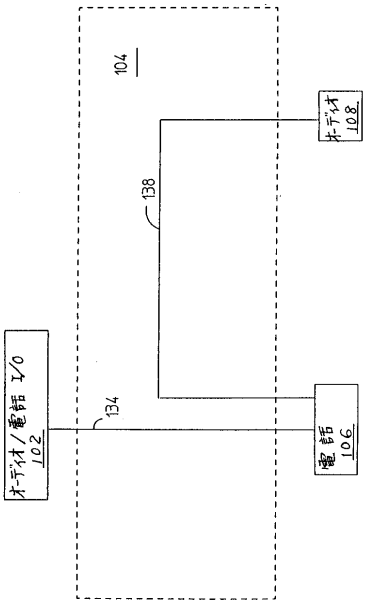
【図２】


制御
D/A
D/A
減衰器
A/D
A/D
利得
MUX
スピーカ
ヘッドホン
ステレオ出力
マイクロホン入力
ステレオ入力
108
D/C
104
138
202
106
132
オーディオ／電話 バス制御器
135
136
140
134
バッファ
Vcc
200
クロスバー スイッチ
直列ポート 1
直列ポート Ø
MODEM
アナログ
電話制御
RING
TIP

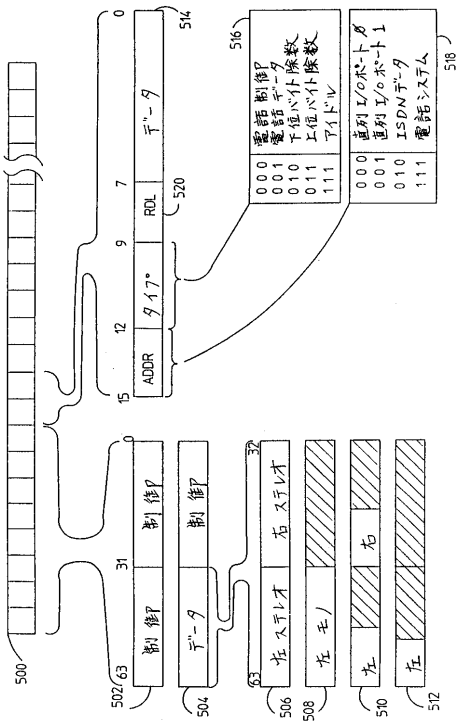
【図３】


104
オーディオ 108
138
135
バッファ 136
134
オーディオ／電話 I/O 102

【図４】


104
オーディオ 108
138
134
オーディオ／電話 I/O 102
電話 106

【図５】


500
502
63
31
0
制御
制御
504
データ
制御
63
32
506
左ステレオ
右ステレオ
508
左モノ
510
左
右
512
左
15
12
9
7
0
ADDR
タイプ
RDL
データ
514
520
516
000 電話制御
001 電話データ
010 下位バイト除数
011 上位バイト除数
111 アイドル
000 直列I/Oポート0
001 直列I/Oポート1
010 ISDNデータ
111 電話システム
518

フロントページの続き

審査官　小林　勝広

(56)参考文献　米国特許第４４８８２８７（ＵＳ，Ａ）
欧州特許出願公開第４９６４２７（ＥＰ，Ａ２）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H04M1/00,1/24-1/253,1/58-1/62,
1/66-1/82,11/00-11/10