



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2013년11월01일
 (11) 등록번호 10-1324589
 (24) 등록일자 2013년10월28일

(51) 국제특허분류(Int. C1.)
H01L 21/3065 (2006.01) *H01L 21/683*
 (2006.01)
 (21) 출원번호 10-2012-7010099
 (22) 출원일자(국제) 2010년09월29일
 심사청구일자 2012년04월19일
 (85) 번역문제출일자 2012년04월19일
 (65) 공개번호 10-2012-0060889
 (43) 공개일자 2012년06월12일
 (86) 국제출원번호 PCT/JP2010/066910
 (87) 국제공개번호 WO 2011/048917
 국제공개일자 2011년04월28일
 (30) 우선권주장
 JP-P-2009-241538 2009년10월20일 일본(JP)

(56) 선행기술조사문현

JP2004273619 A*

JP2006013302 A*

JP2009510774 A*

*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 5 항

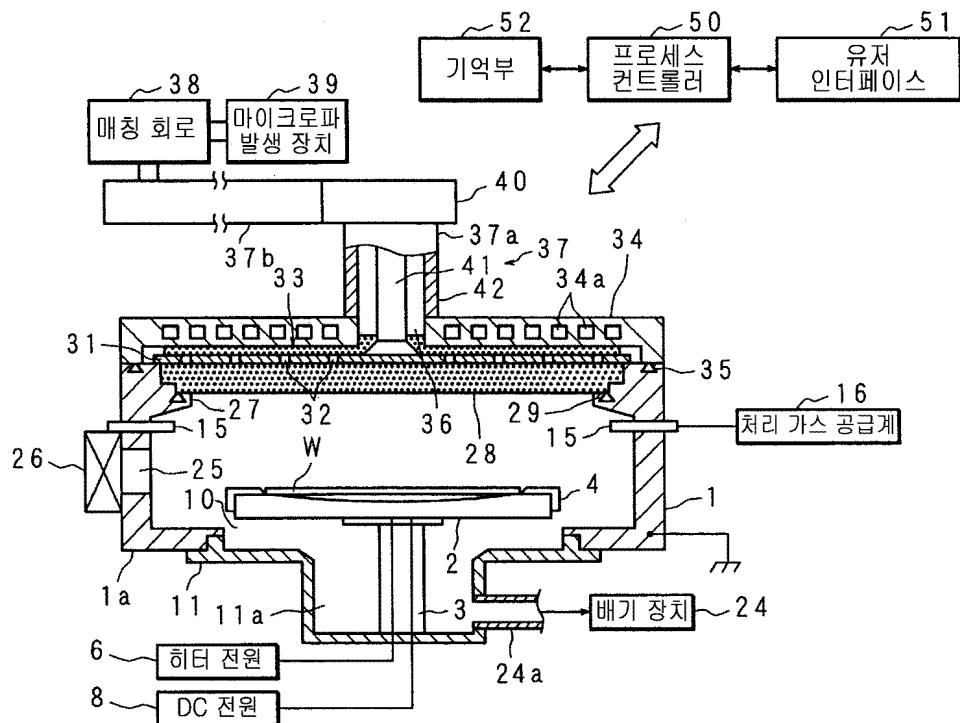
심사관 : 박귀만

(54) 발명의 명칭 시료대 및 마이크로파 플라즈마 처리 장치

(57) 요 약

랩핑 가공에 의해 접촉면의 평활성을 유지하고, 그리고 접촉면을 대량 오목 형상으로 함으로써, 반도체 웨이퍼를 안정적으로 보유지지(holding)할 수 있는 시료대 및 당해 시료대를 구비한 마이크로파 플라즈마 처리 장치를 제공한다. 플라즈마 처리가 행해질 반도체 웨이퍼(W)를 보유지지하는 시료대(2)에 있어서, 랩핑 가공이 행해져 있고, 반도체 웨이퍼(W)가 면접촉하는 접촉면을 갖고, 당해 접촉면에 면접촉한 반도체 웨이퍼(W)를 흡착하는 흡착판과, 당해 흡착판의 비접촉면이 접착된 오목면을 갖는 지지 기판을 구비하고, 상기 오목면의 대량 중앙부의 깊이와, 당해 중앙부로부터 이격된 이격 부위의 깊이와의 차이는, 당해 중앙부에 접촉하는 부위에 있어서의 상기 흡착판의 두께와, 상기 이격 부위에 접촉하는 부위에 있어서의 상기 흡착판의 두께와의 차이보다도 크게 구성한다. 또한, 시료대(2)를 마이크로파 플라즈마 처리 장치에 구비한다.

대 표 도



(72) 발명자

오카야마 노부유키일本国 효고켄 아마가사키시 후소우쵸 1-8 도쿄 엘
렉트론 기주츠 켄큐쇼 가부시키가이샤 나이**스도우 켄지**일本国 효고켄 아마가사키시 후소우쵸 1-8 도쿄 엘
렉트론 기주츠 켄큐쇼 가부시키가이샤 나이**오츠카 야스히로**일本国 효고켄 아마가사키시 후소우쵸 1-8 도쿄 엘
렉트론 기주츠 켄큐쇼 가부시키가이샤 나이

특허청구의 범위

청구항 1

기판 처리가 행해질 때(被)처리 기판을 보유지지(holding)하는 시료대에 있어서,
 때처리 기판이 접촉하는 접촉면을 갖고, 당해 접촉면에 접촉한 때처리 기판을 흡착하는 흡착판과,
 당해 흡착판의 비접촉면이 접착된 오목면을 갖는 지지 기판을 구비하고,
 상기 오목면의 중앙부의 깊이(D)는, 상기 지지 기판의 일단면측에서 상기 오목면이 형성된 원형부분의 직경
 (ϕ) 에 대하여 6.66×10^{-5} ~ 8.33×10^{-5} 배의 범위로 설정되고,
 상기 오목면의 중앙부의 깊이와, 당해 중앙부로부터 이격된 이격 부위의 깊이와의 차이는, 당해 중앙부에 접촉
 하는 부위에 있어서의 상기 흡착판의 두께와, 상기 이격 부위에 접촉하는 부위에 있어서의 상기 흡착판의 두께
 와의 차이보다도 큰 것을 특징으로 하는 시료대.

청구항 2

제1항에 있어서,
 상기 지지 기판의 오목면은, 평탄한 저면부를 갖는 것을 특징으로 하는 시료대.

청구항 3

제1항 또는 제2항에 있어서,
 상기 지지 기판의 오목면은, 측단면이 사다리꼴 형상인 것을 특징으로 하는 시료대.

청구항 4

제1항 또는 제2항에 있어서,
 상기 지지 기판은,
 알루미늄 부재로 이루어지며, 때처리 기판을 냉각하기 위한 냉각수가 통류하는 냉각수 유로를 구비하고,
 상기 흡착판은,
 상기 접촉면에 랩핑(lapping) 가공이 행해진 세라믹 부재로 이루어지며, 때처리 기판을 가열하기 위한 히터와,
 때처리 기판을 정전 흡착하기 위한 전극을 당해 세라믹 부재의 내부에 구비하는 것을 특징으로 하는 시료대.

청구항 5

제1항 또는 제2항에 기재된 시료대를 구비하고, 마이크로파에 의해 처리실 내에 플라즈마를 생성하여, 당해 플
 라즈마로 때처리 기판에 플라즈마 처리를 행하도록 구성되어 있는 것을 특징으로 하는 마이크로파 플라즈마 처
 리 장치.

명세서

기술 분야

[0001] 본 발명은, 기판 처리가 행해질 때(被)처리 기판을 보유지지(holding)하는 시료대 및, 당해 시료대를 구비하고,
 마이크로파에 의해 처리실 내에 플라즈마를 생성하여, 당해 플라즈마로 때처리 기판에 플라즈마 처리를 행하
 도록 구성된 마이크로파 플라즈마 처리 장치에 관한 것이다.

배경 기술

[0002] 반도체 제조 장치는, 플라즈마 처리가 행해질 때처리 기판, 예를 들면 반도체 웨이퍼를 흡착 보유지지하는 시료
 대를 구비한다. 시료대는, 반도체 웨이퍼를 정전 흡착하는 세라믹제의 흡착판을 구비하고 있고, 당해 흡착판
 내부에는, 정전 흡착을 위한 전극, 가열용의 히터 등이 매설되어 있다. 반도체 웨이퍼를 균일하게 처리하기 위

해서는, 당해 반도체 웨이퍼의 온도 분포를 균일하게 할 필요가 있다. 이 때문에, 반도체 웨이퍼에 접촉하는 흡착판의 접촉면은, 당해 접촉면 및 반도체 웨이퍼 간의 열저항이 균일하게 되도록, 랩핑(lapping) 가공에 의해 평활화되어 있다.

[0003] 한편, 특허문헌 1에는, 반도체 웨이퍼를 지지하는 기판 지지면에 오목부를 형성하여, 반도체 웨이퍼와, 기판 지지면과의 사이에 소정의 공간이 형성되도록 구성된 시료대가 개시되어 있다. 당해 시료대는, 반도체 웨이퍼의 중앙부에서 온도가 상승하기 쉬운 바, 오목부의 중앙부에서 깊이가 가장 크고, 중앙으로부터 단부(端部)를 향하여 얇아지도록 형성함으로써, 반도체 웨이퍼의 온도 분포를 균일하게 하는 것을 목적으로 한 것이다.

[0004] 특허문헌 2에는, 판 형상 세라믹체의 한쪽의 주면(正面)에, 그 외주부(外周部)를 내기고 깊이가 $3\sim10\mu\text{m}$ 의 오목부를 형성하고, 상기 외주부 정면(頂面)에 있어서의 기복을 $1\sim3\mu\text{m}$ 로 함과 함께, 상기 오목부 저면의 주연부에 가스 홈을 설치하고, 상기 오목부 저면 하방의 판 형상 세라믹체 중에 정전 흡착용 전극을 배치하여 구성된 시료대가 개시되어 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 일본공개특허공보 2004-52098호

(특허문헌 0002) 일본공개특허공보 2003-133401호

발명의 내용

해결하려는 과제

[0006] 도 10은, 종래의 시료대가 갖는 문제점을 나타내는 설명도이다. 도 10(a)는, 반도체 웨이퍼(W)가 올려놓여진 종래의 시료대(102)를 개략적으로 나타내고 있다. 도 10(b)는, 플라즈마 환경하에 있어서, 종래의 시료대(102)에 올려놓여진 반도체 웨이퍼(W)에 있어서의 온도 분포의 측정 결과를 나타내고 있다. 시료대에 설치된 흡착판의 접촉면을 평활하게 하기 위해 랩핑 가공을 행한 경우, 접촉면은 도 10(a)에 나타내는 바와 같이, 대략 중앙부가 볼록 형상으로 만곡된 형상이 된다. 이 때문에, 흡착판에 대하여 수평으로 올려놓여진 반도체 웨이퍼(W)는, 도 10(a) 왼쪽 도면에 나타내는 바와 같이, 일점 지지되기 때문에, 불안정하고, 도 10(a) 오른쪽 도면에 나타내는 바와 같이 쉽게 편측으로 기울어져, 다른 편측에는 반도체 웨이퍼(W)와, 흡착판과의 사이에 큰 간극이 발생한다. 결과적으로, 도 10(b)에 나타내는 바와 같이, 간극이 큰 개소의 열저항이 국소적으로 높아지고, 발열량이 감소하여, 반도체 웨이퍼(W)에 국소 고온 부위가 발생한다. 어느 실험에 의하면, 반도체 웨이퍼(W)에 있어서 약 15°C 의 온도차(ΔT)가 검출되었다.

[0007] 또한, 전술한 문제는, 흡착판의 접촉면에 랩핑 가공을 행한 경우뿐만 아니라, 소정의 표면 처리를 행한 결과, 대략 중앙부가 볼록 형상으로 만곡되는 바와 같은 경우, 일반적으로 발생하는 것이다.

[0008] 또한, 특허문헌 1에 기재된 시료대는, 반도체 웨이퍼와, 시료대가 면접촉하지 않는 구성이기 때문에, 반도체 웨이퍼의 온도를 고정밀도로 제어하는 것은 곤란하다.

[0009] 또한, 특허문헌 2에는, 전술한 문제를 해결하는 수단은 개시되어 있지 않다.

[0010] 본 발명은 이러한 사정을 감안하여 이루어진 것으로, 흡착판의 접촉면에 소정의 표면 처리, 예를 들면 랩핑 가공을 행한 경우라도, 당해 접촉면을 대략 오목 형상으로 함으로써, 피처리 기판을 안정적으로 보유지지할 수 있는 시료대 및 당해 시료대를 구비한 마이크로파 플라즈마 처리 장치를 제공한다.

과제의 해결 수단

[0011] 본 발명에 따른 시료대는, 기판 처리가 행해질 피처리 기판을 보유지지하는 시료대에 있어서, 피처리 기판이 면접촉하는 접촉면을 갖고, 당해 접촉면에 면접촉한 피처리 기판을 흡착하는 흡착판과, 당해 흡착판의 비접촉면이 접착된 오목면을 갖는 지지 기판을 구비하고, 상기 오목면의 대략 중앙부의 깊이와, 당해 중앙부로부터 이격된 이격 부위의 깊이와의 차이는, 당해 중앙부에 접촉하는 부위에 있어서의 상기 흡착판의 두께와, 상기 이격 부위에 접촉하는 부위에 있어서의 상기 흡착판의 두께와의 차이보다도 큰 것을 특징으로 한다.

- [0012] 본 발명에 있어서는, 흡착판이 지지 기판의 오목면에 접착되어 있다. 그리고, 당해 오목면의 대략 중앙부의 깊이와, 당해 중앙부로부터 이격된 이격 부위의 깊이와의 차이는, 당해 중앙부에 접촉하는 부위에 있어서의 흡착판의 두께와, 이격 부위에 접촉하는 부위에 있어서의 흡착판의 두께와의 차이보다도 크기 때문에, 흡착판의 접촉면에 소정의 표면 처리가 행해져 볼록 형상으로 만곡된 경우라도, 오목면에 접착된 흡착판의 접촉면은 오목 형상이다.
- [0013] 본 발명에 따른 시료대는, 상기 지지 기판의 오목면은, 평탄한 저면부를 갖는 것을 특징으로 한다.
- [0014] 본 발명에 있어서는, 오목면이 평탄한 저면부를 갖기 때문에, 유발(乳鉢) 형상으로 형성된 오목면에 비해, 흡착판은 지지 기판에 안정적으로 접착된다.
- [0015] 본 발명에 따른 시료대는, 상기 지지 기판의 오목면은, 측단면이 사다리꼴 형상인 것을 특징으로 한다.
- [0016] 본 발명에 있어서는, 오목면의 측단면이 사다리꼴 형상이기 때문에, 오목면을 구면 형상으로 가공하는 경우에 비해, 오목면의 깊이를 고정밀도로 가공하는 것이 가능하다. 그 결과, 흡착판의 오목 형상도 고정밀도로 형성하는 것이 가능하다.
- [0017] 본 발명에 따른 시료대는, 상기 지지 기판은, 알루미늄 부재로 이루어지며, 피처리 기판을 냉각하기 위한 냉각수가 통류하는 냉각수 유로를 구비하고, 상기 흡착판은, 상기 접촉면에 랩핑 가공이 행해진 세라믹 부재로 이루어지며, 피처리 기판을 가열하기 위한 히터와, 피처리 기판을 정전 흡착하기 위한 전극을 당해 세라믹 부재의 내부에 구비하는 것을 특징으로 한다.
- [0018] 본 발명에 있어서는, 냉각수 유로에 냉각용의 액체를 통류시킴으로써, 피처리 기판을 냉각시킬 수 있다. 또한, 흡착판의 히터에 통전시킴으로써, 피처리 기판을 가열할 수 있다. 또한, 흡착판의 전극에 직류를 통전시킴으로써, 피처리 기판을 정전 흡착할 수 있다.
- [0019] 본 발명에 따른 마이크로파 플라즈마 처리 장치는, 전술한 시료대를 구비하고, 마이크로파에 의해 처리실 내에 플라즈마를 생성하여, 당해 플라즈마로 피처리 기판에 플라즈마 처리를 행하도록 구성되어 있는 것을 특징으로 한다.
- [0020] 본 발명에 있어서는, 시료대에 보유지지된 피처리 기판을 균일하게 플라즈마 처리하는 것이 가능하다.

발명의 효과

- [0021] 본 발명에 의하면, 흡착판의 접촉면에 소정의 표면 처리, 예를 들면 랩핑 가공을 행한 경우라도, 당해 접촉면을 대략 오목 형상으로 함으로써, 피처리 기판을 안정적으로 보유지지할 수 있어, 피처리 기판을 균일하게 플라즈마 처리할 수 있다.

도면의 간단한 설명

- [0022] 도 1은 본 발명의 실시 형태에 따른 마이크로파 플라즈마 처리 장치의 일 예를 개략적으로 나타내는 단면도이다.
- 도 2는 본 실시 형태에 따른 시료대의 일 예를 개략적으로 나타내는 측단면도이다.
- 도 3(a)는 시료대의 일 예를 개략적으로 나타내는 분해 측단면도이다.
- 도 3(b)는 시료대의 일 예를 개략적으로 나타내는 분해 측단면도이다.
- 도 4는 지지 기판의 일 예를 개략적으로 나타내는 측단면도이다.
- 도 5는 흡착판의 일 예를 개략적으로 나타내는 주요부를 확대한 측단면도이다.
- 도 6은 지지 기판의 치수를 설명하기 위한 설명도이다.
- 도 7은 지지 기판에 형성된 오목면의 치수 형상을 설명하기 위한 그래프이다.
- 도 8은 지지 기판에 형성된 오목면의 깊이를 나타낸 그래프이다.
- 도 9(a)는 본 실시 형태에 따른 시료대의 작용을 설명하기 위한 설명도이다.
- 도 9(b)는 본 실시 형태에 따른 시료대(2)의 작용을 설명하기 위한 설명도이다.

도 10(a)는 종래의 시료대가 갖는 문제점을 나타내는 설명도이다.

도 10(b)는 종래의 시료대가 갖는 문제점을 나타내는 설명도이다.

발명을 실시하기 위한 구체적인 내용

- [0023] (발명을 실시하기 위한 형태)
- [0024] 이하, 본 발명을 그 실시 형태를 나타내는 도면에 기초하여 상세히 설명한다. 도 1은, 본 발명의 실시 형태에 따른 마이크로파 플라즈마 처리 장치의 일 예를 개략적으로 나타내는 단면도이다. 이하, 마이크로파 플라즈마 처리 장치의 전체 구성을 설명하고, 이어서 시료대(2)의 상세를 설명한다.
- [0025] 본 발명의 실시 형태에 따른 마이크로파 플라즈마 처리 장치는, 예를 들면 RLSA(Radial Line Slot Antenna)형이며, 기밀하게 구성되고 그리고 접지된 대략 원통 형상의 처리실(1)을 구비한다. 처리실(1)은, 예를 들면, 알루미늄제이며, 대략 중앙부에 원형의 개구부(10)가 형성된 평판 원환상의 저벽(1a)과, 저벽(1a)의 둘레에 설치된 측벽을 갖고, 상부가 개구되어 있다. 또한, 처리실(1)의 내주(内周)에는, 석영으로 이루어지는 원통 형상의 라이너를 설치해도 좋다.
- [0026] 처리실(1)의 측벽에는 환상을 이루는 가스 도입 부재(15)가 설치되어 있고, 이 가스 도입 부재(15)에는 처리 가스 공급계(16)가 접속되어 있다. 가스 도입 부재(15)는, 예를 들면 샤크 형상으로 배치되어 있다. 처리 가스 공급계(16)로부터 소정의 처리 가스가 가스 도입 부재(15)를 통하여 처리실(1) 내에 도입된다. 처리 가스로서는, 플라즈마 처리의 종류에 따라서 적절한 것이 이용된다. 예를 들면, 시료대(2)는, 고정밀도의 처리를 행하기 위해 면밀한 온도 제어가 요구되는 폴리 실리콘(Poly-Si) 애칭 처리에 적합하게 이용되고, 이 경우에는, HBr 가스, O₂ 가스 등이 적합하게 이용된다. 또한, 텅스텐계 게이트 전극의 선택 산화 처리와 같은 산화 처리를 행하는 경우에는, Ar 가스, H₂ 가스, O₂ 가스 등이 이용된다.
- [0027] 또한, 처리실(1)의 측벽에는, 마이크로파 플라즈마 처리 장치에 인접하는 반송실(도시하지 않음)과의 사이에서 반도체 웨이퍼(W)의 반입출을 행하기 위한 반입·반출구(25)와, 이 반입·반출구(25)를 개폐하는 게이트 밸브(26)가 설치되어 있다.
- [0028] 처리실(1)의 저벽(1a)에는, 개구부(10)와 연통하도록, 하방으로 돌출된 바닥이 있는 원통 형상의 배기실(11)이 설치되어 있다. 배기실(11)의 측벽에는 배기관(24a)이 설치되어 있고, 배기관(24a)에는 고속 진공 펌프를 포함하는 배기 장치(24)가 접속되어 있다. 배기 장치(24)를 작동시킴으로써 처리실(1) 내의 가스가, 배기실(11)의 공간(11a) 내로 균일하게 배출되고, 배기관(24a)을 통하여 배기된다. 따라서, 처리실(1) 내를 소정의 진공도, 예를 들면 0.133Pa까지 고속으로 감압하는 것이 가능하다.
- [0029] 배기실(11)의 저부 중앙에는, AlN 등의 세라믹으로 이루어지는 기둥 형상 부재(3)가 대략 수직으로 돌출 설치되고, 기둥 형상 부재의 선단부(先端部)에, 플라즈마 처리가 행해질 피처리 기판인 반도체 웨이퍼(W)를 지지하는 시료대(2)가 설치되어 있다. 시료대(2)는, 원반 형상을 이루고, 그 외연부에는 반도체 웨이퍼(W)를 가이드하기 위한 가이드 링(4)이 설치되어 있다. 시료대(2)에는, 반도체 웨이퍼(W) 가열용의 히터 전원(6)과, 정전 흡착용의 DC 전원(8)이 접속되어 있다. 또한, 시료대(2)에는, 반도체 웨이퍼(W)를 지지하여 승강시키기 위한 웨이퍼 지지 핀(도시하지 않음)이 시료대(2)의 표면에 대하여 돌돌 가능하게 설치되어 있다. 시료대(2)의 세부 구성에 대해서는 후술한다. 또한, 피처리 기판인 반도체 웨이퍼(W)에 바이어스를 인가하기 위한 고주파 전원(도시하지 않음)이 시료대(2)에 설치되어 있어도 좋다.
- [0030] 처리실(1)의 상부에 형성된 개구부에는, 그 주연부를 따라서 링 형상의 지지부(27)가 설치되어 있다. 지지부(27)에는, 유전체, 예를 들면 석영, Al₂O₃ 등의 세라믹으로 이루어지며, 마이크로파를 투과하는 원반 형상의 유전체창(28)이 시일 부재(29)를 통하여 기밀하게 설치되어 있다.
- [0031] 유전체창(28)의 상방에는, 시료대(2)와 대향하도록, 원판 형상의 슬롯판(31)이 설치되어 있다. 슬롯판(31)은, 유전체창(28)에 면접촉한 상태로, 처리실(1)의 측벽 상단에 계지(engagement)되어 있다. 슬롯판(31)은, 도체, 예를 들면 표면이 금 도금된 구리판 또는 알루미늄판으로 이루어지며, 복수의 마이크로파 방사 슬롯(32)이 소정의 패턴으로 관통하여 형성된 구성으로 되어 있다. 즉, 슬롯판(31)은 RLSA 안테나를 구성하고 있다. 마이크로파 방사 슬롯(32)은, 예를 들면 긴 홈 형상을 이루고, 인접하는 한 쌍의 마이크로파 방사 슬롯(32)끼리가 대략 L자 형상을 이루도록 근접하여 배치되어 있다. 쌍을 이루는 복수의 마이크로파 방사 슬롯(32)은, 동심원 형상으로 배치되어 있다. 상세하게는, 내주측에 7쌍, 외주측에 26쌍의 마이크로파 방사 슬롯(32)이 형성되어 있다.

마이크로파 방사 슬롯(32)의 길이나 배열 간격은, 마이크로파의 파장 등에 따라서 결정된다.

- [0032] 슬롯판(31)의 상면에는, 진공보다도 큰 유전율을 갖는 유전체판(33)이 서로 면접촉하도록 설치되어 있다. 유전체판(33)은, 평판 형상의 유전체 원판부를 갖는다. 유전체 원판부의 대략 중앙부에는 공부(孔部)가 형성되어 있다. 또한 공부의 주연으로부터, 유전체 원판부에 대하여 대략 수직으로, 원통 형상의 마이크로파 입사부가 돌출되어 있다.
- [0033] 처리실(1)의 상면에는, 슬롯판(31) 및 유전체판(33)을 덮도록, 원반 형상의 실드(shield) 덮개체(34)가 설치되어 있다. 실드 덮개체(34)는, 예를 들면 알루미늄이나 스테인리스강 등의 금속제이다. 처리실(1)의 상면과 실드 덮개체(34)와의 사이는, 시일(seal) 부재(35)에 의해 시일되어 있다.
- [0034] 실드 덮개체(34)의 내부에는, 덮개체측 냉각수 유로(34a)가 형성되어 있고, 덮개체측 냉각수 유로(34a)에 냉각수를 통류시킴으로써, 슬롯판(31), 유전체창(28), 유전체판(33), 실드 덮개체(34)를 냉각하도록 구성되어 있다. 또한, 실드 덮개체(34)는 접지되어 있다.
- [0035] 실드 덮개체(34)의 상벽의 중앙에는 개구부(36)가 형성되어 있고, 당해 개구부에는 도파관(37)이 접속되어 있다. 도파관(37)은, 실드 덮개체(34)의 개구부(36)로부터 상방으로 연출(延出)되는 단면 원형 형상의 동축 도파관(37a)과, 동축 도파관(37a)의 상단부에 접속된 수평 방향으로 연장되는 단면 직사각형 형상의 직사각형 도파관(37b)을 갖고 있고, 직사각형 도파관(37b)의 단부에는, 매칭 회로(38)를 통하여 마이크로파 발생 장치(39)가 접속되어 있다. 마이크로파 발생 장치(39)에서 발생한 마이크로파, 예를 들면 주파수 2.45GHz의 마이크로파가 도파관(37)을 통하여 상기 슬롯판(31)에 전반되도록 되어 있다. 또한, 마이크로파의 주파수로서는, 8.35GHz, 1.98GHz, 915MHz 등을 이용할 수도 있다. 직사각형 도파관(37b)의 동축 도파관(37a)과의 접속부측의 단부에는 모드 변환기(40)가 설치되어 있다. 동축 도파관(37a)은, 통 형상의 동축 외 도체(42)와, 당해 동축 외 도체(42)의 중심선을 따라서 배치된 동축 내 도체(41)를 갖고, 동축 내 도체(41)의 하단부는 슬롯판(31)의 중심으로 접속 고정되어 있다. 또한, 유전체판(33)의 마이크로파 입사부는, 동축 도파관(37a)에 내감(內嵌)되어 있다.
- [0036] 또한, 마이크로파 플라즈마 처리 장치는, 마이크로파 플라즈마 처리 장치의 각 구성부를 제어하는 프로세스 컨트롤러(50)를 구비한다. 프로세스 컨트롤러(50)에는, 공정 관리자가 마이크로파 플라즈마 처리 장치를 관리하기 위해 키맨드의 입력 조작 등을 행하는 키보드, 마이크로파 플라즈마 처리 장치의 가동 상황을 가시화하여 표시하는 디스플레이 등으로 이루어지는 유저 인터페이스(51)가 접속되어 있다. 또한, 프로세스 컨트롤러(50)에는, 마이크로파 플라즈마 처리 장치에서 실행되는 각종 처리를 프로세스 컨트롤러(50)의 제어로 실현하기 위한 제어 프로그램, 처리 조건 데이터 등이 기록된 프로세스 제어 프로그램이 겹겹된 기억부(52)가 접속되어 있다. 프로세스 컨트롤러(50)는, 유저 인터페이스(51)로부터의 지시에 따른 임의의 프로세스 제어 프로그램을 기억부(52)로부터 불러내어 실행하고, 프로세스 컨트롤러(50)의 제어하에서, 마이크로파 플라즈마 처리 장치에서의 소망하는 처리가 행해진다.
- [0037] 다음으로, 본 실시 형태에 따른 시료대(2)의 상세를 설명한다. 도 2는, 본 실시 형태에 따른 시료대(2)의 일 예를 개략적으로 나타내는 측단면도, 도 3(a) 및 도 3(b)는, 시료대(2)의 일 예를 개략적으로 나타내는 분해 측단면도이다. 시료대(2)는, 지지 기판(21)과, 지지 기판(21)에 접착제(22)로 접착된 흡착판(23)을 구비한다.
- [0038] 도 4는, 지지 기판(21)의 일 예를 개략적으로 나타내는 측단면도이다. 지지 기판(21)은, 반도체 웨이퍼(W)보다도 대경(大徑)의 대략 원반 형상으로 형성된 알루미늄 부재, 스테인리스 부재, 또는 알루미늄을 함유하는 실리콘카바이드 등으로 이루어지며, 내부에는 냉각수 유로(21a)가 형성되어 있다. 냉각수 유로(21a)는, 냉각수를 통류시킴으로써, 반도체 웨이퍼(W)를 냉각하는 것이다. 지지 기판(21)의 일단면측(상면측)에는, 정면에서 보았을 때 원형의 오목면(21b)이 형성되어 있고, 오목면(21b)의 지름 방향 외측에는 환상 홈부가 형성되어, 추가로 그 외측에는 원환상의 외주부가 형성되어 있다. 지지 기판(21)의 타단면측에 있어서는, 외주면의 지름이 확장되어 있다. 오목면(21b)은, 측단면이 사다리꼴 형상의 납작한 접시 형상을 이루고, 대략 중앙부에 형성된 평면에서 보았을 때 원형 형상의 저면부(21c)와, 저면부(21c)로부터 지름 방향 외측으로 이격됨에 따라, 오목면(21b)의 깊이가 얇아지도록 형성된 테이퍼부(21d)를 갖고 있다. 오목면(21b)의 중앙부의 깊이와, 당해 중앙부로부터 이격된 테이퍼부(tapered portion; 21d)의 깊이와의 차이는, 후술하는 바와 같이 당해 중앙부에 접촉하는 부위에 있어서의 흡착판(23)의 두께와, 상기 테이퍼부(21d)에 접촉하는 부위에 있어서의 흡착판(23)의 두께와의 차이보다도 커지도록 가공되어 있다. 즉, 오목면(21b)은, 흡착판(23)을 당해 오목면(21b)에 접착한 경우, 흡착판(23)이 오목 형상이 되는 바와 같은 깊이를 갖고 있다.

- [0039] 도 5는, 흡착판(23)의 일 예를 개략적으로 나타내는 주요부를 확대한 측단면도이다. 흡착판(23)은, 지지 기판(21)의 오목면(21b)과 대략 동일 또는 대경의 원반 형상을 이루는 세라믹 부재로 구성되어 있다. 흡착판(23)은, 반도체 웨이퍼(W)에 접촉하여 흡착하는 접촉면(23c)과, 당해 접촉면(23c)의 반대측의 면인 비접촉면(23b)를 갖는 판 부재(23a)를 구비한다. 접촉면(23c)은, 엠보싱 가공이 행해진 후, 랩핑 가공으로 엠보싱 두정부(頭頂部)가 평활화되어 있다. 랩핑 가공이 행해진 흡착판(23)은, 대략 중앙부가 외주 부분에 비해 볼록 형상으로 만곡되어 있다. 비접촉면(23b)은, 도 2에 나타내는 바와 같이, 지지 기판(21)의 오목면(21b)에 접착제(22)로 접착되어 있다. 지지 기판(21)의 오목면(21b)은, 측단면이 사다리꼴 형상이지만, 오목면(21b)과 흡착판(23)과의 간극에 접착제(22)가 침윤(permeation)되어 있어, 흡착판(23)의 접촉면(23c)은, 매끄럽게 만곡된 오목 형상이 된다. 또한, 흡착판(23)은, 반도체 웨이퍼(W)를 과열하기 위한 히터(23e)와, 반도체 웨이퍼(W)를 정전 흡착하기 위한 전극(23d)이 매설되어 있고, 히터(23e) 및 전극(23d)에는, 각각 히터 전원(6) 및 DC 전원(8)이 접속되어 있다.
- [0040] 또한, 도 2~도 5에 나타낸 오목면(21b), 흡착판(23)의 오목 형상은, 과장되게 그려진 것으로, 지지 기판(21)에 접착된 흡착판(23)의 접촉면(23c)은, 한없이 평坦에 가까운 오목 형상이다.
- [0041] 도 6은, 지지 기판(21)의 치수를 설명하기 위한 설명도이다. 지지 기판(21)의 일단면측에서 오목면(21b)이 형성된 원형 부분의 직경(ϕ)은, 예를 들면 300mm, 오목면(21b)의 저면부(21c)의 직경(ϕ_x)은 150mm, 오목면(21b)의 중앙부에 있어서의 깊이(D)는, 약 20~25 μm , 저면부(21c)와, 테이퍼부(21d)가 이루는 각도(θ)는, 179.981° ~ 179.985°이다. 또한, 직경(ϕ , ϕ_x), 깊이(D), 각도(θ)의 값은 일 예이며, 반도체 웨이퍼(W) 및 흡착판(23)의 치수 및 두께에 따라서 적절히 설정하면 좋다. 단, ϕ 가 300mm이고 깊이(D)=약 20~25 μm 인 오목면(21b)을 절삭 가공하는 경우, 저면부(21c)의 직경(ϕ_x)을 150mm로 설정하면, 예를 들면 직경(ϕ_x)을 100mm로 설정하는 경우에 비해, 정밀도 좋게 가공할 수 있는 것이 확인되어 있다.
- [0042] 도 7은, 지지 기판(21)에 형성된 오목면(21b)의 치수 형상을 설명하기 위한 그래프이다. 횡축은 직경(ϕ_x), 종축은 각도(θ)이다. 굵은 선으로 나타낸 그래프는, ϕ 가 300mm이고 깊이(D)=약 20~25 μm 인 오목부를 실현하기 위한 각도(θ)의 상한값을 나타내고, 가는 선은 θ 의 하한값을 나타내고 있다. 기준값은, ϕ_x 가 150mm일 때의 θ 의 하한값이다.
- [0043] 도 8은, 지지 기판(21)에 형성된 오목면(21b)의 깊이를 나타낸 그래프이다. 횡축은, 오목면(21b)의 지름 방향 위치, 종축은 깊이(D)를 나타내고 있다. 사각표 및 마름모꼴표의 플롯은, 각각 따로 절삭 가공된 오목면(21b)의 깊이를 나타내고 있어, 오목면(21b)이 재현성 좋게 형성되어 있는 것이 확인되었다.
- [0044] 도 9는, 본 실시 형태에 따른 시료대(2)의 작용을 설명하기 위한 설명도이다. 도 9(a)는, 도 10과 동일하게, 반도체 웨이퍼(W)가 올려놓여진 시료대(2)를 개략적으로 나타내고 있다. 도 9(b)는, 플라즈마 환경하에 있어서, 시료대(2)에 올려놓여진 반도체 웨이퍼(W)에 있어서의 온도 분포의 측정 결과를 나타내고 있다. 본 실시 형태에서는, 흡착판(23)의 접촉면(23c)을 평활하게 하기 위해 랩핑 가공을 행한 경우라도, 지지 기판(21)에 오목면(21b)이 형성되고, 오목면(21b)에 흡착판(23)이 접착되어 있기 때문에, 접촉면(23c)은 도 9(a)에 나타내는 바와 같이, 대략 중앙부가 평탄 내지 오목 형상으로 만곡된 형상이 된다. 또한, 도 9(a)에 나타낸 오목 형상은, 과장되게 그려진 것으로, 실제는 한없이 평탄에 가까운 오목 형상이다. 이와 같이, 흡착판(23) 상에 대하여 수평으로 올려놓여진 반도체 웨이퍼(W)는 안정적으로 선 지지되고, 그 결과, 도 9(b)에 나타내는 바와 같이, 반도체 웨이퍼(W)의 열저항은 균일하게 되어, 반도체 웨이퍼(W)의 온도 분포는 균일해진다. 종래 기술과 동일한 실험을 본 실시 형태에 따른 시료대(2)를 이용하여 행한 결과, 반도체 웨이퍼(W)에 있어서의 국소적 온도차(ΔT)를 약 5°C로 억제할 수 있었다.
- [0045] 이와 같이 구성된 마이크로파 플라즈마 처리 장치 및 시료대(2)에 있어서는, 랩핑 가공에 의해 접촉면(23c)의 평활성을 유지하고, 그리고 접촉면(23c)을 대략 오목 형상으로 함으로써, 반도체 웨이퍼(W)를 안정적으로 보유지할 수 있다.
- [0046] 또한, 지지 기판(21)의 오목면(21b)을, 측단면 사다리꼴 형상으로 형성하고 있기 때문에, 오목면(21b)이 유발 형상으로 형성된 오목면(21b)에 비해, 흡착판(23)을 지지 기판(21)에 안정적으로 접착시킬 수 있다. 오목면(21b)을 유발 형상으로 형성하면, 흡착판(23)의 중앙 부분이 들떠, 흡착판(23)이 박리될 우려가 있지만, 측단면 사다리꼴 형상으로 형성한 경우, 흡착판(23)의 박리를 효과적으로 억지할 수 있다.
- [0047] 또한, 지지 기판(21)의 오목면(21b)은 측단면 사다리꼴 형상이기 때문에, 원호 형상으로 가공하는 경우에 비해, 오목면(21b)의 깊이를 고정밀도로 용이하게 가공하는 것이 가능하다. 그 결과, 흡착판(23)의 오목 형상도 고정

밀도로 형성할 수 있다.

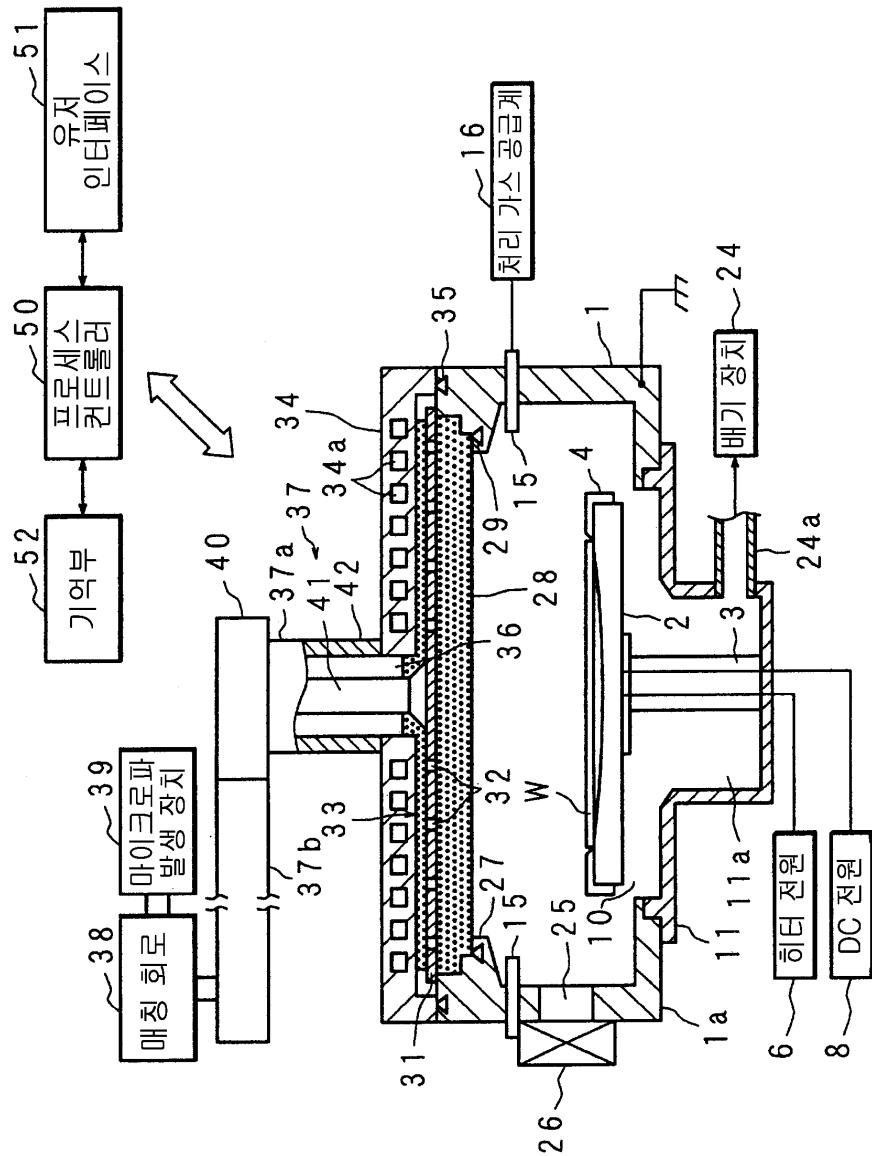
- [0048] 추가로 또한, 흡착판(23)에 매설된 전극(23d)에 직류 전류를 통류시킴으로써, 반도체 웨이퍼(W)를 흡착판(23)의 접촉면(23c)에 면접촉시킬 수 있다. 그리고, 흡착판(23)에 반도체 웨이퍼(W)가 균일하게 면접촉한 상태로, 히터(23e)에 통전시킴으로써, 반도체 웨이퍼(W)를 과열하고, 지지 기판(21)의 냉각수 유로(21a)에 냉각수를 통류시킴으로써, 반도체 웨이퍼(W)를 냉각할 수 있다. 따라서, 반도체 웨이퍼(W)의 온도를 균일하게 제어하여, 반도체 웨이퍼(W)를 균일하게 플라즈마 처리할 수 있다.
- [0049] 또한, 실시 형태에서 나타낸 오목면의 형상은, 일 예이며, 그 형상은 한정되는 것은 아니다. 예를 들면, 가공 정밀도를 담보할 수 있으면, 오목면을 원호 형상으로 형성해도 좋다. 또한, 흡착판을 지지 기판에 접착하는 것이 가능하면, 오목면을 유발 형상으로 형성해도 좋다.
- [0050] 또한, 본 실시 형태에 따른 시료대가 적용되는 반도체 제조 장치는 특별히 한정되는 것은 아니고, PVD, CVD, 플라즈마 CVD 등의 성막 처리 장치, 애칭 장치 등, 각종 처리 장치에 적용할 수 있다.
- [0051] 이번에 개시된 실시 형태는 모든 점에서 예시로서, 제한적인 것은 아니라고 생각되어야 할 것이다. 본 발명의 범위는, 상기한 의미가 아니라, 청구의 범위에 의해 나타나고, 청구의 범위와 균등한 의미 및 범위 내에서의 모든 변경이 포함되는 것이 의도된다.

부호의 설명

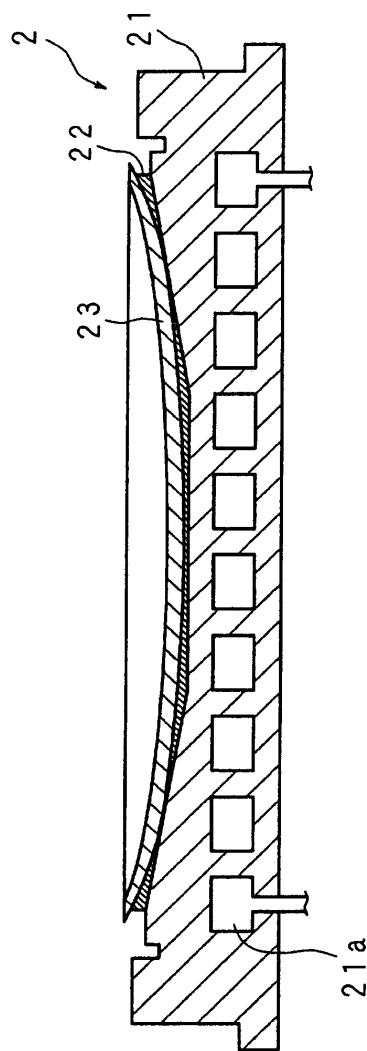
- [0052]
- 1 : 처리실
 - 2 : 시료대
 - 6 : 히터 전원
 - 8 : DC 전원
 - 21 : 지지 기판
 - 21a : 냉각수 유로
 - 21b : 오목면
 - 21c : 저면부
 - 21d : 테이퍼부
 - 22 : 접착제
 - 23 : 흡착판
 - 23a : 판 부재
 - 23b : 비접촉면
 - 23c : 접촉면
 - 23d : 전극
 - 23e : 히터
 - W : 반도체 웨이퍼

도면

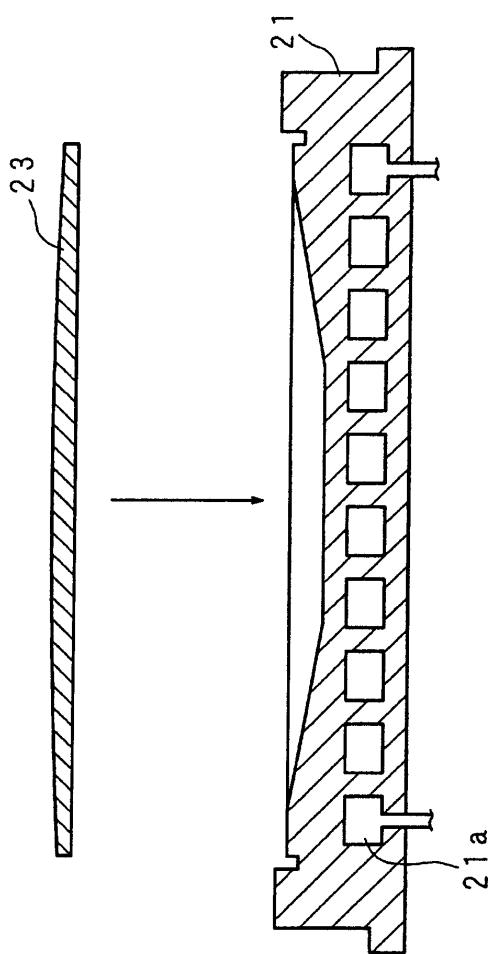
도면1



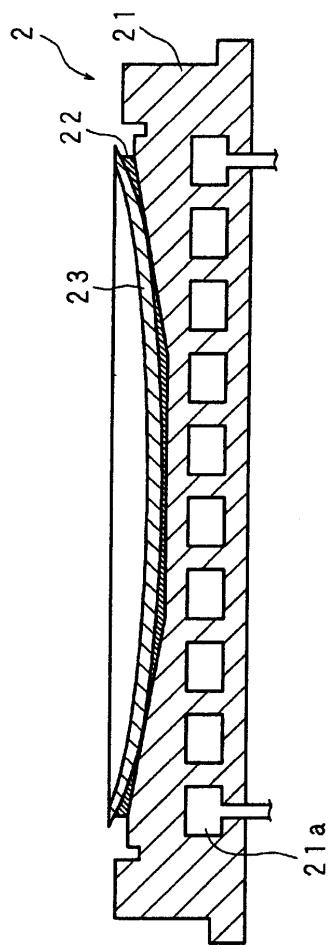
도면2



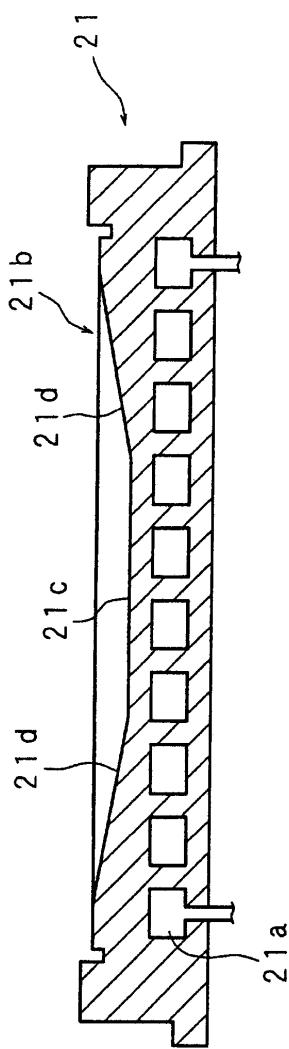
도면3a



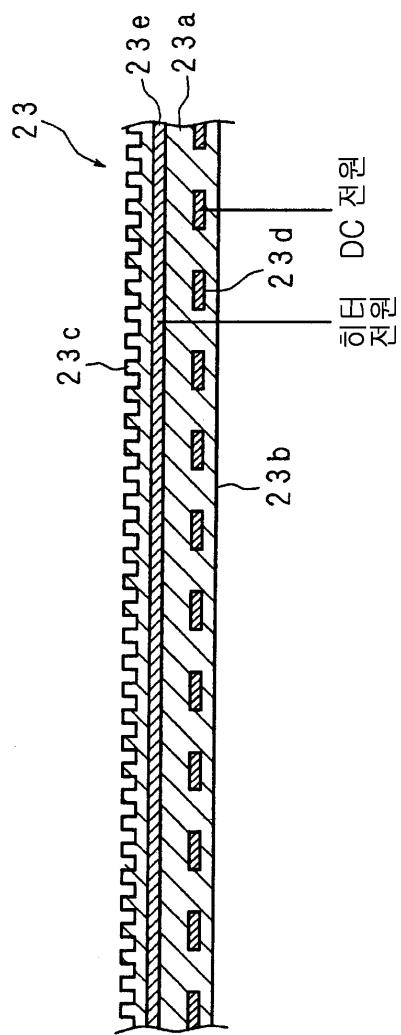
도면3b



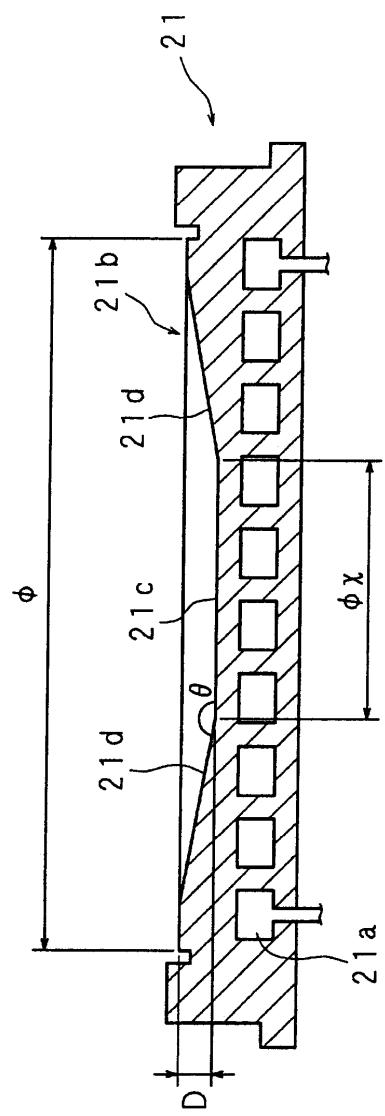
도면4



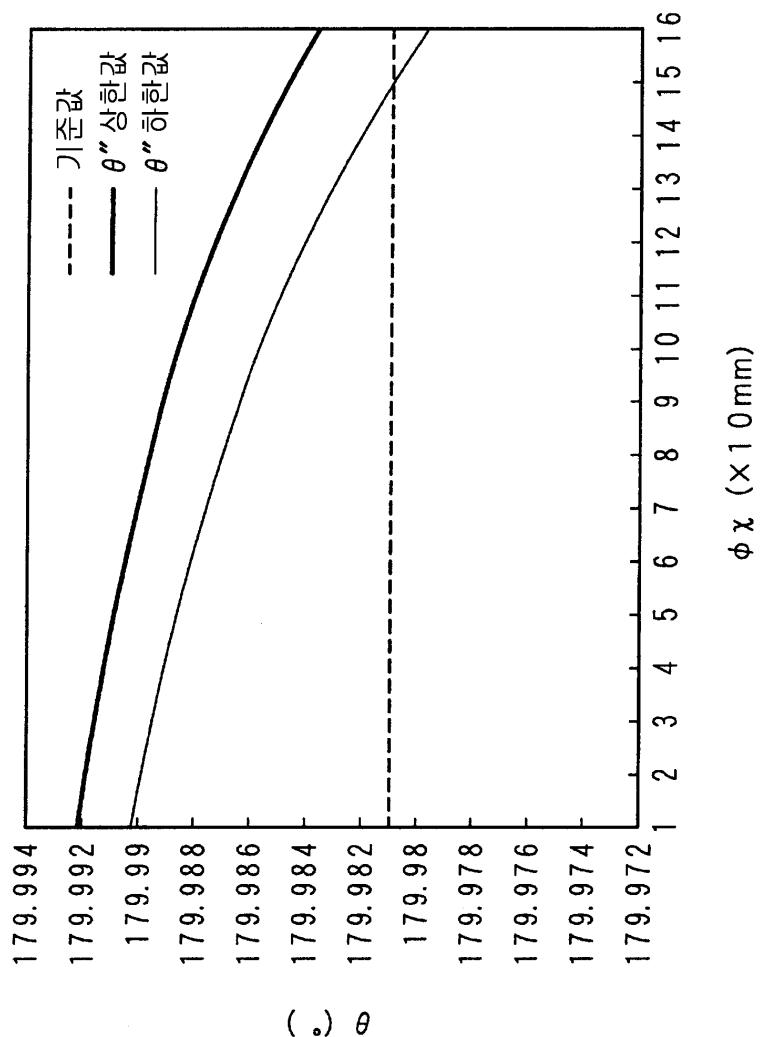
도면5



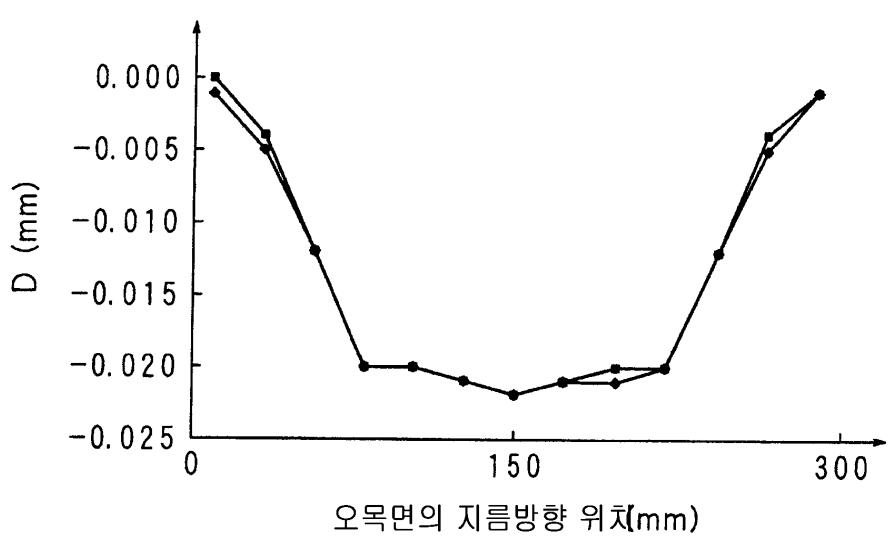
도면6



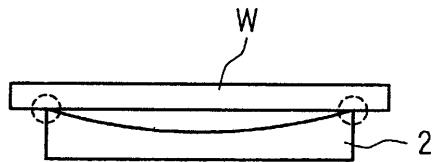
도면7



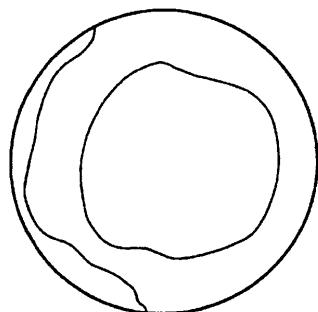
도면8



도면9a

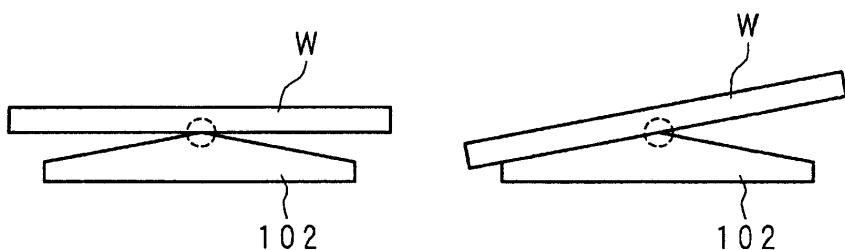


도면9b

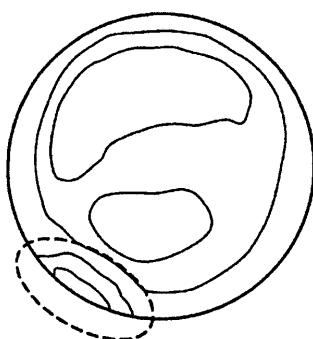


$\Delta T = \text{약 } 5^\circ\text{C}$

도면10a



도면10b



$\Delta T = \text{약 } 15^\circ\text{C}$