(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 103983871 A
(43)申请公布日 2014.08.13

(21)申请号 201410206188.5

(22)申请日 2014.05.16

(71)申请人 哈尔滨工程大学
地址 150001 黑龙江省哈尔滨市南岗区南通大街145号哈尔滨工程大学科技处知识产权办公室

(72)发明人 李冰 陈美远 刘江华 张少杰 于海强

(51)Int.Cl.
G01R 31/00(2006.01)

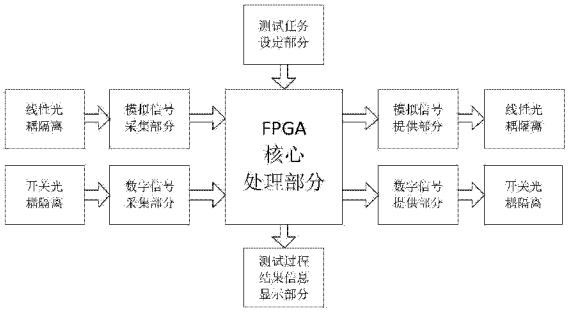
权利要求书1页 说明书4页 附图2页

(54)发明名称

一种基于FPGA的VXI模件测试仪

(57)摘要

本发明涉及的是一种现场可编程门阵列满足VXI总线协议的各种模件的一种基于FPGA的VXI模件测试仪。本发明包括FPGA核心处理模块、模拟信号提供模块、模拟信号采集模块、数字信号采集模块、数字信号提供模块、测试任务设定模块、测试过程及结果显示模块、开关光耦隔离模块、线性光耦隔离模块。本发明提出了一种专门测试VXI模件的仪器，VXI系统正被广泛用于航空航天和工业生产等领域；本发明有利于解决VXI系统中各模件的测试问题，有效地减少VXI系统中存在的故障和隐患，对VXI系统的大规模应用具有完备作用。



CN 103983871 A

1. 一种基于 FPGA 的 VXI 模件测试仪，包括 FPGA 核心处理模块、模拟信号提供模块、模拟信号采集模块、数字信号采集模块、数字信号提供模块、测试任务设定模块、测试过程及结果显示模块、开关光耦隔离模块、线性光耦隔离模块，其特征在于：通过 J14A 接口与 VXI 模件相连，在电气隔离下，通过模拟信号提供模块、数字信号提供模块向 VXI 模件输入有效数据，通过模拟信号采集模块、数字信号采集模块采集 VXI 模件的输出，再通过数据处理诊断 VXI 模件是否完好，通过数据流的速度测定 VXI 模件的性能是否还能满足 VXI 系统的要求，完成 VXI 模件测试；FPGA 核心处理模块，用 FPGA 作为核心控制芯片，EPCS 系列芯片存储代码，SDRAM 用于存储数据；FPGA 在确定测试任务后控制模拟和数字信号采集部分采集 VXI 模件的输出信号，控制数字信号提供模块和模拟信号提供模块向 VXI 模件提供测试信号，测试过程根据需要利用 SDRAM 存取数据，通过将输入输出信号与程序预设值比较获得测试结果，将相应信息显示在彩色显示屏上；模拟信号采集 / 提供模块采用 AD 和 DA 转换器及相应的应用支持电路构成，采用线性光电耦合器实现模件之间电气隔离并不改变模拟输出波形的特征；AD 转换器接收来自 FPGA 的命令，实现模件模拟输出波形的采集；FPGA 控制 DA 转换器向被测模件输入测试波形；数字信号采集模块和数字信号提供模块采用普通 I/O 口构成，通过开关型光电耦合器实现与模件之间的电气隔离，利用输入口采集模件输出的数据，利用输出口向 VXI 模件提供测试数据或中断触发信号；测试任务设定模块由标准的 4*4 矩阵键盘构成；开关光耦隔离模块、线性光耦隔离模块由开关光电耦合器件和线性光电耦合器件构成，用于实现仪器与 VXI 模件之间模拟信号的线性光电耦合和数字信号的开关光电耦合，达到保护 VXI 模件和测试仪器的作用。

2. 根据权利要求 1 所述的一种基于 FPGA 的 VXI 模件测试仪，其特征在于：所述测试过程及结果显示模块由 2.4 寸 TFT 彩色显示屏构成，用于显示当前测试任务，测试过程和测试结果，以及可能的故障信息。

一种基于 FPGA 的 VXI 模件测试仪

技术领域

[0001] 本发明涉及的是一种现场可编程门阵列满足 VXI 总线协议的各种模件的一种基于 FPGA 的 VXI 模件测试仪。

背景技术

[0002] FPGA 是现场可编程门阵列的英文缩写，内部包括可配置逻辑模块 CLB(Configurable Logic Block)、输入输出模块 IOB(Input Output Block) 和内部连线 (Interconnect) 三个部分。FPGA 的逻辑块和连接可以按照设计者的需求改变，系统设计师可以根据需要通过可编辑的连接把 FPGA 内部的逻辑块连接起来，所以通过编程，FPGA 可以实现多种不同的功能。同时使用硬件编程语言能方便地产生各种所需时序，在系统测试中具有很大的优势。VXI 总线是 VME 总线在仪器领域的扩展，是计算机操纵的模块化自动仪器系统。经过多年的发展，它依靠有效的标准化，采用模块化的方式，实现了系列化、通用化以及 VXI 总线仪器的互换性和互操作性。其开放的体系结构完全符合信息产品的要求。今天，VXI 总线仪器和系统已为世人普遍接受，并成为仪器系统发展的主流。

[0003] 由于 VXI 系统是由一个或多个 VXI 模件构成，模件的性能好坏直接影响着整个 VXI 系统的性能，因此对模件本身性能的测试就显得尤为重要。而现阶段对于 VXI 模件的检测，都停留在用工程经验和万用表等简单设备对模件的某些部位进行局部检测的水平上，没有一种成型的、系统化的测试手段和仪器，而且这种方式有时需要拆装 VXI 模件，而被拆装过的模件不能再用于可靠性要求工作环境，不仅测试结果不清晰，同时也降低了模件的工作可行度，因此本测试仪器的发明有着迫切的市场需求。

发明内容

[0004] 本发明的目的在于提供一种能测试 VXI 模件性能好坏的测试仪器。

[0005] 本发明的目的是这样实现的 ：

[0006] 本发明包括 FPGA 核心处理模块、模拟信号提供模块、模拟信号采集模块、数字信号采集模块、数字信号提供模块、测试任务设定模块、测试过程及结果显示模块、开关光耦隔离模块、线性光耦隔离模块，通过 J14A 接口与 VXI 模件相连，在电气隔离下，通过模拟信号提供模块、数字信号提供模块向 VXI 模件输入有效数据，通过模拟信号采集模块、数字信号采集模块采集 VXI 模件的输出，再通过数据处理诊断 VXI 模件是否完好，通过数据流的速度测定 VXI 模件的性能是否还能满足 VXI 系统的要求，完成 VXI 模件测试 ；FPGA 核心处理模块，用 FPGA 作为核心控制芯片，EPCS 系列芯片存储代码，SDRAM 用于存储数据 ；FPGA 在确定测试任务后控制模拟和数字信号采集部分采集 VXI 模件的输出信号，控制数字信号提供模块和模拟信号提供模块向 VXI 模件提供测试信号，测试过程根据需要利用 SDRAM 存取数据，通过将输入输出信号与程序预设值比较获得测试结果，将相应信息显示在彩色显示屏上 ；模拟信号采集 / 提供模块采用 AD 和 DA 转换器及相应的应用支持电路构成，采用线性光电耦合器实现模件之间电气隔离并不改变模拟输出波形的特征 ；AD 转换器接收来自 FPGA 的

命令，实现模件模拟输出波形的采集；FPGA 控制 DA 转换器向被测模件输入测试波形；数字信号采集模块和数字信号提供模块采用普通 I/O 口构成，通过开关型光电耦合器实现与模件之间的电气隔离，利用输入口采集模件输出的数据，利用输出口向 VXI 模件提供测试数据或中断触发信号；测试任务设定模块由标准的 4*4 矩阵键盘构成；开关光耦隔离模块、线性光耦隔离模块由开关光电耦合器件和线性光电耦合器件构成，用于实现仪器与 VXI 模件之间模拟信号的线性光电耦合和数字信号的开关光电耦合，达到保护 VXI 模件和测试仪器的作用。

[0007] 测试过程及结果显示模块由 2.4 寸 TFT 彩色显示屏构成，用于显示当前测试任务，测试过程和测试结果，以及可能的故障信息。

[0008] 本发明的有益效果在于：

[0009] 1. 本发明提出了一种专门测试 VXI 模件的仪器，VXI 系统正被广泛用于航空航天和工业生产等领域；本发明有利于解决 VXI 系统中各模件的测试问题，有效地减少 VXI 系统中存在的故障和隐患，对 VXI 系统的大规模应用具有完备作用。

[0010] 2. 本发明中采用了功能强大、应用灵活的 FPGA 作为核心处理器，具有现场可编程的特征，通过现场编程可实现多种差异巨大的测试任务，有利于降低成本，拓展仪器功能。

[0011] 3. 本发明采用模块化的拓展方式，针对特殊的测试任务，能通过小范围的修改搭建满足要求的测试环境，顺利完成测试任务。

[0012] 4. 本发明具有完善的隔离措施，能有效避免测试仪器和 VXI 模件之间的相互干扰，具有较高的测试精度和可信度。

[0013] 5. 系统具有完善友好的人际交互界面，将测试过程可控可视化，为测试人员提供更丰富的测试信息，有利于进行故障分析。

附图说明

[0014] 图 1 为本发明的系统结构框图；

[0015] 图 2 为本发明的系统布局示意图；

[0016] 图 3 为本发明的软件流程图。

具体实施方式

[0017] 下面结合附图举例对本发明做更详细地描述：

[0018] 本发明以激励响应测试技术为原理，通过对 VXI 模件施加一定规范和特征的动态激励，测试其输出响应，通过对激励和响应的分析，得出设备所处的动态性能；在静态采集 VXI 模件的静态输出，通过处理采集到的数据得出模件所处的状态和静态性能。

[0019] 为了完成系统 VXI 模件的测试，本发明由 FPGA 核心处理模块、模拟信号采集 / 提供模块、数字信号采集 / 提供模块、测试任务设定模块和测试过程及结果显示模块构成，通过典型的 J14A 连接器与 VXI 模件相连，仪器与模件之间采用开关 / 线性光耦实现电气隔离。

[0020] 模拟信号采集 / 提供模块采用 AD 和 DA 转换器及相应的应用支持电路构成，采用线性光电耦合器在实现与模件之间电气隔离的同时，不改变模拟输出波形的特征；AD 转换器接收来自 FPGA 的命令，实现模件模拟输出波形的采集；FPGA 根据需要控制 DA 转换器向

被测模件输入所需的测试波形。

[0021] 数字信号采集 / 提供模块采用普通 I/O 口构成，通过开关型光电耦合器实现与模件之间的电气隔离，利用输入口采集模件输出的数据，利用输出口向 VXI 模件提供测试所需的数据或中断触发信号。

[0022] 测试任务设定模块由标准的 4*4 矩阵键盘构成，通过不同的组合键输入测试需求。

[0023] 测试过程及结果显示模块由 2.4 寸 TFT 彩色显示屏构成，用于显示当前测试任务，测试过程和测试结果，以及可能的故障信息。

[0024] FPGA 核心处理模块用 FPGA 作为核心控制芯片，EPCS 系列芯片存储代码，SDRAM 用于存储数据；FPGA 在确定测试任务后控制模拟和数字信号采集部分采集 VXI 模件的输出信号，同时根据需要控制模拟和数字信号提供部分向 VXI 模件提供相应的测试信号，测试过程根据需要利用 SDRAM 存取数据，通过将输入输出信号与程序预设值比较获得测试结果，将相应信息显示在彩色显示屏上。

[0025] 本发明中实际解决的问题是：在 VXI 系统中，各 VXI 模件由于长期使用其功能和可靠性不敢保证，此时就需要对 VXI 模件进行测试，而现在还没有专门针对 VXI 模件设计的测试仪器，只能靠基本的经验判断；本发明提出了一种专门针对 VXI 模件的测试仪器，在实际系统中高效可靠的对 VXI 模件进行测试，保证 VXI 系统的可靠运行。

[0026] 结合图 1，图 1 是本发明的系统结构框图；本系统由 FPGA 核心处理模块、模拟信号采集 / 提供模块、数字信号采集 / 提供模块、测试任务设定模块、测试过程及结果显示模块和开关 / 线性光耦隔离模块等构成。在数据输入端，模拟信号和数字信号分别通过线性和开关光耦隔离进入模拟信号采集模块和数字信号采集模块，模拟信号采集模块通过 AD 转换将模拟信号转化成数字信号传递给 FPGA，而数字信号直接由 FPGA 的 I/O 口采集；在数据输出端，数字信号直接由 FPGA 输出，通过开关光耦隔离输出到 VXI 模件接口端，模拟信号由 FPGA 控制 DA 芯片，通过 DA 转换后输出为模拟信号，该模拟信号通过线性光耦隔离输入到 VXI 模件当中；FPGA 控制模块作为系统核心，统一调用系统各模块协调工作，通过任务设定模块获取外部任务信息，根据测试任务的不同调用相应的模块完成数据输出或采集任务，通过数据处理得出测试结果并显示在彩屏上。

[0027] 结合图 2，图 2 是本发明的系统布局示意图；本发明用于 VXI 系统中各 VXI 模件的测试，VXI 模件一般都带有 J14A 等类似的接口，以实现与外部的数据交互，本系统正是利用 VXI 模件的这类接口，在电气隔离的前提下，通过 FPGA 控制 DA 和普通 I/O 口向 VXI 模件输入有效的模拟 / 数字信号，并通过 AD 和普通 I/O 口采集 VXI 模件输出的模拟和数字信号，再通过数据处理诊断该 VXI 模件是否完好，通过数据流的速度，可以测定 VXI 模件的性能是否还能满足 VXI 系统现有的要求，用类似的方法完成 VXI 模件的多项测试任务。

[0028] 结合图 3，图 3 是本发明的软件流程图；上电后，系统首先完成初始化工作；判断忙信号是否为“0”，“0”表示系统空闲，可以进行任务设定，“1”代表系统正忙，不能进行任务设定；当忙信号为“0”时，等待外界输入任务设定信息；在确认了任务后置位忙信号并调用相应的程序，根据任务需要，设置相应的输入输出模块，再通过输入输出模块输出相应的数据给 VXI 模件，并利用数据采集模块采集 VXI 模件的输出信息；最后通过对输出的数据和采集到的数据进行数据处理，得到此次测试的结果并复位忙信号，重新回到忙信号判断，以便

设定新任务。

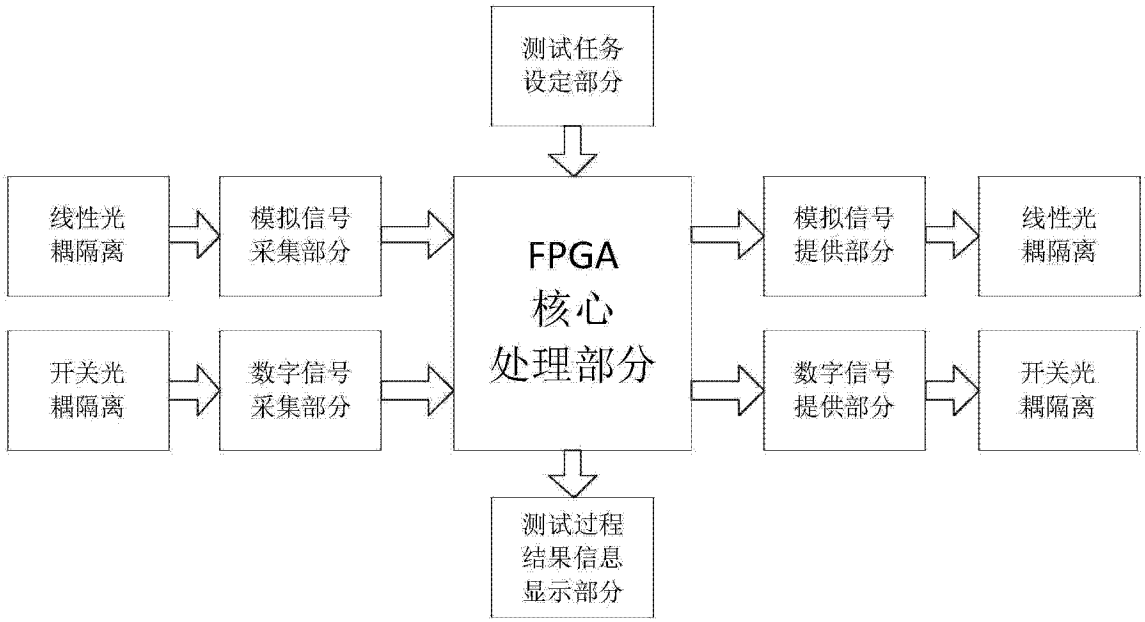

测试任务
设定部分
线性光
耦隔离
模拟信号
采集部分
FPGA
核心
处理部分
模拟信号
提供部分
线性光
耦隔离
开关光
耦隔离
数字信号
采集部分
数字信号
提供部分
开关光
耦隔离
测试过程
结果信息
显示部分

图 1

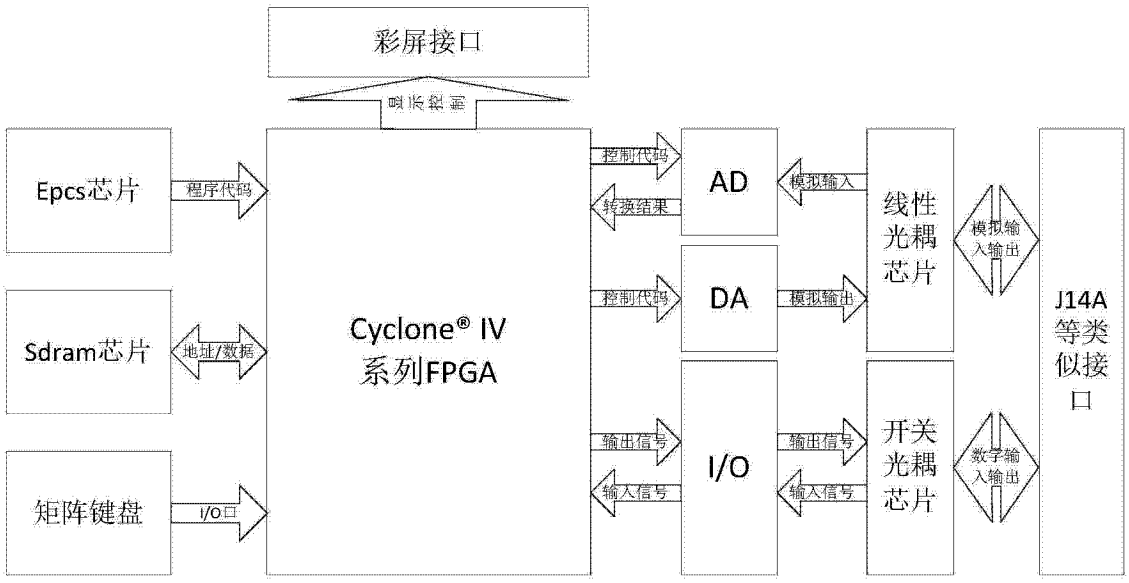

彩屏接口
Epcs芯片
程序代码
Sdram芯片
地址/数据
矩阵键盘
I/O口
Cyclone® IV
系列FPGA
控制代码
转换结果
控制代码
输出信号
输入信号
AD
DA
I/O
模拟输入
模拟输出
输出信号
输入信号
线性
光耦
芯片
开关
光耦
芯片
模拟输
入输出
数字输
入输出
J14A
等类
似接
口

图 2

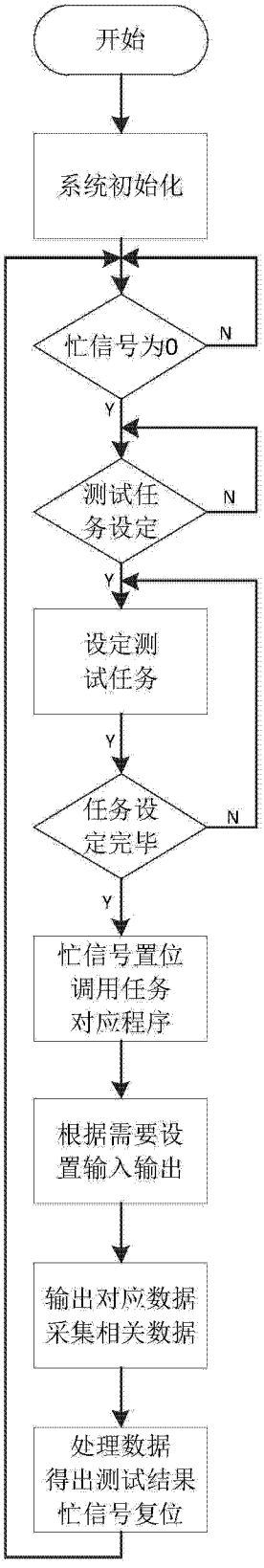

开始
系统初始化
忙信号为0
N
Y
测试任务设定
N
Y
设定测试任务
Y
任务设定完毕
N
Y
忙信号置位
调用任务对应程序
根据需要设置输入输出
输出对应数据
采集相关数据
处理数据
得出测试结果
忙信号复位

图 3