



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0046760
(43) 공개일자 2020년05월07일

(51) 국제특허분류(Int. Cl.)
H05B 33/08 (2020.01) G05F 1/59 (2006.01)
(52) CPC특허분류
H05B 45/37 (2020.01)
G05F 1/59 (2013.01)
(21) 출원번호 10-2018-0128342
(22) 출원일자 2018년10월25일
심사청구일자 없음

(71) 출원인
엘지이노텍 주식회사
서울특별시 강서구 마곡중앙10로 30(마곡동)
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암
동5가)
(72) 발명자
김용신
서울특별시 동작구 상도로 346-2, 201동 703호(상
도동, 상도엠코타운 애스톤파크)
윤성진
서울특별시 중랑구 숙선웅주로 91, 407동 313호(
묵동, 신내4단지신내아파트)
(뒷면에 계속)
(74) 대리인
이승찬

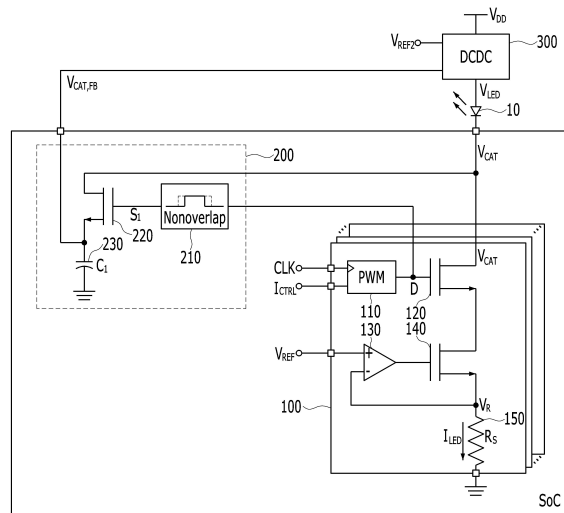
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 발광 소자 구동 장치

(57) 요약

실시 예는, 발광 소자를 구동하는 장치에 관한 것으로, 발광 소자의 출력단에 연결되고 발광 소자로부터 출력되는 캐소드 전압을 입력 받아 발광 소자의 디밍을 제어하는 디밍 제어부와, 발광 소자의 출력단과 디밍 제어부의 입력단 사이의 노드에 연결되고 발광 소자로부터 출력되는 캐소드 전압을 입력 받아 일정 크기의 전압 레벨을 갖는 피드백 전압으로 출력하는 샘플 앤 홀드(sample and hold)부와, 발광 소자의 입력단과 샘플 앤 홀드부의 출력단에 연결되고 샘플 앤 홀드부로부터 출력되는 피드백 전압을 입력 받아 피드백 전압을 디밍 제어부에 입력되는 최소 구동 전압으로 조절하여 발광 소자로 공급하는 컨버터부를 포함할 수 있다.

대표도 - 도1



(52) CPC특허분류

H05B 45/10 (2020.01)

(72) 발명자

최효빈

서울특별시 동대문구 안암로 116, 106호(제기동)

이상열

서울특별시 중구 후암로 98, 17층(남대문로 5가,
LG서울역빌딩)

명세서

청구범위

청구항 1

발광 소자의 출력단에 연결되고 상기 발광 소자로부터 출력되는 캐소드 전압을 입력 받아 상기 발광 소자의 디밍을 제어하는 디밍 제어부;

상기 발광 소자의 출력단과 상기 디밍 제어부의 입력단 사이의 노드에 연결되고 상기 발광 소자로부터 출력되는 캐소드 전압을 입력 받아 일정 크기의 전압 레벨을 갖는 피드백 전압으로 출력하는 샘플 앤 홀드(sample and hold)부; 그리고,

상기 발광 소자의 입력단과 상기 샘플 앤 홀드부의 출력단에 연결되고 상기 샘플 앤 홀드부로부터 출력되는 피드백 전압을 입력 받아 상기 피드백 전압을 최소 구동 전압으로 조절하여 상기 발광 소자로 공급하는 컨버터부를 포함하는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 2

제1 항에 있어서, 상기 디밍 제어부는,

PWM(Pulse Width Modulation) 신호를 생성하는 PWM 신호 생성부와, 상기 발광 소자의 출력단과 상기 PWM 신호 생성부의 출력단에 연결되어 상기 PWM 신호의 입력에 따라 스위칭하는 제1 스위치를 포함하는 펄스폭변조부; 그리고,

비교기와, 상기 비교기의 출력단과 상기 제1 스위치의 출력단에 연결되어 상기 비교기의 출력 신호에 따라 스위칭하는 제2 스위치와, 상기 제2 스위치의 출력단에 일측이 연결되고 타측이 그라운드되는 저항을 포함하는 전류 조정부를 포함하는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 3

제2 항에 있어서, 상기 샘플 앤 홀드부는,

상기 PWM 신호 생성부로부터 출력되는 PWM 신호를 입력 받아 상기 PWM 신호에 동기되는 동기 신호를 생성하는 동기 신호 생성부;

상기 발광 소자의 출력단과 상기 디밍 제어부의 입력단 사이의 노드와 상기 동기 신호 생성부의 출력단에 연결되고 상기 동기 신호의 입력에 따라 스위칭되는 제3 스위치; 그리고,

상기 제3 스위치의 출력단에 일측이 연결되고 타측이 그라운드되어 상기 제3 스위칭에 따라 출력되는 전압을 일정 크기의 전압 레벨로 유지하는 커패시터를 포함하는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 4

제3 항에 있어서, 상기 동기 신호 생성부는,

상기 입력되는 PWM 신호보다 더 짧은 클럭 펄스를 갖는 동기 신호를 생성하는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 5

제3 항에 있어서, 상기 동기 신호 생성부는,

상기 PWM 신호 생성부로부터 출력되는 PWM 신호가 입력되는 제1 입력단, 제1 클럭 신호의 반전 신호가 입력되는 제2 입력단, 제2 클럭 신호가 인에이블 신호로 입력되는 제3 입력단, 그리고 상기 입력되는 PWM 신호 및 제1, 제2 클럭 신호를 토대로 연산된 연산 신호를 출력하는 제1 출력단을 포함하는 제1 신호 생성부; 그리고,

상기 제1 신호 생성부의 제1 출력단에 연결되어 상기 연산 신호가 입력되는 제4 입력단, 상기 제1 클럭 신호가 입력되는 제5 입력단, 상기 제2 클럭 신호가 인에이블 신호로 입력되는 제6 입력단, 그리고 상기 입력되는 연산

신호 및 제1, 제2 클럭 신호를 토대로 연산된 동기 신호를 출력하는 제2 출력단을 포함하는 제2 신호 생성부를 포함하는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 6

제5 항에 있어서, 상기 제1 클럭 신호는,

상기 제2 클럭 신호보다 더 빠른 클럭 펄스를 갖는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 7

제6 항에 있어서, 상기 제1 클럭 신호는,

상기 제2 클럭 신호의 1 클럭 펄스 주기 동안에 적어도 2개 이상의 클럭 펄스를 갖는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 8

제6 항에 있어서, 상기 제1 클럭 신호는,

상기 제2 클럭 신호의 1 LSB(Least Significant Bit)보다 더 짧은 펄스를 갖는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 9

제1 항에 있어서, 상기 컨버터부는,

상기 샘플 앤 홀드부로부터 출력되는 피드백 전압과 미리 설정된 기준 전압을 입력 받아 상기 피드백 전압과 상기 기준 전압을 비교하고, 상기 피드백 전압이 상기 기준 전압과 다르면 상기 피드백 전압을 상기 기준 전압으로 조절하여 상기 발광 소자로 공급하는 것을 특징으로 하는 발광 소자 구동 장치.

청구항 10

제9 항에 있어서, 상기 기준 전압은,

상기 디밍 제어부에 입력되는 캐소드 전압의 최소값인 것을 특징으로 하는 발광 소자 구동 장치.

발명의 설명

기술 분야

[0001] 실시 예는 발광 소자를 구동하는 장치에 관한 것이다.

배경 기술

[0002] 반도체 기술의 발전으로 인하여, 발광 다이오드(Light Emitting Diode)의 효율성이 많이 향상되었다.

[0003] 이에 따라, LED는 백열 전구나 형광등과 같은 기존의 조명 장치에 비하여 수명이 길고 에너지 소모가 적어 경제 적일 뿐만 아니라 친환경적이라는 장점을 갖는다.

[0004] 이러한 장점들로 인해, LED는 현재 신호등이나 액정 디스플레이(Liquid Crystal Display) 같은 평판 표시 장치 의 백라이트 등을 대체할 광원으로 주목 받고 있다.

[0005] 또한, LED를 구동하기 위한 구동 장치는, LED의 밝기를 일정하게 하기 위하여 전류 조절기(current regulator) 등을 이용하여 절대적인 전류량을 조절하게 된다.

[0006] 하지만, 이러한 구동 방식은, 전류를 일정하게 만들기 위하여 임피던스를 높이게 만들게 되므로, 손실되는 전력 량이 증가하게 된다.

[0007] 따라서, 전력 손실을 최소화하기 위하여 PWM(Pulse width modulation)을 이용한 구동 방식을 사용하기도 하였다.

[0008] PWM을 이용한 구동 방식은, 온/오프 제어를 통해 상대적인 전류량을 조절함으로써, 전력 손실을 최소화하였다.

[0009] 하지만, 이 방식의 경우에도, 피드백 노드의 전압이 일정하지 않아서 PWM을 위한 최적의 전압을 인가하기 어려워 전력 손실이 큰 문제가 있었다.

[0010] 따라서, LED 구동에 따른 전력 손실을 최소화할 수 있는 발광 소자 구동 장치의 개발이 요구되고 있다.

발명의 내용

해결하려는 과제

[0011] 실시 예는, 발광 소자로부터 출력되는 캐소드 전압을 일정 크기의 전압 레벨을 갖는 피드백 전압으로 출력하는 샘플 앤 홀드부와, 샘플 앤 홀드부로부터 출력되는 피드백 전압을 최소 구동 전압으로 조절하여 발광 소자로 공급하는 컨버터부를 배치함으로써, 발광 소자의 구동에 따른 전력 손실을 최소화할 수 있는 발광 소자 구동 장치를 제공한다.

과제의 해결 수단

[0012] 실시 예에 따른 발광 소자 구동 장치는, 발광 소자의 출력단에 연결되고 발광 소자로부터 출력되는 캐소드 전압을 입력 받아 발광 소자의 디밍을 제어하는 디밍 제어부와, 발광 소자의 출력단과 디밍 제어부의 입력단 사이의 노드에 연결되고 발광 소자로부터 출력되는 캐소드 전압을 입력 받아 일정 크기의 전압 레벨을 갖는 피드백 전압으로 출력하는 샘플 앤 홀드(sample and hold)부와, 발광 소자의 입력단과 샘플 앤 홀드부의 출력단에 연결되고 샘플 앤 홀드부로부터 출력되는 피드백 전압을 입력 받아 피드백 전압을 최소 구동 전압으로 조절하여 발광 소자로 공급하는 컨버터부를 포함할 수 있다.

[0013] 여기서, 디밍 제어부는, PWM(Pulse Width Modulation) 신호를 생성하는 PWM 신호 생성부와, 발광 소자의 출력단과 PWM 신호 생성부의 출력단에 연결되어 PWM 신호의 입력에 따라 스위칭하는 제1 스위치를 포함하는 펄스폭변조부와, 비교기와, 비교기의 출력단과 제1 스위치의 출력단에 연결되어 비교기의 출력 신호에 따라 스위칭하는 제2 스위치와, 제2 스위치의 출력단에 일측이 연결되고 타측이 그라운드되는 저항을 포함하는 전류 조정부를 포함할 수 있다.

[0014] 이때, 전류 조정부의 비교기는, 소정의 기준 신호가 입력되는 제1 입력단, 제2 스위치의 출력단과 저항 사이의 노드에 연결되는 제2 입력단, 그리고 제2 스위치의 입력단에 연결되는 출력단을 포함할 수 있다.

[0015] 그리고, 샘플 앤 홀드부는, PWM 신호 생성부로부터 출력되는 PWM 신호를 입력 받아 PWM 신호에 동기되는 동기 신호를 생성하는 동기 신호 생성부와, 발광 소자의 출력단과 디밍 제어부의 입력단 사이의 노드와 동기 신호 생성부의 출력단에 연결되고 동기 신호의 입력에 따라 스위칭되는 제3 스위치와, 제3 스위치의 출력단에 일측이 연결되고 타측이 그라운드되어 제3 스위칭에 따라 출력되는 전압을 일정 크기의 전압 레벨로 유지하는 커패시터를 포함할 수 있다.

[0016] 여기서, 동기 신호 생성부는, 입력되는 PWM 신호보다 더 짧은 클럭 펄스를 갖는 동기 신호를 생성할 수 있다.

[0017] 또한, 동기 신호 생성부는, PWM 신호 생성부로부터 출력되는 PWM 신호가 입력되는 제1 입력단, 제1 클럭 신호의 반전 신호가 입력되는 제2 입력단, 제2 클럭 신호가 인에이블 신호로 입력되는 제3 입력단, 그리고 입력되는 PWM 신호 및 제1, 제2 클럭 신호를 토대로 연산된 연산 신호를 출력하는 제1 출력단을 포함하는 제1 신호 생성부와, 제1 신호 생성부의 제1 출력단에 연결되어 연산 신호가 입력되는 제4 입력단, 제1 클럭 신호가 입력되는 제5 입력단, 제2 클럭 신호가 인에이블 신호로 입력되는 제6 입력단, 그리고 입력되는 연산 신호 및 제1, 제2 클럭 신호를 토대로 연산된 동기 신호를 출력하는 제2 출력단을 포함하는 제2 신호 생성부를 포함할 수 있다.

[0018] 여기서, 제1 클럭 신호는, 제2 클럭 신호의 1 LSB(Least Significant Bit)보다 더 짧은 펄스를 가질 수 있다.

[0019] 다음, 컨버터부는, 샘플 앤 홀드부로부터 출력되는 피드백 전압과 미리 설정된 기준 전압을 입력 받아 피드백 전압과 기준 전압을 비교하고, 피드백 전압이 기준 전압과 다르면 피드백 전압을 기준 전압으로 조절하여 발광 소자로 공급할 수 있다.

[0020] 여기서, 기준 전압은, 디밍 제어부에 입력되는 캐소드 전압의 최소값일 수 있다.

발명의 효과

[0021] 실시 예는, 발광 소자로부터 출력되는 캐소드 전압을 일정 크기의 전압 레벨을 갖는 피드백 전압으로 출력하는

샘플 앤 홀드부와, 샘플 앤 홀드부로부터 출력되는 피드백 전압을 최소 구동 전압으로 조절하여 발광 소자로 공급하는 컨버터부를 배치함으로써, 발광 소자의 구동에 따른 전력 손실을 최소화할 수 있다.

[0022] 즉, 실시 예는, PWM 출력을 샘플링(Sampling)하여 LED 드라이버(Driver)에서 필요로 하는 최소한의 전압을 DC/DC 회로 피드백을 통해 인가하여 전력 손실을 최소화할 수 있다.

도면의 간단한 설명

[0023] 도 1은 실시 예에 따른 발광 소자 구동 장치를 설명하기 위한 회로도이다.

도 2는 도 1의 발광 소자 구동 장치를 설명하기 위한 파형도이다.

도 3은 도 1의 샘플 앤 홀드부를 설명하기 위한 회로도이다.

도 4는 도 1의 샘플 앤 홀드부의 동작을 설명하기 위한 파형도이다.

도 5는 도 1의 샘플 앤 홀드부를 포함한 피드백 회로가 없는 발광 소자 구동 장치를 설명하기 위한 회로도이다.

도 6은 도 5의 발광 소자 구동 장치의 전력 손실을 설명하기 위한 파형도이다.

도 7은 실시 예에 따른 발광 소자 구동 장치의 전력 효율을 설명하기 위한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0024] 이하 상기의 목적을 구체적으로 실현할 수 있는 본 발명의 실시 예를 첨부한 도면을 참조하여 설명한다.

[0025] 실시 예의 설명에 있어서, 각 element의 "상(위) 또는 하(아래)(on or under)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)(on or under)는 두 개의 element가 서로 직접(directly)접촉되거나 하나 이상의 다른 element가 상기 두 개의 element 사이에 배치되어(indirectly) 형성되는 것을 모두 포함한다. 또한 "상(위) 또는 하(아래)(on or under)"으로 표현되는 경우 하나의 element를 기준으로 위쪽 방향뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.

[0026] 또한, 이하에서 이용되는 “제1” 및 “제2”, “상/상부/위” 및 “하/하부/아래” 등과 같은 관계적 용어들은 그런 실체 또는 요소들 간의 어떠한 물리적 또는 논리적 관계 또는 순서를 반드시 요구하거나 내포하지는 않으면서, 어느 한 실체 또는 요소를 다른 실체 또는 요소와 구별하기 위해서만 이용될 수도 있다. 또한 동일한 참조 번호는 도면의 설명을 통하여 동일한 요소를 나타낸다.

[0027] 또한, 이상에서 기재된 "포함하다", "구성하다", 또는 "가지다" 등의 용어는, 특별히 반대되는 기재가 없는 한, 해당 구성 요소가 내재될 수 있음을 의미하는 것이므로, 다른 구성 요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것으로 해석되어야 한다. 또한 이상에서 기재된 "대응하는" 등의 용어는 "대향하는" 또는 "중첩되는" 의미들 중 적어도 하나를 포함할 수 있다.

[0028] 도 1은 실시 예에 따른 발광 소자 구동 장치를 설명하기 위한 회로도이다.

[0029] 도 1에 도시된 바와 같이, 실시 예의 발광 소자 구동 장치는, 디밍 제어부(100), 샘플 앤 홀드(sample and hold)부(200), 그리고 컨버터부(300)를 포함할 수 있다.

[0030] 여기서, 디밍 제어부(100)는, 발광 소자(10)의 출력단에 연결되고 발광 소자(10)로부터 출력되는 캐소드 전압 V_{CAT} 을 입력 받아 발광 소자(10)의 디밍을 제어할 수 있다.

[0031] 일 예로, 디밍 제어부(100)는, 발광 소자(10)의 밝기를 제어하는 것으로, 펄스폭변조부와 전류 조정부를 포함할 수 있다.

[0032] 펄스폭변조부는, PWM(Pulse Width Modulation) 신호를 생성하는 PWM 신호 생성부(110)와, 발광 소자(10)의 출력단과 PWM 신호 생성부(110)의 출력단에 연결되어 PWM 신호의 입력에 따라 스위칭하는 제1 스위치(120)를 포함할 수 있다.

[0033] 그리고, 전류 조정부는, 비교기(130)와, 비교기(130)의 출력단과 제1 스위치(120)의 출력단에 연결되어 비교기(130)의 출력 신호에 따라 스위칭하는 제2 스위치(140)와, 제2 스위치(140)의 출력단에 일측이 연결되고 타측이 그라운드되는 저항(150)를 포함할 수 있다.

[0034] 이어, 전류 조정부의 비교기(130)는, 소정의 기준 신호가 입력되는 제1 입력단, 제2 스위치(140)의 출력단과 저

항(150) 사이의 노드에 연결되는 제2 입력단, 그리고 제2 스위치(140)의 입력단에 연결되는 출력단을 포함할 수 있다.

[0035] 이러한 회로 구성을 갖는 디밍 제어부(100)는, 발광 소자(10)로부터 출력되는 캐소드 전압 V_{CAT} 이 제1, 제2 스위치(120, 140)의 스위칭을 거치면서 전압 강하가 발생할 수 있다.

[0036] 즉, 기준전압 V_{REF} 은, 제2 스위치(140)의 출력 전압 V_R 과 동일하고, 제2 스위치(140)의 출력 전압 V_R 의 평균 전압 $V_{R,avg}$ 은, PWM 신호의 듀티 온일 때의 전압 $D_{on}V_R$ 과 동일할 수 있다.

[0037] 하지만, PWM 회로에 의해 전압이 시간에 따라 일정하지 않기 때문에, 캐소드 전압 V_{CAT} 의 최소 전압과 V_R 의 최대 전압의 차이 만큼 트랜지스터인 제1, 제2 스위치(120, 140)에 의해 전압 강하가 일어날 수 있다.

[0038] 이러한, 전압 강하는, 전류와의 곱만큼의 전력 손실로 이어질 수 있으므로, 발광 소자 구동 장치의 전력 효율을 저하시킬 수 있다.

[0039] 따라서, 실시 예에서는, 캐소드 전압 V_{CAT} 의 최소 전압이 일정하게 디밍 제어부(100)로 입력되도록 함으로써, 제1, 제2 스위치(120, 140)에 의한 전압 강하를 최소화시킬 수 있다.

[0040] 이를 위해, 샘플 앤 홀드(sample and hold)부(200)를 통해 디밍 제어부(100)로 입력되는 캐소드 전압을 검출하여 컨버터부(300)로 피드백하고, 컨버터부(300)가 검출된 캐소드 전압을 미리 설정된 기준 전압에 상응하도록 조절하여 캐소드 전압 V_{CAT} 의 최소 전압이 항상 일정하게 디밍 제어부(100)로 입력되도록 함으로써, 제1, 제2 스위치(120, 140)에 의한 전압 강하를 최소화할 수 있다.

[0041] 좀 더 상세히 설명하면, 샘플 앤 홀드부(200)는, 발광 소자(10)의 출력단과 디밍 제어부(100)의 입력단 사이의 노드에 연결되고 발광 소자(10)로부터 출력되는 캐소드 전압 V_{CAT} 을 입력 받아 일정 크기의 전압 레벨을 갖는 피드백 전압 $V_{CAT,FB}$ 으로 출력할 수 있다.

[0042] 일 예로, 샘플 앤 홀드부(200)는, 동기 신호 생성부(210), 제3 스위치(220), 그리고 커패시터(230)를 포함할 수 있다.

[0043] 여기서, 동기 신호 생성부(210)는, PWM 신호 생성부(110)로부터 출력되는 PWM 신호를 입력 받아 PWM 신호에 동기되는 동기 신호를 생성할 수 있다.

[0044] 이때, 동기 신호 생성부(210)는, 입력되는 PWM 신호보다 더 짧은 클럭 펄스를 갖는 동기 신호를 생성할 수 있다.

[0045] 동기 신호 생성부(210)는, 다양한 회로로 설계될 수 있는데, 실시 예에서는 2개의 플립플롭 회로를 이용하여 설계할 수 있다.

[0046] 예를 들면, 실시 예의 동기 신호 생성부(210)는, 플립플롭 회로인 제1 신호 생성부와 제2 신호 생성부가 연속적으로 연결되어 배치될 수 있다.

[0047] 여기서, 제1 신호 생성부는, PWM 신호 생성부(110)로부터 출력되는 PWM 신호가 입력되는 제1 입력단, 제1 클럭 신호의 반전 신호가 입력되는 제2 입력단, 제2 클럭 신호가 인에이블 신호로 입력되는 제3 입력단, 그리고 입력되는 PWM 신호 및 제1, 제2 클럭 신호를 토대로 연산된 연산 신호를 출력하는 제1 출력단을 포함할 수 있다.

[0048] 이어, 제2 신호 생성부는, 제1 신호 생성부의 제1 출력단에 연결되어 연산 신호가 입력되는 제4 입력단, 제1 클럭 신호가 입력되는 제5 입력단, 제2 클럭 신호가 인에이블 신호로 입력되는 제6 입력단, 그리고 입력되는 연산 신호 및 제1, 제2 클럭 신호를 토대로 연산된 동기 신호를 출력하는 제2 출력단을 포함할 수 있다.

[0049] 여기서, 제1 클럭 신호는, 제2 클럭 신호보다 더 빠른 클럭 펄스를 가질 수 있는데, 이는 PWM 신호 생성부(110)로부터 출력되는 PWM 신호와 동기되는 동기 신호를 생성하기 위함이다.

[0050] 일 예로, 제1 클럭 신호는, 제2 클럭 신호의 1 클럭 펄스 주기 동안에 적어도 2개 이상의 클럭 펄스를 가질 수 있다.

[0051] 즉, 제1 클럭 신호는, 제2 클럭 신호의 1 LSB(Least Significant Bit)보다 더 짧은 펄스를 가질 수 있다.

[0052] 따라서, 동기 신호의 클럭 펄스는, 제2 클럭 신호의 클럭 펄스에 중첩되지 않을 수 있다.

- [0053] 이처럼, 실시 예의 동기 신호 생성부(210)는, 입력되는 PWM 신호보다 더 짧은 클럭 펄스를 갖는 동기 신호를 생성함으로써, 디밍 제어부(100)로 입력되는 캐소드 전압 V_{CAT} 을 전압 강하가 일어나거나 또는 PWM 신호에 의한 전압 변화가 발생하기 전에 검출함으로써, 컨버터부(300)에 의해 조절된 캐소드 전압 V_{CAT} 에 대한 신뢰성 및 정확성이 향상될 수 있다.
- [0054] 다음, 제3 스위치(220)는, 발광 소자(10)의 출력단과 디밍 제어부(100)의 입력단 사이의 노드와 동기 신호 생성부(210)의 출력단에 연결되고, 동기 신호의 입력에 따라 스위칭될 수 있다.
- [0055] 이어, 커패시터(230)는, 제3 스위치(220)의 출력단에 일측이 연결되고 타측이 그라운드되어 제3 스위칭(220)에 따라 출력되는 전압을 일정 크기의 전압 레벨로 유지할 수 있다.
- [0056] 이와 같이, 구성되는 샘플 앤 홀드부(200)는, 캐소드 전압을 샘플링하여 일정 레벨로 유지하여 컨버터부(300)로 피드백하는 역할을 수행할 수 있다.
- [0057] 그리고, 컨버터부(300)는, 발광 소자(10)의 입력단과 샘플 앤 홀드부(200)의 출력단에 연결되고 샘플 앤 홀드부(200)로부터 출력되는 피드백 전압 $V_{CAT,FB}$ 을 입력 받아 피드백 전압 $V_{CAT,FB}$ 을 최소 구동 전압 V_{LED} 으로 조절하여 발광 소자(10)로 공급할 수 있다.
- [0058] 이때, 최소 구동 전압 V_{LED} 는, 디밍 제어부(100)에 입력되는 캐소드 전압 V_{CAT} 의 최소값일 수 있다.
- [0059] 즉, 컨버터부(300)는, 샘플 앤 홀드부(200)로부터 출력되는 피드백 전압 $V_{CAT,FB}$ 과 미리 설정된 기준 전압 V_{REF2} 을 입력 받아 피드백 전압 $V_{CAT,FB}$ 과 기준 전압 V_{REF2} 을 비교하고, 피드백 전압 $V_{CAT,FB}$ 이 기준 전압 V_{REF2} 과 다르면 피드백 전압 $V_{CAT,FB}$ 을 기준 전압 V_{REF2} 으로 조절하여 발광 소자로 공급할 수 있다.
- [0060] 여기서, 기준 전압 V_{REF2} 은, 디밍 제어부(100)에 입력되는 캐소드 전압 V_{CAT} 의 최소값일 수 있다.
- [0061] 따라서, 실시 예는, 샘플 앤 홀드부(200)를 통해 디밍 제어부(100)로 입력되는 캐소드 전압을 검출하여 컨버터부(300)로 피드백하고, 컨버터부(300)가 검출된 캐소드 전압을 미리 설정된 기준 전압에 상응하도록 조절하여 캐소드 전압 V_{CAT} 의 최소 전압이 항상 일정하게 디밍 제어부(100)로 입력되도록 함으로써, 제1, 제 2 스위치(120, 140)에 의한 전압 강하를 최소화할 수 있다.
- [0062] 이처럼, 실시 예는, 발광 소자로부터 출력되는 캐소드 전압을 일정 크기의 전압 레벨을 갖는 피드백 전압으로 출력하는 샘플 앤 홀드부와, 샘플 앤 홀드부로부터 출력되는 피드백 전압을 최소 구동 전압으로 조절하여 발광 소자로 공급하는 컨버터부를 배치함으로써, 발광 소자의 구동에 따른 전력 손실을 최소화할 수 있다.
- [0063] 즉, 실시 예는, PWM 출력을 샘플링(Sampling)하여 LED 드라이버(Driver)에서 필요로 하는 최소한의 전압을 DC/DC 회로 피드백을 통해 인가하여 전력 손실을 최소화할 수 있다.
- [0064] 도 2는 도 1의 발광 소자 구동 장치를 설명하기 위한 파형도이다.
- [0065] 도 2에 도시된 바와 같이, 실시 예의 샘플 앤 홀드부는, 발광 소자로부터 출력되는 캐소드 전압 V_{CAT} 을 입력 받아 일정 크기의 전압 레벨을 갖는 피드백 전압 $V_{CAT,FB}$ 으로 출력할 수 있다.
- [0066] 여기서, 발광 소자로부터 출력되는 캐소드 전압 V_{CAT} 은, PWM 회로에 의해 캐소드 전압이 시간에 따라 일정하고, 샘플 앤 홀드부로부터 출력되는 피드백 전압 $V_{CAT,FB}$ 은, 캐소드 전압 V_{CAT} 의 최소 전압으로 일정하게 유지할 수 있다.
- [0067] 이처럼, 발광 소자로부터 출력되는 캐소드 전압 V_{CAT} 은, PWM 회로에 의해 캐소드 전압이 시간에 따라 일정하지 않기 때문에, 캐소드 전압 V_{CAT} 의 최소 전압과 V_R 의 최대 전압의 차이 만큼 두 트랜지스터에 의해 전압 강하가 일어날 수 있다.
- [0068] 따라서, 실시 예에서는, 캐소드 전압 V_{CAT} 의 최소 전압이 일정하게 디밍 제어부로 입력되도록 하여 두 트랜지스터에 의한 전압 강하를 최소화시킬 수 있다.
- [0069] 도 3은 도 1의 샘플 앤 홀드부를 설명하기 위한 회로도이고, 도 4는 도 1의 샘플 앤 홀드부의 동작을 설명하기

위한 파형도이다.

- [0070] 도 3 및 도 4에 도시된 바와 같이, 실시 예의 샘플 앤 홀드부는, 발광 소자로부터 출력되는 캐소드 전압 V_{CAT} 을 입력 받아 일정 크기의 전압 레벨을 갖는 피드백 전압 $V_{CAT,FB}$ 으로 출력할 수 있다.
- [0071] 도 3과 같이, 샘플 앤 홀드부는, 동기 신호 생성부, 제3 스위치(220), 그리고 커패시터(230)를 포함할 수 있다.
- [0072] 여기서, 동기 신호 생성부(210)는, PWM 신호 생성부로부터 출력되는 PWM 신호를 입력 받아 PWM 신호에 동기되는 동기 신호를 생성할 수 있다.
- [0073] 이때, 동기 신호 생성부는, 입력되는 PWM 신호보다 더 짧은 클럭 펄스를 갖는 동기 신호를 생성할 수 있다.
- [0074] 실시 예의 동기 신호 생성부는, 2개의 플립플롭 회로를 이용하여 설계할 수 있다.
- [0075] 즉, 동기 신호 생성부는, 플립플롭 회로인 제1, 제2 신호 생성부(212, 214)가 연속적으로 연결되어 배치될 수 있다.
- [0076] 여기서, 제1 신호 생성부(212)는, PWM 신호 생성부로부터 출력되는 PWM 신호가 입력되는 제1 입력단 D, 제1 클럭 신호 CLK_{NO} 가 제1 NOT 게이트(216)에 의해 반전된 반전 신호가 입력되는 제2 입력단, 제2 클럭 신호 CLK_{PWM} 가 인에이블 신호로 입력되는 제3 입력단, 그리고 입력되는 PWM 신호 및 제1, 제2 클럭 신호를 토대로 연산된 연산 신호를 출력하는 제1 출력단을 포함할 수 있다.
- [0077] 이어, 제2 신호 생성부(214)는, 제1 신호 생성부(212)의 제1 출력단에 연결되어 연산 신호가 입력되는 제4 입력단 D, 제1 클럭 신호 CLK_{NO} 가 제1 NOT 게이트(216)에 의해 반전되고 다시 제2 NOT 게이트(218)에 의해 반전된 신호가 입력되는 제5 입력단, 제2 클럭 신호 CLK_{PWM} 가 인에이블 신호로 입력되는 제6 입력단, 그리고 입력되는 연산 신호 및 제1, 제2 클럭 신호를 토대로 연산된 동기 신호 SW_{SH} 를 출력하는 제2 출력단을 포함할 수 있다.
- [0078] 여기서, 도 4와 같이, 제1 클럭 신호 CLK_{NO} 는, 제2 클럭 신호 CLK_{PWM} 보다 더 빠른 클럭 펄스를 가질 수 있는데, 이는 PWM 신호 생성부로부터 출력되는 PWM 신호와 동기되는 동기 신호를 생성하기 위함이다.
- [0079] 일 예로, 제1 클럭 신호 CLK_{NO} 는, 제2 클럭 신호 CLK_{PWM} 의 1 클럭 펄스 주기 동안에 적어도 2개 이상의 클럭 펄스를 가질 수 있다.
- [0080] 즉, 제1 클럭 신호 CLK_{NO} 는, 제2 클럭 신호 CLK_{PWM} 의 1 LSB(Least Significant Bit)보다 더 짧은 펄스를 가질 수 있다.
- [0081] 따라서, 동기 신호 SW_{SH} 의 클럭 펄스는, 제2 클럭 신호 CLK_{PWM} 의 클럭 펄스에 중첩되지 않을 수 있다.
- [0082] 이처럼, 동기 신호 생성부는, 입력되는 PWM 신호보다 더 짧은 클럭 펄스를 갖는 동기 신호 SW_{SH} 를 생성함으로써, 디밍 제어부로 입력되는 캐소드 전압 V_{CAT} 을 전압 강하가 일어나기 전에 또는 PWM 신호에 의한 전압 변화가 발생하기 전에 검출함으로써, 컨버터부에 의해 조절된 최소 구동 전압인 캐소드 전압 V_{CAT} 에 대한 신뢰성 및 정확성이 향상될 수 있다.
- [0083] 다음, 제3 스위치(220)는, 동기 신호 SW_{SH} 의 입력에 따라 스위칭되어 캐소드 전압 V_{CAT} 을 출력할 수 있다.
- [0084] 이어, 커패시터(230)는, 제3 스위치(220)의 출력단에 일측이 연결되고 타측이 그라운드되어 제3 스위칭(220)에 따라 출력되는 캐소드 전압 V_{CAT} 을 일정 크기의 전압 레벨로 유지하는 피드백 전압 $V_{CAT,FB}$ 으로 출력할 수 있다.
- [0085] 이와 같이, 구성되는 샘플 앤 홀드부는, 캐소드 전압을 샘플링하여 일정 레벨로 유지하여 컨버터부로 피드백하는 역할을 수행할 수 있다.
- [0086] 도 5는 도 1의 샘플 앤 홀드부를 포함한 피드백 회로가 없는 발광 소자 구동 장치를 설명하기 위한 회로도이고, 도 6은 도 5의 발광 소자 구동 장치의 전력 손실을 설명하기 위한 파형도이다.
- [0087] 도 5 및 도 6에 도시된 바와 같이, 샘플 앤 홀드부를 포함한 피드백 회로가 없는 발광 소자 구동 장치의 경우, 디밍 제어부는, 발광 소자의 출력단에 연결되고 발광 소자로부터 출력되는 캐소드 전압 V_{CAT} 을 입력 받아 발광 소자의 디밍을 제어할 수 있다.

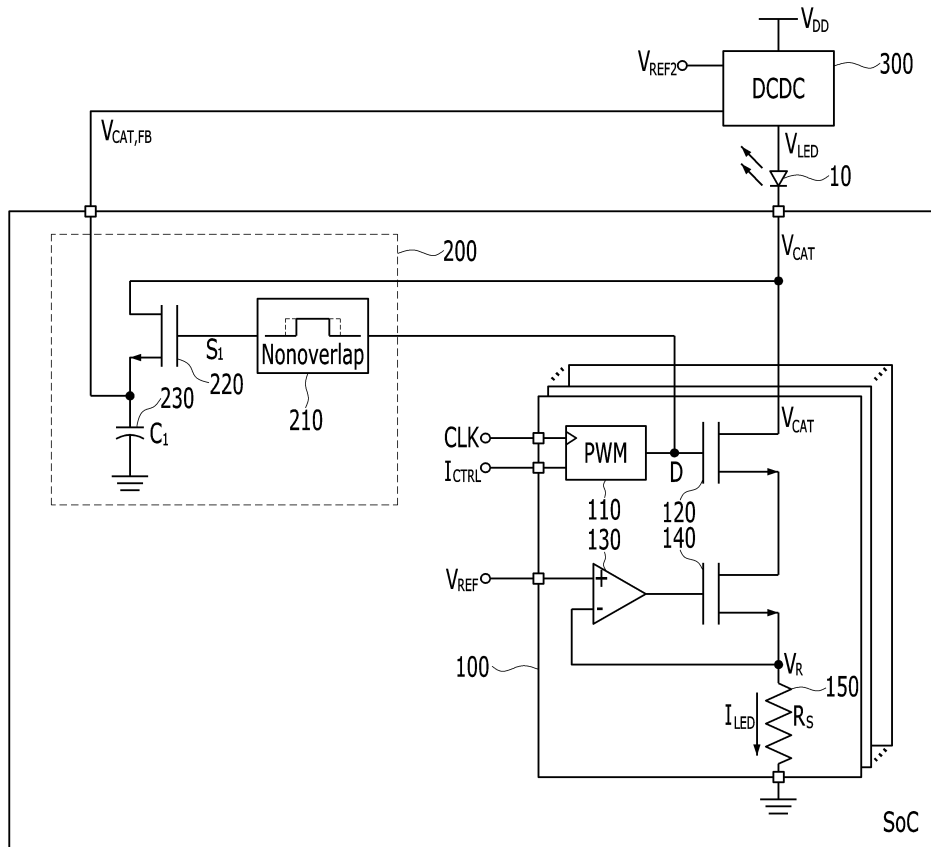
- [0088] 일 예로, 디밍 제어부는, 발광 소자의 밝기를 제어하는 것으로, 펄스폭변조부와 전류 조정부를 포함할 수 있다.
- [0089] 펄스폭변조부는, PWM(Pulse Width Modulation) 신호를 생성하는 PWM 신호 생성부(110)와, 발광 소자(10)의 출력단과 PWM 신호 생성부(110)의 출력단에 연결되어 PWM 신호의 입력에 따라 스위칭하는 제1 스위치(120)를 포함할 수 있다.
- [0090] 그리고, 전류 조정부는, 비교기(130)와, 비교기(130)의 출력단과 제1 스위치(120)의 출력단에 연결되어 비교기(130)의 출력 신호에 따라 스위칭하는 제2 스위치(140)와, 제2 스위치(140)의 출력단에 일측이 연결되고 타측이 그라운드되는 저항(150)를 포함할 수 있다.
- [0091] 이어, 전류 조정부의 비교기(130)는, 소정의 기준 신호가 입력되는 제1 입력단, 제2 스위치(140)의 출력단과 저항(150) 사이의 노드에 연결되는 제2 입력단, 그리고 제2 스위치(140)의 입력단에 연결되는 출력단을 포함할 수 있다.
- [0092] 이러한 회로 구성을 갖는 디밍 제어부(100)는, 발광 소자(10)로부터 출력되는 캐소드 전압 V_{CAT} 이 제1, 제2 스위치(120, 140)의 스위칭을 거치면서 전압 강하가 발생할 수 있다.
- [0093] 즉, 기준전압 V_{REF} 은, 제2 스위치(140)의 출력 전압 V_R 과 동일하고, 제2 스위치(140)의 출력 전압 V_R 의 평균 전압 $V_{R,avg}$ 은, PWM 신호의 듀티 온일 때의 전압 $D_{on}V_R$ 과 동일할 수 있다.
- [0094] 하지만, 도 6과 같이, PWM 회로에 의해 전압이 시간에 따라 일정하지 않기 때문에, 캐소드 전압 V_{CAT} 의 최소 전압과 V_R 의 최대 전압의 차이 만큼 트랜지스터인 제1, 제2 스위치(120, 140)에 의해 전압 강하가 일어날 수 있다.
- [0095] 이러한, 전압 강하는, 전류와의 곱만큼의 전력 손실로 이어질 수 있으므로, 발광 소자 구동 장치의 전력 효율을 저하시킬 수 있다.
- [0096] 따라서, 실시 예에서는, 캐소드 전압 V_{CAT} 의 최소 전압이 일정하게 디밍 제어부로 입력되도록 함으로써, 제1, 제2 스위치에 의한 전압 강하를 최소화시킬 수 있다.
- [0097] 이를 위해, 실시 예는, 샘플 앤 홀드부를 통해 디밍 제어부로 입력되는 캐소드 전압을 검출하여 컨버터부로 피드백하고, 컨버터부가 검출된 캐소드 전압을 미리 설정된 기준 전압에 상응하도록 조절하여 캐소드 전압 V_{CAT} 의 최소 전압이 항상 일정하게 디밍 제어부로 입력되도록 함으로써, 제1, 제2 스위치에 의한 전압 강하를 최소화할 수 있다.
- [0098] 도 7은 실시 예에 따른 발광 소자 구동 장치의 전력 효율을 설명하기 위한 그래프이다.
- [0099] 도 7에 도시된 바와 같이, 발광 소자 구동 장치에 구동 전압이 입력될 때, 약 3.2V의 구동 전압에서 저항 R_S 에 흐르는 구동 전류가 약 11mA일 때, 샘플 앤 홀드부를 포함한 피드백 회로가 없는 발광 소자 구동 장치 A의 경우, 약 3.2V의 구동 전압에서 급격한 전압 강하가 발생하지만, 샘플 앤 홀드부를 포함한 피드백 회로를 갖는 발광 소자 구동 장치 B의 경우, 약 3.2V의 구동 전압에서 급격한 전압 강하 없이 일정한 전압을 유지함으로써, 전력 손실이 최소화되어 발광 소자 구동 장치의 전력 효율을 향상시킬 수 있다.
- [0100] 이와 같이, 실시 예는, 발광 소자로부터 출력되는 캐소드 전압을 일정 크기의 전압 레벨을 갖는 피드백 전압으로 출력하는 샘플 앤 홀드부와, 샘플 앤 홀드부로부터 출력되는 피드백 전압을 최소 구동 전압으로 조절하여 발광 소자로 공급하는 컨버터부를 배치함으로써, 발광 소자의 구동에 따른 전력 손실을 최소화할 수 있다.
- [0101] 즉, 실시 예는, PWM 출력을 샘플링(Sampling)하여 LED 드라이버(Driver)에서 필요로 하는 최소한의 전압을 DC/DC 회로 피드백을 통해 인가하여 전력 손실을 최소화할 수 있다.
- [0102] 이상에서 실시 예들에 설명된 특징, 구조, 효과 등은 본 발명의 적어도 하나의 실시 예에 포함되며, 반드시 하나의 실시 예에만 한정되는 것은 아니다. 나아가, 각 실시 예에서 예시된 특징, 구조, 효과 등은 실시 예들이 속하는 분야의 통상의 지식을 가지는 자에 의해 다른 실시 예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

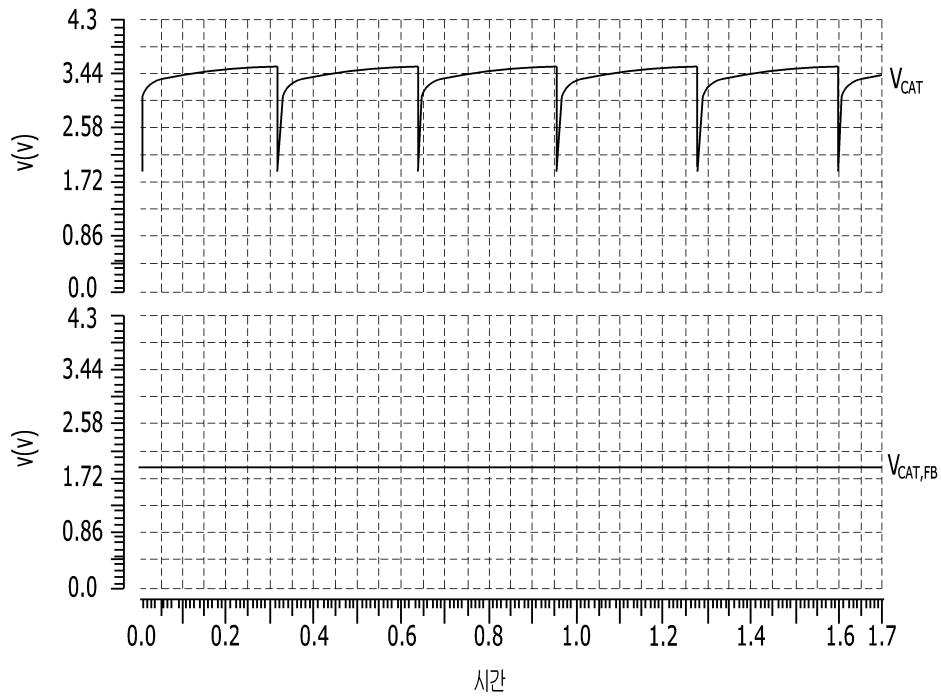
- [0103]
- 10: 발광 소자
 - 100: 디밍 제어부
 - 200: 샘플 앤 홀드부
 - 300: 컨버터부

도면

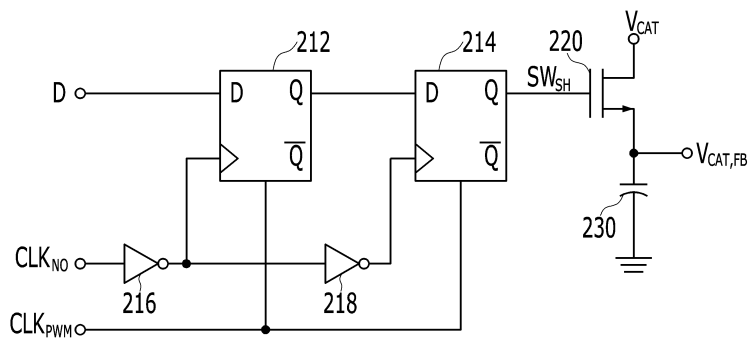
도면1



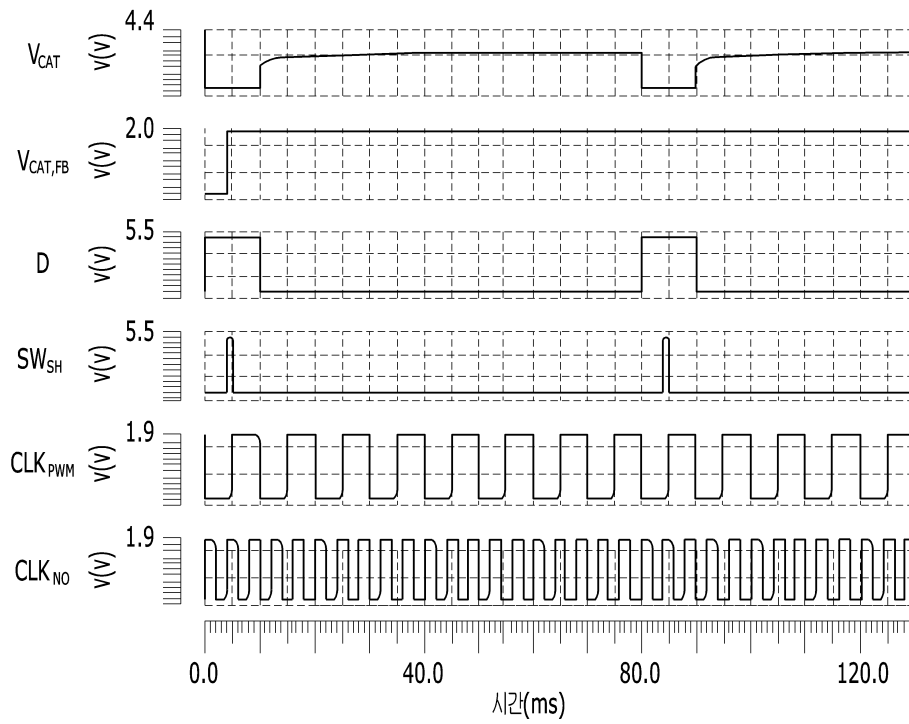
도면2



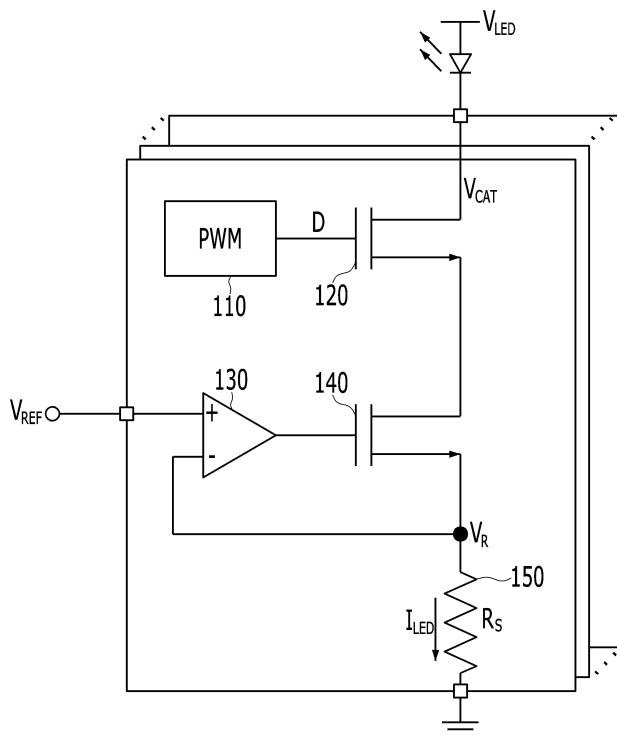
도면3



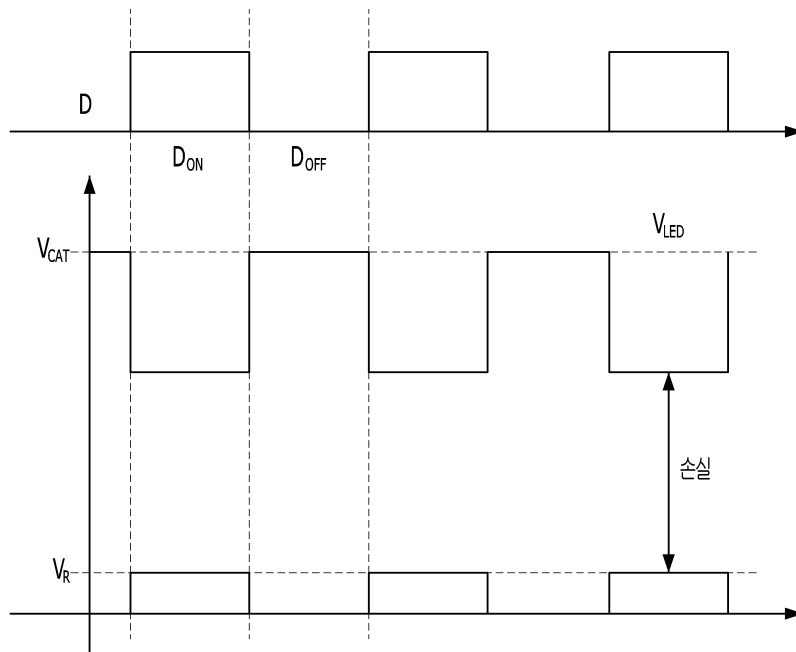
도면4



도면5



도면6



도면7

