

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6525423号
(P6525423)

(45) 発行日 令和1年6月5日(2019.6.5)

(24) 登録日 令和1年5月17日(2019.5.17)

(51) Int.Cl.	F I
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 9 A
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 8 B
HO 1 L 27/146 (2006.01)	HO 1 L 27/146 C

請求項の数 2 (全 53 頁)

(21) 出願番号	特願2017-239229 (P2017-239229)	(73) 特許権者	000153878
(22) 出願日	平成29年12月14日(2017.12.14)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2016-246767 (P2016-246767) の分割		神奈川県厚木市長谷398番地
原出願日	平成25年7月16日(2013.7.16)	(72) 発明者	肥塚 純一
(65) 公開番号	特開2018-50078 (P2018-50078A)		神奈川県厚木市長谷398番地 株式会社
(43) 公開日	平成30年3月29日(2018.3.29)		半導体エネルギー研究所内
審査請求日	平成30年1月9日(2018.1.9)	(72) 発明者	佐々木 俊成
(31) 優先権主張番号	特願2012-161688 (P2012-161688)		神奈川県厚木市長谷398番地 株式会社
(32) 優先日	平成24年7月20日(2012.7.20)		半導体エネルギー研究所内
(33) 優先権主張国	日本国(JP)	(72) 発明者	柄林 克明
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	山崎 舜平
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

ゲート電極と、
 酸化物半導体膜と、
 前記ゲート電極と前記酸化物半導体膜との間のゲート絶縁膜と、
 前記酸化物半導体膜上のソース電極及びドレイン電極と、
 前記酸化物半導体膜上、並びに、ソース電極及びドレイン電極上の酸化物絶縁膜と、
 前記酸化物絶縁膜上の窒化物絶縁膜と、
 前記窒化物絶縁膜上の画素電極と、を有し、
 前記酸化物絶縁膜は、前記酸化物半導体膜と接し、
 前記酸化物絶縁膜は、前記ソース電極及び前記ドレイン電極の側端面において低密度領域を有し、
 前記窒化物絶縁膜は、前記酸化物絶縁膜に接し、且つ、前記低密度領域を覆うように設けられ、
 前記酸化物絶縁膜及び前記窒化物絶縁膜は、開口部を有し、
 前記画素電極は、前記開口部を介して前記ソース電極及び前記ドレイン電極の一方と電気的に接続されることを特徴とする半導体装置。

10

【請求項2】

請求項1において、
 前記酸化物半導体膜は、Inと、Gaと、Znと、を有することを特徴とする半導体装

20

置。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書等で開示する発明は、半導体装置および半導体装置の作製方法に関する。

【0002】

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、画像表示装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

【0003】

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタを構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（単に表示装置とも表記する）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。

【0004】

例えば、酸化物半導体として、酸化亜鉛、または、In-Ga-Zn系酸化物半導体を用いてトランジスタを作製する技術が開示されている（特許文献1参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2006-165528号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

また、例えば、酸化物半導体を用いたトランジスタで半導体装置（例えば液晶パネルなど）を作る場合、酸化物半導体を用いたトランジスタ上に層間絶縁膜を設ける必要がある。

【0007】

層間絶縁膜は集積回路において、トランジスタと配線、配線間の絶縁をとるのみでなく、トランジスタの特性安定化を図る上で重要な要素となる。

【0008】

そこで、本発明は、酸化物半導体を用いたトランジスタ上に層間絶縁膜を有する半導体装置の電気特性の変動を抑制することを課題の一とする。

【課題を解決するための手段】

【0009】

本発明の一態様は、半導体膜上におけるソース電極およびドレイン電極によって形成される段差領域に空隙部を有し、酸化シリコンを成分として含む第1の絶縁膜と、第1の絶縁膜の空隙部を塞ぐように第1の絶縁膜に接して設けられた窒化シリコンを成分として含む第2の絶縁膜とを含む構成とする。当該構成とすることで、第1の絶縁膜に生じた空隙部がさらに外側に空隙部が広がることを防ぐことができる。より具体的には、例えば以下の構成とすることができる。

【0010】

本発明の一態様は、ゲート絶縁膜を介してゲート電極と少なくとも一部が重なる半導体膜と、半導体膜の上面部の一部と接触する領域を有するソース電極およびドレイン電極と、ソース電極、ドレイン電極および半導体膜を覆い、半導体膜上におけるソース電極およびドレイン電極によって形成される段差領域に空隙部を有し、酸化シリコンを成分として含む第1の絶縁膜と、第1の絶縁膜の空隙部を塞ぐように第1の絶縁膜に接して設けられた窒化シリコンを成分として含む第2の絶縁膜と、を有する半導体装置である。

10

20

30

40

50

【0011】

本発明の他の一態様は、半導体膜と、半導体膜の上面部の一部と接触する領域を有するソース電極およびドレイン電極と、ソース電極、ドレイン電極および半導体膜を覆い、半導体膜上におけるソース電極およびドレイン電極によって形成される段差領域に空隙部を有し、酸化シリコンを成分として含む第1の絶縁膜と、第1の絶縁膜の空隙部を塞ぐように第1の絶縁膜に接して設けられた窒化シリコンを成分として含む第2の絶縁膜と、第2の絶縁膜を介して半導体膜と重畳するゲート電極と、を有する半導体装置である。

【0012】

また、本発明の他の一態様は、上記構成の半導体装置において、ソース電極およびドレイン電極は、半導体膜に接する第1の導電膜と、第1の導電膜上の第2の導電膜を含む積層構造を有し、第2の導電膜の側端面が第1の導電膜の上面にある。

10

【0013】

また、本発明の他の一態様は、上記構成の半導体装置において、第1の絶縁膜の膜密度が 2.26 g/cm^3 以上 2.50 g/cm^3 以下であると好ましい。

【0014】

また、本発明の他の一態様は、上記構成の半導体装置において、第1の絶縁膜は、酸化窒化シリコン膜であり、第2の絶縁膜は、窒化シリコン膜であると好ましい。

【0015】

また、本発明の他の一態様は、上記構成の半導体装置において、第1の絶縁膜の膜厚は、前記第2の絶縁膜の膜厚より大きい。

20

【0016】

また、本発明の他の一態様は、上記構成の半導体装置において、半導体膜は、酸化物半導体膜であると好ましい。

【0017】

また、本発明の他の一態様は、ゲート絶縁膜を介してゲート電極と少なくとも一部が重なる半導体膜を形成し、半導体膜の上面部の一部と接触する領域を有するソース電極およびドレイン電極を形成し、ソース電極、ドレイン電極および半導体膜を覆い、半導体膜上におけるソース電極およびドレイン電極によって形成される段差領域に空隙部を有し、酸化シリコンを成分として含む第1の絶縁膜を形成し、第1の絶縁膜の空隙部を塞ぐように第1の絶縁膜に接して設けられた窒化シリコンを成分として含む第2の絶縁膜を形成する半導体装置の作製方法である。

30

【0018】

また、本発明の他の一態様は、半導体膜を形成し、半導体膜の上面部の一部と接触する領域を有するソース電極およびドレイン電極を形成し、ソース電極、ドレイン電極および半導体膜を覆い、半導体膜上におけるソース電極およびドレイン電極によって形成される段差領域に空隙部を有し、酸化シリコンを成分として含む第1の絶縁膜を形成し、第1の絶縁膜の空隙部を塞ぐように第1の絶縁膜に接して設けられた窒化シリコンを成分として含む第2の絶縁膜を形成し、第2の絶縁膜上に半導体膜と重畳するゲート電極を形成する半導体装置の作製方法である。

【0019】

また、本発明の他の一態様は、上記構成の半導体装置の作製方法において、ソース電極およびドレイン電極は、半導体膜に接する第1の導電膜と、第1の導電膜上の第2の導電膜を含む積層構造を有し、第1の導電膜および第2の導電膜のエッチング処理を行い、エッチング処理により、第2の導電膜の側端面が第1の導電膜の上面にある。

40

【0020】

また、本発明の他の一態様は、上記構成の半導体装置の作製方法において、第1の絶縁膜の膜密度が 2.26 g/cm^3 以上 2.50 g/cm^3 以下であると好ましい。

【0021】

また、本発明の他の一態様は、上記構成の半導体装置の作製方法において、第1の絶縁膜は、酸化窒化シリコン膜であり、第2の絶縁膜は、窒化シリコン膜であると好ましい。

50

【 0 0 2 2 】

また、本発明の他の一態様は、上記構成の半導体装置の作製方法において、第1の絶縁膜の膜厚は、第2の絶縁膜の膜厚より大きい。

【 0 0 2 3 】

また、本発明の他の一態様は、上記構成の半導体装置の作製方法において、半導体膜は、酸化物半導体膜であると好ましい。

【発明の効果】

【 0 0 2 4 】

本発明の一態様により、電気特性の変動を抑制し、信頼性の高い半導体装置を提供することができる。

10

【図面の簡単な説明】

【 0 0 2 5 】

【図1】半導体装置の一態様を示す平面図および断面図。

【図2】半導体装置の作製方法の一例を示す図。

【図3】半導体装置の作製方法の一例を示す図。

【図4】半導体装置の一態様を示す平面図および断面図。

【図5】半導体装置の作製方法の一例を示す図。

【図6】半導体装置の作製方法の一例を示す図。

【図7】半導体装置の一態様を示す断面図。

【図8】空隙部の発生のプロセスを示す断面図。

20

【図9】表示装置の一形態を説明する断面図。

【図10】表示装置の一形態を説明する断面図。

【図11】表示装置の一形態を説明する断面図。

【図12】表示装置の一形態を説明する図。

【図13】半導体装置の一態様を説明する図。

【図14】電子機器を説明する図。

【図15】電子機器を説明する図。

【図16】実施例における実施例試料のSTEM像を示す図。

【図17】実施例における実施例試料のSTEM像を示す図。

【図18】実施例における実施例試料のSTEM像を示す図。

30

【図19】実施例における実施例試料の電気特性を示す図。

【図20】実施例における実施例試料の電気特性を示す図。

【図21】実施例における実施例試料を説明する図。

【図22】実施例における実施例試料のSIMSデータを示す図。

【図23】実施例における実施例試料を説明する図。

【図24】実施例における実施例試料のSIMSデータを示す図。

【図25】加熱処理における窒素を有する酸化物絶縁膜の窒素、水素、水の移動を説明するモデル図。

【図26】加熱処理における酸化物半導体膜の窒素、水素、水の移動を説明するモデル図。

40

【図27】加熱処理における酸化物半導体膜の酸素欠損の変化を説明するモデル図。

【発明を実施するための形態】

【 0 0 2 6 】

以下では、実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【 0 0 2 7 】

なお、「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れかわることがある。このた

50

め、本明細書においては、「ソース」や「ドレイン」という用語は、入れかえて用いることができるものとする。

【0028】

「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限はない。

【0029】

図面等において示す各構成の、位置、大きさ、範囲などは、理解を容易にするため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等に開示された位置、大きさ、範囲などに限定されない。

10

【0030】

「第1」、「第2」、「第3」などの序数詞は、構成要素の混同を避けるために付すものである。

【0031】

本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

【0032】

また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

20

【0033】

(実施の形態1)

本実施の形態では、本発明の一態様の半導体装置について図面を用いて説明する。図1に本発明の一態様の半導体装置である、トランジスタ450の上面図および断面図を示す。図1(A)はトランジスタ450の上面図を示し、図1(B)は図1(A)に示す一点鎖線A-Bにおける断面図を示したものである。

【0034】

図1に示すトランジスタ450は、絶縁表面を有する基板400上に設けられたゲート電極402と、ゲート電極402上に設けられたゲート絶縁膜404と、ゲート絶縁膜404上に設けられ、ゲート電極402と重畳する半導体膜406と、半導体膜406上に設けられたソース電極408aおよびドレイン電極408bと、を有する。また、ソース電極408aおよびドレイン電極408bを覆い、半導体膜406と接する絶縁膜412をトランジスタ450の構成要素としてもよい。さらに絶縁膜412を覆う層間絶縁膜414と、層間絶縁膜414上に、絶縁膜412および層間絶縁膜414に設けられた開口部を介してドレイン電極408bと電氣的に接続する電極416が設けられている。なお、本実施の形態では、電極416がドレイン電極408bと電氣的に接続しているがこれに限られず、電極416がソース電極408aと電氣的に接続していてもよい。

30

【0035】

本実施の形態において、ゲート絶縁膜404は、ゲート電極402と接するゲート絶縁膜404aと、ゲート絶縁膜404aおよび半導体膜406と接するゲート絶縁膜404bの積層構造とする。また、絶縁膜412は、半導体膜406、ソース電極408aおよびドレイン電極408bと接する第1の絶縁膜である酸化物絶縁膜410と、酸化物絶縁膜410上の保護膜として機能する第2の絶縁膜である窒化物絶縁膜411の積層構造とする。また、酸化物絶縁膜410は、半導体膜406、ソース電極408aおよびドレイン電極408bと接し、低電力条件で形成され、被覆性が高い酸化物絶縁膜410aと、酸化物絶縁膜410a上の酸化物絶縁膜410bの積層構造とする。

40

【0036】

また、ソース電極408aおよびドレイン電極408bの側端面の段差により、段差を覆う部分の酸化物絶縁膜410中に、空隙部413が生じる。この空隙部413は該空隙

50

部 4 1 3 を形成する膜より低誘電率であるため、半導体装置の微細化に伴う配線間に生じる容量を低減することができ、高い集積度を保持しつつ、高速動作を可能とする。また、この空隙部 4 1 3 の部分から半導体膜 4 0 6 に水分が浸入し、トランジスタ 4 5 0 の特性に悪影響が及ぶ恐れがあるが窒化物絶縁膜 4 1 1 を酸化物絶縁膜 4 1 0 上に設けることで酸化物絶縁膜 4 1 0 に生じた空隙部を覆うことができる。

【 0 0 3 7 】

さらに、窒化物絶縁膜 4 1 1 によって空隙部 4 1 3 を遮断することで酸化物絶縁膜 4 1 0 の外側に空隙部 4 1 3 が広がることを防ぐことができる。また、窒化物絶縁膜 4 1 1 によって空隙部 4 1 3 は、埋められることもある。また、窒化物絶縁膜 4 1 1 は、外部や後に形成される層間絶縁膜 4 1 4 から水素または水素を含む化合物（水など）が半導体膜 4 0 6 へと浸入することを抑制するバリア膜として機能する。

10

【 0 0 3 8 】

次に、トランジスタ 4 5 0 の作製方法について図 2 および図 3 を用いて説明する。

【 0 0 3 9 】

まず、絶縁表面を有する基板 4 0 0 上に、ゲート電極 4 0 2（これと同じ層で形成される配線を含む）を形成する。

【 0 0 4 0 】

絶縁表面を有する基板 4 0 0 に使用することができる基板に大きな制約はないが、少なくとも後の熱処理に耐えられる程度の耐熱性を有することが必要となる。例えば、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラス等のガラス基板、セラミック基板、石英基板、サファイヤ基板などを用いることができる。また、シリコンや炭化シリコン等の単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板等を適用することができ、これらの基板に半導体素子が設けられたものを基板 4 0 0 として用いてもよい。

20

【 0 0 4 1 】

ゲート電極 4 0 2 の材料は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジウム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて形成することができる。また、ゲート電極 4 0 2 としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜、ニッケルシリサイド等のシリサイド膜を用いてもよい。

30

【 0 0 4 2 】

また、ゲート電極 4 0 2 の材料は、酸化インジウム酸化スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウムスズ酸化物、酸化インジウム酸化亜鉛、酸化シリコンを添加したインジウムスズ酸化物等の導電性材料を適用することもできる。

【 0 0 4 3 】

または、ゲート電極 4 0 2 の材料として、窒素を含む In - Ga - Zn 系酸化物、窒素を含む In - Sn 系酸化物、窒素を含む In - Ga 系酸化物、窒素を含む In - Zn 系酸化物、窒素を含む Sn 系酸化物、窒素を含む In 系酸化物、金属窒化物膜（窒化インジウム膜、窒化亜鉛膜、窒化タンタル膜、窒化タングステン膜など）を用いてもよい。これらの材料は、5 電子ボルト以上の仕事関数を有するため、これらの材料を用いてゲート電極 4 0 2 を形成することでトランジスタの電気特性において、しきい値電圧をプラスにすることができ、ノーマリオフのスイッチングトランジスタを実現できる。また、ゲート電極 4 0 2 は単層構造としてもよいし、例えば、窒化タンタルの上に銅が形成されている積層構造としてもよい。ゲート電極 4 0 2 はテーパ形状としてもよく、例えばテーパ角を 15° 以上 70° 以下とすればよい。ここで、テーパ角とは、テーパ形状を有する層の側端面と、当該層の底面との間の角度を指す。

40

【 0 0 4 4 】

次に、ゲート電極 4 0 2 を覆うようにゲート電極 4 0 2 上にゲート絶縁膜 4 0 4 を形成する（図 2（A）参照）。ゲート絶縁膜 4 0 4 としては、プラズマ CVD 法、スパッタリ

50

ング法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁膜を、単層で、または積層で用いる。また、ゲート絶縁膜 404 の成膜後に酸素欠損を修復するためのマイクロ波プラズマ処理を行ってラジカル酸化処理を行うことが好ましい。

【0045】

なお、本明細書等において、酸化窒化シリコンなどの「酸化窒化物」とは、その組成として、窒素よりも酸素の含有量が多いものをいう。

【0046】

なお、本明細書等において、窒化酸化シリコンなどの「窒化酸化物」とは、その組成として、酸素よりも窒素の含有量が多いものをいう。

【0047】

なお、ゲート絶縁膜 404 において、後に形成される半導体膜 406 と接する領域（本実施の形態においては、ゲート絶縁膜 404 b）は、酸化物絶縁膜であることが好ましい。

【0048】

次に、ゲート絶縁膜 404 上に半導体膜 406 を成膜する（図 2（B）参照）。

【0049】

半導体膜 406 は、非晶質半導体膜、多結晶半導体膜、微結晶半導体膜のいずれを用いてもよい。また、非晶質半導体膜の材料としては、シリコンやシリコンゲルマニウム（SiGe）合金などを用いることができる。また、酸化物半導体膜を用いることができる。

【0050】

次に、半導体膜 406 上に導電膜を形成し、これをエッチング処理によって加工してソース電極 408 a およびドレイン電極 408 b（これと同じ層で形成される配線を含む）を形成する（図 2（C）参照）。

【0051】

ソース電極 408 a およびドレイン電極 408 b としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素を含む導電膜、または上述した元素を成分とする金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等を用いることができる。また、Al、Cu などの導電膜の下側または上側の一方、または双方に Ti、Mo、W などの高融点導電膜またはそれらの金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）を積層させた構成としてもよい。また、ソース電極 408 a およびドレイン電極 408 b を、導電性の金属酸化物で形成してもよい。導電性の金属酸化物としては酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム酸化スズ（ $\text{In}_2\text{O}_3 - \text{SnO}_2$ ）、酸化インジウム酸化亜鉛（ $\text{In}_2\text{O}_3 - \text{ZnO}$ ）またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0052】

また、ソース電極 408 a およびドレイン電極 408 b として窒素を含む In-Ga-Zn-O 膜、窒素を含む In-Sn-O 膜、窒素を含む In-Ga-O 膜、窒素を含む In-Zn-O 膜、窒素を含む Sn-O 膜、窒素を含む In-O 膜等の金属窒化物膜を用いることができる。また、ソース電極 408 a およびドレイン電極 408 b の端部は、テーパ形状であることが好ましい。このようにすることで、絶縁膜の被覆性を向上させ、段切れを防止することができる。ここで、テーパ角は、例えば、 30° 以上 70° 以下、好ましくは 30° 以上 60° 以下とする。

【0053】

また、ソース電極 408 a およびドレイン電極 408 b を膜の密着性や導電性などの界面特性の問題から、例えば、図 8（A）のように導電膜 407 a、導電膜 407 b および導電膜 407 c の積層構造として形成する場合において、導電膜の積層をエッチング処理

10

20

30

40

50

によって加工すると、導電膜の種類によってエッチングされる速度が異なるため、図8(B)に示すように導電膜407cの側端面が導電膜407bの上面に接し、導電膜407bの側端面が導電膜407aの上面に接することでソース電極408aおよびドレイン電極408bの側端面に段差が生じる。

【0054】

この段差により、図8(C)のように、後に形成される酸化物絶縁膜410中に空隙部が生じる。また、本実施の形態では、ソース電極408aおよびドレイン電極408bの側端面の段差が顕著である導電膜の積層構造を用いて説明しているが、これに限られず、導電膜単層でも側端面の角部により後に形成される酸化物絶縁膜410中に空隙部が生じる。酸化物絶縁膜410中の空隙部については、後で説明する。

10

【0055】

次に、ゲート絶縁膜404、半導体膜406、ソース電極408aおよびドレイン電極408bを覆うように、絶縁膜412の一部である酸化物絶縁膜410を形成する(図3(A)参照)。

【0056】

酸化物絶縁膜410は、酸化物絶縁膜410aおよび酸化物絶縁膜410bの積層膜であり、プラズマCVD法、スパッタリング法により形成することができ、半導体膜406と接するため、半導体膜406へ酸素を供給することが可能な膜を用いることが好ましい。また、酸化物絶縁膜410として、酸化シリコン膜、酸化窒化シリコン膜等を単層で、または積層して用いることができる。また、酸化物絶縁膜410として、酸化ガリウム膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜等を用いることもできる。

20

【0057】

酸化物絶縁膜410aは、プラズマCVD装置の真空排気された処理室内に載置された基板を300以上400以下、さらに好ましくは320以上370以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、酸化物絶縁膜410aとして、酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

【0058】

当該成膜条件において、基板温度を上記温度とすることで、シリコンおよび酸素の結合力が強くなる。この結果、酸化物絶縁膜410aとして、酸素が透過し、緻密であり、且つ硬い酸化物絶縁膜、代表的には、25において0.5重量%のフッ酸に対するエッチング速度が10nm/分以下、好ましくは8nm/分以下である酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

30

【0059】

ここでは、酸化物絶縁膜410aとして、流量30sccmのシランおよび流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、27.12MHzの高周波電源を用いて150Wの高周波電力を平行平板電極に供給したプラズマCVD法により、厚さ50nmの酸化窒化シリコン膜を形成する。当該条件により、酸素が透過する酸化窒化シリコン膜を形成することができる。

【0060】

40

酸化物絶縁膜410bは、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上260以下、さらに好ましくは200以上240以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、さらに好ましくは100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm²以上0.5W/cm²以下、さらに好ましくは0.25W/cm²以上0.35W/cm²以下の高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成する。

【0061】

酸化物絶縁膜410bの原料ガスとしては、シリコンを含む堆積性気体および酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシ

50

ラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0062】

酸化物絶縁膜410bの成膜条件として、上記圧力の処理室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸化が進むため、酸化物絶縁膜410b中における酸素含有量が化学量論比よりも多くなる。しかしながら、基板温度が、上記温度であると、シリコンと酸素の結合力が弱いので、加熱により酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。また、半導体膜406上に酸化物絶縁膜410aが設けられている

10

【0063】

このように酸化物絶縁膜410は、半導体膜406、ソース電極408aおよびドレイン電極408bと接し、低電力条件で形成され、被覆性が高い酸化物絶縁膜410aと、酸化物絶縁膜410a上の酸化物絶縁膜410bの積層構造にすると好ましい。

【0064】

また、ソース電極408aおよびドレイン電極408bの側端面に段差が生じていると酸化物絶縁膜410を形成する際に図8(C)のような空隙部413が生じる。このような空隙部413は、絶縁膜412の断面形状をSTEM(Scanning Transmission Electron Microscopy)法によって観測することで、確認することができる。この空隙部413は該空隙部413を形成する膜より低誘電率であるため、半導体装置の微細化に伴う配線間に生じる容量を低減することができ、高い集積度を保持しつつ、高速動作を可能とする。

20

【0065】

また、酸化物絶縁膜410は、膜中に空隙部を含む、低密度な膜である。酸化物絶縁膜410は、空隙部(低密度領域)を有することにより、膜全体としてより膜密度が小さい特徴を有する。

【0066】

絶縁膜412として、X線反射率法(XRR:X-ray Reflectometry)によって測定される好ましい膜全体の膜密度は、 2.26 g/cm^3 以上 2.50 g/cm^3 以下である。

30

【0067】

酸化物絶縁膜410を形成後、熱処理を行ってもよい。該熱処理の温度は、代表的には、150以上基板歪み点未満、好ましくは200以上450以下、さらに好ましくは300以上450以下とする。

【0068】

次に、酸化物絶縁膜410を覆うように窒化物絶縁膜411を形成する(図3(B)参照)。

40

【0069】

窒化物絶縁膜411は、プラズマCVD法、スパッタリング法により形成することができる。窒化シリコン、窒化酸化シリコン等を単層で、または積層して用いることができる。また、窒化物絶縁膜411として、窒化アルミニウム、窒化酸化アルミニウム等を用いることもできる。また、窒化物絶縁膜411を被覆性の高い膜とすると、ソース電極408aおよびドレイン電極408bの側端面の段差がより緩やかになるため(段差部分が平坦化されるため)、段差に起因した空隙部が入りにくくなるので好ましい。また、窒化物絶縁膜411の代わりに酸化アルミニウムを用いることもできる。

【0070】

窒化物絶縁膜411は、ソース電極408aおよびドレイン電極408bの側端面の段

50

差により酸化物絶縁膜 4 1 0 に生じた空隙部を覆う機能を有する。さらに、窒化物絶縁膜 4 1 1 によって空隙部を遮断することで酸化物絶縁膜 4 1 0 の外側に空隙部が広がることを防ぐことができる。また、窒化物絶縁膜 4 1 1 によって空隙部は、埋められることもある。また、窒化物絶縁膜 4 1 1 は、外部や後に形成される層間絶縁膜 4 1 4 から水素または水素を含む化合物（水など）が半導体膜 4 0 6 へと浸入することを抑制するバリア膜として機能するため、トランジスタの信頼性を向上させることができる。

【 0 0 7 1 】

以上によって、本実施の形態のトランジスタ 4 5 0 を形成することができる。

【 0 0 7 2 】

次に、トランジスタ 4 5 0 上に層間絶縁膜 4 1 4 を形成する。

10

【 0 0 7 3 】

層間絶縁膜 4 1 4 は、アクリル樹脂、エポキシ樹脂、ベンゾシクロブテン系樹脂、ポリイミド、ポリアミド等の有機材料を用いることができる。また、上記有機材料の他に、シリコーン樹脂等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させて、層間絶縁膜 4 1 4 を形成してもよい。

【 0 0 7 4 】

次に、絶縁膜 4 1 2 および層間絶縁膜 4 1 4 に開口部を設け、層間絶縁膜 4 1 4 上に該開口部を介してドレイン電極 4 0 8 b と電氣的に接続する電極 4 1 6 を形成する（図 3（C）参照）。

【 0 0 7 5 】

20

電極 4 1 6 は、ソース電極 4 0 8 a またはドレイン電極 4 0 8 b に示す材料を適宜用いることができる。また、電極 4 1 6 は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す）、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【 0 0 7 6 】

以上により、酸化物絶縁膜 4 1 0 の空隙部は、該空隙部を形成する膜より低誘電率であるため、半導体装置の微細化に伴う配線間に生じる容量を低減することができ、高い集積度を保持しつつ、高速動作を可能とする。窒化物絶縁膜 4 1 1 によって空隙部を遮断することで酸化物絶縁膜 4 1 0 の外側に空隙部が広がることを防ぐことができる。また、窒化物絶縁膜 4 1 1 によって空隙部は、埋められることもある。また、窒化物絶縁膜 4 1 1 は、外部や後に形成される層間絶縁膜 4 1 4 から水素または水素を含む化合物（水など）が半導体膜 4 0 6 へと浸入することを抑制するバリア膜として機能するため、トランジスタ 4 5 0 の信頼性を向上させることができる。

30

【 0 0 7 7 】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【 0 0 7 8 】

（実施の形態 2）

40

本実施の形態では、実施の形態 1 と異なる半導体装置について図面を用いて説明する。図 4 に本発明の一態様の半導体装置である、トランジスタ 5 5 0 の上面図および断面図を示す。図 4（A）はトランジスタ 5 5 0 の上面図を示し、図 4（B）は図 4（A）に示す一点鎖線 C - D における断面図を示したものである。本実施の形態に示すトランジスタ 5 5 0 は、実施の形態 1 に示すトランジスタ 4 5 0 と比較して、トップゲート構造のトランジスタである点が異なる。

【 0 0 7 9 】

図 4 に示すトランジスタ 5 5 0 は、絶縁表面を有する基板 4 0 0 上に設けられた下地絶縁膜 4 0 1 と、下地絶縁膜 4 0 1 上に設けられた半導体膜 4 0 6 と、下地絶縁膜 4 0 1 および半導体膜 4 0 6 上に設けられたソース電極 4 0 8 a およびドレイン電極 4 0 8 b と、

50

ソース電極 408 a およびドレイン電極 408 b を覆い、半導体膜 406 と接するゲート絶縁膜 512 と、ゲート絶縁膜 512 上に設けられ、半導体膜 406 と重畳するゲート電極 402 と、を有する。また、トランジスタ 550 を覆う層間絶縁膜 414 と、層間絶縁膜 414 上に、絶縁膜 412 および層間絶縁膜 414 に設けられた開口部を介してドレイン電極 408 b と電氣的に接続する電極 416 が設けられている。なお、本実施の形態では、電極 416 がドレイン電極 408 b と電氣的に接続しているがこれに限られず、電極 416 がソース電極 408 a と電氣的に接続していてもよい。

【0080】

本実施の形態において、ゲート絶縁膜 512 は、半導体膜 406、ソース電極 408 a およびドレイン電極 408 b と接する第 1 の絶縁膜である酸化絶縁膜 510 と、酸化絶縁膜 510 上の保護膜として機能する第 2 の絶縁膜である窒化物絶縁膜 511 の積層構造とする。また、酸化絶縁膜 510 は、半導体膜 406、ソース電極 408 a およびドレイン電極 408 b と接し、低電力条件で形成され、被覆性が高い酸化絶縁膜 510 a と、酸化絶縁膜 510 a 上の窒化物絶縁膜 510 b の積層構造とする。

10

【0081】

また、ソース電極 408 a およびドレイン電極 408 b の側端面の段差により、段差を覆う部分の酸化絶縁膜 510 中に、空隙部 413 が生じる。この空隙部 413 は、該空隙部 413 を形成する膜より低誘電率であるため、半導体装置の微細化に伴う配線間に生じる容量を低減することができ、高い集積度を保持しつつ、高速動作を可能とする。また、この空隙部 413 の部分から半導体膜 406 に水分が浸入し、トランジスタ 550 の特性に悪影響が及ぶ恐れがあるが窒化物絶縁膜 511 を酸化絶縁膜 510 上に設けることで酸化絶縁膜 510 に生じた空隙部を覆うことができる。

20

【0082】

さらに、窒化物絶縁膜 511 によって空隙部 413 を遮断することで酸化絶縁膜 510 の外側に空隙部 413 が広がることを防ぐことができる。また、窒化物絶縁膜 511 によって空隙部 413 は、埋められることもある。また、窒化物絶縁膜 511 は、外部や後に形成される層間絶縁膜 414 から水素または水素を含む化合物（水など）が半導体膜 406 へと浸入することを抑制するバリア膜として機能する。

【0083】

次に、トランジスタ 550 の作製方法について図 5 および図 6 を用いて説明する。

30

【0084】

まず、絶縁表面を有する基板 400 上に、下地絶縁膜 401 を形成する。基板 400 および下地絶縁膜 401 の材料ならびに作製方法等は、実施の形態 1 の基板 400 およびゲート絶縁膜 404 を参照することができる。

【0085】

次に、下地絶縁膜 401 上に半導体膜 406 を成膜する（図 5（A）参照）。半導体膜 406 の材料ならびに作製方法等は、実施の形態 1 の半導体膜 406 を参照することができる。

【0086】

次に、半導体膜 406 上に導電膜を形成し、これをエッチング処理によって加工してソース電極 408 a およびドレイン電極 408 b（これと同じ層で形成される配線を含む）を形成する（図 5（B）参照）。ソース電極 408 a およびドレイン電極 408 b の材料ならびに作製方法等は、実施の形態 1 のソース電極 408 a およびドレイン電極 408 b を参照することができる。

40

【0087】

また、実施の形態 1 で示したようにソース電極 408 a およびドレイン電極 408 b の側端面に段差が生じ、この段差により後に形成されるゲート絶縁膜 512 中に空隙部が生じる。ゲート絶縁膜 512 中に空隙部については、後で説明する。

【0088】

次に、下地絶縁膜 401、半導体膜 406、ソース電極 408 a およびドレイン電極 4

50

08bを覆うように、ゲート絶縁膜512の一部である酸化物絶縁膜510を形成する(図5(C)参照)。

【0089】

また、酸化物絶縁膜510は、下地絶縁膜401、半導体膜406、ソース電極408aおよびドレイン電極408bと接し低電力条件で形成され、被覆性が高い酸化物絶縁膜510aと、酸化物絶縁膜510a上の酸化物絶縁膜510bの積層構造にすると好ましい。酸化物絶縁膜510の材料ならびに作製方法等は、実施の形態1の酸化物絶縁膜410を参酌することができる。

【0090】

また、ソース電極408aおよびドレイン電極408bの側端面に段差が生じていると酸化物絶縁膜510を形成する際に実施の形態1で示したような空隙部413が生じる。この空隙部413は、該空隙部413を形成する膜より低誘電率であるため、半導体装置の微細化に伴う配線間に生じる容量を低減することができ、高い集積度を保持しつつ、高速動作を可能とする。

【0091】

また、酸化物絶縁膜510bは、膜中に空隙部413を含む、低密度な膜である。酸化物絶縁膜510bは、低密度領域を有することにより、全体としての膜密度が小さい特徴を有する。

【0092】

ゲート絶縁膜512として、X線反射率法(XRR: X-ray Reflectometry)によって測定される好ましい膜全体の膜密度は、 2.26 g/cm^3 以上 2.50 g/cm^3 以下である。

【0093】

次に、酸化物絶縁膜510を覆うように窒化物絶縁膜511を形成する(図6(A)参照)。窒化物絶縁膜511の材料ならびに作製方法等は、実施の形態1の窒化物絶縁膜411を参酌することができる。

【0094】

窒化物絶縁膜511は、ソース電極408aおよびドレイン電極408bの側端面の段差により酸化物絶縁膜510に生じた空隙部を覆う機能を有する。さらに、窒化物絶縁膜511によって空隙部を遮断することで酸化物絶縁膜510の外側に空隙部が広がることを防ぐことができる。また、窒化物絶縁膜511によって空隙部は、埋められることもある。また、窒化物絶縁膜511は、外部や後に形成される層間絶縁膜414から水素または水素を含む化合物(水など)が半導体膜406へと浸入することを抑制するバリア膜として機能するため、トランジスタの信頼性を向上させることができる。

【0095】

次に、半導体膜406と重畳するゲート絶縁膜512上にゲート電極402を形成する(図6(B)参照)。ゲート電極402の材料ならびに作製方法等は、実施の形態1のゲート電極402を参酌することができる。

【0096】

以上によって、本実施の形態のトランジスタ550を形成することができる。

【0097】

次に、トランジスタ550上に層間絶縁膜414を形成し、絶縁膜412および層間絶縁膜414に開口部を設け、層間絶縁膜414上に該開口部を介してドレイン電極408bと電氣的に接続する電極416を形成する(図6(C)参照)。層間絶縁膜414および電極416の材料ならびに作製方法等は、実施の形態1の層間絶縁膜414および電極416を参酌することができる。

【0098】

また、図6(D)に示すように、ゲート電極402上に酸化物絶縁膜および窒化物絶縁膜からなる絶縁膜530を設けてもよい。酸化物絶縁膜を覆う窒化物絶縁膜を形成することで、ゲート電極402の側端面の角部により絶縁膜530中に空隙部が生じるが上記構

10

20

30

40

50

成にすることで窒化物絶縁膜によって空隙部を遮断することで酸化物絶縁膜の外側に空隙部が広がることを防ぐことができる。また、ゲート絶縁膜 5 1 2 を、酸化物絶縁膜を覆う窒化物絶縁膜の積層構造にしなく、絶縁膜 5 3 0 を、酸化物絶縁膜を覆う窒化物絶縁膜の積層構造にする構成としてもよい。

【 0 0 9 9 】

以上により、酸化物絶縁膜 5 1 0 の空隙部は、該空隙部を形成する膜より低誘電率であるため、半導体装置の微細化に伴う配線間に生じる容量を低減することができ、高い集積度を保持しつつ、高速動作を可能とする。また、窒化物絶縁膜 5 1 1 によって空隙部を遮断することで酸化物絶縁膜 5 1 0 の外側に空隙部が広がることを防ぐことができる。また、窒化物絶縁膜 5 1 1 によって空隙部は、埋められることもある。また、窒化物絶縁膜 5 1 1 は、外部や後に形成される層間絶縁膜 4 1 4 から水素または水素を含む化合物（水など）が半導体膜 4 0 6 へと浸入することを抑制するバリア膜として機能するため、トランジスタ 5 5 0 の信頼性を向上させることができる。

10

【 0 1 0 0 】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【 0 1 0 1 】

（実施の形態 3）

本実施の形態では、実施の形態 1 および実施の形態 2 と異なる半導体装置について図 7 を用いて説明する。

20

【 0 1 0 2 】

図 7（A）に示すトランジスタ 5 6 0 は、半導体膜 4 0 6 を介して対向する複数のゲート電極を有することを特徴とする。トランジスタ 5 6 0 は、絶縁表面を有する基板 4 0 0 上に設けられたゲート電極 5 5 2 と、ゲート電極 5 5 2 上に設けられた下地絶縁膜 4 0 1 と、下地絶縁膜 4 0 1 上に設けられた半導体膜 4 0 6 と、下地絶縁膜 4 0 1 および半導体膜 4 0 6 上に設けられたソース電極 4 0 8 a およびドレイン電極 4 0 8 b と、ソース電極 4 0 8 a およびドレイン電極 4 0 8 b を覆い、半導体膜 4 0 6 と接するゲート絶縁膜 5 1 2 と、ゲート絶縁膜 5 1 2 上に設けられ、半導体膜 4 0 6 と重畳するゲート電極 4 0 2 と、を有する。また、トランジスタ 5 6 0 を覆う層間絶縁膜 4 1 4 と、層間絶縁膜 4 1 4 上に、絶縁膜 4 1 2 および層間絶縁膜 4 1 4 に設けられた開口部を介してドレイン電極 4 0 8 b と電氣的に接続する電極 4 1 6 が設けられている。

30

【 0 1 0 3 】

ゲート電極 5 5 2 の材料ならびに作製方法等は、実施の形態 1 のゲート電極 4 0 2 を参照することができる。

【 0 1 0 4 】

本実施の形態に示すトランジスタ 5 6 0 は、半導体膜 4 0 6 を介して対向するゲート電極 5 5 2 およびゲート電極 4 0 2 を有する。ゲート電極 5 5 2 およびゲート電極 4 0 2 に異なる電位を印加することで、トランジスタ 5 6 0 のしきい値電圧を制御することができる。または、ゲート電極 5 5 2 およびゲート電極 4 0 2 に同電位を印加することで、トランジスタ 5 6 0 のオン電流を増加させることができる。

40

【 0 1 0 5 】

また、酸化物絶縁膜 4 1 0 は、必ずしも 2 層構造である必要はない。例えば、図 7（B）に示すトランジスタ 5 7 0 は、実施の形態 1 のトランジスタ 4 5 0 の酸化物絶縁膜 4 1 0 の酸化物絶縁膜 4 1 0 b 上にさらに酸化物絶縁膜 4 1 0 c を設けた構造となっている。また、図 7（C）に示すトランジスタ 5 8 0 は、さらに酸化物絶縁膜 4 1 0 c 上に酸化物絶縁膜 4 1 0 d および酸化物絶縁膜 4 1 0 e の積層を設けた構造となっている。なお、酸化物絶縁膜 4 1 0 c および酸化物絶縁膜 4 1 0 e は、酸化物絶縁膜 4 1 0 a と同様のものを用いることができ、酸化物絶縁膜 4 1 0 d は、酸化物絶縁膜 4 1 0 b と同様のものを用いることができる。

【 0 1 0 6 】

50

また、酸化物絶縁膜410bと比較して低電力で形成された酸化物絶縁膜410aは低密度な膜となっており、ソース電極408aおよびドレイン電極408bの側端面の段差に対する被覆性が高いため上記のように積層することで、段差を緩やかにすることができる。

【0107】

そして、酸化物絶縁膜410a上に、酸化物絶縁膜410aより緻密な膜である酸化物絶縁膜410bを形成することにより、酸化物絶縁膜410bは酸化物絶縁膜410aの効果（段差への被覆性が高いことによる、段差部分の平坦化）により、段差に起因した空隙部が入りにくくなる。

【0108】

また、半導体膜406において、酸化物絶縁膜410aと接する領域の膜厚は、ソース電極408aおよびドレイン電極408bと接する領域の膜厚よりも小さい。半導体膜406において、膜厚の小さい領域は、ソース電極408aおよびドレイン電極408bとなる導電膜の加工の際に一部がエッチングされることによって、またはソース電極408aおよびドレイン電極408bを形成後に半導体膜406の露出した領域にエッチング処理を行うことによって、形成される。当該領域は、トランジスタ570およびトランジスタ580のチャンネル形成領域として機能する領域である。

【0109】

半導体膜406において、チャンネル形成領域の膜厚を小さくすることで、ソース電極408aおよびドレイン電極408bと接する領域の抵抗をチャンネル形成領域と比較して低減することができる。よって、半導体膜406と、ソース電極408aおよびドレイン電極408bとのコンタクト抵抗を低減することが可能となる。

【0110】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【0111】

（実施の形態4）

本実施の形態では、先の実施の形態において、半導体膜406に酸化物半導体膜を用いた場合について説明する。

【0112】

酸化物半導体膜を用いたトランジスタは、オフ状態における電流値（オフ電流値）を低く制御することができ、また、比較的高い電界効果移動度が得られるため、高速駆動が可能である。また、先の実施の形態において、窒化物絶縁膜の下の酸化物絶縁膜を、酸素を供給することができる膜にすることで、加熱時に窒化物絶縁膜によって閉空間になった空隙部から酸素を放出させ、酸化物半導体膜に酸素を供給することで、上述の効果がより顕著になる。以下で、酸化物半導体膜の成膜方法を説明する。

【0113】

酸化物半導体膜の成膜方法は、スパッタリング法、MBE（Molecular Beam Epitaxy）法、CVD（Chemical Vapor Deposition）法、パルスレーザー堆積法（Pulsed Laser Deposition：PLD法）、ALD（Atomic Layer Deposition）法等を適宜用いることができる。

【0114】

また、酸化物半導体膜に水素が多量に含まれると、酸化物半導体と結合することによって、水素の一部がドナーとなり、キャリアである電子を生じてしまう。これにより、トランジスタのしきい値電圧がマイナス方向にシフトしてしまう。そのため、酸化物半導体膜において、水素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とする。なお、上述の酸化物半導体膜中の水素濃度は、二次イオン質量分析法（SIMS：Secondary Ion Mas

10

20

30

40

50

s Spectrometry)で測定されるものである。

【0115】

上述の理由により、酸化物半導体膜を成膜する際に用いるガスとしては、水、水素、水酸基または水素化物などの不純物が含まれないことが好ましい。換言すると、純度が6N以上好ましくは7N以上(すなわち、ガス中の不純物濃度を1ppm以下、好ましくは0.1ppm以下)のガスを用いることが好ましい。

【0116】

また、酸化物半導体膜を成膜するにあたり、成膜室内の水分(水、水蒸気、水素、水酸基または水酸化物を含む)を除去するために、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブレーションポンプを用いることが好ましい。また、排気手段は、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水(H₂O)など水素原子を含む化合物(より好ましくは炭素原子を含む化合物も)等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる水素、水分などの不純物の濃度を低減できる。

10

【0117】

なお、スパッタリング装置にて用いるターゲットは、相対密度が90%以上100%以下、好ましくは95%以上100%以下であることが望ましい。相対密度の高いターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜となる。

【0118】

酸化物半導体膜の材料として、例えば、In-M-Zn-O系材料を用いればよい。ここで、金属元素Mは酸素との結合エネルギーがInおよびZnよりも高い元素である。または、In-M-Zn-O系材料から酸素が脱離することを抑制する機能を有する元素である。金属元素Mの作用によって、酸化物半導体膜の酸素欠損の生成が抑制される。そのため、酸素欠損に起因するトランジスタの電気特性の変動を低減することができ、信頼性の高いトランジスタを得ることができる。

20

【0119】

金属元素Mは、具体的にはAl、Sc、Ti、V、Cr、Mn、Fe、Co、Ni、Ga、Y、Zr、Nb、Mo、Sn、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Lu、Hf、TaまたはWとすればよく、好ましくはAl、Ti、Ga、Y、Zr、CeまたはHfとする。金属元素Mは、前述の元素から一種または二種以上選択すればよい。また、金属元素Mに変えてGeを用いることもできる。

30

【0120】

ここで、In-M-Zn-O系材料で表される酸化物半導体は、Inの濃度が高いほどキャリア移動度およびキャリア密度が高まる。結果、Inの濃度が高いほど導電率の高い酸化物半導体となる。

【0121】

以下では、酸化物半導体膜の構造について説明する。

【0122】

酸化物半導体膜は、単結晶酸化物半導体膜と非単結晶酸化物半導体膜とに大別される。非単結晶酸化物半導体膜とは、非晶質酸化物半導体膜、微結晶酸化物半導体膜、多結晶酸化物半導体膜、CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)膜などをいう。

40

【0123】

非晶質酸化物半導体膜は、膜中における原子配列が不規則であり、結晶成分を有さない酸化物半導体膜である。微小領域においても結晶部を有さず、膜全体が完全な非晶質構造の酸化物半導体膜が典型である。

【0124】

微結晶酸化物半導体膜は、例えば、1nm以上10nm未満の大きさの微結晶(ナノ結晶ともいう。)を含む。従って、微結晶酸化物半導体膜は、非晶質酸化物半導体膜よりも原子配列の規則性が高い。そのため、微結晶酸化物半導体膜は、非晶質酸化物半導体膜よ

50

りも欠陥準位密度が低いという特徴がある。

【0125】

C A A C - O S 膜は、複数の結晶部を有する酸化物半導体膜の一つであり、ほとんどの結晶部は、一辺が100nm未満の立方体内に収まる大きさである。従って、C A A C - O S 膜に含まれる結晶部は、一辺が10nm未満、5nm未満または3nm未満の立方体内に収まる大きさの場合も含まれる。C A A C - O S 膜は、微結晶酸化物半導体膜よりも欠陥準位密度が低いという特徴がある。以下、C A A C - O S 膜について詳細な説明を行う。

【0126】

C A A C - O S 膜を透過型電子顕微鏡 (TEM: Transmission Electron Microscope) によって観察すると、結晶部同士の明確な境界、即ち結晶粒界 (グレインバウンダリーともいう。) を確認することができない。そのため、C A A C - O S 膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

10

【0127】

C A A C - O S 膜を、試料面と概略平行な方向からTEMによって観察 (断面TEM観察) すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、C A A C - O S 膜の膜を形成する面 (被形成面ともいう。) または上面の凹凸を反映した形状であり、C A A C - O S 膜の被形成面または上面と平行に配列する。

【0128】

一方、C A A C - O S 膜を、試料面と概略垂直な方向からTEMによって観察 (平面TEM観察) すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

20

【0129】

断面TEM観察および平面TEM観察より、C A A C - O S 膜の結晶部は配向性を有していることがわかる。

【0130】

C A A C - O S 膜に対し、X線回折 (XRD: X-Ray Diffraction) 装置を用いて構造解析を行うと、例えば InGaZnO_4 の結晶を有するC A A C - O S 膜の out-of-plane 法による解析では、回折角 (2θ) が 31° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (009) 面に帰属されることから、C A A C - O S 膜の結晶が c 軸配向性を有し、c 軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

30

【0131】

一方、C A A C - O S 膜に対し、c 軸に概略垂直な方向からX線を入射させる in-plane 法による解析では、 2θ が 56° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (110) 面に帰属される。 InGaZnO_4 の単結晶酸化物半導体膜であれば、 2θ を 56° 近傍に固定し、試料面の法線ベクトルを軸 (c 軸) として試料を回転させながら分析 (スキャン) を行うと、(110) 面と等価な結晶面に帰属されるピークが6本観察される。これに対し、C A A C - O S 膜の場合は、 2θ を 56° 近傍に固定してスキャンした場合でも、明瞭なピークが現れない。

40

【0132】

以上のことから、C A A C - O S 膜では、異なる結晶部間では a 軸および b 軸の配向は不規則であるが、c 軸配向性を有し、かつ c 軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面TEM観察で確認された層状に配列した金属原子の各層は、結晶の a b 面に平行な面である。

【0133】

なお、結晶部は、C A A C - O S 膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶の c 軸は、C A A C - O S 膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、C A A C - O S 膜の

50

形状をエッチングなどによって変化させた場合、結晶のc軸がCAAC-OSS膜の被形成面または上面の法線ベクトルと平行にならないこともある。

【0134】

また、CAAC-OSS膜中の結晶化度が均一でなくてもよい。例えば、CAAC-OSS膜の結晶部が、CAAC-OSS膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも結晶化度が高くなることがある。また、CAAC-OSS膜に不純物を添加する場合、不純物が添加された領域の結晶化度が変化し、部分的に結晶化度の異なる領域が形成されることもある。

【0135】

なお、 InGaZnO_4 の結晶を有するCAAC-OSS膜のout-of-plane法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、CAAC-OSS膜中の一部に、c軸配向性を有さない結晶が含まれることを示している。CAAC-OSS膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

10

【0136】

CAAC-OSS膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。よって、当該トランジスタは、信頼性が高い。

【0137】

なお、酸化物半導体膜は、例えば、非晶質酸化物半導体膜、微結晶酸化物半導体膜、CAAC-OSS膜のうち、二種以上を有する積層膜であってもよい。

20

【0138】

CAAC-OSS膜は、例えば、多結晶である酸化物半導体スパッタリング用ターゲットを用い、スパッタリング法によって成膜する。当該スパッタリング用ターゲットにイオンが衝突すると、スパッタリング用ターゲットに含まれる結晶領域がab面から劈開し、ab面に平行な面を有する平板状またはペレット状のスパッタリング粒子として剥離することがある。この場合、当該平板状のスパッタリング粒子が、結晶状態を維持したまま基板に到達することで、CAAC-OSS膜を成膜することができる。

【0139】

また、CAAC-OSS膜を成膜するために、以下の条件を適用することが好ましい。

【0140】

成膜時の不純物混入を低減することで、不純物によって結晶状態が崩れることを抑制できる。例えば、成膜室内に存在する不純物濃度（水素、水、二酸化炭素および窒素など）を低減すればよい。また、成膜ガス中の不純物濃度を低減すればよい。具体的には、露点が -80 以下、好ましくは -100 以下、さらに好ましくは -120 以下である成膜ガスを用いる。

30

【0141】

また、成膜時の基板加熱温度を高めることで、基板到達後にスパッタリング粒子のマイグレーションが起こる。具体的には、基板加熱温度を 100 以上 740 以下、好ましくは 200 以上 500 以下として成膜する。成膜時の基板加熱温度を高めることで、平板状のスパッタリング粒子が基板に到達した場合、基板上でマイグレーションが起こり、スパッタリング粒子の平らな面が基板に付着する。

40

【0142】

また、成膜ガス中の酸素割合を高め、電力を最適化することで成膜時のプラズマダメージを軽減すると好ましい。成膜ガス中の酸素割合は、 30 体積%以上、好ましくは 100 体積%とする。

【0143】

スパッタリング用ターゲットの一例として、In-Ga-Zn系酸化物ターゲットについて以下に示す。

【0144】

InO_x 粉末、 GaO_y 粉末および ZnO_z 粉末を所定のmol数で混合し、加圧処理

50

後、1000 以上1500 以下の温度で加熱処理をすることで多結晶である $In - Ga - Zn$ 系酸化物ターゲットとする。なお、 X 、 Y および Z は任意の正数である。ここで、所定の mol 比は、例えば、 InO_x 粉末、 GaO_y 粉末および ZnO_z 粉末が、2 : 2 : 1、8 : 4 : 3、3 : 1 : 1、1 : 1 : 1、4 : 2 : 3または3 : 1 : 2である。なお、粉末の種類、およびその混合する mol 比は、作製するスパッタリング用ターゲットによって適宜変更すればよい。

【0145】

また、酸化物半導体膜は成膜直後において、化学量論的組成より酸素が多い過飽和の状態とすることが好ましい。例えば、スパッタリング法を用いて酸化物半導体膜を成膜する場合、成膜ガスの酸素の占める割合が多い条件で成膜することが好ましく、特に酸素雰囲気（酸素ガス100%）で成膜を行うことが好ましい。成膜ガスの酸素の占める割合が多い条件、特に酸素ガス100%の雰囲気で成膜すると、例えば、成膜温度を300 以上としても、膜中からの Zn の放出が抑えられる。

10

【0146】

また、酸化物半導体膜は、複数の酸化物半導体膜が積層された構造でもよい。例えば、酸化物半導体膜を、第1の酸化物半導体膜と第2の酸化物半導体膜の積層として、第1の酸化物半導体膜と第2の酸化物半導体膜に、異なる組成の金属酸化物を用いてもよい。例えば、第1の酸化物半導体膜に三つ金属元素を含む酸化物を用い、第2の酸化物半導体膜に二つ金属元素を含む酸化物を用いてもよい。また、例えば、第1の酸化物半導体膜と第2の酸化物半導体膜を、どちらも三つ金属元素を含む酸化物としてもよい。

20

【0147】

また、第1の酸化物半導体膜と第2の酸化物半導体膜の構成元素を同一とし、両者の組成を異ならせてもよい。例えば、第1の酸化物半導体膜の原子数比を $In : Ga : Zn = 1 : 1 : 1$ とし、第2の酸化物半導体膜の原子数比を $In : Ga : Zn = 3 : 1 : 2$ としてもよい。また、第1の酸化物半導体膜の原子数比を $In : Ga : Zn = 1 : 3 : 2$ とし、第2の酸化物半導体膜の原子数比を $In : Ga : Zn = 2 : 1 : 3$ としてもよい。

【0148】

この時、第1の酸化物半導体膜と第2の酸化物半導体膜のうち、ゲート電極の近い側の酸化物半導体膜の In と Ga の含有率を $In > Ga$ とするとよい。また、ゲート電極から遠い側の酸化物半導体膜の In と Ga の含有率を $In < Ga$ とするとよい。

30

【0149】

酸化物半導体では主として重金属の s 軌道がキャリア伝導に寄与しており、 In の含有率を高くすることにより s 軌道のオーバーラップが多くなる傾向があるため、 $In > Ga$ の組成となる酸化物は $In < Ga$ の組成となる酸化物と比較して高い移動度を備える。また、 Ga は In と比較して酸素欠損の形成エネルギーが大きく酸素欠損が生じにくいいため、 $In < Ga$ の組成となる酸化物は $In > Ga$ の組成となる酸化物と比較して安定した特性を備える。

【0150】

チャンネル側に $In > Ga$ の組成となる酸化物半導体を適用し、バックチャンネル側（チャンネルの反対側）に $In < Ga$ の組成となる酸化物半導体を適用することで、トランジスタの移動度および信頼性をさらに高めることが可能となる。

40

【0151】

また、第1の酸化物半導体膜と第2の酸化物半導体膜に、結晶性の異なる酸化物半導体を適用してもよい。すなわち、単結晶酸化物半導体膜、多結晶酸化物半導体膜、非晶質酸化物半導体膜、微結晶酸化物半導体膜、または $CAAC - OS$ 膜を適宜組み合わせた構成としてもよい。また、第1の酸化物半導体膜と第2の酸化物半導体膜の少なくともどちらか一方に非晶質酸化物半導体を適用すると、酸化物半導体膜の内部応力や外部からの応力を緩和し、トランジスタの特性ばらつきが低減され、また、トランジスタの信頼性をさらに高めることが可能となる。

【0152】

50

一方で、非晶質酸化物半導体は水素などのドナーとなる不純物を吸収しやすく、また、酸素欠損を生じやすいためn型化されやすい。このため、チャネル側の酸化物半導体膜は、CAAC-OSS膜などの結晶性を有する酸化物半導体を適用することが好ましい。

【0153】

また、酸化物半導体膜を3層以上の積層構造とし、複数層の結晶性半導体膜で非晶質半導体膜を挟む構造としてもよい。また、結晶性半導体膜と非晶質半導体膜を交互に積層する構造としてもよい。

【0154】

また、酸化物半導体膜を複数層の積層構造とする場合の上記構成は、それぞれを適宜組み合わせ用いることができる。

【0155】

また、酸化物半導体膜を複数層の積層構造とし、各酸化物半導体膜の形成後に酸素を添加してもよい。酸素の添加は、酸素雰囲気下による熱処理や、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法、酸素を含む雰囲気下で行うプラズマ処理などを用いることができる。

【0156】

各酸化物半導体膜の形成毎に酸素を添加することで、酸化物半導体内の酸素欠損を低減する効果を高めることができる。

【0157】

また、酸化物半導体膜と接する絶縁膜として、X線反射率法(XRR: X-ray Reflectometry)によって測定される好ましい膜全体の膜密度は、 2.26 g/cm^3 以上 2.50 g/cm^3 以下であり、この範囲の膜密度を有する絶縁膜は、高い酸素放出量を兼ね備えることができる。

【0158】

絶縁膜を成膜する際に、原料ガスの活性種が被形成面(ここでは、ソース電極およびドレイン電極の上面)に吸着された後、被形成面上を表面泳動するが、該絶縁膜が酸素を供給することができる膜であると、原料ガスの活性種のダングリングボンドが絶縁膜中の過剰な酸素で終端されて安定化し、原料ガスの活性種が被形成面上を表面泳動する移動量が少なくなる。これに伴い、段差部等で成膜されにくい箇所があるため、空隙部が生じやすい。さらに、その後に成膜される膜の原料ガスの活性種が該空隙部にまで入りにくく、空隙部がさらに広がる。

【0159】

また、窒化物絶縁膜の形成により、空隙部を閉空間とすることができ、閉空間になった空隙部部分は酸素を多量に取り込むことができるため、加熱時に酸化物絶縁膜からの酸素放出量を増大させることができる。よって、酸化物半導体膜中の酸素欠陥を窒化物絶縁膜からの酸素で補填することができるため、トランジスタの信頼性を向上させることができる。

【0160】

また、実施の形態3の図7(B)および図7(C)のように酸化物絶縁膜を積層する場合、酸化物絶縁膜410bは、酸化物半導体膜に酸素を供給する膜となるため、酸化物絶縁膜410bに接して高い印加電力で窒化物絶縁膜411を形成すると、酸化物絶縁膜410b中に含まれる過剰な酸素が脱離し、酸素供給能力が低下する恐れがある。

【0161】

そのため、窒化物絶縁膜411の直下に、酸化物絶縁膜410cや酸化物絶縁膜410eを設けることにより、窒化物絶縁膜411を形成することによる酸化物絶縁膜410bや酸化物絶縁膜410dの酸素供給能力の低下を抑制できる。

【0162】

次に、加熱処理によって、酸化物半導体膜31および酸素を供給することができる酸化物絶縁膜32における窒素、水素、水の移動のモデルについて、図25乃至図27を用いて説明する。なお、図25乃至図27において、破線矢印は加熱により各原子が移動して

10

20

30

40

50

いる様子を表し、実線矢印は加熱処理中または加熱処理前後の変化を表す。また、酸化物絶縁膜 3 2 として、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて説明する。

【 0 1 6 3 】

図 2 5 は、酸化物絶縁膜 3 2 において、加熱処理により主に生じうるモデルを示す。

【 0 1 6 4 】

図 2 5 (A) は、加熱処理による窒素原子の挙動を示す。酸化物絶縁膜 3 2 に含まれる窒素原子 N (ここでは 2 つの窒素原子) が加熱処理により、酸化物絶縁膜 3 2 または表面において結合し、窒素分子となり、酸化物絶縁膜 3 2 から脱離するモデルである。

【 0 1 6 5 】

図 2 5 (B) は、加熱処理による酸素原子の挙動を示すモデルである。酸化物絶縁膜 3 2 に含まれる、化学量論的組成を満たす酸素よりも多くの酸素原子 ($e \times O$ 、ここでは 2 つの酸素原子) が加熱処理により、酸化物絶縁膜 3 2 または表面において結合し、酸素分子となり、酸化物絶縁膜 3 2 から脱離する。

【 0 1 6 6 】

図 2 5 (C) は、加熱処理による水素原子および酸素原子の挙動を示すモデルである。酸化物絶縁膜 3 2 に含まれる、水素原子 H (ここでは 2 つの水素原子) および化学量論的組成を満たす酸素よりも多くの酸素原子 $e \times O$ が加熱処理により、酸化物絶縁膜 3 2 または表面において結合し、水分子となり、酸化物絶縁膜 3 2 から脱離する。

【 0 1 6 7 】

図 2 5 (D) は、加熱処理による水分子の挙動を示すモデルである。酸化物絶縁膜 3 2 に含まれる水分子が加熱処理により、酸化物絶縁膜 3 2 から脱離する。

【 0 1 6 8 】

以上のモデルのように、加熱処理によって、酸化物絶縁膜 3 2 から、窒素、水素、および水の一以上が脱離することで、膜中の窒素、水素、および水の含有量を低減することができる。

【 0 1 6 9 】

次に、酸化物半導体膜 3 1 において、加熱処理に生じうるモデルを、図 2 6 を用いて説明する。

【 0 1 7 0 】

図 2 6 (A) は、加熱処理による窒素原子の挙動を示すモデルである。酸化物半導体膜 3 1 に含まれる窒素原子 N (ここでは 2 つの窒素原子) が加熱処理により、酸化物半導体膜 3 1、酸化物半導体膜 3 1 および酸化物絶縁膜 3 2 の界面、または酸化物絶縁膜 3 2 若しくは表面において結合し、窒素分子となり、酸化物半導体膜 3 1 から脱離する。

【 0 1 7 1 】

図 2 6 (B) は、加熱処理による水素原子および酸素原子の挙動を示すモデルである。酸化物半導体膜 3 1 に含まれる水素原子 H (ここでは 2 つの水素原子) が加熱処理により酸化物絶縁膜 3 2 に移動した後、酸化物絶縁膜 3 2 またはその表面において、化学量論的組成を満たす酸素よりも多くの酸素原子 $e \times O$ と結合し、水分子となり、酸化物絶縁膜 3 2 から脱離する。

【 0 1 7 2 】

図 2 6 (C) は、加熱処理による水素原子および酸素原子の別の挙動を示すモデルである。酸化物半導体膜 3 1 に含まれる水素原子 H が、化学量論的組成を満たす酸素よりも多くの酸素原子 $e \times O$ と、加熱処理により、酸化物半導体膜 3 1、または酸化物半導体膜 3 1 および酸化物絶縁膜 3 2 の界面において結合し、水分子となり、酸化物絶縁膜 3 2 から脱離する。

【 0 1 7 3 】

図 2 6 (D) および図 2 6 (E) は、加熱処理による水素原子および酸素原子の別の挙動を示すモデルである。酸化物半導体膜 3 1 に含まれる水素原子 H および酸素原子 O が、加熱処理により、酸化物半導体膜 3 1、酸化物半導体膜 3 1 および酸化物絶縁膜 3 2 の界

10

20

30

40

50

面、または酸化物絶縁膜 3 2 若しくはその表面において結合し、水分子となり、酸化物絶縁膜 3 2 から脱離する。このとき、酸化物半導体膜 3 1 において、酸素原子が脱離した位置は図 2 6 (E) に示すように、酸素欠損 V_o となるが、酸化物絶縁膜 3 2 に含まれる化学量論的組成を満たす酸素よりも多くの酸素原子 $e_x O$ が酸素欠損 V_o の位置へ移動し、酸素欠損 V_o を補填し、酸素原子 O となる。

【 0 1 7 4 】

以上のことから、加熱処理によって、酸化物半導体膜 3 1 から、窒素、水素、水の一以上が脱離することで、膜中の窒素、水素、および水の含有量を低減することができる。

【 0 1 7 5 】

次に、加熱処理による、酸化物半導体膜 3 1 の酸素欠損の変化のモデルについて、図 2 7 を用いて説明する。

10

【 0 1 7 6 】

化学量論的組成を満たす酸素よりも多くの酸素が酸化物半導体膜 3 1 に移動すると、化学量論的組成を満たす酸素よりも多くの酸素は、第 1 の酸素原子の位置から第 1 の酸素原子を押し出す。また、追い出された第 1 の酸素原子は第 2 の酸素原子の位置へ移動し、第 2 の酸素原子を押し出す。このように、化学量論的組成を満たす酸素よりも多くの酸素が酸化物半導体膜 3 1 に移動すると、複数の酸素原子の間において、酸素原子の押し出しが順に繰り返される。図 2 7 においては、複数の酸素原子の間における酸素原子の押し出しを省略し、酸化物半導体膜 3 1 に含まれる 3 つの酸素欠損 ($V_o_1 \sim V_o_3$) と、酸素を供給することができる酸化物絶縁膜 3 2 に含まれる酸素、具体的には化学量論的組成を満たす酸素よりも多くの酸素原子 ($e_x O_1 \sim e_x O_3$) を用いて、酸素欠損の変化のモデルについて説明する。なお、酸化物絶縁膜 3 2 は、低電力条件で形成され、被覆性が高い酸化物絶縁膜 3 2 a と、酸素を供給することができる酸化物絶縁膜 3 2 b の積層膜である。

20

【 0 1 7 7 】

図 2 7 においては、酸化物半導体膜 3 1 に含まれる 3 つの酸素欠損 ($V_o_1 \sim V_o_3$) と、酸素を供給することができる酸化物絶縁膜 3 2 b に含まれる酸素、具体的には化学量論的組成を満たす酸素よりも多くの酸素原子 ($e_x O_1 \sim e_x O_3$) を示す。

【 0 1 7 8 】

図 2 7 (A) は、加熱処理による、酸素欠損 V_o_1 と、酸素原子 $e_x O_1$ との反応を示す。化学量論的組成を満たす酸素よりも多くの酸素原子 $e_x O_1$ が、加熱処理により、酸化物半導体膜 3 1 に含まれる酸素欠損 V_o_1 の位置に移動し、酸素欠損 V_o_1 を補填し、酸素原子 O_1 となる。

30

【 0 1 7 9 】

次に、図 2 7 (B) に示すように、化学量論的組成を満たす酸素よりも多くの酸素原子 $e_x O_2$ が、酸化物半導体膜 3 1 に含まれる酸素原子 O_1 の位置に近づくと、酸素原子 O_1 の位置から、酸素原子 O が脱離する。脱離した酸素原子 O は、酸素欠損 V_o_2 の位置へ移動し、酸素欠損 V_o_2 を補填し、酸素原子 O_2 となる。一方、酸素原子が脱離した酸素原子 O_1 の位置は酸素欠損となるが、当該酸素欠損の位置に酸素原子 $e_x O_2$ が移動し、酸素原子 $O_1 a$ となる。

40

【 0 1 8 0 】

次に、図 2 7 (C) に示すように、化学量論的組成を満たす酸素よりも多くの酸素原子 $e_x O_3$ が、酸化物半導体膜 3 1 に含まれる酸素原子 $O_1 a$ の位置に近づくと、酸素原子 $O_1 a$ の位置から、酸素原子 O が脱離する。脱離した酸素原子 O は、酸素原子 O_2 の位置へ移動する。酸素原子 O_2 から酸素原子 O が脱離する。脱離した酸素原子 O は、酸素欠損 V_o_3 を補填し、酸素原子 O_3 となる。一方、酸素原子が脱離した酸素原子 $O_1 a$ の位置は酸素欠損となるが、当該酸素欠損を酸素原子 $e_x O_3$ が移動し、酸素原子 $O_1 b$ となる。また、酸素原子が脱離した酸素原子 O_2 の位置においても同様に、酸素欠損となるが、当該酸素欠損を酸素原子 $O_1 a$ から脱離した酸素が移動し、酸素原子 $O_2 a$ となる。

50

【 0 1 8 1 】

以上の工程により、酸素を供給することができる酸化物絶縁膜 3 2 b に含まれる酸素が酸化物半導体膜 3 1 に含まれる酸素欠損を補填することが可能である。また、酸化物半導体膜 3 1 の表面にある酸素欠損だけでなく、膜中の酸素欠損も加熱処理により補填される。以上のことから、加熱しながら酸素を供給することができる酸化物絶縁膜 3 2 b を形成することで、または酸素を供給することができる酸化物絶縁膜 3 2 b を設けた後、加熱処理をすることで、酸化物半導体膜 3 1 に含まれる酸素欠損量を低減することが可能である。

【 0 1 8 2 】

また、酸化物半導体膜 3 1 のバックチャンネルに酸化物絶縁膜 3 2 a として設けた酸素を透過する酸化絶縁膜を介して、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜 3 2 b を設けることで、酸化物半導体膜 3 1 のバックチャンネル側に酸素を移動させることが可能であり、当該領域の酸素欠損を低減することができる。

10

【 0 1 8 3 】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【 0 1 8 4 】

(実施の形態 5)

上記実施の形態で一例を示したトランジスタを用いて表示機能を有する半導体装置(表示装置ともいう。)を作製することができる。また、トランジスタを含む駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。本実施の形態では、上記実施の形態で一例を示したトランジスタを用いた表示装置の例について、図 9 乃至図 1 2 を用いて説明する。なお、図 1 0 (A)、図 1 0 (B) および図 1 1 は、図 9 (B) 中で M - N の一点鎖線で示した部位の断面構成を示す断面図である。

20

【 0 1 8 5 】

図 9 (A) において、第 1 の基板 9 0 1 上に設けられた画素部 9 0 2 を囲むようにして、シール材 9 0 5 が設けられ、第 2 の基板 9 0 6 によって封止されている。図 9 (A) においては、第 1 の基板 9 0 1 上のシール材 9 0 5 によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体または多結晶半導体で形成された信号線駆動回路 9 0 3、および走査線駆動回路 9 0 4 が実装されている。また、信号線駆動回路 9 0 3、走査線駆動回路 9 0 4、または画素部 9 0 2 に与えられる各種信号および電位は、FPC (Flexible printed circuit) 9 1 8 a、FPC 9 1 8 b から供給されている。

30

【 0 1 8 6 】

図 9 (B) および図 9 (C) において、第 1 の基板 9 0 1 上に設けられた画素部 9 0 2 と、走査線駆動回路 9 0 4 とを囲むようにして、シール材 9 0 5 が設けられている。また画素部 9 0 2 と、走査線駆動回路 9 0 4 の上に第 2 の基板 9 0 6 が設けられている。よって画素部 9 0 2 と、走査線駆動回路 9 0 4 とは、第 1 の基板 9 0 1 とシール材 9 0 5 と第 2 の基板 9 0 6 とによって、表示素子と共に封止されている。図 9 (B) および図 9 (C) においては、第 1 の基板 9 0 1 上のシール材 9 0 5 によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体または多結晶半導体で形成された信号線駆動回路 9 0 3 が実装されている。図 9 (B) および図 9 (C) においては、信号線駆動回路 9 0 3、走査線駆動回路 9 0 4、または画素部 9 0 2 に与えられる各種信号および電位は、FPC 9 1 8 から供給されている。

40

【 0 1 8 7 】

また、図 9 (B) および図 9 (C) においては、信号線駆動回路 9 0 3 を別途形成し、第 1 の基板 9 0 1 に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

50

【0188】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG (Chip On Glass) 方法、ワイヤボンディング方法、或いはTAB (Tape Automated Bonding) 方法などを用いることができる。図9(A)は、COG方法により信号線駆動回路903、走査線駆動回路904を実装する例であり、図9(B)は、COG方法により信号線駆動回路903を実装する例であり、図9(C)は、TAB方法により信号線駆動回路903を実装する例である。

【0189】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。

10

【0190】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源(照明装置含む。)を指す。また、コネクタ、例えばFPCもしくはTABテープもしくはTCPが取り付けられたモジュール、TCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式によりIC(集積回路)が直接実装されたモジュールも全て表示装置に含むものとする。

【0191】

また、第1の基板上に設けられた画素部および走査線駆動回路は、トランジスタを複数有しており、上記実施の形態で示したトランジスタを適用することができる。

【0192】

表示装置に設けられる表示素子としては液晶素子(液晶表示素子ともいう)、発光素子(発光表示素子ともいう。)、を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子とその範疇に含んでおり、具体的には無機EL(Electro Luminescence)素子、有機EL素子等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

20

【0193】

図10(A)に示す表示装置は、接続端子電極915および端子電極916を有しており、接続端子電極915および端子電極916はFPC918が有する端子と異方性導電剤919を介して、電氣的に接続されている。

【0194】

接続端子電極915は、第1の電極930と同じ導電膜から形成され、端子電極916は、トランジスタ910、トランジスタ911のソース電極およびドレイン電極(以降、一对の電極ともいう)と同じ導電膜で形成されている。

30

【0195】

図10(B)に示す表示装置は、接続端子電極915a、接続端子電極915bおよび端子電極916を有しており、接続端子電極915a、接続端子電極915bおよび端子電極916はFPC918が有する端子と異方性導電剤919を介して、電氣的に接続されている。

【0196】

接続端子電極915aは、第1の電極930と同じ導電膜から形成され、接続端子電極915bは、第3の電極941と同じ導電膜から形成され、端子電極916は、トランジスタ910、トランジスタ911の一对の電極と同じ導電膜で形成されている。

40

【0197】

また、図11で示すように、半導体装置は接続端子電極955および端子電極916を有しており、接続端子電極955および端子電極916はFPC918が有する端子と異方性導電剤919を介して、電氣的に接続されている。

【0198】

接続端子電極955は、第2の電極931と同じ導電膜から形成され、端子電極916は、トランジスタ910、トランジスタ911の一对の電極と同じ導電膜で形成されている。

50

【 0 1 9 9 】

また、第1の基板901上に設けられた画素部902と、走査線駆動回路904は、トランジスタを複数有しており、図10および図11では、画素部902に含まれるトランジスタ910と、走査線駆動回路904に含まれるトランジスタ911とを例示している。図10(A)および図10(B)では、トランジスタ910およびトランジスタ911には実施の形態1に示す絶縁膜412に相当する絶縁膜924が設けられ、絶縁膜924の上にさらに平坦化膜として機能する層間絶縁膜921が設けられている。なお、絶縁膜923は下地膜として機能する絶縁膜である。

【 0 2 0 0 】

本実施の形態では、トランジスタ910、トランジスタ911として、上記実施の形態で示したトランジスタを適用することができる。

10

【 0 2 0 1 】

また、図11では、絶縁膜924上において、駆動回路用のトランジスタ911の半導体膜のチャネル形成領域と重なる位置に導電膜917が設けられている例を示している。なお、半導体膜には酸化物半導体膜を用いている。導電膜917を酸化物半導体膜のチャネル形成領域と重なる位置に設けることによって、BTストレス試験前後におけるトランジスタ911のしきい値電圧の変動量をさらに低減することができる。また、導電膜917の電位は、トランジスタ911のゲート電極と同じでもよいし、異なってもよく、導電膜を第2のゲート電極として機能させることもできる。また、導電膜917の電位は、GND、0V、或いはフローティング状態であってもよい。

20

【 0 2 0 2 】

また、導電膜917は外部の電場を遮蔽する機能も有する。すなわち外部の電場が内部(トランジスタを含む回路部)に作用しないようにする機能(特に静電気に対する静電遮蔽機能)も有する。導電膜917の遮蔽機能により、静電気などの外部の電場の影響によりトランジスタの電気的な特性が変動することを防止することができる。導電膜917は、上記実施の形態で示した、いずれのトランジスタにも適用可能である。

【 0 2 0 3 】

画素部902に設けられたトランジスタ910は表示素子と電気的に接続し、表示パネルを構成する。表示素子は表示を行うことができれば特に限定されず、様々な表示素子を用いることができる。

30

【 0 2 0 4 】

表示素子に電圧を印加する第1の電極および第2の電極(画素電極、共通電極、対向電極などともいう)においては、取り出す光の方向、電極が設けられる場所、および電極のパターン構造によって透光性、反射性を選択すればよい。

【 0 2 0 5 】

第1の電極930、第2の電極931、第3の電極941は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物(以下、ITOと示す)、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

40

【 0 2 0 6 】

また、第1の電極930、第2の電極931、第3の電極941は、タングステン(W)、モリブデン(Mo)、ジルコニウム(Zr)、ハフニウム(Hf)、バナジウム(V)、ニオブ(Nb)、タンタル(Ta)、クロム(Cr)、コバルト(Co)、ニッケル(Ni)、チタン(Ti)、白金(Pt)、アルミニウム(Al)、銅(Cu)、銀(Ag)等の金属、またはその合金、若しくはその金属窒化物から一つ、または複数種を用いて形成することができる。

【 0 2 0 7 】

また、第1の電極930、第2の電極931、第3の電極941として、導電性高分子(導電性ポリマーともいう)を含む導電性組成物を用いて形成することができる。導電性

50

高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

【0208】

図10に表示素子として液晶素子を用いた液晶表示装置の例を示す。図10(A)は、縦電界方式を採用する例である。

【0209】

図10(A)において、表示素子である液晶素子913は、第1の電極930、第2の電極931、および液晶層908を含む。なお、液晶層908を挟持するように配向膜として機能する絶縁膜932、絶縁膜933が設けられている。また、第2の電極931は第2の基板906側に設けられ、第1の電極930と第2の電極931とは液晶層908を介して重なる構成となっている。

10

【0210】

図10(B)において、表示素子である液晶素子943は、層間絶縁膜921上に形成される第1の電極930、第3の電極941、および液晶層908を含む。第3の電極941は共通電極として機能する。第1の電極930および第3の電極941の間には絶縁膜944が設けられている。絶縁膜944は窒化シリコン膜を用いて形成する。なお、液晶層908を挟持するように配向膜として機能する絶縁膜932、絶縁膜933が設けられている。

20

【0211】

また、スペーサ935は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、第1の電極930と第2の電極931との間隔(セルギャップ)を制御するために設けられている。なお、球状のスペーサを用いても良い。

【0212】

表示素子として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0213】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するためにカイラル剤を混合させた液晶組成物を用いて液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が1ms以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。

30

【0214】

第1の基板901および第2の基板906はシール材925によって固定されている。シール材925は、熱硬化樹脂、光硬化樹脂などの有機樹脂を用いることができる。

40

【0215】

なお、図10(A)に示す液晶表示装置においては、シール材925は、ゲート絶縁膜922と接し、層間絶縁膜921がシール材925の内側に設けられている。なお、ゲート絶縁膜922は、窒化シリコン膜および酸化窒化シリコン膜を積層して形成する。また、絶縁膜924を選択的にエッチングする際に、ゲート絶縁膜922の上層の酸化窒化シリコン膜をエッチングして、窒化シリコン膜を露出させることが好ましい。この結果、シール材925とゲート絶縁膜922に形成される窒化シリコン膜が接する構造となり、外部からの水がシール材925の内部に浸入することを抑制することが可能である。

50

【 0 2 1 6 】

また、図 1 0 (B) に示す液晶表示装置において、シール材 9 2 5 は絶縁膜 9 2 4 と接している。層間絶縁膜 9 2 1 がシール材 9 2 5 の内側に設けられていると共に、シール材 9 2 5 と絶縁膜 9 2 4 の表面の窒化シリコン膜が接するため、外部からの水がシール材 9 2 5 の内部に浸入することを抑制することが可能である。

【 0 2 1 7 】

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。高純度の酸化半導体膜を有するトランジスタを用いることにより、各画素における液晶容量に対して 1 / 3 以下、好ましくは 1 / 5 以下の容量の大きさを有する保持容量を設ければ充分であるため、画素における開口率を高めることができる。

10

【 0 2 1 8 】

また、表示装置において、ブラックマトリクス（遮光膜）、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設ける。例えば、偏光基板および位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

【 0 2 1 9 】

また、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、R G B（R は赤、G は緑、B は青を表す。）の三色に限定されない。例えば、R G B W（W は白を表す。）、または R G B に、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、本発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

20

【 0 2 2 0 】

図 1 2 に、図 1 0 (A) に示す表示装置において、基板 9 0 6 に設けられた第 2 の電極 9 3 1 と電氣的に接続するための共通接続部（パッド部）を、基板 9 0 1 上に形成する例を示す。

【 0 2 2 1 】

共通接続部は、基板 9 0 1 と基板 9 0 6 とを接着するためのシール材と重なる位置に配置され、シール材に含まれる導電性粒子を介して第 2 の電極 9 3 1 と電氣的に接続される。または、シール材と重ならない箇所（但し、画素部を除く）に共通接続部を設け、共通接続部に重なるように導電性粒子を含むペーストをシール材とは別途設けて第 2 の電極 9 3 1 と電氣的に接続してもよい。

30

【 0 2 2 2 】

図 1 2 (A) は、共通接続部の断面図であり、図 1 2 (B) に示す上面図の I - J に相当する。

【 0 2 2 3 】

共通電位線 9 7 5 は、ゲート絶縁膜 9 2 2 上に設けられ、図 1 0 に示すトランジスタ 9 1 0 のソース電極 9 7 1 またはドレイン電極 9 7 3 と同じ材料および同じ工程で作製される。

40

【 0 2 2 4 】

また、共通電位線 9 7 5 は、絶縁膜 9 2 4 および層間絶縁膜 9 2 1 で覆われ、絶縁膜 9 2 4 および層間絶縁膜 9 2 1 は、共通電位線 9 7 5 と重なる位置に複数の開口部を有している。この開口部は、トランジスタ 9 1 0 のソース電極 9 7 1 またはドレイン電極 9 7 3 の一方と、第 1 の電極 9 3 0 とを接続するコンタクトホールと同じ工程で作製される。

【 0 2 2 5 】

また、共通電位線 9 7 5 および共通電極 9 7 7 が開口部において接続する。共通電極 9 7 7 は、層間絶縁膜 9 2 1 上に設けられ、接続端子電極 9 1 5 や、画素部の第 1 の電極 9 3 0 と同じ材料および同じ工程で作製される。

50

【 0 2 2 6 】

このように、画素部 9 0 2 のスイッチング素子の作製工程と共通させて共通接続部を作製することができる。

【 0 2 2 7 】

共通電極 9 7 7 は、シール材に含まれる導電性粒子と接触する電極であり、基板 9 0 6 の第 2 の電極 9 3 1 と電氣的に接続が行われる。

【 0 2 2 8 】

また、図 1 2 (C) に示すように、共通電位線 9 8 5 を、トランジスタ 9 1 0 のゲート電極と同じ材料、同じ工程で作製してもよい。

【 0 2 2 9 】

図 1 2 (C) に示す共通接続部において、共通電位線 9 8 5 は、ゲート絶縁膜 9 2 2、絶縁膜 9 2 4、および層間絶縁膜 9 2 1 の下層に設けられ、ゲート絶縁膜 9 2 2、絶縁膜 9 2 4、および層間絶縁膜 9 2 1 は、共通電位線 9 8 5 と重なる位置に複数の開口部を有する。該開口部は、トランジスタ 9 1 0 のソース電極 9 7 1 またはドレイン電極 9 7 3 の一方と第 1 の電極 9 3 0 とを接続するコンタクトホールと同じ工程で絶縁膜 9 2 4 および層間絶縁膜 9 2 1 をエッチングした後、さらにゲート絶縁膜 9 2 2 を選択的にエッチングすることで形成される。

【 0 2 3 0 】

また、共通電位線 9 8 5 および共通電極 9 8 7 が開口部において接続する。共通電極 9 8 7 は、層間絶縁膜 9 2 1 上に設けられ、接続端子電極 9 1 5 や、画素部の第 1 の電極 9 3 0 と同じ材料および同じ工程で作製される。

【 0 2 3 1 】

なお、図 1 0 (B) に示す F F S モードの液晶表示装置においては、共通電極 9 7 7、9 8 7 はそれぞれ、第 3 の電極 9 4 1 と接続する。

【 0 2 3 2 】

次に、表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子を適用することができる。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機 E L 素子、後者は無機 E L 素子と呼ばれている。

【 0 2 3 3 】

有機 E L 素子は、発光素子に電圧を印加することにより、一对の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【 0 2 3 4 】

無機 E L 素子は、その素子構成により、分散型無機 E L 素子と薄膜型無機 E L 素子とに分類される。分散型無機 E L 素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー - アクセプター再結合型発光である。薄膜型無機 E L 素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機 E L 素子を用いて説明する。

【 0 2 3 5 】

発光素子は発光を取り出すために少なくとも一对の電極の一方が透明であればよい。そして、基板上にトランジスタおよび発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側および基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、どの射出構造の発光素子も適用することができる。

【 0 2 3 6 】

10

20

30

40

50

図 1 1 に表示素子として発光素子を用いた発光装置の例を示す。表示素子である発光素子 9 6 3 は、画素部 9 0 2 に設けられたトランジスタ 9 1 0 と電氣的に接続している。なお、発光素子 9 6 3 の構成は、第 1 の電極 9 3 0、発光層 9 5 1、第 2 の電極 9 3 1 の積層構造であるが、示した構成に限定されない。発光素子 9 6 3 から取り出す光の方向などに合わせて、発光素子 9 6 3 の構成は適宜変えることができる。

【 0 2 3 7 】

層間絶縁膜 9 2 1 と第 1 の電極 9 3 0 の間に、窒化シリコン膜 9 5 0 を有する。窒化シリコン膜 9 5 0 は、層間絶縁膜 9 2 1 および絶縁膜 9 2 4 の側面と接する。窒化シリコン膜 9 5 0 および第 1 の電極 9 3 0 の端部上に隔壁 9 6 0 を有する。隔壁 9 6 0 は、有機絶縁材料、または無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第 1 の電極 9 3 0 上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

10

【 0 2 3 8 】

発光層 9 5 1 は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【 0 2 3 9 】

発光素子 9 6 3 に酸素、水素、水分、二酸化炭素等が浸入しないように、第 2 の電極 9 3 1 および隔壁 9 6 0 上に保護層を形成してもよい。保護層としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、DLC 膜等を形成することができる。また、第 1 の基板 9 0 1、第 2 の基板 9 0 6、およびシール材 9 3 6 によって封止された空間には充填材 9 6 4 が設けられ密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

20

【 0 2 4 0 】

シール材 9 3 6 は熱硬化樹脂、光硬化樹脂などの有機樹脂や、低融点ガラスを含むフリットガラスなどを用いることができる。フリットガラスは、水や酸素などの不純物に対してバリア性が高いため好ましい。また、シール材 9 3 6 としてフリットガラスを用いる場合、図 1 1 に示すように、窒化シリコン膜 9 5 0 上にフリットガラスを設けることで、窒化シリコン膜 9 5 0 およびフリットガラスの密着性を高めると共に、外部からシール材 9 3 6 内部への水の浸入を妨げることができる。

30

【 0 2 4 1 】

充填材 9 6 4 としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル樹脂、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。例えば充填材として窒素を用いればよい。

【 0 2 4 2 】

また、必要であれば、発光素子の射出面に偏光板、または円偏光板（楕円偏光板を含む）、位相差板（ / 4 板、 / 2 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板または円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

40

【 0 2 4 3 】

また、トランジスタは静電気などにより破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

【 0 2 4 4 】

以上のように上記実施の形態で示したトランジスタを適用することで、表示機能を有する信頼性のよい半導体装置を提供することができる。

【 0 2 4 5 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可

50

能である。

【0246】

(実施の形態6)

上述した先の実施の形態のトランジスタを用いて、対象物の情報を読み取るイメージセンサ機能を有する半導体装置を作製することができる。

【0247】

図13(A)に、イメージセンサ機能を有する半導体装置の一例を示す。図13(A)はフォトセンサの等価回路であり、図13(B)はフォトセンサの一部を示す断面図である。

【0248】

フォトダイオード602は、一方の電極がフォトダイオードリセット信号線658に、他方の電極がトランジスタ640のゲートに電氣的に接続されている。トランジスタ640は、ソースまたはドレインの一方がフォトセンサ基準信号線672に、ソースまたはドレインの他方がトランジスタ656のソースまたはドレインの一方に電氣的に接続されている。トランジスタ656は、ゲートがゲート信号線659に、ソースまたはドレインの他方がフォトセンサ出力信号線671に電氣的に接続されている。

【0249】

なお、本明細書における回路図において、酸化物半導体膜を用いるトランジスタと明確に判明できるように、酸化物半導体膜を用いるトランジスタの記号には「OS」と記載している。図13(A)において、トランジスタ640、トランジスタ656は先の実施の形態に示したトランジスタが適用でき、酸化物半導体膜を用いるトランジスタである。本実施の形態では、実施の形態1で示したトランジスタ450と同様な構造を有するトランジスタを適用する例を示す。

【0250】

図13(B)は、フォトセンサにおけるフォトダイオード602およびトランジスタ640に示す断面図であり、絶縁表面を有する基板601(素子基板)上に、センサとして機能するフォトダイオード602およびトランジスタ640が設けられている。フォトダイオード602、トランジスタ640の上には接着層608を用いて基板613が設けられている。

【0251】

トランジスタ640上には絶縁膜632、平坦化膜633、平坦化膜634が設けられている。フォトダイオード602は、平坦化膜633上に形成された電極641bと、電極641b上に順に積層された第1の半導体膜606a、第2の半導体膜606b、および第3の半導体膜606cと、平坦化膜634上に設けられ、第1乃至第3の半導体膜を介して電極641bと電氣的に接続する電極642と、電極641bと同じ層に設けられ、電極642と電氣的に接続する電極641aと、を有している。

【0252】

電極641bは、平坦化膜634に形成された導電膜643と電氣的に接続し、電極642は電極641aを介して導電膜645と電氣的に接続している。導電膜645は、トランジスタ640のゲート電極と電氣的に接続しており、フォトダイオード602はトランジスタ640と電氣的に接続している。

【0253】

ここでは、第1の半導体膜606aとしてp型の導電型を有する半導体膜と、第2の半導体膜606bとして高抵抗な半導体膜(i型半導体膜)、第3の半導体膜606cとしてn型の導電型を有する半導体膜を積層するpin型のフォトダイオードを例示している。

【0254】

第1の半導体膜606aはp型半導体膜であり、p型を付与する不純物元素を含むアモルファスシリコン膜により形成することができる。第1の半導体膜606aの形成には13族の不純物元素(例えばボロン(B))を含む半導体材料ガスを用いて、プラズマC V

10

20

30

40

50

D法により形成する。半導体材料ガスとしてはシラン (SiH_4) を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、LPCVD法、気相成長法、またはスパッタリング法等を用いればよい。第1の半導体膜606aの膜厚は10nm以上50nm以下となるよう形成することが好ましい。

【0255】

第2の半導体膜606bは、i型半導体膜(真性半導体膜)であり、アモルファスシリコン膜により形成する。第2の半導体膜606bの形成には、半導体材料ガスを用いて、アモルファスシリコン膜をプラズマCVD法により形成する。半導体材料ガスとしては、シラン (SiH_4) を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。第2の半導体膜606bの形成は、LPCVD法、気相成長法、スパッタリング法等により行ってもよい。第2の半導体膜606bの膜厚は200nm以上1000nm以下となるように形成することが好ましい。

【0256】

第3の半導体膜606cは、n型半導体膜であり、n型を付与する不純物元素を含むアモルファスシリコン膜により形成する。第3の半導体膜606cの形成には、15族の不純物元素(例えばリン(P))を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン (SiH_4) を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、LPCVD法、気相成長法、またはスパッタリング法等を用いればよい。第3の半導体膜606cの膜厚は20nm以上200nm以下となるよう形成することが好ましい。

【0257】

また、第1の半導体膜606a、第2の半導体膜606b、および第3の半導体膜606cは、アモルファス半導体ではなく、多結晶半導体を用いて形成してもよいし、セミアモルファス(Semi Amorphous Semiconductor: SAS)半導体を用いて形成してもよい。

【0258】

また、光電効果で発生した正孔の移動度は電子の移動度に比べて小さいため、pin型のフォトダイオードはp型の半導体膜側を受光面とする方がよい特性を示す。ここでは、pin型のフォトダイオードが形成されている基板601の面からフォトダイオード602が受ける光を電気信号に変換する例を示す。また、受光面とした半導体膜側とは逆の導電型を有する半導体膜側からの光は外乱光となるため、電極は遮光性を有する導電膜を用いるとよい。また、n型の半導体膜側を受光面として用いることもできる。

【0259】

絶縁膜632、平坦化膜633、平坦化膜634としては、絶縁性材料を用いて、その材料に応じて、スパッタリング法、プラズマCVD法、スピコート、ディップ、スプレー塗布、液滴吐出法(インクジェット法)、スクリーン印刷、オフセット印刷等を用いて形成することができる。なお、絶縁膜632は、実施の形態1の絶縁膜412と同様のものを用いる。

【0260】

平坦化膜633、平坦化膜634としては、例えばポリイミド、アクリル樹脂、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機絶縁材料を用いることができる。また、上記有機絶縁材料の他に、低誘電率材料(low-k材料)、

10

20

30

40

50

シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等の単層、または積層を用いることができる。

【0261】

フォトダイオード602に入射する光を検出することによって、被検出物の情報を読み取ることができる。なお、被検出物の情報を読み取る際にバックライトなどの光源を用いることができる。

【0262】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【0263】

（実施の形態7）

本明細書に開示する半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、遊技機（パチンコ機、スロットマシン等）、ゲーム筐体が挙げられる。これらの電子機器の具体例を図14に示す。

【0264】

図14（A）は、表示部を有するテーブル9000を示している。テーブル9000は、筐体9001に表示部9003が組み込まれており、表示部9003により映像を表示することが可能である。なお、4本の脚部9002により筐体9001を支持した構成を示している。また、電力供給のための電源コード9005を筐体9001に有している。

【0265】

上記実施の形態のいずれかに示すトランジスタは、表示部9003に用いることが可能であり、電子機器に高い信頼性を付与することができる。

【0266】

表示部9003は、タッチ入力機能を有しており、テーブル9000の表示部9003に表示された表示ボタン9004を指などで触れることで、画面操作や、情報を入力することができ、また他の家電製品との通信を可能とする、または制御を可能とすることで、画面操作により他の家電製品をコントロールする制御装置としてもよい。例えば、実施の形態6に示したイメージセンサ機能を有する半導体装置を用いれば、表示部9003にタッチ入力機能を持たせることができる。

【0267】

また、筐体9001に設けられたヒンジによって、表示部9003の画面を床に対して垂直に立てることもでき、テレビジョン装置としても利用できる。狭い部屋においては、大きな画面のテレビジョン装置は設置すると自由な空間が狭くなってしまうが、テーブルに表示部が内蔵されていれば、部屋の空間を有効に利用することができる。

【0268】

図14（B）は、テレビジョン装置9100を示している。テレビジョン装置9100は、筐体9101に表示部9103が組み込まれており、表示部9103により映像を表示することが可能である。なお、ここではスタンド9105により筐体9101を支持した構成を示している。

【0269】

テレビジョン装置9100の操作は、筐体9101が備える操作スイッチや、別体のリモコン操作機9110により行うことができる。リモコン操作機9110が備える操作キー9109により、チャンネルや音量の操作を行うことができ、表示部9103に表示される映像を操作することができる。また、リモコン操作機9110に、当該リモコン操作機9110から出力する情報を表示する表示部9107を設ける構成としてもよい。

【0270】

図14（B）に示すテレビジョン装置9100は、受信機やモデムなどを備えている。

10

20

30

40

50

テレビジョン装置 9 1 0 0 は、受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

【 0 2 7 1 】

上記実施の形態のいずれかに示すトランジスタは、表示部 9 1 0 3、表示部 9 1 0 7 に用いることが可能であり、テレビジョン装置、およびリモコン操作機に高い信頼性を付与することができる。

【 0 2 7 2 】

図 1 4 (C) はコンピュータであり、本体 9 2 0 1、筐体 9 2 0 2、表示部 9 2 0 3、
キーボード 9 2 0 4、外部接続ポート 9 2 0 5、ポインティングデバイス 9 2 0 6 等を含む。

10

【 0 2 7 3 】

上記実施の形態のいずれかに示すトランジスタは、表示部 9 2 0 3 に用いることが可能であり、コンピュータに高い信頼性を付与することができる。

【 0 2 7 4 】

図 1 5 (A) および図 1 5 (B) は 2 つ折り可能なタブレット型端末である。図 1 5 (A) は、開いた状態であり、タブレット型端末は、筐体 9 6 3 0、表示部 9 6 3 1 a、表示部 9 6 3 1 b、表示モード切り替えスイッチ 9 0 3 4、電源スイッチ 9 0 3 5、省電力モード切り替えスイッチ 9 0 3 6、留め具 9 0 3 3、操作スイッチ 9 0 3 8、を有する。

20

【 0 2 7 5 】

上記実施の形態のいずれかに示すトランジスタは、表示部 9 6 3 1 a、表示部 9 6 3 1 b に用いることが可能であり、信頼性の高いタブレット型端末とすることが可能となる。

【 0 2 7 6 】

表示部 9 6 3 1 a は、一部をタッチパネルの領域 9 6 3 2 a とすることができ、表示された操作キー 9 6 3 8 に触れることでデータ入力を行うことができる。なお、表示部 9 6 3 1 a においては、一例として半分の領域が表示のみの機能を有する構成、もう半分の領域がタッチパネルの機能を有する構成を示しているが該構成に限定されない。表示部 9 6 3 1 a の全ての領域がタッチパネルの機能を有する構成としても良い。例えば、表示部 9 6 3 1 a の全面をキーボードボタン表示させてタッチパネルとし、表示部 9 6 3 1 b を表示画面として用いることができる。

30

【 0 2 7 7 】

また、表示部 9 6 3 1 b においても表示部 9 6 3 1 a と同様に、表示部 9 6 3 1 b の一部をタッチパネルの領域 9 6 3 2 b とすることができる。また、タッチパネルのキーボード表示切り替えボタン 9 6 3 9 が表示されている位置に指やスタイラスなどでふれることで表示部 9 6 3 1 b にキーボードボタン表示することができる。

【 0 2 7 8 】

また、タッチパネルの領域 9 6 3 2 a とタッチパネルの領域 9 6 3 2 b に対して同時にタッチ入力することもできる。

【 0 2 7 9 】

40

また、表示モード切り替えスイッチ 9 0 3 4 は、縦表示または横表示などの表示の向きを切り替え、白黒表示やカラー表示の切り替えなどを選択できる。省電力モード切り替えスイッチ 9 0 3 6 は、タブレット型端末に内蔵している光センサで検出される使用時の外光の光量に応じて表示の輝度を最適なものとすることができる。タブレット型端末は光センサだけでなく、ジャイロ、加速度センサ等の傾きを検出するセンサなどの他の検出装置を内蔵させてもよい。

【 0 2 8 0 】

また、図 1 5 (A) では表示部 9 6 3 1 b と表示部 9 6 3 1 a の表示面積が同じ例を示しているが特に限定されず、一方のサイズともう一方のサイズが異なってもよく、表示の品質も異なってもよい。例えば一方が他方よりも高精細な表示を行える表示パネ

50

ルとしてもよい。

【0281】

図15(B)は、閉じた状態であり、タブレット型端末は、筐体9630、太陽電池9633、充放電制御回路9634を有する。なお、図15(B)では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ9636を有する構成について示している。

【0282】

なお、タブレット型端末は2つ折り可能なため、未使用時に筐体9630を閉じた状態にすることができる。したがって、表示部9631a、表示部9631bを保護できるため、耐久性に優れ、長期使用の観点からも信頼性の優れたタブレット型端末を提供できる

10

【0283】

また、この他にも図15(A)および図15(B)に示したタブレット型端末は、様々な情報(静止画、動画、テキスト画像など)を表示する機能、カレンダー、日付または時刻などを表示部に表示する機能、表示部に表示した情報をタッチ入力操作または編集するタッチ入力機能、様々なソフトウェア(プログラム)によって処理を制御する機能、等を有することができる。

【0284】

タブレット型端末の表面に装着された太陽電池9633によって、電力をタッチパネル、表示部、または映像信号処理部等に供給することができる。なお、太陽電池9633は、筐体9630の片面又は両面に設けることができ、バッテリー9635の充電を効率的に行う構成である。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

20

【0285】

また、図15(B)に示す充放電制御回路9634の構成、および動作について図15(C)にブロック図を示し説明する。図15(C)には、太陽電池9633、バッテリー9635、DCDCコンバータ9636、コンバータ9637、スイッチSW1乃至SW3、表示部9631について示しており、バッテリー9635、DCDCコンバータ9636、コンバータ9637、スイッチSW1乃至SW3が、図15(B)に示す充放電制御回路9634に対応する箇所となる。

30

【0286】

まず、外光により太陽電池9633により発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー9635を充電するための電圧となるようDCDCコンバータ9636で昇圧または降圧がなされる。そして、表示部9631の動作に太陽電池9633からの電力が用いられる際にはスイッチSW1をオンにし、コンバータ9637で表示部9631に必要な電圧に昇圧または降圧をすることとなる。また、表示部9631での表示を行わない際には、SW1をオフにし、SW2をオンにしてバッテリー9635の充電を行う構成とすればよい。

【0287】

なお、太陽電池9633については、発電手段の一例として示したが、特に限定されず、圧電素子(ピエゾ素子)や熱電変換素子(ペルティエ素子)などの他の発電手段によるバッテリー9635の充電を行う構成であってもよい。例えば、無線(非接触)で電力を送受信して充電する無接点電力伝送モジュールや、また他の充電手段を組み合わせる構成としてもよい。

40

【0288】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【実施例1】

【0289】

本実施例では、開示する発明に係る半導体装置において、トランジスタのソース電極お

50

よびドレイン電極の段差部分の断面観察結果について説明する。

【0290】

まずは、実施例試料のトランジスタの作製方法について説明する。

【0291】

まず、ガラス基板上にゲート電極を形成した。スパッタリング法で厚さ100nmのタングステン膜を形成し、フォトリソグラフィ工程により該タングステン膜上にマスクを形成し、該マスクを用いて該タングステン膜の一部をエッチングし、ゲート電極を形成した。

【0292】

次に、ゲート電極上にゲート絶縁膜を形成した。ゲート絶縁膜として、厚さ50nmの窒化シリコン膜および厚さ200nmの酸化窒化シリコン膜を積層して形成した。窒化シリコン膜は、シラン50sccm、窒素5000sccmをプラズマCVD装置の処理室に供給し、処理室内の圧力を60Paに制御し、27.12MHzの高周波電源を用いて150Wの電力を供給して形成した。酸化窒化シリコン膜は、シラン20sccm、一酸化二窒素3000sccmをプラズマCVD装置の処理室に供給し、処理室内の圧力を40Paに制御し、27.12MHzの高周波電源を用いて100Wの電力を供給して形成した。なお、該窒化シリコン膜および該酸化窒化シリコン膜は、基板温度を350として形成した。

10

【0293】

次に、ゲート絶縁膜を介してゲート電極に重畳する酸化物半導体膜を形成した。ここでは、ゲート絶縁膜上にCAAC-OS膜であるIGZO膜をスパッタリング法で形成し、フォトリソグラフィ工程により該IGZO膜上にマスクを形成し、該マスクを用いて該IGZO膜の一部をエッチングした。その後、エッチングされたIGZO膜に加熱処理を行い、酸化物半導体膜を形成した。なお、本実施例では厚さ35nmのIGZO膜を形成した。

20

【0294】

IGZO膜は、スパッタリングターゲットをIn:Ga:Zn=1:1:1(原子数比)のターゲットとし、スパッタリングガスとして50sccmのアルゴンと50sccmの酸素をスパッタリング装置の処理室内に供給し、処理室内の圧力を0.6Paに制御し、5kWの直流電力を供給して形成した。なお、IGZO膜を形成する際の基板温度は170とした。

30

【0295】

次に、加熱処理を行い、酸化物半導体膜に含まれる水、水素等を脱離させた。ここでは、窒素雰囲気、450、1時間の加熱処理を行った後、窒素および酸素雰囲気、450、1時間の加熱処理を行った。

【0296】

次に、ゲート絶縁膜および酸化物半導体膜上に導電膜を形成し、フォトリソグラフィ工程により該導電膜上にマスクを形成し、該マスクを用いて該導電膜の一部をエッチングし、ソース電極およびドレイン電極を形成した。なお、該ソース電極およびドレイン電極となる導電膜は、厚さ50nmのタングステン膜上に厚さ400nmのアルミニウム膜を形成し、該アルミニウム膜上に厚さ100nmのチタン膜を形成した。

40

【0297】

次に、減圧された処理室に基板を移動し、220で加熱した後、一酸化二窒素が充填された処理室に基板を移動させた。次に、処理室に設けられる上部電極に27.12MHzの高周波電源を用いて150Wの高周波電力を供給して発生させた酸素プラズマに酸化物半導体膜を曝した。

【0298】

次に、上記プラズマ処理の後、大気に曝すことなく、連続的に酸化物半導体膜、ソース電極およびドレイン電極上に絶縁膜を形成した。絶縁膜は、条件A1乃至条件A4の4条件を用いて形成し、それぞれの条件で形成した試料を試料A1乃至試料A4とした。なお

50

、試料A 1乃至試料A 4ともに絶縁膜の厚さを400nmとした。

【0299】

条件1は、絶縁膜として酸化窒化シリコン膜を用い、流量30sccmのシランおよび流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を40Pa、基板温度を220とし、150Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。なお、膜密度は、XRRによって膜全体を測定し、 $2.26\text{g}/\text{cm}^3$ であった。

【0300】

条件2は、絶縁膜として酸化窒化シリコン膜を用い、流量160sccmのシランおよび流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、1500Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。なお、膜密度は、XRRによって膜全体を測定し、 $2.31\text{g}/\text{cm}^3$ であった。

【0301】

条件3は、絶縁膜として窒化シリコン膜を用い、流量50sccmのシラン、流量5000sccmの窒素および流量100sccmのアンモニアを原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、1000Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。なお、膜密度は、XRRによって膜全体を測定し、 $2.50\text{g}/\text{cm}^3$ であった。

【0302】

条件4は、絶縁膜として窒化シリコン膜を用い、流量200sccmのシラン、流量2000sccmの窒素および流量100sccmのアンモニアを原料ガスとし、処理室の圧力を200Pa、基板温度を350とし、2000Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。なお、膜密度は、XRRによって膜全体を測定し、 $2.72\text{g}/\text{cm}^3$ であった。

【0303】

試料A 1乃至試料A 4において、各試料の断面を断面走査透過型電子顕微鏡(STEM: Scanning Transmission Electron Microscopy)で断面観察を行った。図16(A)に試料A 1のSTEM像を、図16(B)に試料A 2のSTEM像を、図17(A)に試料A 3のSTEM像を、図17(B)に試料A 4のSTEM像をそれぞれ示す。

【0304】

図16(A)、図16(B)および図17(A)に示すように、ソース電極およびドレイン電極を覆う絶縁膜中に図中の点線で囲んでいる部分に空隙部が生じていることが確認できた。一方、図17(B)においては、ソース電極およびドレイン電極を覆う絶縁膜中に空隙部の発生は確認されなかった。

【0305】

このことから、試料A 1乃至試料A 4において、ソース電極およびドレイン電極を覆う絶縁膜は、膜密度が $2.26\text{g}/\text{cm}^3$ 以上 $2.50\text{g}/\text{cm}^3$ 以下であると絶縁膜中に空隙部が生じることが示された。

【実施例2】

【0306】

本実施例では、酸化物絶縁膜上に窒化物絶縁膜が形成されているトランジスタの特性の測定結果について説明する。

【0307】

まずは、実施例試料のトランジスタの作製方法について説明する。

【0308】

実施例1と同様に、ガラス基板上にゲート電極、ゲート絶縁膜および酸化物半導体膜を形成し、加熱処理を行い、酸化物半導体膜に含まれる水、水素等を脱離させた。ここでは、窒素雰囲気、450、1時間の加熱処理を行った後、窒素および酸素雰囲気、4

10

20

30

40

50

50、1時間の加熱処理を行った。

【0309】

次に、ゲート絶縁膜および酸化物半導体膜上に導電膜を形成し、フォトリソグラフィ工程により該導電膜上にマスクを形成し、該マスクを用いて該導電膜の一部をエッチングし、ソース電極およびドレイン電極を形成した。

【0310】

次に、減圧された処理室に基板を移動し、220で加熱した後、一酸化二窒素が充填された処理室に基板を移動させた。次に、処理室に設けられる上部電極に27.12MHzの高周波電源を用いて150Wの高周波電力を供給して発生させた酸素プラズマに酸化物半導体膜を曝した。

10

【0311】

ここまでは、実施例1を参照することができる。

【0312】

次に、上記プラズマ処理の後、大気に曝すことなく、連続的に酸化物半導体膜、ソース電極およびドレイン電極上に絶縁膜を形成した。絶縁膜は、酸化物絶縁膜上に窒化物絶縁膜が形成されている積層構造である。酸化物絶縁膜は、厚さ50nmの第1の酸化窒化シリコン膜および厚さ400nmの第2の酸化窒化シリコン膜を積層して形成した。

【0313】

第1の酸化窒化シリコン膜としては、流量30sccmのシランおよび流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を40Pa、基板温度を220とし、150Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。

20

【0314】

第2の酸化窒化シリコン膜としては、流量160sccmのシランおよび流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、1500Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。当該条件により、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化窒化シリコン膜を形成することができる。

【0315】

次に、加熱処理を行い、酸化物絶縁膜から水、水素等を脱離させた。ここでは、窒素および酸素雰囲気、350、1時間の加熱処理を行った。

30

【0316】

次に、酸化物絶縁膜上に窒化物絶縁膜を形成した。窒化物絶縁膜は、厚さ50nmの窒化シリコン膜を形成した。窒化シリコン膜としては、流量200sccmのシラン、流量2000sccmの窒素および流量100sccmのアンモニアを原料ガスとし、処理室の圧力を100Pa、基板温度を350とし、2000Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。

【0317】

次に、絶縁膜（酸化物絶縁膜および窒化物絶縁膜）の一部をエッチングして、ソース電極およびドレイン電極の一部を露出する開口部を形成した。

【0318】

次に、絶縁膜（窒化物絶縁膜）上に層間絶縁膜を形成した。ここでは、組成物を窒化物絶縁膜上に塗布した後、露光および現像を行って、ソース電極またはドレイン電極の一部を露出する開口部を有する層間絶縁膜を形成した。なお、層間絶縁膜として厚さ1.5μmのアクリル樹脂を形成した。この後、加熱処理を行った。当該加熱処理は、温度を250とし、窒素を含む雰囲気、1時間行った。

40

【0319】

次に、ソース電極またはドレイン電極の一部に接続する導電膜を形成した。ここでは、スパッタリング法により厚さ100nmの酸化シリコンを含むITOを形成した。

【0320】

以上の工程により、実施例試料のトランジスタを作製した。

50

【0321】

また、比較例として、実施例試料の絶縁膜が酸化物絶縁膜のみで窒化物絶縁膜が形成されていない比較例試料のトランジスタを作製した。

【0322】

上記の実施例試料および比較例試料において、試料の断面を断面走査透過型電子顕微鏡 (STEM: Scanning Transmission Electron Microscopy) で断面観察を行った。図18(A)に実施例試料のSTEM像を、図18(B)に比較例試料のSTEM像を示す。

【0323】

図18(A)および図18(B)に示すように、ソース電極およびドレイン電極を覆う第1の酸化窒化シリコン膜および第2の酸化窒化シリコン膜中に図中の点線で囲んでいる部分に空隙部が生じていることが確認できた。また、図18(A)に示すように、第2の酸化窒化シリコン膜上の窒化シリコン膜には空隙部が生じていない。窒化シリコン膜によって、空隙部が遮断されていることが確認できた。

10

【0324】

次に、上記の実施例試料および比較例試料のトランジスタの $V_g - I_d$ 特性を測定した。

【0325】

耐湿評価の加速寿命試験として、プレッシャークッカー試験 (PCT: Pressure Cooker Test) を行った。本実施例では、PCTとして温度130、湿度85%、圧力0.23MPaの条件で、実施例試料および比較例試料を1時間保持した。

20

【0326】

実施例試料および比較例試料において、GBT (Gate Bias Temperature) ストレス試験を行った。本実施例では、GBTストレス試験として、ダーク環境下で、 $V_g = -30V$ 、 $V_d = 0V$ 、 $V_s = 0V$ 、ストレス温度60、照射なし、ストレス印加時間1時間で行った。なお、実測値はチャネル長(L)が6 μm 、チャネル幅(W)が50 μm 、酸化膜(ゲート絶縁膜)の膜厚(Tox)が280nmであった。

【0327】

図19(A)は、実施例試料のGBTストレス試験の結果を、図19(B)は、比較例試料のGBTストレス試験の結果を示す。また、図中の点線は、PCTをする前の測定結果、図中の実線は、PCTをした後の測定結果を示している。また、図19において、ドレイン電圧(V_d : [V])が1Vのときと10Vのときの測定結果を示しており、横軸は、ゲート電圧(V_g : [V])、縦軸はドレイン電流(I_d : [A])を示す。なお、「ドレイン電圧(V_d : [V])」とは、ソースを基準としたドレインとソースの電位差であり、「ゲート電圧(V_g : [V])」とは、ソースを基準としたゲートとソースの電位差である。

30

【0328】

図19(A)に示すように、実施例試料のトランジスタは、PCT前後で大きな変化は見られなかった。一方、図19(B)に示すように、比較例試料のトランジスタは、PCT前後で大きく変化しており、PCT後にしきい値がマイナス側にシフトしているのが確認された。

40

【0329】

実施例試料と比較例試料との差異は、第2の酸化窒化シリコン膜上に窒化シリコン膜があるか否かである。よって、PCT後においても窒化シリコン膜の効果により、特性の変動量を抑制することが可能であることが分かった。

【0330】

よって、酸化窒化シリコン膜中の空隙部を窒化シリコン膜で遮断されていることにより、酸化物半導体を用いた半導体装置においても安定した電気特性を付与し、高信頼性を実現することができる。

50

【実施例 3】

【0331】

本実施例では、酸化膜絶縁膜上に窒化物絶縁膜の成膜温度の違いによるトランジスタの特性の測定結果について説明する。

【0332】

まずは、実施例試料のトランジスタの作製方法について説明する。

【0333】

実施例試料は、実施例 2 の実施例試料の窒化シリコン膜の成膜温度を 220 にしたものを試料 B 1、実施例 2 の実施例試料と同様のもの（窒化シリコン膜の成膜温度が 350）を試料 B 2 とする。

10

【0334】

試料 B 1 の窒化シリコン膜としては、流量 50 s c c m のシラン、流量 5000 s c c m の窒素および流量 100 s c c m のアンモニアを原料ガスとし、処理室の圧力を 200 Pa、基板温度を 220 とし、1000 W の高周波電力を平行平板電極に供給したプラズマ CVD 法により形成した。試料 B 2 の窒化シリコン膜の形成方法は、試料 B 1 の窒化シリコン膜の基板温度を 350 とした以外は試料 B 1 と同様である。

【0335】

次に、上記の試料 B 1 および試料 B 2 のトランジスタの $V_g - I_d$ 特性を測定した。

【0336】

耐湿評価の加速寿命試験として、プレッシャークーラー試験 (PCT) を行った。本実施例では、PCT として温度 130、湿度 85%、圧力 0.20 MPa の条件で、試料 B 1 および試料 B 2 を 1 時間保持した。

20

【0337】

試料 B 1 および試料 B 2 において、GBT ストレス試験を行った。本実施例では、GBT ストレス試験として、ダーク環境下で、 $V_g = -30 V \sim 30 V$ 、 $V_d = 0 V$ 、 $V_s = 0 V$ 、ストレス温度 60、照射なし、ストレス印加時間 1 時間で行った。なお、実測値はチャネル長 (L) が 6 μm 、チャネル幅 (W) が 50 μm 、酸化膜 (ゲート絶縁膜) の膜厚 (T_{ox}) が 280 nm であった。

【0338】

図 20 (A1) は、試料 B 1 の PCT 前の GBT ストレス試験の結果を、図 20 (A2) は、試料 B 1 の PCT 後の GBT ストレス試験の結果を示す。また、図 20 (B1) は、試料 B 2 の PCT 前の GBT ストレス試験の結果を、図 20 (B2) は、試料 B 2 の PCT 後の GBT ストレス試験の結果を示す。また、図 20 (A1)、図 20 (A2)、図 20 (B1) および図 20 (B2) において、ドレイン電圧 (V_d : [V]) が 1 V のときと 10 V のときの測定結果を示しており、横軸は、ゲート電圧 (V_g : [V])、縦軸はドレイン電流 (I_d : [A]) および電界効果移動度 (μ_{FE} : [cm^2/Vs]) を示す。また、図 20 (A3) および図 20 (B3) に、試料 B 1 および試料 B 2 の PCT 前後のしきい値の変動量 (V_{th}) とシフト値の変化量 ($Shift$) を示す。

30

【0339】

また、本明細書中において、しきい値電圧 (V_{th}) は、ゲート電圧 (V_g : [V]) を横軸、ドレイン電流の平方根 ($I_d^{(1/2)}$: [A]) を縦軸としてプロットした曲線において、最大傾きである $I_d^{(1/2)}$ の接線を外挿したときの、接線と V_g 軸 (すなわち、 $I_d^{(1/2)}$ が 0 A) との交点のゲート電圧で定義する。なお、本明細書中においては、ドレイン電圧 V_d を 10 V として、しきい値電圧を算出する。

40

【0340】

また、本明細書中において、シフト値 ($Shift$) は、ゲート電圧 (V_g : [V]) を横軸、ドレイン電流 (I_d : [A]) の対数を縦軸にプロットした曲線において、最大傾きである I_d の接線を外挿したときの直線 $I_d = 1.0 \times 10^{-12}$ [A] との交点のゲート電圧で定義する。なお、本明細書中においては、ドレイン電圧 V_d を 10 V として、シフト値を算出する。

50

【0341】

図20(A3)および図20(B3)に示すように、試料B1および試料B2のトランジスタは、PCT前後で若干ではあるがしきい値電圧とシフト値に変化が見られ、劣化しているのが確認できた。また、試料B2(窒化シリコン膜の成膜温度が350)のトランジスタの方が試料B1(窒化シリコン膜の成膜温度が220)のトランジスタよりしきい値電圧とシフト値の変化量が小さいことが確認できた。

【実施例4】

【0342】

本実施例では、絶縁膜の一部である窒化シリコン膜のRBS(Rutherford Backscattering Spectrometry)分析結果および二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)による評価結果について説明する。

10

【0343】

まず、分析した試料について説明する。

【0344】

試料は、シリコンウェハ11上に、プラズマCVD法により窒化シリコン膜12を形成して、作製した(図21参照)。窒化シリコン膜12は、条件C1および条件C2の2条件を用いて形成し、それぞれの条件で形成した試料を試料C1および試料C2とした。

【0345】

条件C1は、シリコンウェハ11を保持する温度を220とし、流量50sccmのシラン、流量5000sccmの窒素および流量100sccmのアンモニアを原料ガスとし、処理室の圧力を200Pa、1000Wの高周波電力を平行平板電極に供給したプラズマCVD法により厚さ100nmの窒化シリコン膜12を形成した。

20

【0346】

条件C2は、シリコンウェハ11を保持する温度を350とし、流量200sccmのシラン、流量2000sccmの窒素および流量100sccmのアンモニアを原料ガスとし、処理室の圧力を200Pa、2000Wの高周波電力を平行平板電極に供給したプラズマCVD法により厚さ300nmの窒化シリコン膜12を形成した。

【0347】

次に、試料C1および試料C2を評価した。RBS結果を表1に示す。

30

【0348】

【表1】

窒化シリコン成膜温度	220°C	350°C	
組成[%]	Si	26.5%	40.0%
	N	45.5%	49.2%
	H	28.1%	10.8%
RBS膜密度[g/cm ³]	2.1	2.6	

【0349】

試料C1には、シリコンが26.5atomic%、窒素が45.5atomic%、水素が28.1atomic%含有されていることが確認された。試料C2には、シリコンが40.0atomic%、窒素が49.2atomic%、水素が10.8atomic%含有されていることが確認された。したがって、試料C2は試料C1に比べて、その組成における水素の割合が低減されていることが確認された。

40

【0350】

次に、SIMS分析結果を図22に示す。

【0351】

図22(A)に試料C1のSIMSによる水素、酸素、フッ素および炭素の濃度プロファイル、図22(B)に試料C2のSIMSによる水素、酸素、フッ素および炭素の濃度プロファイルを示す。

50

【 0 3 5 2 】

また、図 2 2 の S I M S 分析結果の詳細を表 2 に示す。

【 0 3 5 3 】

【表 2】

窒化シリコン膜中濃度[atoms/cm ³]			
窒化シリコン成膜温度		220°C	350°C
定量元素	H	2.8×10^{22}	1.6×10^{22}
	O	1.0×10^{19}	6.8×10^{17}
	F	2.3×10^{19}	7.4×10^{18}
	C	5.5×10^{18}	7.4×10^{17}

10

【 0 3 5 4 】

試料 C 1 には、水素が 2.8×10^{22} atoms/cm³、酸素が 1.0×10^{19} atoms/cm³、フッ素が 2.3×10^{19} atoms/cm³、炭素が 5.5×10^{18} atoms/cm³ 含有されていることが確認された。試料 C 2 には、水素が 1.6×10^{22} atoms/cm³、酸素が 6.8×10^{17} atoms/cm³、フッ素が 7.4×10^{18} atoms/cm³、炭素が 7.4×10^{17} atoms/cm³ 含有されていることが確認された。したがって、RBS 結果と同様に、試料 C 2 は試料 C 1 に比べて、その組成における水素の割合が低減されていることが確認された。また、試料 C 2 は試料 C 1 に比べて、水素、酸素、フッ素および炭素等の不純物の濃度が少ないことが確認された。

20

【実施例 5】

【 0 3 5 5 】

本実施例では、絶縁膜中に生じた空隙部が水や水素等の浸入経路となっているか検証を行った。検証の評価方法としては、SIMS を用いた。

【 0 3 5 6 】

まず、試料について図 2 3 を用いて説明する。試料は、図 2 3 (A) に示す酸化物半導体膜上に電極があって空隙部が発生する試料 D 1 と図 2 3 (B) に示す酸化物半導体膜上に電極がなく、空隙部が発生しない試料 D 2 の 2 種類用意した。

【 0 3 5 7 】

ガラス基板 2 1 上にゲート絶縁膜 2 2 および酸化物半導体膜 2 3 を形成し、加熱処理を行い、酸化物半導体膜 2 3 に含まれる水、水素等を脱離させた。ここでは、窒素雰囲気、450、1 時間の加熱処理を行った後、窒素および酸素雰囲気、450、1 時間の加熱処理を行った。

30

【 0 3 5 8 】

次に、ゲート絶縁膜 2 2 および酸化物半導体膜 2 3 上に導電膜を形成し、フォトリソグラフィ工程により該導電膜上にマスクを形成し、該マスクを用いて該導電膜の一部をエッチングし、電極 2 4 を形成した。

【 0 3 5 9 】

次に、減圧された処理室に基板を移動し、220 で加熱した後、一酸化二窒素が充填された処理室に基板を移動させた。次に、処理室に設けられる上部電極に 27.12 MHz の高周波電源を用いて 150 W の高周波電力を供給して発生させた酸素プラズマに酸化物半導体膜を曝した。

40

【 0 3 6 0 】

ここまでは、実施例 1 を参照することができる。

【 0 3 6 1 】

次に、上記プラズマ処理の後、大気に曝すことなく、連続的に酸化物半導体膜 2 3 および電極 2 4 上に絶縁膜 2 7 を形成した。絶縁膜 2 7 は、酸化物絶縁膜 2 5 上に窒化物絶縁膜 2 6 が形成されている積層構造である。酸化物絶縁膜 2 5 は、厚さ 50 nm の第 1 の酸化窒化シリコン膜 2 5 a および厚さ 400 nm の第 2 の酸化窒化シリコン膜 2 5 b を積層して形成した。

50

【0362】

第1の酸化窒化シリコン膜25aとしては、流量30sccmのシランおよび流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を40Pa、基板温度を220とし、150Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。

【0363】

第2の酸化窒化シリコン膜25bとしては、流量160sccmのシランおよび流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、1500Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。当該条件により、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化窒化シリコン膜を形成することができる。

10

【0364】

次に、加熱処理を行い、酸化物絶縁膜から水、水素等を脱離させた。ここでは、窒素および酸素雰囲気、350、1時間の加熱処理を行った。

【0365】

次に、酸化物絶縁膜25上に窒化物絶縁膜26を形成した。窒化物絶縁膜26は、厚さ50nmの窒化シリコン膜を形成した。窒化シリコン膜としては、流量50sccmのシラン、流量5000sccmの窒素および流量100sccmのアンモニアを原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、2000Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。

20

【0366】

以上により、試料D1を作製した。また、電極の形成を行わないものを試料D2として作製した(図23参照)。

【0367】

試料D1および試料D2にプレッシャークッカー試験(PCT)を行った。本実施例ではPCTとして、温度130、湿度85%(気体中に含まれる水蒸気の体積比がH₂O(水):D₂O(重水)=4:1)、2.0気圧(0.20MPa)の条件で試料D1および試料D2を15時間保持した。

【0368】

本実施例において、重水などで表現している「D原子」とは、質量数が2である水素原子(²H)を表している。

30

【0369】

SIMS分析としてSSDP(Substrate Side Depth Profile)-SIMS(裏面からのSIMS測定)を用いて、PCT試験後の試料D1および試料D2に対して、各試料のH原子およびD原子の濃度を測定した。

【0370】

図24(A)に試料D1のPCT試験後のSIMSによるH原子およびD原子の濃度プロファイル、図24(B)に試料D2のPCT試験後のSIMSによるH原子およびD原子の濃度プロファイルを示す。図24(A)および図24(B)において、D原子(自然存在値:自然存在比から導いた値)プロファイルは、D原子の存在比が0.015%としてH原子のプロファイルから算出した自然界に存在するD原子の濃度プロファイルである。よって、PCT試験によって試料中に混入したD原子量は、実測のD原子濃度と自然存在値のD原子濃度との差分となる。

40

【0371】

試料D1と試料D2を比較すると、図24(A)に示すように、酸化物半導体膜上に電極があって空隙部が発生することにより、酸化物半導体膜中の実測のD原子の濃度プロファイルが高濃度に増大しており、酸化物半導体膜中にD原子が多量に混入したことがわかる。したがって、試料D1は、外部からの水(H₂O、D₂O)に対し、バリア性が低いことが確認できた。

【符号の説明】

50

【 0 3 7 2 】

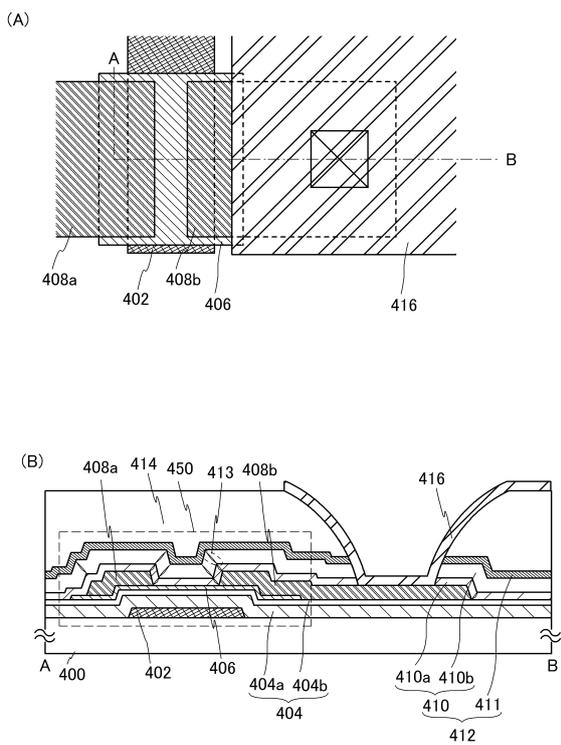
1 1	シリコンウェハ	
1 2	窒化シリコン膜	
2 1	ガラス基板	
2 2	ゲート絶縁膜	
2 3	酸化物半導体膜	
2 4	電極	
2 5	酸化物絶縁膜	
2 5 a	第 1 の酸化窒化シリコン膜	
2 5 b	第 2 の酸化窒化シリコン膜	10
2 6	窒化物絶縁膜	
2 7	絶縁膜	
3 1	酸化物半導体膜	
3 2	酸化物絶縁膜	
3 2 a	酸化物絶縁膜	
3 2 b	酸化物絶縁膜	
4 0 0	基板	
4 0 1	下地絶縁膜	
4 0 2	ゲート電極	
4 0 4	ゲート絶縁膜	20
4 0 4 a	ゲート絶縁膜	
4 0 4 b	ゲート絶縁膜	
4 0 6	半導体膜	
4 0 7 a	導電膜	
4 0 7 b	導電膜	
4 0 7 c	導電膜	
4 0 8 a	ソース電極	
4 0 8 b	ドレイン電極	
4 1 0	酸化物絶縁膜	
4 1 0 a	酸化物絶縁膜	30
4 1 0 b	酸化物絶縁膜	
4 1 0 c	酸化物絶縁膜	
4 1 0 d	酸化物絶縁膜	
4 1 0 e	酸化物絶縁膜	
4 1 1	窒化物絶縁膜	
4 1 2	絶縁膜	
4 1 3	空隙部	
4 1 4	層間絶縁膜	
4 1 6	電極	
4 5 0	トランジスタ	40
5 1 0	酸化物絶縁膜	
5 1 0 a	酸化物絶縁膜	
5 1 0 b	酸化物絶縁膜	
5 1 1	窒化物絶縁膜	
5 1 2	ゲート絶縁膜	
5 3 0	絶縁膜	
5 5 0	トランジスタ	
5 5 2	ゲート電極	
5 6 0	トランジスタ	
5 7 0	トランジスタ	50

5 8 0	トランジスタ	
6 0 1	基板	
6 0 2	フォトダイオード	
6 0 6 a	半導体膜	
6 0 6 b	半導体膜	
6 0 6 c	半導体膜	
6 0 8	接着層	
6 1 3	基板	
6 3 2	絶縁膜	
6 3 3	平坦化膜	10
6 3 4	平坦化膜	
6 4 0	トランジスタ	
6 4 1 a	電極	
6 4 1 b	電極	
6 4 2	電極	
6 4 3	導電膜	
6 4 5	導電膜	
6 5 6	トランジスタ	
6 5 8	フォトダイオードリセット信号線	
6 5 9	ゲート信号線	20
6 7 1	フォトセンサ出力信号線	
6 7 2	フォトセンサ基準信号線	
9 0 1	基板	
9 0 2	画素部	
9 0 3	信号線駆動回路	
9 0 4	走査線駆動回路	
9 0 5	シール材	
9 0 6	基板	
9 0 8	液晶層	
9 1 0	トランジスタ	30
9 1 1	トランジスタ	
9 1 3	液晶素子	
9 1 5	接続端子電極	
9 1 5 a	接続端子電極	
9 1 5 b	接続端子電極	
9 1 6	端子電極	
9 1 7	導電膜	
9 1 8	F P C	
9 1 8 a	F P C	
9 1 8 b	F P C	40
9 1 9	異方性導電剤	
9 2 1	層間絶縁膜	
9 2 2	ゲート絶縁膜	
9 2 3	絶縁膜	
9 2 4	絶縁膜	
9 2 5	シール材	
9 3 0	電極	
9 3 1	電極	
9 3 2	絶縁膜	
9 3 3	絶縁膜	50

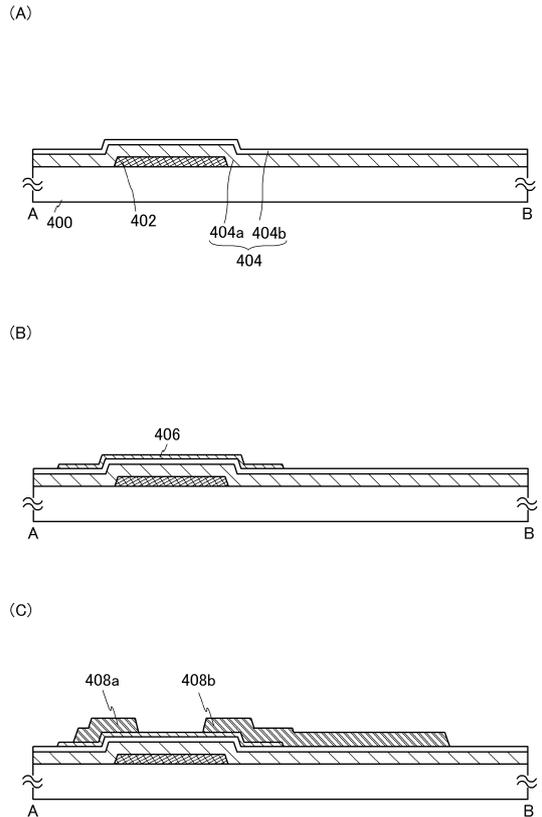
9 3 5	スペーサ	
9 3 6	シール材	
9 4 1	電極	
9 4 3	液晶素子	
9 4 4	絶縁膜	
9 5 0	窒化シリコン膜	
9 5 1	発光層	
9 5 5	接続端子電極	
9 6 0	隔壁	
9 6 3	発光素子	10
9 6 4	充填材	
9 7 1	ソース電極	
9 7 3	ドレイン電極	
9 7 5	共通電位線	
9 7 7	共通電極	
9 8 5	共通電位線	
9 8 7	共通電極	
9 0 0 0	テーブル	
9 0 0 1	筐体	
9 0 0 2	脚部	20
9 0 0 3	表示部	
9 0 0 4	表示ボタン	
9 0 0 5	電源コード	
9 0 3 3	留め具	
9 0 3 4	スイッチ	
9 0 3 5	電源スイッチ	
9 0 3 6	スイッチ	
9 0 3 8	操作スイッチ	
9 1 0 0	テレビジョン装置	
9 1 0 1	筐体	30
9 1 0 3	表示部	
9 1 0 5	スタンド	
9 1 0 7	表示部	
9 1 0 9	操作キー	
9 1 1 0	リモコン操作機	
9 2 0 1	本体	
9 2 0 2	筐体	
9 2 0 3	表示部	
9 2 0 4	キーボード	
9 2 0 5	外部接続ポート	40
9 2 0 6	ポインティングデバイス	
9 6 3 0	筐体	
9 6 3 1	表示部	
9 6 3 1 a	表示部	
9 6 3 1 b	表示部	
9 6 3 2 a	領域	
9 6 3 2 b	領域	
9 6 3 3	太陽電池	
9 6 3 4	充放電制御回路	
9 6 3 5	バッテリー	50

- 9 6 3 6 D C D C コンバータ
- 9 6 3 7 コンバータ
- 9 6 3 8 操作キー
- 9 6 3 9 ボタン

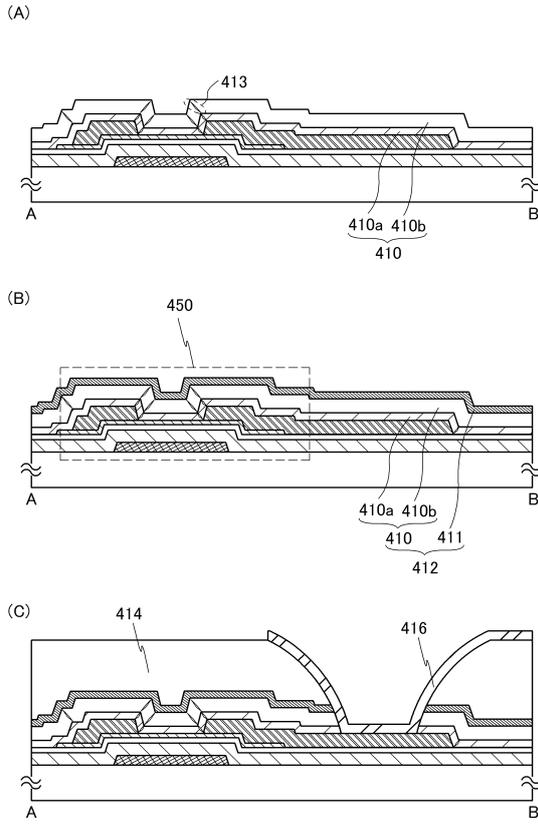
【図1】



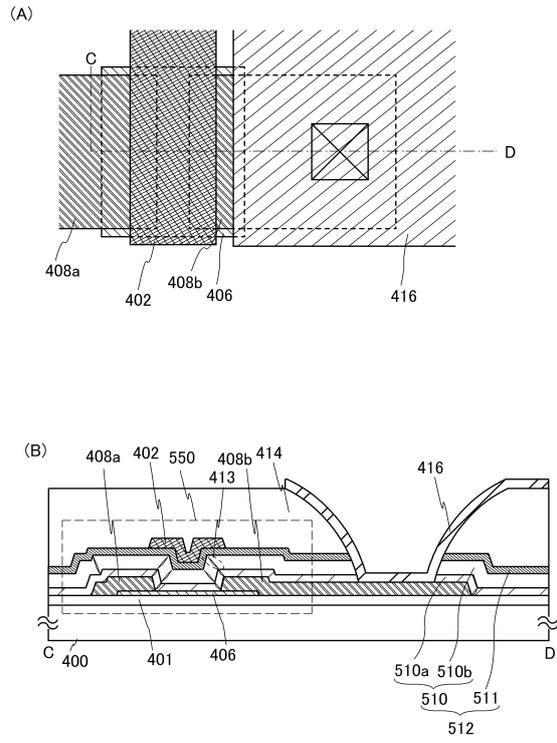
【図2】



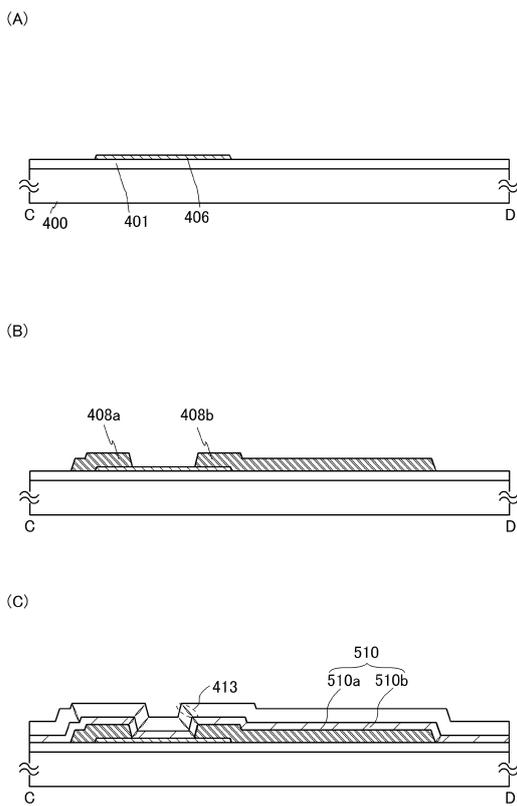
【図3】



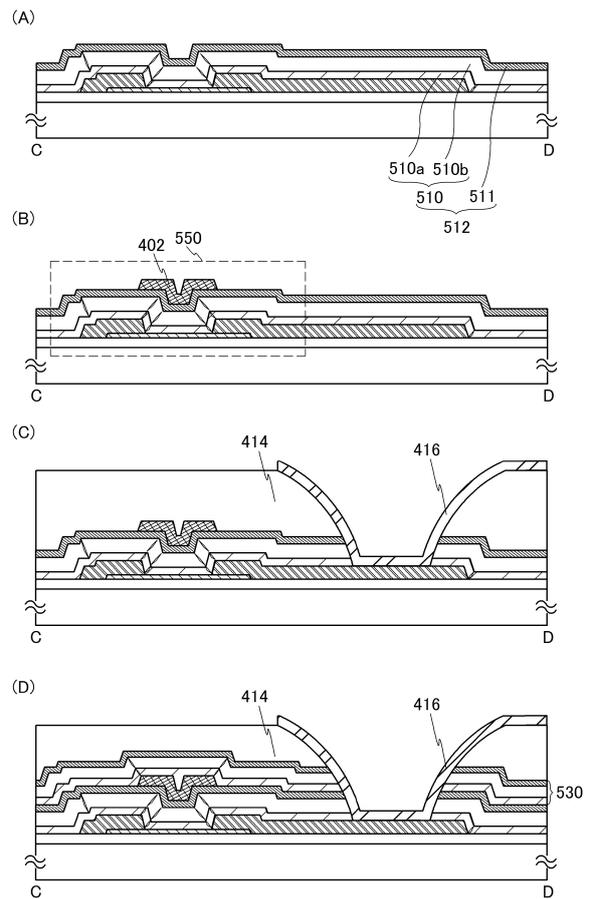
【図4】



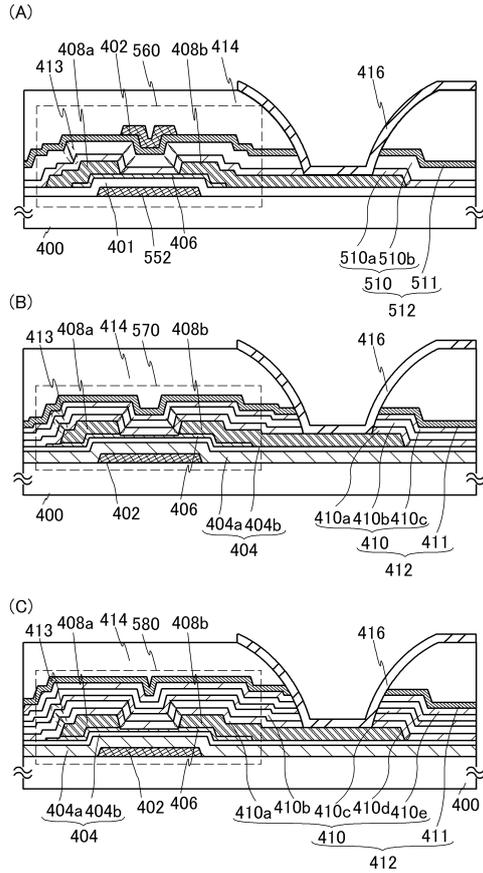
【図5】



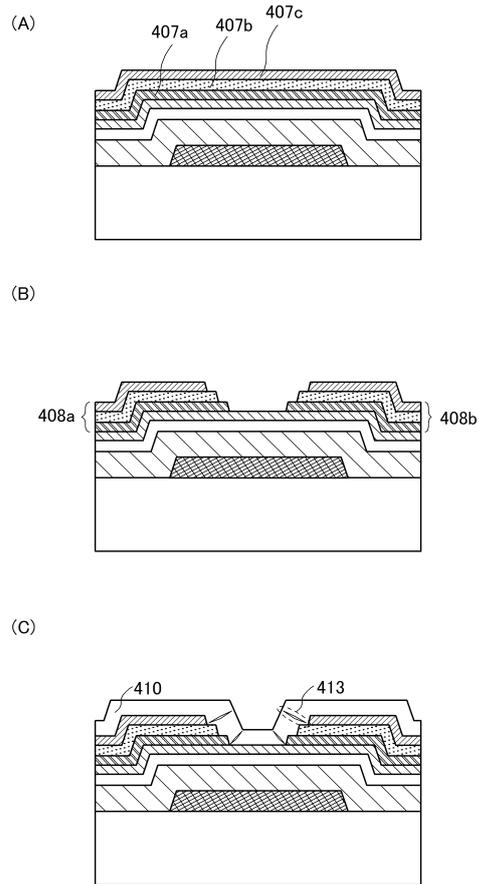
【図6】



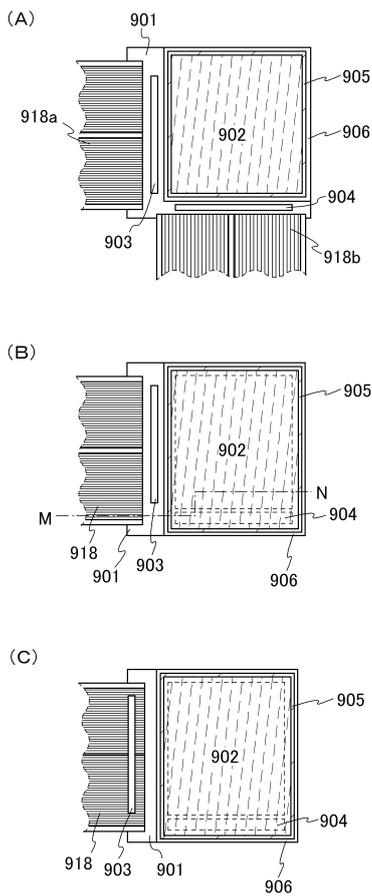
【 図 7 】



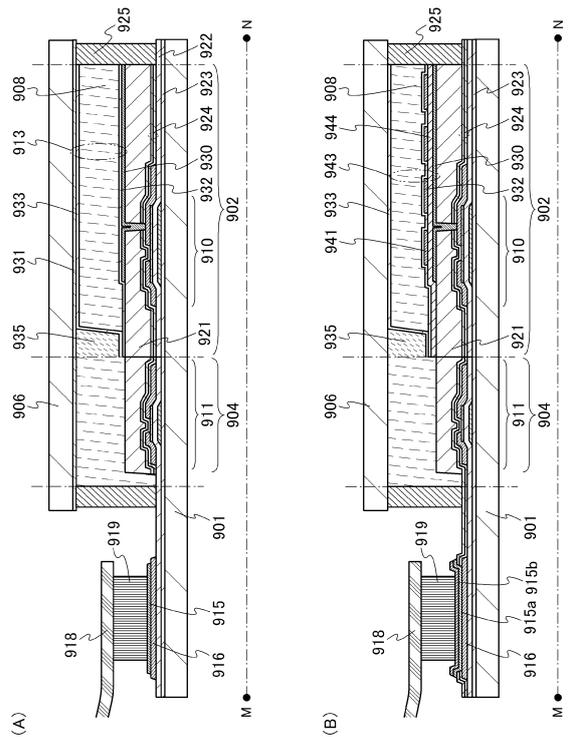
【 図 8 】



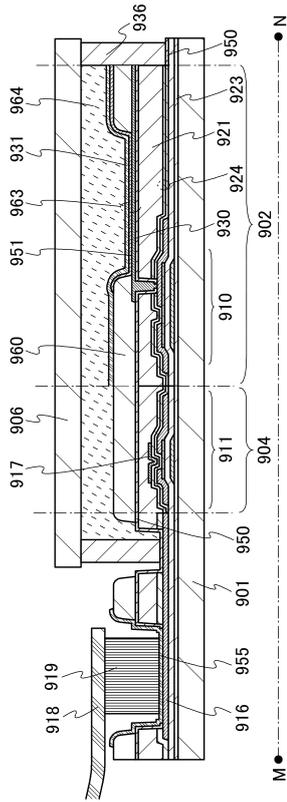
【 図 9 】



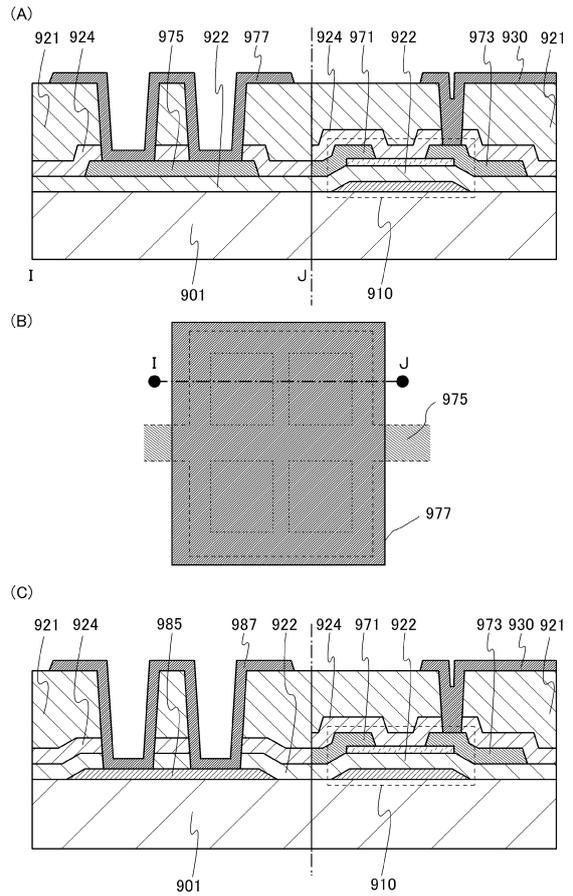
【 図 10 】



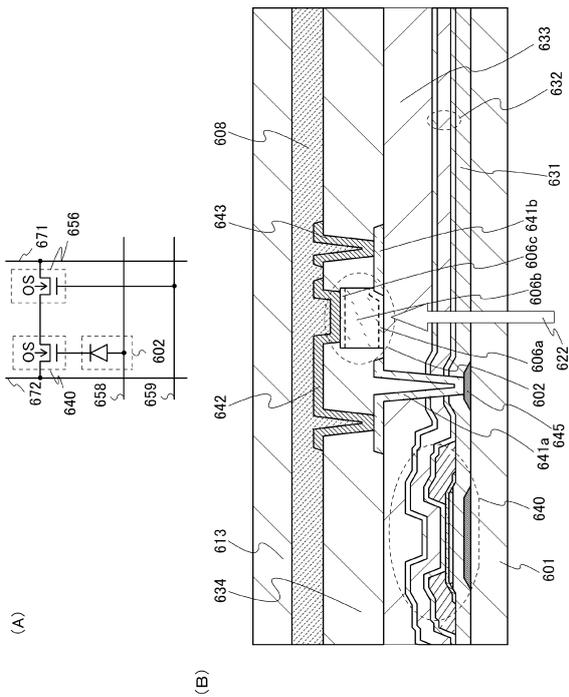
【図 1 1】



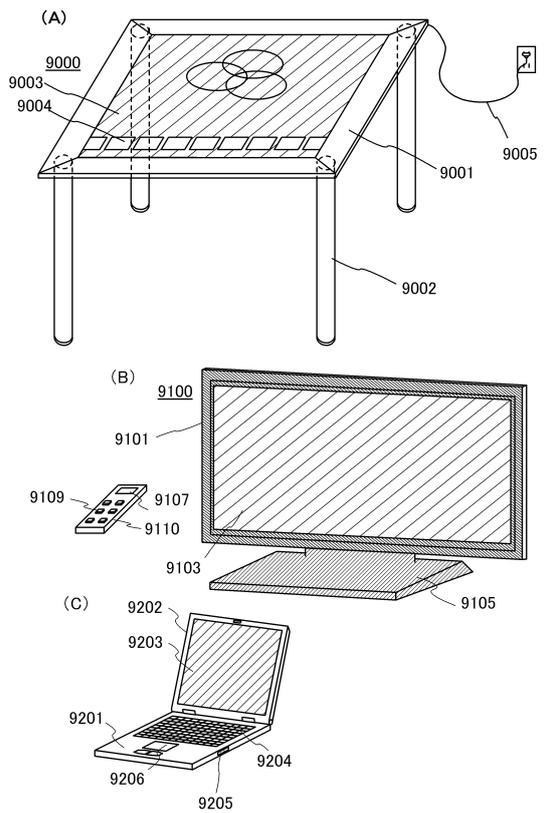
【図 1 2】



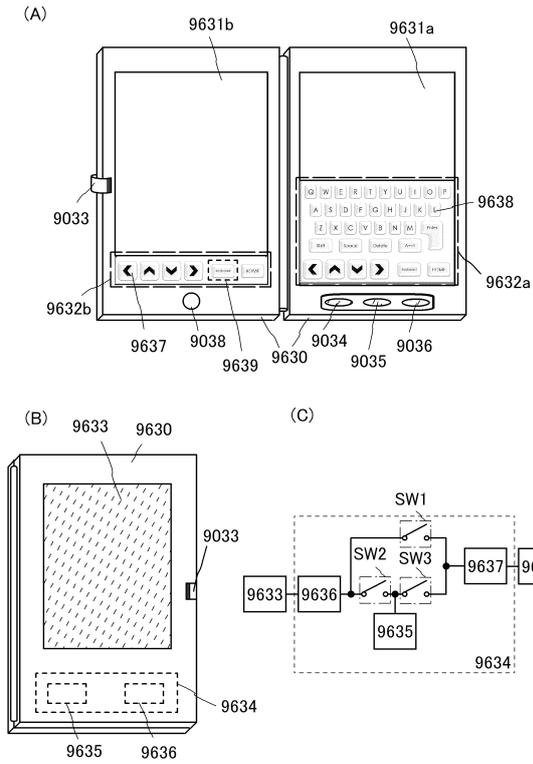
【図 1 3】



【図 1 4】

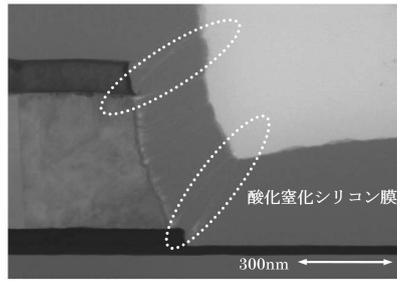


【図15】

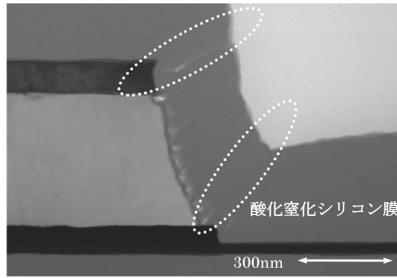


【図16】

(A) 試料 A1

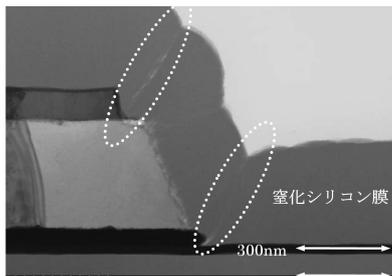


(B) 試料 A2

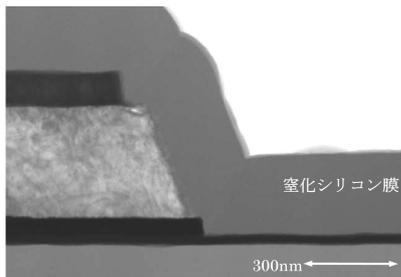


【図17】

(A) 試料 A3

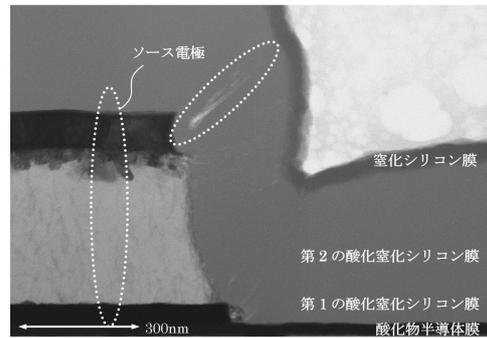


(B) 試料 A4

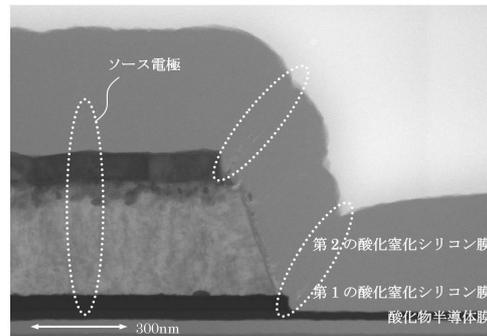


【図18】

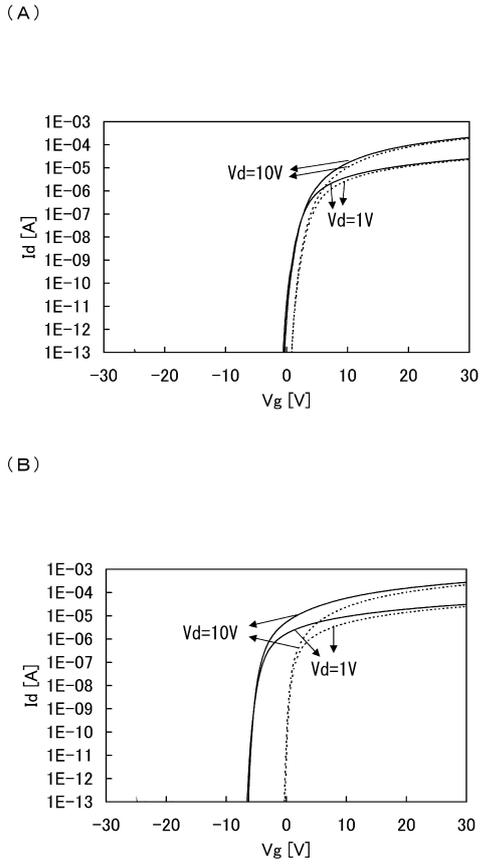
(A)



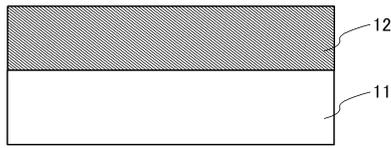
(B)



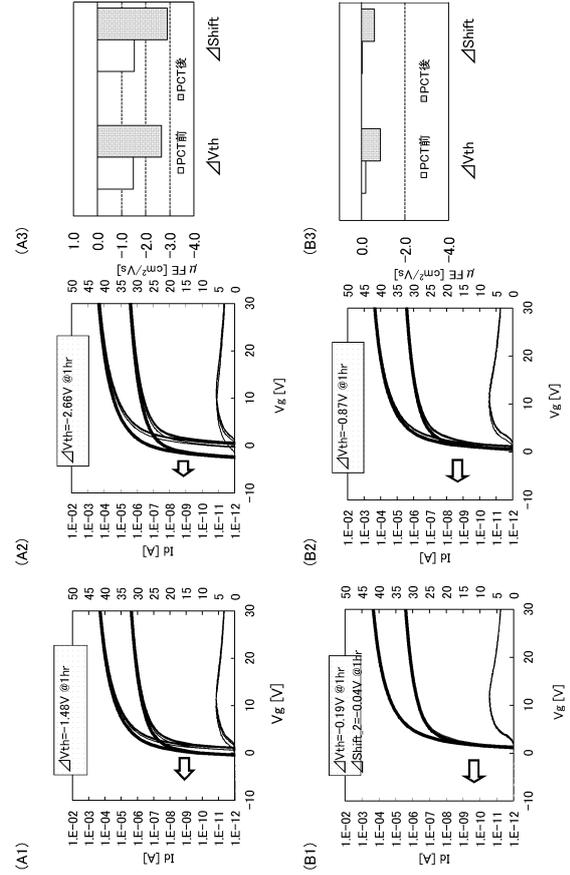
【図 19】



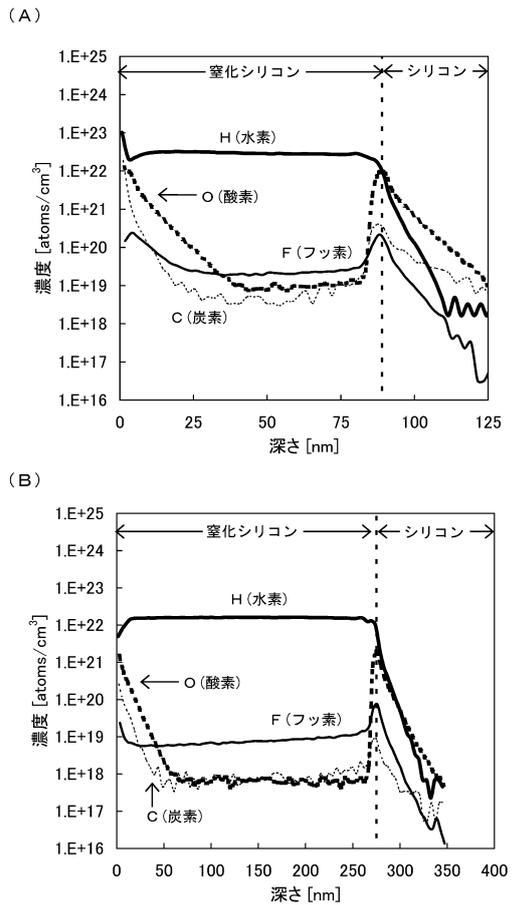
【図 21】



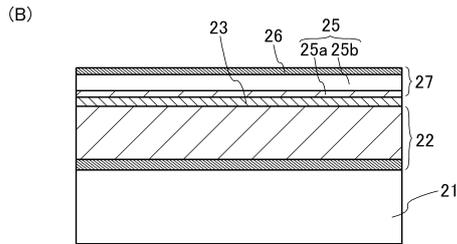
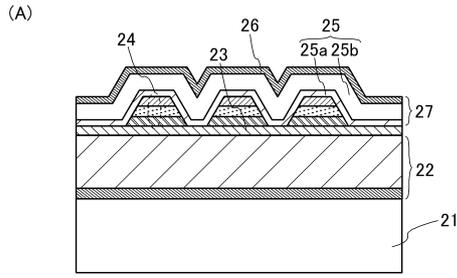
【図 20】



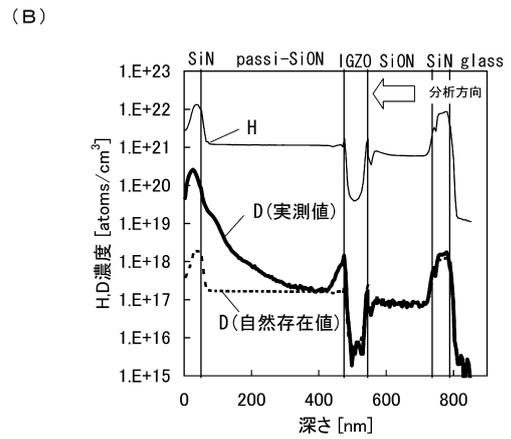
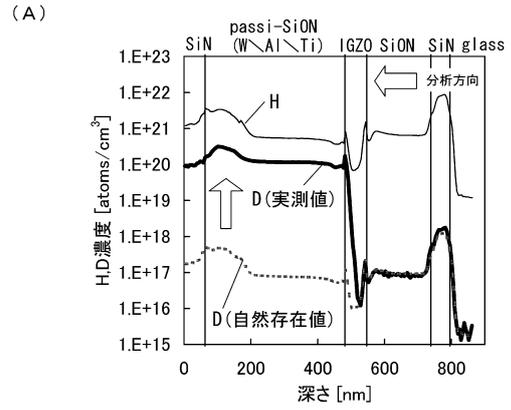
【図 22】



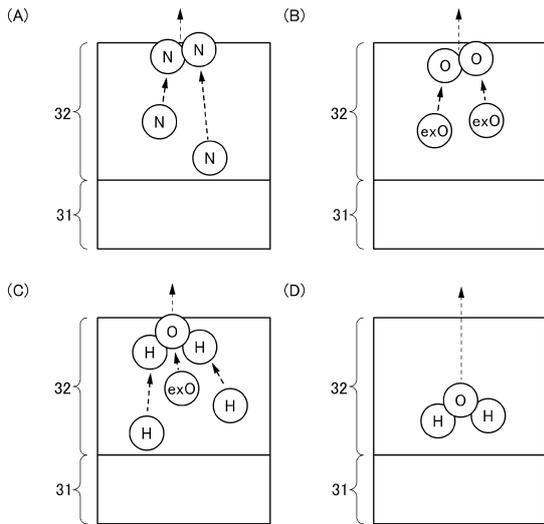
【図 2 3】



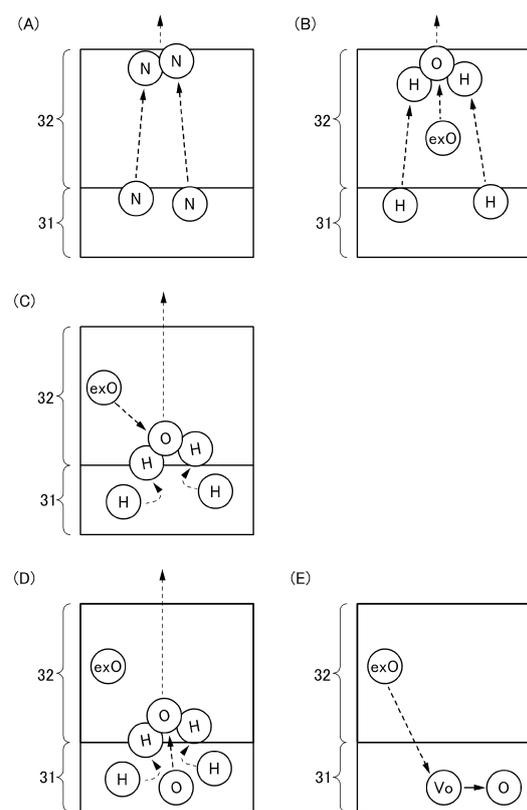
【図 2 4】



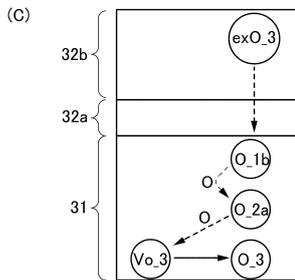
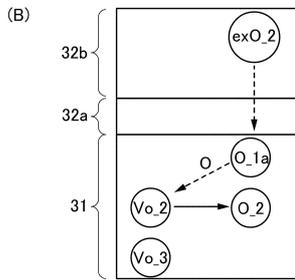
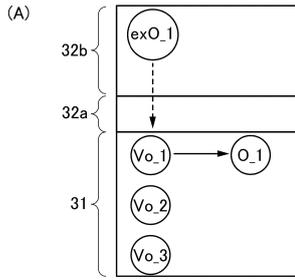
【図 2 5】



【図 2 6】



【 図 27 】



フロントページの続き

審査官 辻 勇貴

- (56)参考文献 特開2011-222767(JP,A)
特開2012-095522(JP,A)
特開2006-190962(JP,A)
特開平10-027794(JP,A)
特開2012-004552(JP,A)
特開2011-049550(JP,A)
特開2010-056546(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336
H01L 27/146
H01L 29/786