

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成24年5月10日(2012.5.10)

【公開番号】特開2010-245891(P2010-245891A)

【公開日】平成22年10月28日(2010.10.28)

【年通号数】公開・登録公報2010-043

【出願番号】特願2009-93257(P2009-93257)

【国際特許分類】

H 04 N 5/335 (2011.01)

【F I】

H 04 N 5/335 P

H 04 N 5/335 E

【手続補正書】

【提出日】平成24年3月20日(2012.3.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

画素を二次元状に配列してなる撮像素子と、

上記画素をリセットしたときのリセット信号を読出すリセット信号読出し部と、

上記画素を所定時間露光したときの電荷信号を、上記リセット信号を読出す時間区間とは異なる時間区間ににおいて読出す電荷信号読出し部と、

上記リセット信号に基づいて、上記電荷信号に含まれる固定パターンノイズを補正する固定パターンノイズ補正部と、

上記固定パターンノイズが補正された電荷信号に対して黒沈み補正を行う黒沈み補正部と、

を備えたことを特徴とする撮像装置。

【請求項2】

上記撮像素子は、さらに上記二次元状に配列された画素のカラム毎に信号処理部を有しており、上記固定パターンノイズ補正部は、上記信号処理部で発生する固定パターンノイズを補正するものであることを特徴とする請求項1に記載の撮像装置。

【請求項3】

上記撮像素子は、入射光量に応じた電荷信号を生成し所定時間蓄積する光電変換部と、遮光されたオプチカルブラック部と、上記電荷信号を一時的に保持する電荷信号蓄積部と、上記光電変換部と上記電荷信号蓄積部との間に配置され上記光電変換部に蓄積された信号電荷を上記電荷信号蓄積部に移送するゲート部と、上記電荷信号蓄積部をリセットするリセット部と、上記リセット部によりリセットされたリセット信号及び上記電荷信号蓄積部に蓄積された電荷信号を読み出す信号読出部とを含む画素が二次元状に配置され、上記信号読み出し部により読み出された上記リセット信号又は上記電荷信号をアナログデジタル変換するものであり、上記二次元状に配列された画素のカラム毎に配置されたA D変換部と、上記A D変換部によりアナログデジタル変換された上記リセット信号又は上記電荷信号を上記オプチカルブラック部のレベルにクランプするO Bクランプ部とを有してなり

、
上記固定パターンノイズ補正部は、上記O Bクランプ部によりクランプされた上記リセット信号を記憶するフレームメモリと、上記O Bクランプ部によりクランプされた上記電

荷信号から上記フレームメモリに記憶されたリセット信号を減算する減算部とを含み、

上記黒沈み補正部は、上記減算部により上記リセット信号が減算された電荷信号のうち、所定の閾値以下の電荷信号を所定の電荷信号に置換える電荷信号置換部を有してなることを特徴とする請求項1に記載の撮像装置。

【請求項4】

入射光量に応じた電荷信号を生成し所定時間蓄積する光電変換部と、上記電荷信号を一時的に保持する電荷信号蓄積部と、上記光電変換部と上記電荷信号蓄積部との間に配置され上記光電変換部に蓄積された信号電荷を上記電荷信号蓄積部に移送するゲート部と、上記電荷信号蓄積部をリセットする第1リセット部と、上記光電変換部をリセットする第2リセット部と、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号、上記第2リセット部により上記光電変換部をリセットしたときのリセット信号、又は上記電荷信号蓄積部に蓄積された電荷信号を読み出す信号読出部とを含む画素が二次元状に配置された画素部と、上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号を減算して相關二重サンプリングを行なうための、上記二次元状に配列された画素のカラム毎に配置されたCDS回路と、上記CDS回路の出力信号をアナログデジタル変換するものであり、上記二次元状に配列された画素のカラム毎に配置されたAD変換部と、上記AD変換部によりアナログデジタル変換された上記CDS回路の出力信号を上記オプチカルブラック部のレベルにクランプするOBクランプ部とを有する撮像素子と、

上記CDS回路から各画素毎に出力される信号に基づいてFPN補正信号を生成するFPN補正信号生成部と、

上記リセット信号を読み出す時間区間とは異なる時間区間において上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記FPN補正信号を減算してFPN補正後のリセット信号を演算する第1減算部と、

上記FPN補正後のリセット信号のうち所定の閾値より高いリセット信号を所定値に置き換えて出力し、その他のFPN補正後のリセット信号は置き換えずにそのまま出力するリセット信号選択的置換部と、

所定の露光期間終了後に上記信号読み出し部から読み出された電荷信号から、上記FPN補正信号を減算してFPN補正後の電荷信号を生成する第2減算部と、

上記FPN補正後の電荷信号から、上記リセット信号選択的置換部の出力信号を減算して黒沈みが補正された電荷信号を生成する第3減算部と、

を備えたことを特徴とする撮像装置。

【請求項5】

入射光量に応じた電荷信号を生成し所定時間蓄積する光電変換部と、上記電荷信号を一時的に保持する電荷信号蓄積部と、上記光電変換部と上記電荷信号蓄積部との間に配置され上記光電変換部に蓄積された信号電荷を上記電荷信号蓄積部に移送するゲート部と、上記電荷信号蓄積部をリセットする第1リセット部と、上記光電変換部をリセットする第2リセット部と、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号、上記第2リセット部により上記光電変換部をリセットしたときのリセット信号、又は上記電荷信号蓄積部に蓄積された電荷信号を読み出す信号読出部とを含む画素が二次元状に配置された画素部と、上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号を減算して相關二重サンプリングを行なうための、上記二次元状に配列された画素のカラム毎に配置されたCDS回路と、上記CDS回路の出力信号をアナログデジタル変換するものであり、上記二次元状に配列された画素のカラム毎に配置されたAD変換部と、上記AD変換部によりアナログデジタル変換された上記CDS回路の出力信号を上記オプチカルブラック部のレベルにクランプするOBクランプ部と、を有する撮像素子と、

上記CDS回路から各画素毎に出力される信号に基づいてFPN補正信号を生成するFPN補正信号生成部と、

P N 補正信号生成部と、

上記リセット信号を読出す時間区間とは異なる時間区間において上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記F P N 補正信号を減算してF P N 補正後のリセット信号を演算する第1減算部と、

所定の露光期間終了後に上記信号読み出し部から読み出された電荷信号から、上記F P N 補正信号を減算してF P N 補正後の電荷信号を生成する第2減算部と、

上記F P N 補正後の電荷信号のうち所定の閾値以上の電荷信号を検出する電荷信号選択的検出部と、

F P N 補正後の電荷信号から上記F P N 補正後のリセット信号を減算する第3減算部と

上記第3減算部から出力される電荷信号のうち、上記電荷信号選択的検出部によって上記所定の閾値以上の電荷信号が検出された画素の電荷信号を所定値に置き換えて出力し、その他の電荷信号はそのまま出力する画像信号選択的置換部と、

を備えたことを特徴とする撮像装置。

【請求項6】

二次元状に配列してなる画素をリセットしたときのリセット信号を読出すステップと、上記画素を所定時間露光したときの電荷信号を、上記リセット信号を読出す時間区間とは異なる時間区間において読出すステップと、

上記リセット信号に基づいて、上記電荷信号に含まれる固定パターンノイズを補正するステップと、

上記固定パターンノイズが補正された電荷信号に対して黒沈み補正を行うステップと、を有することを特徴とする撮像方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

第3の発明に係わる撮像装置は、上記第1の発明において、上記撮像素子は、入射光量に応じた電荷信号を生成し所定時間蓄積する光電変換部と、遮光されたオプチカルブラック部と、上記電荷信号を一時的に保持する電荷信号蓄積部と、上記光電変換部と上記電荷信号蓄積部との間に配置され上記光電変換部に蓄積された信号電荷を上記電荷信号蓄積部に移送するゲート部と、上記電荷信号蓄積部をリセットするリセット部と、上記リセット部によりリセットされたりセット信号及び上記電荷信号蓄積部に蓄積された電荷信号を読み出す信号読み出部とを含む画素が二次元状に配置され、上記信号読み出し部により読み出された上記リセット信号又は上記電荷信号をアナログデジタル変換するものであり、上記二次元状に配列された画素のカラム毎に配置されたA D変換部と、上記A D変換部によりアナログデジタル変換された上記リセット信号又は上記電荷信号を上記オプチカルブラック部のレベルにクランプするO Bクランプ部とを有してなり、上記固定パターンノイズ補正部は、上記O Bクランプ部によりクランプされた上記リセット信号を記憶するフレームメモリと、上記O Bクランプ部によりクランプされた上記電荷信号から上記フレームメモリに記憶されたリセット信号を減算する減算部とを含み、上記黒沈み補正部は、上記減算部により上記リセット信号が減算された電荷信号のうち、所定の閾値以下の電荷信号を所定の電荷信号に置換える電荷信号置換部を有する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

第4の発明に係わる撮像装置は、入射光量に応じた電荷信号を生成し所定時間蓄積する光電変換部と、上記電荷信号を一時的に保持する電荷信号蓄積部と、上記光電変換部と上記電荷信号蓄積部との間に配置され上記光電変換部に蓄積された信号電荷を上記電荷信号蓄積部に移送するゲート部と、上記電荷信号蓄積部をリセットする第1リセット部と、上記光電変換部をリセットする第2リセット部と、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号、又は上記電荷信号蓄積部に蓄積された電荷信号を読み出す信号読出部とを含む画素が二次元状に配置された画素部と、上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号を減算して相關二重サンプリングを行なうための、上記二次元状に配列された画素のカラム毎に配置されたCDS回路と、上記CDS回路の出力信号をアナログデジタル変換するものであり、上記二次元状に配列された画素のカラム毎に配置されたAD変換部と、上記AD変換部によりアナログデジタル変換された上記CDS回路の出力信号を上記オプチカルブラック部のレベルにクランプするOBクランプ部とを有する像素子と、上記CDS回路から各画素毎に出力される信号に基づいてFPN補正信号を生成するFPN補正信号生成部と、上記リセット信号を読み出す時間区間とは異なる時間区間ににおいて上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記FPN補正信号を減算してFPN補正後のリセット信号を演算する第1減算部と、上記FPN補正後のリセット信号のうち所定の閾値より高いリセット信号を所定値に置き換えて出力し、その他のFPN補正後のリセット信号は置き換えずにそのまま出力するリセット信号選択的置換部と、所定の露光期間終了後に上記信号読み出し部から読み出された電荷信号から、上記FPN補正信号を減算してFPN補正後の電荷信号を生成する第2減算部と、上記FPN補正後の電荷信号から、上記リセット信号選択的置換部の出力信号を減算して黒沈みが補正された電荷信号を生成する第3減算部と、を備える。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

第5の発明に係わる撮像装置は、入射光量に応じた電荷信号を生成し所定時間蓄積する光電変換部と、上記電荷信号を一時的に保持する電荷信号蓄積部と、上記光電変換部と上記電荷信号蓄積部との間に配置され上記光電変換部に蓄積された信号電荷を上記電荷信号蓄積部に移送するゲート部と、上記電荷信号蓄積部をリセットする第1リセット部と、上記光電変換部をリセットする第2リセット部と、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号、上記第2リセット部により上記光電変換部をリセットしたときのリセット信号、又は上記電荷信号蓄積部に蓄積された電荷信号を読み出す信号読出部とを含む画素が二次元状に配置された画素部と、上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記第1リセット部により上記電荷信号蓄積部をリセットしたときのリセット信号を減算して相關二重サンプリングを行なうための、上記二次元状に配列された画素のカラム毎に配置されたCDS回路と、上記CDS回路の出力信号をアナログデジタル変換するものであり、上記二次元状に配列された画素のカラム毎に配置されたAD変換部と、上記AD変換部によりアナログデジタル変換された上記CDS回路の出力信号を上記オプチカルブラック部のレベルにクランプするOBクランプ部と、を有する像素子と、上記CDS回路から各画素毎に出力される信号に基づいてFPN補正信号を生成するFPN補正信号生成部と、上記リセット信号を読み出す時間区間とは異なる時間区間ににおいて上記第2リセット部により上記光電変換部をリセットしたときのリセット信号から、上記FPN補正信号を減算してFPN補正後のリセット信号を演算する第1減算部と、所定の露光期間終了後に上記信号読み出し部から読み

出された電荷信号から、上記 F P N 補正信号を減算して F P N 補正後の電荷信号を生成する第 2 減算部と、上記 F P N 補正後の電荷信号のうち所定の閾値以上の電荷信号を検出する電荷信号選択的検出部と、F P N 補正後の電荷信号から上記 F P N 補正後のリセット信号を減算する第 3 減算部と、上記第 3 減算部から出力される電荷信号のうち、上記電荷信号選択的検出部によって上記所定の閾値以上の電荷信号が検出された画素の電荷信号を所定値に置き換えて出力し、その他の電荷信号はそのまま出力する画像信号選択的置換部と、を備える。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 0

【補正方法】変更

【補正の内容】

【0 0 4 0】

A D 変換回路 4 1 にてアナログ - デジタル変換されたリセット信号は、O B 部 3 3 の画素行 j からの O B レベル 1 ($V_{ob1}(j)$) に基づいてクランプされる。すなわち、各画素のリセット信号を $V_r(i, j)$ 、K T C ノイズを $V_{ktc}(i, j)$ (i, j はそれぞれ X 方向 i 番目、Y 方向 j 番目の画素を意味する)、カラム i の F P N を $V_{fpn}(i)$ とすると、O B クランプ回路 4 2 の出力信号の値 $V_r(i, j)$ は、

$$V_r(i, j) = V_r(i, j) + V_{fpn}(i) + V_{ktc}(i, j) - V_{ob1}(j)$$

$$\dots (1)$$

となる。この O B クランプ回路 4 2 の出力信号 $V_r(i, j)$ は、フレームメモリ 5 1 に記憶される。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 3

【補正方法】変更

【補正の内容】

【0 0 4 3】

リセット信号 $V_r(i, j)$ をフレームメモリ 5 1 に記憶すると、次に、被写体像を撮像素子 3 によって光電変換する露光動作を行う。すなわち、図 5 に示すタイミング t_2 において、グローバルシャッタにより、各画素 3 1 のリセットを行って(図中、 M_{tx2} が H L)、各画素同時に光電変換を開始させ、電荷を蓄積する。適正露光となる時間経過時、すなわちタイミング t_3 (図 5 参照) になると、撮像素子 3 の電子シャッタの閉じ動作を行う(図中、 M_{tx1})。電子シャッタの閉じ動作によって、P D に蓄積された電荷信号が F D へ移送され、実質的に P D における電荷蓄積が停止される。タイミング $t_3 \sim t_4$ における画素信号読み出し期間内に、各 F D からカラム毎に電荷信号が読み出される。読み出された電荷信号は、カラムアンプ 3 9 によって増幅された後、A D 変換回路 4 1 に出力され、アナログ - デジタル変換される。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 5

【補正方法】変更

【補正の内容】

【0 0 4 5】

このアナログ - デジタル変換された電荷信号は、O B 部 3 3 の画素行 j からの O B レベル 2 ($V_{ob2}(j)$) に基づいてクランプされる。すなわち、各画素の電荷信号を $V_p(i, j)$ (i, j はそれぞれ X 方向 i 番目、Y 方向 j 番目の画素を意味する) とすると、O B クランプ回路 4 2 の出力信号の値は、

$$V_p(i, j) = V_p(i, j) + V_{fpn}(i) + V_{ktc}(i, j) - V_{ob2}(j)$$

j)

... (2)

となる。なお、 $V_{fpn}(i)$ は、式(1)で用いたのと同じカラム i の FPN である。この OB クランプ回路 42 の出力信号である電荷信号 $V_p(i, j)$ は、FPN データ補正回路 5 に出力される。なお、一般に、OB レベル 2 (V_{ob2}) は、OB レベル 1 (V_{ob1}) に対して露光時間に対応した暗電流に基づく電圧だけ大きな値となる。すなわち、一般に、 $V_{ob2} > V_{ob1}$ の関係がある。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正の内容】

【0060】

次に、FPN 補正信号生成回路 55 において、カラム CDS37 から各画素毎に出力される FPN を 列方向 に加算平均処理を行うことにより各カラム毎の FPN を生成して記憶する。いま、FPN 補正信号生成回路 55 に記憶されている第 i 列の FPN の値を、

$$V_{fpn}(i) - V_{ob1}$$

... (5)

とする。ただし、 V_{ob1} は各列の OB レベル 1 を加算平均した値である。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0061

【補正方法】変更

【補正の内容】

【0061】

続いて、タイミング t_1 において、第 1 実施形態と同様にして、各画素 31 のリセットを行い、リセット読み出し期間 ($t_1 \sim t_2$) 内に、各画素 31 のリセット信号が読み出される。このリセット信号の値は、第 1 実施形態における(1)式で表される。次に、減算器 57 において、読み出されたリセット信号から、FPN 補正信号生成回路 55 で生成され、記憶されている FPN 補正信号を、各画素 31 ごとに減算する。すなわち、減算器 57 において減算演算されたリセット信号の値 $V_r(i, j)$ は、(1)式と(5)式から、

$$V_r(i, j) = V_r(i, j) + V_{ktc}(i, j) \dots (6)$$

となる。ただし、OB レベル 1 が 列方向 に加算平均された V_{ob1} と、第 i 列の $V_{ob1}(j)$ は、略等しいとしている。これによって、図 12(a) に示すように、FPN が補正されたリセット信号を得ることができる。この減算器 57 から出力されたリセット信号は、フレームメモリ 51 に記憶される。式(6)からも明らかなように、フレームメモリ 51 に記憶されたリセット信号の KTC ノイズは除去されていない。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】変更

【補正の内容】

【0064】

次に、式(7)で表される FPN 補正された電荷信号から、リセット信号選択的置換回路 75 から出力されるリセット信号を、減算器 73 によって減算する。リセット信号選択的置換回路 75 から出力されるリセット信号の値は、一部のリセット信号がリセット信号選択的置換回路 75 によって補正されている他は、式(6)によって表されるので、減算器 73 の出力信号の値 $V_p(i, j)$ は、式(7)と式(6)から、

$$V_p(i, j) = V_p(i, j) - V_r(i, j) - (V_{ob2}(j) - V_{ob1})$$

(i)

・・・ (7)

となり、第1実施形態における式(4)と同じになっている。この電荷信号 V_p (i , j)は、FPN及びKTCノイズが除去されていることがわかる。電荷信号 V_p (i , j)を映像化すると、図8(b)のようになり、黒沈みのない画像を得ることができる。また、高輝度部を通るように $x_1 - x_2$ に沿ってグラフ化すると、図12(f)のようになる。減算後の出力信号は、KTCノイズ103とFPN101が除去され、黒沈みも補正されている。