

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年2月10日(2005.2.10)

【公表番号】特表2000-512083(P2000-512083A)

【公表日】平成12年9月12日(2000.9.12)

【出願番号】特願平10-501586

【国際特許分類第7版】

H 0 5 K 1/11

H 0 5 K 3/40

H 0 5 K 3/46

【F I】

H 0 5 K 1/11 N

H 0 5 K 3/40 K

H 0 5 K 3/46 N

【手続補正書】

【提出日】平成16年5月6日(2004.5.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

手続補正書

平成16年 5月 6日

特許庁長官殿

1. 事件の表示

平成10年特許願第501586号



2. 補正をする者

氏名(名称) ミネソタ・マイニング・アンド・
マニュファクチャリング・カンパニー

3. 代理人

住所 〒540-0001
大阪府大阪市中央区城見1丁目3番7号 IMPビル
青山特許事務所
電話 06-6949-1261 FAX 06-6949-0361

氏名 弁理士 (6214) 青山 葆



4. 補正対象書類名 請求の範囲

5. 補正対象項目名 請求の範囲

6. 補正の内容
別紙の通り

請 求 の 範 囲

1. 第1及び第2の導電要素を電氣的に接続して中間層位置合わせの必要条件を減少する層間接続であって、

第1の電気導電性要素を含む第1の層と、

第2の電気導電性要素を含む第2の層と、

該第1の層と該第2の層との間に配置される第3の層であって、各々第3の層を貫通し、互いに近接した複数のバイアからなるマトリックスを有する電気絶縁性部分を含む第3の層と、

を具備し、

該マトリックス内の複数の互いに近接したバイアは、該第1の電気導電性要素と該第2の電気導電性要素との間に配置され、該第1の電気導電性要素と該第2の電気導電性要素との間に導電路を形成する電気導電性材料を含む層間接続。

2. 集積回路チップと、

該集積回路チップが機械的に接着され電氣的に接続される回路と、

を具備する集積回路デバイスであって、

該回路は、

第1の電気導電性要素を含む第1の層と、

第2の電気導電性要素を含む第2の層と、

該第1の層と該第2の層との間に配置される第3の層であって、各々第3の層を貫通し、互いに近接したバイアからなるマトリックスを有する電気絶縁性部分を含む第3の層と、

を含み、

該マトリックス内の選択された複数の互いに近接したバイアは、該第1の電気導電性要素と該第2の電気導電性要素との間に配置され、該第1の電気導電性要素と該第2の電気導電性要素との間に導電路を形成する電気導電性材料を含む集積回路デバイス。

3. 基板に回路を製造する方法であって、

該基板を貫通して互いに近接したバイアからなるマトリックスを形成するステ

ップと、

該マトリックス内の選択された複数の互いに近接したバイアに電気導電性材料を満たすステップと、

該基板の第1の面に第1の電気導電性要素を形成して、該基板の第2の面に第2の電気導電性要素を形成するステップと、を含み、

該選択された複数の互いに近接したバイアは、該第1の電気導電性要素と該第2の電気導電性要素との間に導回路が確立されるように、該第1の電気導電性要素と該第2の電気導電性要素との間に配置される、基板に回路を製造する方法。