



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년05월09일

(11) 등록번호 10-1392741

(24) 등록일자 2014년04월30일

(51) 국제특허분류(Int. Cl.)

G02F 1/136 (2006.01) H01L 29/786 (2006.01)

(21) 출원번호 10-2007-0108792

(22) 출원일자 2007년10월29일

심사청구일자 2012년10월29일

(65) 공개번호 10-2009-0043114

(43) 공개일자 2009년05월06일

(56) 선행기술조사문현

US20070008474 A1

JP2006201775 A

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김수정

서울특별시 용산구 한강대로96길 31, 남산 네오빌
리지 B동 201호 (갈월동)

김광현

경기도 구리시 검배로83번길 46-15, A동 502호 (수택동)

(뒷면에 계속)

(74) 대리인

박영우

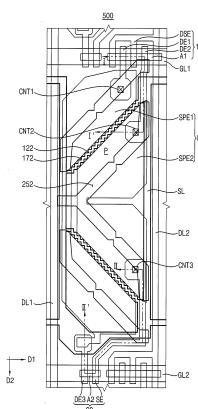
전체 청구항 수 : 총 21 항

심사관 : 신창우

(54) 발명의 명칭 표시 기판 및 이를 포함하는 표시 패널

(57) 요 약

표시 품질을 향상시킨 표시 기판 및 이를 포함하는 표시 패널이 개시된다. 표시 기판은 케이트 배선, 케이트 배선과 교차하는 데이터 배선, 케이트 배선 및 데이터 배선과 연결된 제1 스위칭 소자, 제1 스위칭 소자와 전기적으로 연결되어 화소 영역에 형성되고, 개구 패턴이 형성된 화소 전극 및 개구 패턴이 형성된 영역에 형성되고 요철 패턴을 포함하는 요철 배선을 포함한다. 이에 따라, 빛샘을 최소화하고 대비비를 향상시킴으로써 표시 품질을 향상시킬 수 있다.

대 표 도 - 도1

(72) 발명자

이남석

경기도 수원시 영통구 매탄로126번길 22, 107동
1203호 (매탄동, 주공그린빌)

허정옥

경기 성남시 분당구 미금일로 58, 409동 1801호 (구미동, 까치마을아파트)

정지윤

충청남도 천안시 서북구 성정중6길 11, 303호 (성정동, 월드빌)

특허청구의 범위

청구항 1

게이트 배선;

상기 게이트 배선과 교차하는 데이터 배선;

상기 게이트 배선 및 상기 데이터 배선과 연결된 제1 스위칭 소자;

상기 제1 스위칭 소자와 전기적으로 연결되어 화소 영역에 형성되고, 개구 패턴이 형성된 화소 전극;

상기 화소 전극과 중첩되어 상기 화소 영역에 형성된 스토리지 배선; 및

상기 스토리지 배선과 동일한 층에서 상기 개구 패턴이 형성된 영역에 형성되고, 상기 스토리지 배선과 연결되며, 요철 패턴을 포함하는 요철 배선을 포함하는 표시 기판.

청구항 2

제1항에 있어서, 상기 개구 패턴 및 상기 요철 배선은

상기 화소 영역에 상기 게이트 배선에 대하여 사선 방향으로 형성된 것을 특징으로 하는 표시 기판.

청구항 3

제2항에 있어서, 상기 개구 패턴은 상기 요철 패턴과 동일한 형상으로 패터닝된 것을 특징으로 하는 표시 기판.

청구항 4

제2항에 있어서, 상기 개구 패턴의 폭은 $3.5 \mu\text{m}$ 내지 $10 \mu\text{m}$ 인 것을 특징으로 하는 표시 기판.

청구항 5

제2항에 있어서, 상기 요철 패턴은

상기 요철 배선의 제1 에지 및 상기 제1 에지와 마주하는 제2 에지 중 적어도 어느 하나에 형성된 것을 특징으로 하는 표시 기판.

청구항 6

제5항에 있어서, 상기 요철 패턴은

상기 요철 배선의 제1 에지 및 상기 제1 에지와 마주하는 제2 에지 중 적어도 어느 하나의 외부로 돌출된 불록 형상을 갖는 형상 단위들을 포함하는 것을 특징으로 하는 표시 기판.

청구항 7

제5항에 있어서, 상기 요철 패턴은

상기 요철 배선의 제1 에지 및 상기 제1 에지와 마주하는 제2 에지 중 적어도 어느 하나의 내부로 함입된 오목 형상을 갖는 형상 단위들을 포함하는 것을 특징으로 하는 표시 기판.

청구항 8

제5항에 있어서, 상기 요철 패턴은 서로 교차하는 제1 경사부 및 제2 경사부를 갖는 형상 단위들을 포함하고,

상기 제1 경사부 및 상기 제2 경사부가 교차하는 부분은 점(point) 형상 및 라운드 형상 중 어느 하나로 형성된 것을 특징으로 하는 표시 기판.

청구항 9

제8항에 있어서, 상기 제1 경사부 및 상기 제2 경사부가 이루는 각도는 60° 내지 120° 인 것을 특징으로 하는 표시 기판.

청구항 10

제8항에 있어서, 상기 제1 경사부 및 상기 제2 경사부의 길이는 각각 $5\text{ }\mu\text{m}$ 내지 $10\text{ }\mu\text{m}$ 인 것을 특징으로 하는 표시 기판.

청구항 11

제8항에 있어서, 상기 요철 배선의 상기 요철 패턴을 제외한 직선부의 폭은 $2\text{ }\mu\text{m}$ 내지 $4.0\text{ }\mu\text{m}$ 인 것을 특징으로 하는 표시 기판.

청구항 12

제1항에 있어서, 상기 스토리지 배선은 상기 게이트 배선 및 상기 데이터 배선과 평행하고, 상기 게이트 배선과 동일한 층에 형성되는 것을 특징으로 하는 표시 기판.

청구항 13

제1항에 있어서, 상기 화소 전극은 상기 개구 패턴에 의해 이격된 제1 서브 전극 및 제2 서브 전극을 포함하고, 상기 제1 서브 전극은 상기 제2 서브 전극의 외곽을 감싸도록 형성된 것을 특징으로 하는 표시 기판.

청구항 14

제13항에 있어서, 상기 요철 배선의 예지는

상기 제1 서브 전극 및 상기 제2 서브 전극 중 적어도 어느 하나의 예지와 맞닿는 것을 특징으로 하는 표시 기판.

청구항 15

제13항에 있어서, 상기 요철 배선은 상기 제1 서브 전극 및 상기 제2 서브 전극 중 적어도 어느 하나와 중첩되는 중첩부를 더 포함하고,

상기 중첩부는 보조 스토리지 커패시터인 것을 특징으로 하는 표시 기판.

청구항 16

제13항에 있어서, 상기 제1 스위칭 소자는

상기 게이트 배선과 중첩되고, 상기 데이터 배선과 연결된 듀얼 소스 전극;

상기 듀얼 소스 전극과 이격되고, 상기 제1 서브 전극과 콘택하는 제1 드레인 전극; 및

상기 듀얼 소스 전극과 이격되며, 상기 제2 서브 전극과 콘택하는 제2 드레인 전극을 포함하는 것을 특징으로 하는 표시 기판.

청구항 17

제16항에 있어서, 상기 제1 서브 전극과 콘택하는 소스 전극 및 상기 1 서브 전극과 중첩된 제3 드레인 전극을 갖는 제2 스위칭 소자를 더 포함하는 것을 특징으로 하는 표시 기판.

청구항 18

베이스 기판 상에 서로 인접하게 형성된 제1 게이트 배선 및 제2 게이트 배선;

상기 제1 및 제2 게이트 배선들과 교차하는 데이터 배선;

상기 베이스 기판의 화소 영역에 형성되고, 제1 서브 전극과 상기 제1 및 제2 게이트 배선들에 대하여 사선 방향으로 형성된 개구 패턴에 의해 상기 제1 서브 전극과 이격된 제2 서브 전극을 포함하는 화소 전극;

상기 제1 및 제2 서브 전극들과 중첩하고, 상기 게이트 배선들 및 상기 데이터 배선과 평행하도록 상기 화소 영역에 형성된 스토리지 배선;

상기 스토리지 배선과 동일한 층에서 상기 개구 패턴이 형성된 영역에 형성되고, 상기 스토리지 배선과 연결되

며, 요철 패턴을 포함하는 요철 배선;

상기 제1 게이트 배선 및 상기 데이터 배선과 연결되고, 상기 제1 서브 전극과 콘택하는 제1 드레인 전극 및 상기 제2 서브 전극과 콘택하는 제2 드레인 전극을 포함하는 듀얼 스위칭 소자; 및

상기 제2 게이트 배선 및 데이터 배선과 연결되고, 상기 제2 서브 전극과 콘택하는 소스 전극 및 상기 제1 서브 전극과 중첩된 제3 드레인 전극을 포함하는 스위칭 소자를 포함하는 것을 특징으로 하는 표시 기판.

청구항 19

베이스 기판 상에 형성된 게이트 배선 및 데이터 배선과 연결된 스위칭 소자, 상기 스위칭 소자와 전기적으로 연결되고 상기 게이트 배선에 대하여 사선 방향으로 제1 개구 패턴이 형성된 화소 전극, 상기 화소 전극과 중첩되어 상기 화소 영역에 형성된 스토리지 배선 및 상기 스토리지 배선과 연결되고, 상기 스토리지 배선과 동일한 층에서 상기 제1 개구 패턴이 형성된 영역에 형성되고 서로 교차하는 제1 경사부 및 제2 경사부를 갖는 요철 패턴을 갖는 요철 배선을 포함하는 제1 표시 기판; 및

상기 제1 표시 기판과 대향하고, 상기 제1 개구 패턴과 함께 액정 도메인을 형성하는 제2 개구 패턴이 포함하는 공통 전극이 형성된 제2 표시 기판을 포함하는 표시 패널.

청구항 20

제19항에 있어서, 상기 제1 경사부 및 상기 제2 경사부가 이루는 각도는 60° 내지 120° 인 것을 특징으로 하는 표시 패널.

청구항 21

제20항에 있어서, 상기 제1 표시 기판에 부착되고, 제1 편광축을 포함하는 제1 편광판; 및 상기 제2 표시 기판에 부착되고, 상기 제1 편광축과 수직한 제2 편광축을 포함하는 제2 편광판을 더 포함하며,

상기 제1 경사부는 상기 제1 편광축과 0° 내지 45° 를 이루고, 상기 제2 경사부는 상기 제2 편광축과 0° 내지 45° 를 이루는 것을 특징으로 하는 표시 패널.

명세서

발명의 상세한 설명

기술 분야

[0001]

본 발명은 표시 기판 및 이를 포함하는 표시 패널에 관한 것으로, 더욱 상세하게는 액정표시장치에 이용되는 표시 기판 및 이를 포함하는 표시 패널에 관한 것이다.

배경 기술

[0002]

일반적으로, 액정표시 패널은 각 화소 영역을 구동하기 위한 스위칭 소자인 박막 트랜지스터 및 상기 박막 트랜지스터와 전기적으로 연결된 화소 전극을 포함하는 박막 트랜지스터 기판과, 상기 박막 트랜지스터 기판과 대향하고 컬러필터들을 포함하는 컬러필터 기판과, 상기 박막 트랜지스터 기판 및 상기 컬러필터 기판 사이에 개재되어 형성된 액정층을 포함한다.

[0003]

액정표시 패널은 액정층에 전압을 인가하여 광의 투과율을 제어하는 방식으로 화상을 표시한다. 액정표시 패널의 시야각을 향상시키기 위해 화소 전극에 개구 패턴을 형성하여 액정을 제어하는 구조인 PVA(Patterned Vertical Alignment) 구조를 이용하고 있고, 최근에는 박막 트랜지스터의 화소 전극을 두 개의 서브 전극들로 분리하고 서브 전극들에 서로 다른 전압을 인가하는 방법을 이용하고 있다. 서브 전극들에 서로 다른 전압을 인가하는 방법은 서로 다른 한 쌍의 박막 트랜지스터들을 이용하는 방법, 하나의 박막 트랜지스터 및 업다운 커판시터를 이용하는 방법 등이 있다.

[0004]

한편, 서브 전극들을 포함하는 화소 전극이 형성된 박막 트랜지스터 기판은 상기 서브 전극들이 서로 이격되어 분리된 영역에 의해 개구율이 감소하게 된다. 개구율을 확보하기 위하여 서브 전극들이 이격된 영역에 스토리지 배선과 연결된 금속 패턴을 형성하고 있다.

[0005] 그러나, 기판과 상기 금속 패턴 사이의 단차에 의해 상기 금속 패턴과 인접한 액정들이 수직으로 서 있지 못하게 된다. 특히, 상기 금속 패턴이 화소 영역에 게이트 배선에 대하여 사선 방향으로 형성되는 경우에는 상기 금속 패턴을 따라 상기 액정들이 배열되어 편광축의 방향과 틀어지게 된다. 이에 따라, 상기 액정표시 패널의 하부에서 제공되는 백라이트가 상기 서브 전극들이 이격되어 분리된 영역을 통해 새어나옴으로써 빛샘이 발생하게 된다. 상기 빛샘은 액정표시 패널의 표시 품질을 저하시키는 요인이다.

발명의 내용

해결 하고자하는 과제

[0006] 이에, 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로 본 발명의 목적은 빛샘을 최소화하여 표시품질을 향상시킨 표시 기판을 제공하는 것이다.

[0007] 본 발명의 다른 목적은 상기 표시 기판을 포함하는 표시 패널을 제공하는 것이다.

과제 해결수단

[0008] 이와 같은 본 발명의 목적을 구현하기 위한 표시 기판은 게이트 배선, 데이터 배선, 제1 스위칭 소자, 화소 전극 및 요철 배선을 포함한다.

[0009] 상기 게이트 배선과 상기 데이터 배선은 서로 교차한다. 상기 제1 스위칭 소자는 상기 게이트 배선 및 상기 데이터 배선과 연결된다. 상기 화소 전극은 상기 제1 스위칭 소자와 전기적으로 연결되어 화소 영역에 형성되고, 개구 패턴을 포함한다. 상기 요철 배선은 상기 개구 패턴이 형성된 영역에 형성되고, 요철 패턴을 포함한다.

[0010] 상기 개구 패턴 및 상기 요철 배선은 상기 화소 영역에 상기 게이트 배선에 대하여 산선 방향으로 형성될 수 있다.

[0011] 상기 개구 패턴은 상기 요철 패턴과 동일한 형상으로 패터닝될 수 있다.

[0012] 상기 요철 패턴은 상기 요철 배선의 제1 에지 및 상기 제1 에지와 마주하는 제2 에지 중 적어도 어느 하나에 형성될 수 있다.

[0013] 상기 표시 기판은 스토리지 배선을 더 포함할 수 있다. 상기 스토리지 배선은 상기 화소 전극과 중첩되어 상기 화소 영역에 형성되고, 상기 요철 배선과 연결될 수 있다.

[0014] 베이스 기판 상에 서로 인접하게 형성된 제1 게이트 배선 및 제2 게이트 배선; 또한, 상기한 본 발명의 목적을 구현하기 위한 표시 기판은 상기 제1 및 제2 게이트 배선들과 교차하는 데이터 배선, 상기 베이스 기판의 화소 영역에 형성되고, 제1 서브 전극과 상기 제1 및 제2 게이트 배선들에 대하여 사선 방향으로 형성된 개구 패턴에 의해 상기 제1 서브 전극과 이격된 제2 서브 전극을 포함하는 화소 전극, 상기 제1 및 제2 서브 전극들과 중첩하고, 상기 게이트 배선들 및 상기 데이터 배선과 평행하도록 상기 화소 영역에 형성된 스토리지 배선, 상기 개구 패턴이 형성된 영역에 형성되고, 상기 스토리지 배선과 연결되며, 요철 패턴을 포함하는 요철 배선, 상기 제1 게이트 배선 및 상기 데이터 배선과 연결되고, 상기 제1 서브 전극과 콘택하는 제1 드레인 전극 및 상기 제2 서브 전극과 콘택하는 제2 드레인 전극을 포함하는 듀얼 스위칭 소자 및 상기 제2 게이트 배선 및 데이터 배선과 연결되고, 상기 제2 서브 전극과 콘택하는 소스 전극 및 상기 제1 서브 전극과 중첩된 제3 드레인 전극을 포함하는 스위칭 소자를 포함한다.

[0015] 또한, 상기한 본 발명의 다른 목적을 구현하기 위한 표시 패널은 제1 표시 기판 및 제2 표시 기판을 포함한다.

[0016] 상기 제1 표시 기판은 베이스 기판 상에 형성된 게이트 배선 및 데이터 배선과 연결된 스위칭 소자, 상기 스위칭 소자와 전기적으로 연결되고 상기 게이트 배선에 대하여 사선 방향으로 제1 개구 패턴이 형성된 화소 전극 및 상기 제1 개구 패턴이 형성된 영역에 형성되고 서로 교차하는 제1 경사부 및 제2 경사부를 갖는 요철 패턴을 갖는 요철 배선을 포함한다.

[0017] 상기 제2 표시 기판은 상기 제1 표시 기판과 대향하고, 상기 제1 개구 패턴과 함께 액정 도메인을 형성하는 제2 개구 패턴이 포함하는 공통 전극이 형성된다.

[0018] 상기 제1 경사부 및 상기 제2 경사부가 이루는 각도는 60° 내지 120° 일 수 있다.

[0019] 상기 표시 패널은 상기 제1 표시 기판에 부착되고, 제1 편광축을 포함하는 제1 편광판; 및 상기 제2 표시 기판

에 부착되고, 상기 제1 편광축과 수직한 제2 편광축을 포함하는 제2 편광판을 더 포함할 수 있다. 상기 제1 경사부는 상기 제1 편광축과 0° 내지 45° 를 이루고, 상기 제2 경사부는 상기 제2 편광축과 0° 내지 45° 를 이룰 수 있다.

효과

[0020] 이와 같은 표시 기판 및 이를 포함하는 표시 패널에 따르면, 요철 배선을 형성함으로써 액정을 편광축의 방향과 동일, 유사한 방향으로 배열할 수 있다. 이에 따라, 빛샘을 최소화하고 대비비를 향상시켜 표시 품질을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0021] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 상세한 설명에서 층, 막, 영역, 판 등의 부분이 다른 부분 위에 있다고 할 경우, 이는 다른 부분 바로 위에 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 아래 있다고 할 경우, 이는 다른 부분 바로 아래에 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0022] 이하, 첨부한 도면을 참조하여 본 발명의 실시예들에 대해 보다 상세히 설명한다.

[0023] 도 1은 본 발명의 일 실시예에 따른 표시 패널의 평면도이다.

[0024] 도 1에 도시된 구성 요소들 중, 제2 개구 패턴(252)을 제외하고는 제1 베이스 기판에 형성되고, 제2 개구 패턴(252)은 상기 제1 베이스 기판과 대향하는 제2 베이스 기판에 형성된다.

[0025] 도 1을 참조하면, 본 발명의 일 실시예에 따른 표시 패널(500)은 제1 및 제2 게이트 배선들(GL1, GL2), 제1 및 제2 데이터 배선들(DL1, DL2), 제1 스위칭 소자(10), 제1 개구 패턴(172)을 포함하는 화소 전극(PE) 및 요철 배선(122)을 포함한다. 상기 표시 패널(500)은 스토리지 배선(SL), 제2 스위칭 소자(20), 제2 개구 패턴(252)을 더 포함한다.

[0026] 상기 제1 게이트 배선(GL1)은 상기 표시 패널(500)의 제1 방향(D1)으로 연장되고, 상기 제2 게이트 배선(GL2)은 상기 제1 게이트 배선(GL1)의 상기 제1 방향(D2)과 다른 제2 방향(D2)으로 서로 평행하게 배치된다. 상기 제1 방향(D1)과 상기 제2 방향(D2)은 서로 수직한 방향일 수 있다.

[0027] 상기 제1 데이터 배선(DL1)은 상기 제2 방향(D2)으로 연장되고, 상기 제1 및 제2 게이트 배선들(GL1, GL2)과 교차하여 형성된다. 상기 제2 데이터 배선(DL2)은 상기 제1 데이터 배선(DL1)의 상기 제1 방향(D1)에 상기 제1 데이터 배선(DL1)과 평행하게 배치된다. 상기 제2 데이터 배선(DL2)은 상기 제1 및 제2 게이트 배선들(GL1, GL2)과 교차한다.

[0028] 상기 제1 스위칭 소자(10)는 상기 제1 게이트 배선(GL1) 및 상기 제2 데이터 배선(DL2)과 연결된다. 상기 제1 스위칭 소자(10)는 상기 제1 게이트 배선(GL1)에 인가된 제1 게이트 신호에 의해 터/온 된다. 상기 제1 스위칭 소자(10)는 상기 화소 전극(PE)과 전기적으로 연결된다.

[0029] 상기 제1 스위칭 소자(10)는 상기 제1 게이트 배선(GL1)과 중첩된 듀얼 소스 전극(DSE), 제1 드레인 전극(DE1) 및 제2 드레인 전극(DE2)을 포함한다. 상기 듀얼 소스 전극(DSE)은 예를 들어, W-자형으로 형성될 수 있다. 상기 제1 드레인 전극(DE1) 및 상기 제2 드레인 전극(DE2)은 상기 듀얼 소스 전극(DSE)과 이격되어 형성된다. 상기 제1 드레인 전극(DE1) 및 상기 제2 드레인 전극(DE2)이 상기 화소 전극(PE)과 전기적으로 연결된다.

[0030] 제1 액티브 패턴(A1)은 상기 듀얼 소스 전극(DSE)과 상기 제1 드레인 전극(DE1) 사이에 배치된다. 상기 제1 액티브 패턴(A1)은 상기 듀얼 소스 전극(DSE)과 상기 제2 드레인 전극(DE2) 사이에 배치된다. 상기 제1 및 제2 드레인 전극들(DE1, DE2)은 상기 제1 액티브 패턴(A1)을 통해 상기 듀얼 소스 전극(DSE)과 전기적으로 연결되고, 이로써 상기 제2 데이터 배선(DL2)으로 인가되는 데이터 신호는 상기 제1 및 제2 드레인 전극들(DE1, DE2)로 전달될 수 있다.

[0031] 상기 화소 전극(PE)은 화소 영역(P)을 구획한다. 즉, 상기 화소 전극(PE)이 형성된 영역이 상기 화소 영역(P)으로 정의될 수 있다. 일례로, 상기 화소 전극(PE)은 상기 제1 게이트 배선(GL1) 및 제2 게이트 배선(GL2)이 상기 제1 데이터 배선(DL1) 및 상기 제2 데이터 배선(DL2)과 교차하여 구획하는 영역에 형성될 수 있다. 상기 화소 영역(P)은 평면적으로 보았을 때, 실질적으로 직사각형 형상을 가질 수 있다. 상기 제1 개구 패턴(172)은 상기

화소 영역(P)에 형성되고, 상기 화소 영역(P)의 액정 도메인을 형성할 수 있다. 상기 화소 전극(PE)은 제1 서브 전극(SPE1) 및 제2 서브 전극(SPE2)을 포함한다.

[0032] 상기 제1 개구 패턴(172)은 상기 화소 영역(P)에 상기 제1 및 제2 게이트 배선들(GL1, GL2)에 대하여 사선 방향으로 형성된다. 상기 제1 개구 패턴(172)은 상기 제1 개구 패턴(172)의 길이 방향인 상기 제1 방향(D1) 및 상기 제2 방향(D2)의 사이의 일 방향으로 연장된다. 상기 제1 개구 패턴(172)은 예를 들어, 상기 제1 및 제2 게이트 배선들(GL1, GL2) 및 상기 제1 및 제2 데이터 배선들(DL1, DL2)과 대략 45° 기울어져 상기 일 방향으로 연장될 수 있다. 상기 제1 개구 패턴(172)은 서로 다른 방향으로 기울어진 2개의 사선이 서로 교차하여 V-자형 또는 U-자형으로 형성될 수 있다.

[0033] 상기 제1 서브 전극(SPE1)은 상기 제2 서브 전극(SPE2)을 둘러싸도록 형성될 수 있다. 상기 제1 서브 전극(SPE1) 및 상기 제2 서브 전극(SPE2)은 상기 제1 개구 패턴(172)의 폭만큼 이격되어 배치된다. 상기 제1 서브 전극(SPE1)은 상기 제1 드레인 전극(DE1)과 제1 콘택홀(CNT1)을 통해 콘택한다. 상기 제2 서브 전극(SPE2)은 상기 제2 드레인 전극(DE2)과 제2 콘택홀(CNT2)을 통해 콘택한다. 이에 따라, 상기 제1 서브 전극(SPE1) 및 상기 제2 서브 전극(SPE2)은 상기 제1 스위칭 소자(10)와 전기적으로 연결된다.

[0034] 상기 요철 배선(122)은 상기 제1 개구 패턴(172)이 형성된 영역에 형성된다. 상기 요철 배선(122)은 상기 제1 개구 패턴(172)을 따라서 상기 제1 개구 패턴(172)의 길이 방향으로 연장되어 형성된다.

[0035] 이하, 도 2 및 도 3을 참조하여 본 발명의 일 실시예에 따른 요철 배선에 대해서 상세하게 후술하기로 한다.

[0036] 도 2는 도 1의 요철 배선을 확대하여 도시한 도면이다.

[0037] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 상기 요철 배선(122)은 상기 제1 개구 패턴(172)이 형성된 영역에 형성된다. 상기 요철 배선(122)은 상기 제1 개구 패턴(172)을 따라서 상기 제1 개구 패턴(172)의 길이 방향으로 연장되어 형성된다. 일례로, 상기 요철 배선(122)의 폭은 대략 5 μm 내지 대략 10 μm 일 수 있다.

[0038] 상기 요철 배선(122)은 상기 제1 개구 패턴(172)의 길이 방향을 따라 연장된 제1 에지(ED1) 및 상기 제1 에지(ED1)와 마주하는 제2 에지(ED2)에 형성된 요철 패턴을 포함한다. 상기 제1 에지(ED1)는 상기 제1 서브 전극(SPE1)과 인접하고, 상기 제2 에지(ED2)는 상기 제2 서브 전극(SPE2)과 인접한다.

[0039] 상기 요철 패턴은 복수의 형상 단위(121)들을 포함하고, 복수의 상기 형상 단위(121)들이 상기 제1 및 제2 에지들(ED1, ED2)에 형성되어 본 발명의 일 실시예에 따른 상기 요철 배선(122)의 상기 요철 패턴을 정의한다. 상기 요철 패턴은 상기 형상 단위(121)들이 연속적으로 반복하여 배치된다. 상기 요철 패턴은 상기 제1 에지(ED1)에 형성된 상기 형상 단위(121)가 이루는 패턴과, 상기 제2 에지(ED2)에 형성된 상기 형상 단위(121)가 이루는 패턴이 서로 어긋나게 배치되어 형성될 수 있다. 이에 따라, 본 발명의 일 실시예에 따른 상기 요철 배선(122)의 전체적인 형상은 실질적으로 지그재그형으로 형성될 수 있다. 상기 요철 배선(122)의 폭은 대략 5 μm 내지 10 μm 일 수 있고, 상기 요철 배선(122)의 상기 요철 패턴을 제외한 직선부의 폭(k)은 예를 들어, 대략 2 μm 내지 4 μm 일 수 있다.

[0040] 상기 형상 단위(121)는 서로 교차하는 제1 경사부(121a) 및 제2 경사부(121b)를 포함한다. 상기 형상 단위(121)는 상기 요철 배선(122)의 외부로 상기 제1 및 제2 경사부들(121a, 121b)이 연장된 볼록 형상일 수 있다. 상기 제1 경사부(121a)는 상기 제2 방향(D2)으로 연장되고, 상기 제2 경사부(121b)는 상기 제1 방향(D1)으로 연장될 수 있다. 상기 형상 단위(121)의 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 교차하는 부분은 점(point)일 수 있다.

[0041] 상기 제1 경사부(121a)의 제1 길이(x) 및 상기 제2 경사부(121b)의 제2 길이(y)는 각각 대략 4 μm 내지 대략 10 μm 일 수 있다. 상기 요철 패턴은 서로 동일한 형상 단위들이 반복적으로 배치되어 형성될 수 있다. 이와 달리, 일 형상 단위로부터 상기 사선 방향으로 갈수록 상기 제1 길이(x) 및 상기 제2 길이(y)가 각각 점점 짧아지는 형상 단위들이 배치되어 형성될 수 있다. 상기 제1 길이(x) 및 상기 제2 길이(y)는 동일한 값을 가질 수 있다. 이와 달리, 상기 제1 길이(x) 및 상기 제2 길이(y)는 서로 다른 값을 가질 수 있다.

[0042] 상기 요철 배선(122)의 상기 제1 에지(ED1)에 형성된 형상 단위의 상기 제1 경사부(121a)와 상기 제2 에지(ED2)에 형성된 형상 단위의 상기 제2 경사부(121b) 사이의 거리(z)는 대략 3 μm 내지 대략 10 μm 일 수 있다. 상기 거리(z)는 상기 제1 길이(x) 및 상기 제2 길이(y)와 동일할 수 있다. 다만, 상기 거리(z)는 상기 요철 배선

(122)의 광차단 역할을 고려할 때, 대략 $3\text{ }\mu\text{m}$ 보다는 면 것이 바람직하다.

[0043] 상기 제1 에지(ED1)의 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 교차하는 부분과, 상기 제2 에지(ED2)의 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 교차하는 부분 사이의 거리는 상기 제1 개구 패턴(172)의 폭(w)과 동일할 수 있다. 예를 들어, 상기 제1 개구 패턴(172)의 폭(w)은 대략 $3.5\text{ }\mu\text{m}$ 내지 대략 $10\text{ }\mu\text{m}$ 일 수 있다.

[0044] 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 이루는 각도(θ)는 대략 45° 내지 135° 일 수 있다. 상기 각도(θ)가 대략 45° 보다 좁은 경우나, 대략 135° 보다 넓은 경우에는, 상기 형상 단위(121)가 형성하는 상기 요철 배선에 의해 상기 요철 배선(122)의 전체적인 형상이 실질적으로 직사각형(rectangle)으로 형성되어 상기 액정을 상기 표시 패널(500)의 편광축들의 방향과 동일 또는 유사하게 배열시킬 수 없다.

[0045] 바람직하게, 상기 각도(θ)는 대략 60° 내지 대략 120° 일 수 있다. 일례로, 상기 각도(θ)는 대략 90° 일 수 있다.

[0046] 본 발명의 일 실시예에 따르면, 상기 요철 배선(122)에 의해서 상기 액정들이 상기 표시 패널(500)의 편광축들의 방향과 동일 또는 유사하게 배열될 수 있다.

[0047] 한편, 상기 요철 배선(122)의 너비는 상기 제1 개구 패턴(172)의 너비와 동일하거나, 상기 제1 개구 패턴(172)의 너비보다 좁게 형성될 수 있다. 즉, 상기 요철 배선(122)의 상기 제1 에지(ED1)는 상기 제1 서브 전극(SPE1)과 맞닿도록 형성되고, 상기 제2 에지(ED2)는 상기 제2 서브 전극(SEP2)과 맞닿도록 형성됨으로써 상기 요철 배선(122)은 상기 제1 서브 전극(SPE1) 및 상기 제2 서브 전극(SEP2)과 중첩되지 않을 수 있다.

[0048] 이와 달리, 상기 요철 배선(122)은 상기 화소 전극(PE)과 중첩될 수 있다.

[0049] 도 3은 도 1의 요철 배선과 화소 전극의 위치를 설명하기 위한 도면이다.

[0050] 도 3을 참조하면, 상기 제1 에지(ED1)는 상기 제1 서브 전극(SPE1)과 일부분이 중첩되고, 상기 제2 에지(ED2)는 상기 제2 서브 전극(SEP2)과 일부분이 중첩된다. 도 3에서, 상기 제1 에지(ED1)와 상기 제1 서브 전극(SPE1)이 중첩된 부분을 "A"로 표시하고, 이하에서는 "A"를 "중첩부"로 지칭하여 설명하기로 한다.

[0051] 상기 요철 배선(122)과 상기 화소 전극(PE)이 중첩되는 부분인 중첩부(A)는 보조 스토리지 커패시터(Cst)로 이용할 수 있다. 또한, 상기 제1 표시 기판(100)의 설계 시에 상기 중첩부(A)의 면적을 고려하여 설계함으로써, 상기 제1 표시 기판(100)의 제조 공정 상의 미스 얼라인에 의한 전기 용량의 변동이 최소화될 수 있다. 일례로, 상기 제1 개구 패턴(172)의 폭(w)이 대략 $5\text{ }\mu\text{m}$ 일 때, 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 교차하는 부분과 상기 제1 서브 전극(SPE1)의 단부 사이의 거리(a)는 대략 $1.5\text{ }\mu\text{m}$ 내지 $1.8\text{ }\mu\text{m}$ 일 수 있다.

[0052] 다시 도 1을 참조하면, 상기 스토리지 배선(SL)은 상기 화소 영역(P)에 형성된다. 상기 스토리지 배선(SL)은 상기 제1 및 제2 케이트 배선들(GL1, GL2) 및 상기 제1 및 제2 데이터 배선들(DL1, DL2)과 평행하게 형성된다. 상기 제1 베이스 기판(110)의 상기 제1 케이트 배선(GL1) 및 상기 제2 케이트 배선(GL2) 사이의 영역에 형성된다. 상기 스토리지 배선(SL)은 예를 들어, U-자형으로 형성될 수 있다. 상기 스토리지 배선(SL)은 상기 화소 전극(PE)과 부분적으로 중첩되어 형성된다. 상기 스토리지 배선(SL)은 상기 요철 배선(122)과 연결된다.

[0053] 상기 제2 스위칭 소자(20)는 상기 제2 케이트 배선(GL2) 및 상기 스토리지 배선(SL)과 전기적으로 연결된다. 상기 제2 스위칭 소자(20)는 상기 제2 케이트 배선(GL2)에 인가되는 제2 케이트 신호에 의해 턴/온 된다. 상기 제2 스위칭 소자(20)는 소스 전극(SE) 및 제3 드레인 전극(DE3)을 포함한다. 상기 소스 전극(SE) 및 상기 제3 드레인 전극(DE3)은 상기 제2 케이트 배선(DL2)과 중첩된다. 상기 소스 전극(SE)은 상기 제1 서브 전극(SPE1)과 제3 콘택홀(CNT3)을 통해 콘택한다. 상기 제3 드레인 전극(DE3)은 상기 스토리지 배선(SL) 및 상기 제2 서브 전극(SEP2)과 중첩된다. 상기 스토리지 배선(SL) 및 상기 제3 드레인 전극(DE3)에 의해 다운전압 커패시터(C_down)가 정의되고, 상기 제3 드레인 전극(DE3) 및 상기 제1 서브 전극(SPE1)에 의해 업전압 커패시터(C_up)가 정의된다. (도 8 참조)

[0054] 제2 액티브 패턴(A2)은 상기 제2 케이트 배선(DL2) 상에 형성된다. 상기 제2 액티브 패턴(A2) 상에 상기 소스 전극(SE) 및 상기 제3 드레인 전극(DE3)이 형성된다. 상기 제3 드레인 전극(DE3)은 상기 제2 액티브 패턴(A2)을 통해 상기 소스 전극(SE)과 전기적으로 연결된다.

[0055] 상기 제2 개구 패턴(252)은 상기 화소 전극(PE)과 대향하는 공통 전극층(미도시)에 형성된다. 상기 제2 개구 패턴(252)은 상기 제1 개구 패턴(172)과 어긋나게 배치되고, 상기 제1 개구 패턴(172)과 함께 상기 액정 도메인을

형성할 수 있다. 상기 제2 개구 패턴(252)은 V-자형 패턴과, 상기 V-자형 패턴과 이격되어 상기 V-자형 패턴의 외곽을 둘러싸는 사선형 패턴을 포함한다. 상기 V-자형 패턴과 상기 사선형 패턴 사이의 영역에 상기 제1 개구 패턴(172)이 배치될 수 있다.

[0056] 한편, 상기 제1 서브 전극(SPE1) 및 상기 제2 서브 전극(SPE2)에 서로 다른 전압이 인가되는 과정을 설명하겠다. 여기서, 상기 제1 서브 전극(SPE1)에 충전되는 전압을 제1 전압이라고 하고, 상기 제2 서브 전극(SPE2)에 충전되는 전압을 제2 전압이라고 정의한다.

[0057] 먼저, 상기 제1 게이트 배선(GL1)에 상기 제1 게이트 신호가 인가되면, 상기 제1 서브 전극(SEP1)의 상기 제1 전압 및 상기 제2 서브 전극(SEP2)의 상기 제2 전압은 동일한 값을 가지고, 이후에 서서히 증가한다. 이어서, 상기 제1 게이트 신호가 상기 제1 게이트 라인(GL1)에서 없어지면, 상기 제1 서브 전극(SPE1)의 상기 제1 전압 및 상기 제2 서브 전극(SPE2)의 상기 제2 전압은 동일한 값을 가지고, 이후에 서서히 감소하다가 일정하게 유지된다.

[0058] 다음으로, 상기 제2 게이트 배선(GL2)에 상기 제2 게이트 신호가 인가되면, 상기 제1 서브 전극(SPE1)의 상기 제1 전압은 서서히 증가하다가 일정하게 유지되는 반면 상기 제2 서브 전극(SEP2)의 상기 제2 전압은 약간의 변동은 있으나 상기 제2 게이트 신호가 인가되기 전과 거의 동일한 값을 유지할 수 있다.

[0059] 마지막으로, 상기 제2 게이트 신호가 상기 제2 게이트 배선(GL2)에서 없어지면, 상기 제1 서브 전극(SPE1)의 상기 제1 전압과, 상기 제2 서브 전극(SPE2)의 상기 제2 전압은 서로 다른 값을 일정하게 유지된다. 결국, 상기 제1 서브 전극(SPE1)의 상기 제1 전압은 상기 제2 서브 전극(SPE2)의 상기 제2 전압보다 상대적으로 높은 값을 가지게 된다. 즉, 상기 제1 스위칭 소자(10)에 의해 상기 제1 서브 전극(SPE1) 및 상기 제2 서브 전극(SPE2)에 인가된 동일한 전압은 상기 제2 스위칭 소자(20)에 의해 상기 제1 서브 전극(SPE1)의 상기 제1 전압이 업(up)됨으로써 상기 제1 서브 전극(SPE1) 및 상기 제2 서브 전극(SPE2)에 실질적으로 서로 다른 전압들이 인가된 것과 동일해진다.

[0060] 도 4는 본 발명의 다른 실시예를 설명하기 위한 도면이다.

[0061] 도 4에 도시된 요철 배선들은, 요철 배선을 제외하고는 도 1에 도시된 표시 패널(500)과 동일한 표시 패널에 적용될 수 있다. 따라서, 도 1 및 도 2의 본 발명의 일 실시예에서와 동일한 부재는 동일한 참조부호로 나타내고, 중복되는 상세한 설명은 생략하기로 한다.

[0062] 도 4를 참조하면, 본 발명의 다른 실시예에 따른 요철 배선(122)은 형상 단위(121)들이 연속적으로 반복하여 배치된다. 상기 형상 단위(121)는 상기 볼록 형상을 갖는다. 상기 요철 배선(122)은 상기 제1 에지(ED1)에 형성된 상기 형상 단위(121)가 이루는 패턴과, 상기 제2 에지(ED2)에 형성된 상기 형상 단위(121)가 이루는 패턴이 대칭으로 배치될 수 있다.

[0063] 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 이루는 각도(θ)는 대략 45° 내지 대략 135° 일 수 있다. 상기 각도(θ)는 바람직하게, 대략 60° 내지 대략 120° 일 수 있다. 일례로, 상기 각도(θ)는 대략 90° 일 수 있다.

[0064] 도 5a, 도 5b, 도 6a, 도 6b 및 도 7은 본 발명의 또 다른 실시예들을 설명하기 위한 도면들이다.

[0065] 도 5a, 도 5b, 도 6a, 도 6b 및 도 7에 도시된 요철 배선들은, 요철 배선을 제외하고는 도 1에 도시된 표시 패널(500)과 동일한 표시 패널에 적용될 수 있다. 따라서, 도 1 및 도 2의 본 발명의 일 실시예에서와 동일한 부재는 동일한 참조부호로 나타내고, 중복되는 상세한 설명은 생략하기로 한다.

[0066] 도 5a를 참조하면, 본 발명의 또 다른 실시예에 따른 요철 배선(122)은 상기 형상 단위(121)들이 상기 제1 에지(ED1)에만 연속적으로 반복하여 배치된 요철 패턴을 포함한다. 상기 형상 단위(121)는 상기 볼록 형상을 갖는다.

[0067] 상기 요철 배선(122)의 상기 제1 에지(ED1)는 상기 제1 서브 전극(SPE1)의 에지와 맞닿아 상기 요철 배선(122)과 상기 제1 서브 전극(SPE1)이 중첩되지 않을 수 있다. 이때, 상기 제2 에지(ED2)는 상기 제2 서브 전극(SPE2)의 에지와 중첩되거나, 중첩되지 않을 수 있다.

[0068] 이와 달리, 상기 요철 배선(122)의 상기 제1 에지(ED1)는 상기 제1 서브 전극(SPE1)의 에지와 중첩되는 중첩부를 더 포함할 수 있다. 상기 중첩부는 보조 스토리지 커패시터일 수 있다. 이때, 상기 제2 에지(ED2)는 상기 제2 서브 전극(SPE2)의 에지와 중첩되거나, 중첩되지 않을 수 있다.

- [0069] 도 5b를 참조하면, 본 발명의 또 다른 실시예에 따른 요철 배선(122)은 상기 제1 에지(ED1)에 형성된 상기 형상 단위(121)가 불연속적으로 반복하여 배치되는 패턴과, 상기 제2 에지(ED2)에 형성된 상기 형상 단위(121)가 불연속적으로 반복하여 배치되는 패턴이 정의하는 요철 패턴을 포함한다. 상기 요철 패턴의 상기 제1 에지(ED1)에 형성된 패턴과, 상기 제2 에지(ED2)에 형성된 패턴은 서로 어긋나게 배치될 수 있다. 이와 달리, 상기 제1 에지(ED1)에 형성된 패턴과, 상기 제2 에지(ED2)에 형성된 패턴이 대칭으로 배치될 수 있다.
- [0070] 도 6a를 참조하면, 본 발명의 또 다른 실시예에 따른 요철 배선(122)은 형상 단위(121)들이 불연속적으로 반복하여 배치된다. 상기 형상 단위(121)는 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 상기 요철 배선의 내부로 함입된 오목 형상을 갖는다. 상기 요철 배선(122)은 상기 제1 에지(ED1)에 형성된 상기 형상 단위(121)가 이루는 패턴과, 상기 제2 에지(ED2)에 형성된 상기 형상 단위(121)가 이루는 패턴이 어긋나게 배치될 수 있다. 이와 달리, 상기 제1 에지(ED1)에 형성된 패턴과, 상기 제2 에지(ED2)에 형성된 패턴이 대칭으로 배치될 수 있다.
- [0071] 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 이루는 각도(θ)는 대략 45° 내지 대략 135° 일 수 있다. 상기 각도(θ)는 바람직하게, 대략 60° 내지 대략 120° 일 수 있다. 일례로, 상기 각도(θ)는 대략 90° 일 수 있다.
- [0072] 도 6b를 참조하면, 본 발명의 또 다른 실시예에 따른 요철 배선(122)은 형상 단위(121)들이 상기 제1 에지(ED1)에만 연속적으로 반복하여 배치된 요철 패턴을 포함한다. 상기 형상 단위(121)는 상기 오목 형상을 갖는다.
- [0073] 도 5b 및 도 6b에서는 요철 배선(122)의 제1 에지(ED1)에만 요철 패턴이 형성된 경우를 일례로 도시하여 설명하였으나, 요철 배선(122)의 제2 에지(ED2)에만 요철 패턴이 형성될 수 있다.
- [0074] 도 7을 참조하면, 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 교차하는 부분은 라운드지게(rounded) 형성될 수 있다. 이때, 상기 요철 배선(122)의 전체적인 형상은 예를 들어, 물결모양으로 형성될 수 있다. 상기 제1 경사부(121a) 및 상기 제2 경사부(121b)가 교차하는 부분은 설계자의 의도에 의해 라운드지게 형성할 수 있고, 상기 요철 배선(122)을 형성하는 사진 식각 공정에 의해 라운드지게 형성될 수도 있다.
- [0075] 도면으로 도시하지 않았으나, 도 4, 도 5a, 도 5b, 도 6a 및 도 6b에 도시된 요철 패턴들의 각 형상 단위가 도 7에 도시된 형상 단위와 같이 제1 경사부 및 제2 경사부가 교차하는 부분을 라운드지게(rounded) 형성할 수 있다.
- [0076] 본 발명의 실시예들에 따르면, 요철 배선(122)에 의해서 액정들이 표시 패널(500)의 편광축들의 방향과 동일 또는 유사하게 배열될 수 있다. 이에 따라, 빛샘을 최소화하고 대비비를 향상시킴으로써 표시 품질을 향상시킬 수 있다.
- [0077] 도 8은 도 1의 I-I' 라인 및 II-II라인을 따라 절단한 단면도이다.
- [0078] 도 1 및 도 7을 참조하면, 상기 표시 패널(500)은 제1 표시 기판(100), 제2 표시 기판(200) 및 액정층(300)을 포함한다. 상기 표시 패널(500)은 제1 편광판(410) 및 제2 편광판(420)을 더 포함한다.
- [0079] 상기 제1 표시 기판(100)은 제1 베이스 기판(110) 상에 형성된 상기 제1 및 제2 게이트 배선들(GL1, GL2), 상기 제1 및 제2 데이터 배선들(DL1, DL2), 상기 제1 스위칭 소자(10), 상기 화소 전극(PE), 상기 요철 배선(122), 상기 스토리지 배선(SL), 상기 제2 스위칭 소자(20), 상기 제1 액티브 패턴(A1) 및 상기 제2 액티브 패턴(A2)을 포함한다. 상기 제1 표시 기판(110)은 상기 제1 베이스 기판(110) 상에 형성된 게이트 절연층(120) 및 패시베이션층(160)을 더 포함한다.
- [0080] 상기 제1 베이스 기판(110)은 플레이트 형상을 갖고, 투명한 물질로 형성된다. 상기 투명한 물질은 예를 들어, 유리, 석영, 합성 수지 등을 포함할 수 있다.
- [0081] 상기 제1 베이스 기판(110) 상에는 게이트 패턴이 형성된다. 상기 게이트 패턴은 상기 제1 및 제2 게이트 배선들(GL1, GL2), 상기 스토리지 배선(SL) 및 상기 요철 배선(122)을 포함한다. 예를 들어, 상기 게이트 패턴은 상기 제1 베이스 기판(110) 상에 게이트 금속층을 형성하고, 상기 게이트 금속층을 사진 식각 공정을 통해 패터닝하여 형성할 수 있다.
- [0082] 상기 게이트 절연층(120)은 상기 게이트 패턴이 형성된 상기 제1 베이스 기판(110) 상에 형성된다. 상기 게이트 절연층(120)은 예를 들어, 산화 실리콘(SiO_x, 0 < x < 1), 질화 실리콘(SiN_y, 0 < y < 1) 등을 포함할 수 있다.

- [0083] 상기 제1 액티브 패턴(A1) 및 상기 제2 액티브 패턴(A2)은 상기 게이트 절연층(120) 상에 형성된다. 상기 제1 및 제2 액티브 패턴들(A1, A2)은 실리콘을 포함할 수 있다. 상기 제1 및 제2 액티브 패턴들(A1, A2)은 예를 들어, 비정질 실리콘(Amorphous Silicon, a-Si) 및 n형 불순물이 고농도로 도핑된 비정질 실리콘(n+ a-Si)을 포함할 수 있다.
- [0084] 상기 제1 및 제2 액티브 패턴들(A1, A2)이 형성된 상기 제1 베이스 기판(110) 상에 소스 패턴이 형성된다. 상기 소스 패턴은 상기 제1 및 제2 데이터 배선들(DL1, DL2), 상기 제1 스위칭 소자(10) 및 상기 제2 스위칭 소자(20)를 포함한다. 예를 들어, 상기 소스 패턴은 상기 제1 및 제2 액티브 패턴들(A1, A2)이 형성된 상기 제1 베이스 기판(110) 상에 소스 금속층을 형성하고, 상기 소스 금속층을 사진 식각 공정을 통해 패터닝하여 형성할 수 있다. 상기 스토리지 배선(SL) 및 상기 제3 드레인 전극(DE3)에 의해 다운전압 커패시터(C_down)가 정의된다.
- [0085] 상기 패시베이션층(160)은 상기 소스 패턴이 형성된 상기 제1 베이스 기판(110) 상에 형성된다. 상기 패시베이션층(160)은 상기 제1 콘택홀(CNT1), 상기 제2 콘택홀(CNT2) 및 상기 제3 콘택홀(CNT3)을 포함한다. 상기 제1 콘택홀(CNT1)은 상기 제1 드레인 전극(DE1)의 일단부를 노출시키고, 상기 제2 콘택홀(CNT2)은 상기 제2 드레인 전극(DE2)의 일단부를 노출시키며, 상기 제3 콘택홀(CNT3)은 상기 제3 드레인 전극(DE3)의 일단부를 노출시킨다. 상기 패시베이션층(160)은 예를 들어, 산화 실리콘(SiO_x, 0<x<1), 질화 실리콘(SiN_y, 0<y<1) 등을 포함할 수 있다.
- [0086] 상기 화소 전극(PE)은 상기 패시베이션층(160)이 형성된 상기 제1 베이스 기판(110) 상에 형성된다. 상기 화소 전극(PE)은 투명한 도전성 물질로 형성될 수 있다. 상기 화소 전극(PE)은 예를 들어, 산화주석인듐(Indium Tin Oxide, ITO), 산화아연인듐(Indium Zinc Oxide, IZO), 아몰퍼스 산화주석인듐(Amorphous Indium Tin Oxide, a-ITO) 등을 포함할 수 있다. 상기 제3 드레인 전극(DE3) 및 상기 화소 전극(PE)의 제1 서브 전극(SPE1)에 의해 업전압 커패시터(C_up)가 정의된다.
- [0087] 상기 제2 표시 기판(200)은 제2 베이스 기판(210), 상기 제2 베이스 기판(210) 상에 형성된 차광 패턴(220), 컬러필터(230) 및 공통 전극층(250)을 포함한다. 상기 제2 개구 패턴(252)은 상기 공통 전극층(250)에 형성된다. 상기 제2 표시 기판(200)은 오버 코팅층(240)을 더 포함할 수 있다.
- [0088] 상기 제2 베이스 기판(210)은 상기 제1 베이스 기판(110)과 대향하고, 상기 제1 베이스 기판(110)과 동일하게 플레이트 형상을 갖고, 투명한 물질로 형성된다.
- [0089] 상기 차광 패턴(220)은 상기 제2 베이스 기판(210) 상에 형성된다. 예를 들어, 상기 차광 패턴(220)은 상기 제1 및 제2 게이트 배선들(GL1, GL2), 상기 제1 및 제2 데이터 배선들(DL1, DL2), 상기 제1 스위칭 소자(10) 및 상기 제2 스위칭 소자(20)가 형성된 영역들과 대응하는 상기 제2 베이스 기판(210)에 형성될 수 있다. 상기 차광 패턴(220)은 크롬(Cr) 등과 같은 금속, 유기 물질 등을 이용하거나, 안료를 포함하는 잉크를 이용하여 형성될 수 있다.
- [0090] 상기 컬러필터(230)는 상기 화소 전극(PE)이 형성된 영역과 대응하는 상기 제1 베이스 기판(210) 상에 형성될 수 있다. 상기 컬러필터(230)는 일부가 상기 차광 패턴(220)과 중첩될 수 있다. 상기 컬러필터(230)는 안료를 포함하는 유기 물질로 형성될 수 있다. 상기 안료는 예를 들어, 레드 컬러, 그린 컬러, 블루 컬러 등의 컬러를 표현할 수 있다. 상기 컬러필터(230)는 사진 식각 공정을 통해 형성하거나, 잉크젯팅 방식을 통해 형성할 수 있다.
- [0091] 상기 오버 코팅층(240)은 상기 제2 베이스 기판(210) 상에 상기 차광 패턴(220) 및 상기 컬러필터(230)를 커버하도록 형성된다. 상기 오버 코팅층(240)은 아크릴 수지 등과 같은 유기 물질로 형성될 수 있다.
- [0092] 상기 공통 전극층(250)은 상기 오버 코팅층(240)이 형성된 상기 제2 베이스 기판(210) 상에 형성된다. 상기 공통 전극층(250)은 상기 제2 절개 패턴(252)을 포함한다. 상기 공통 전극층(250)은 상기 화소 전극(PE)과 동일한 투명한 도전성 물질로 형성될 수 있다.
- [0093] 상기 액정층(300)은 상기 제1 표시 기판(100) 및 상기 제2 표시 기판(200) 사이에 개재되고, 복수의 액정들(미도시)을 포함한다. 상기 액정들은 상기 화소 전극(PE) 및 상기 공통 전극층(250) 사이에 인가되는 전기장에 의해 배열될 수 있다. 배열된 상기 액정들은 외부에서 인가된 광의 투과율을 조절할 수 있다. 상기 광은 상기 표시 패널(500)의 하부에서 제공되는 백라이트일 수 있다.
- [0094] 상기 제1 편광판(410)은 상기 제1 표시 기판(100)과 결합한다. 상기 제1 편광판(410)은 상기 제1 베이스 기판

(110)이 상기 제2 베이스 기판(210)과 마주하는 면의 반대면에 부착된다. 상기 제1 편광판(410)은 제1 편광축을 갖는다. 상기 제1 편광축의 방향은 예를 들어, 도 1에 도시된 상기 제2 방향(D2)일 수 있다. 상기 형상 단위의 상기 제1 경사부(121a)는 상기 제1 편광축을 기준으로 0° 내지 45° 로 기울어질 수 있다. 예를 들어, 상기 제1 경사부(121a)는 상기 제1 편광축 방향으로 형성될 수 있다.

[0095] 상기 제2 편광판(420)은 상기 제2 표시 기판(200)과 결합하여 상기 제1 편광판(410)과 대향한다. 상기 제2 편광판(420)은 상기 제2 베이스 기판(210)이 상기 제1 베이스 기판(110)과 마주하는 면의 반대면에 부착된다. 상기 제2 편광판은 제2 편광축을 갖는다. 상기 제2 편광축의 방향은 상기 제1 편광축의 방향과 수직한 방향이다. 예를 들어, 상기 제2 편광축의 방향은 도 1에 도시된 상기 제1 방향(D1)일 수 있다. 상기 형상 단위의 상기 제2 경사부(121b)는 상기 제2 편광축을 기준으로 대략 0° 내지 대략 45° 로 기울어질 수 있다. 이때, 상기 제2 경사부(121b)는 상기 제1 경사부(121a)와 대략 45° 내지 대략 135° 를 이룬다. 예를 들어, 상기 제2 경사부(121b)는 상기 제2 편광축 방향으로 형성될 수 있다.

[0096] 본 발명에 따르면, 요철 배선(122)에 의해서 액정들이 상기 제1 편광축 및/또는 상기 제2 편광축의 방향과 동일 또는 유사하게 배열될 수 있다. 이에 따라, 빛 샘을 최소화하고 대비비를 향상시킴으로써 표시 품질을 향상시킬 수 있다.

[0097] 도 9a, 도 9b 및 도 10 내지 도 13은 도 8에 도시된 표시 기판을 제조하는 방법을 설명하기 위한 공정들이다.

[0098] 도 9a, 도 9b 및 도 10 내지 도 13에서 도 1 및 도 8과 동일한 부재는 동일한 참조부호로 나타내고 동일한 명칭으로 설명하며, 중복되는 상세한 설명은 생략하기로 한다.

[0099] 도 9a 및 도 9b를 참조하면, 제1 베이스 기판(110) 상에 게이트 패턴을 형성한다.

[0100] 구체적으로, 상기 제1 베이스 기판(110) 상에 게이트 금속층(미도시)을 형성한다. 상기 게이트 금속층은 예를 들어, 사진 식각 공정을 통해 패터닝하여 상기 게이트 패턴을 형성할 수 있다. 상기 게이트 패턴은 제1 게이트 배선(GL1), 제2 게이트 배선(GL2), 스토리지 배선(SL) 및 요철 배선(122)을 포함한다.

[0101] 상기 제1 게이트 배선(GL1) 및 상기 제2 게이트 배선(GL2)은 서로 평행하게 형성되고, 상기 제1 게이트 배선(GL1) 및 상기 제2 게이트 배선(GL2) 사이에 상기 스토리지 배선(SL) 및 상기 요철 배선(122)이 형성된다. 상기 요철 배선(122)은 상기 제1 및 제2 게이트 배선들(GL1, GL2)에 대하여 사선 방향으로 형성된다. 상기 요철 배선(122)은 상기 스토리지 배선(SL)과 연결된다.

[0102] 도 10을 참조하면, 상기 게이트 패턴을 포함하는 상기 제1 베이스 기판(110) 상에 게이트 절연층(130), 활성층(140) 및 소스 금속층(150)을 형성한다.

[0103] 구체적으로, 상기 게이트 패턴이 형성된 상기 제1 베이스 기판(110) 상에 상기 게이트 절연층(130)을 형성하여 상기 게이트 절연층(130)이 상기 게이트 패턴을 커버한다.

[0104] 상기 게이트 절연층(130)이 형성된 상기 제1 베이스 기판(110) 상에 상기 활성층(140)을 형성한다. 상기 활성층(140)은 순차적으로 적층된 반도체층(142) 및 오믹 콘택층(144)을 포함할 수 있다. 일례로, 상기 반도체층(142)은 비정질 실리콘(a-Si)으로 형성될 수 있고, 상기 오믹 콘택층(144)은 n형 불순물이 고농도로 도핑된 n형 비정질 실리콘(n+ a-Si)으로 형성될 수 있다.

[0105] 이어서, 상기 활성층(140)이 형성된 상기 제1 베이스 기판(110) 상에 상기 소스 금속층(150)을 형성한다.

[0106] 도 11을 참조하면, 제1 액티브 패턴(A1), 제2 액티브 패턴(A2) 및 소스 패턴을 형성한다.

[0107] 구체적으로, 상기 활성층(140) 및 상기 소스 금속층(150)을 반투광부 또는 슬릿부를 포함하는 하나의 마스크를 이용하여 사진 식각 공정을 통해 패터닝함으로써 상기 제1 액티브 패턴(A1), 상기 제2 액티브 패턴(A2) 및 상기 소스 패턴을 형성할 수 있다. 상기 소스 패턴은 제1 데이터 배선(DL1), 제2 데이터 배선(DL2), 제1 스위칭 소자(10) 및 제2 스위칭 소자(20)를 포함한다. 상기 제1 스위칭 소자(10)는 듀얼 소스 전극(DSE), 제1 드레인 전극(DE1) 및 제2 드레인 전극(DE2)을 포함하고, 상기 제2 스위칭 소자(20)는 소스 전극(SE) 및 제3 드레인 전극(DE3)을 포함한다.

[0108] 상기 듀얼 소스 전극(DSE)과 상기 제1 드레인 전극(DE1) 사이로 상기 제1 액티브 패턴(A1)의 상기 반도체층(142)이 노출되고, 상기 듀얼 소스 전극(DSE)과 상기 제2 드레인 전극(DE2) 사이로 상기 제1 액티브 패턴(A1)의 상기 반도체층(142)이 노출될 수 있다. 또한, 상기 소스 전극(SE)과 상기 제3 드레인 전극(DE3) 사이로 상기 제2 액티브 패턴(A2)의 상기 반도체층(142)이 노출될 수 있다.

- [0109] 이와 달리, 상기 제1 액티브 패턴(A1) 및 상기 제2 액티브 패턴(A2)을 일 마스크를 이용하여 형성한 후에, 상기 소스 금속층(150)을 형성하고 상기 소스 금속층(150)을 상기 일 마스크와 다른 마스크를 이용하여 패터닝하여 상기 소스 패턴을 형성할 수 있다.
- [0110] 도 12를 참조하면, 상기 소스 패턴이 형성된 상기 제1 베이스 기판(110) 상에 패시베이션층(160) 및 투명 전극 층(170)을 형성한다.
- [0111] 상기 패시베이션층(160)을 상기 소스 패턴이 형성된 상기 제1 베이스 기판(110) 상에 형성하고, 상기 패시베이션층(160)을 사진 식각 공정을 통해 패터닝하여 제1 콘택홀(CNT1), 제2 콘택홀(CNT2) 및 제3 콘택홀(CNT3)을 형성한다.
- [0112] 이어서, 상기 제1 내지 제3 콘택홀(CNT1~CNT3)을 포함하는 상기 패시베이션층(160)이 형성된 상기 제1 베이스 기판(110) 상에 상기 투명 전극층(170)을 형성한다. 상기 투명 전극층(170)은 상기 제1 내지 제3 콘택홀(CNT1~CNT3)을 통해 상기 제1 드레인 전극(DE1), 상기 제2 드레인 전극(DE2) 및 상기 제3 드레인 전극(DE3)과 콘택할 수 있다.
- [0113] 도 13을 참조하면, 상기 투명 전극층(170)을 사진 식각 공정을 통해 패터닝하여 화소 전극(PE)을 형성한다. 상기 화소 전극(PE)은 제1 개구 패턴(172)과, 제1 서브 전극(SPE1)과, 상기 제1 서브 전극(SPE1)과 상기 제1 개구 패턴(172)의 폭만큼 이격된 제2 서브 전극(SPE2)을 포함한다. 상기 제1 서브 전극(SPE1)은 상기 제1 드레인 전극(DE1)과 상기 제2 드레인 전극(DE2)과 콘택하고, 이로써 상기 제1 스위칭 소자(10) 및 상기 제2 스위칭 소자(20)와 전기적으로 연결된다. 상기 제2 서브 전극(SPE2)은 상기 소스 전극(SE)과 콘택하고, 이로써 상기 제1 스위칭 소자(10)와 전기적으로 연결된다.
- [0114] 이와 달리, 상기 소스 패턴 상에 상기 패시베이션층(160) 및 상기 투명 전극층(170)을 순차적으로 형성하고, 상기 패시베이션층(160)과 상기 투명 전극층(170)을 하나의 마스크로 패터닝하여 상기 제1 내지 제3 콘택홀들(CNT1~CNT3)과 상기 화소 전극(PE)을 형성할 수 있다.
- [0115] 도 14는 본 발명의 또 다른 실시예를 설명하기 위한 표시 기판의 평면도이다.
- [0116] 도 14에 도시된 표시 기판은 화소 전극을 제외하고는 도 1에 도시된 표시 패널과 동일한 표시 패널에 적용될 수 있다. 따라서, 도 14에서 도 1 및 도 2의 본 발명의 일 실시예에서와 동일한 부재는 동일한 참조부호로 나타내고, 중복되는 상세한 설명은 생략하기로 한다.
- [0117] 도 14를 참조하면, 제1 표시 기판(100)은 제1 및 제2 게이트 배선들(GL1, GL2), 제1 및 제2 데이터 배선들(DL1, DL2), 제1 스위칭 소자(10), 제1 개구 패턴(172)을 포함하는 화소 전극(PE), 요철 배선(122), 스토리지 배선(SL) 및 제2 스위칭 소자(20)를 포함한다.
- [0118] 상기 요철 배선(122)은 상기 제1 및 제2 게이트 배선들(GL1, GL2)에 대하여 사선 방향으로 형성된다. 상기 요철 배선(122)은 상기 사선 방향을 따라 복수의 단위 형상들이 배치되어 형성된 요철 패턴을 포함한다. 상기 요철 배선(122)은 상기 스토리지 배선(SL)과 연결된다.
- [0119] 상기 화소 전극(PE)은 제1 서브 전극(SPE1), 제2 서브 전극(SPE2) 및 제1 개구 패턴(172)을 포함한다. 상기 제1 서브 전극(SPE1)과 상기 제2 서브 전극(SPE2)은 상기 제1 개구 패턴(172)만큼 이격되어 형성될 수 있다. 상기 제1 개구 패턴(172)은 상기 요철 배선(122)이 형성된 영역에 형성된다. 상기 제1 개구 패턴(172)은 상기 요철 패턴과 동일한 형상으로 패터닝되어 형성된 요철들을 포함한다. 상기 제1 개구 패턴(172)의 요철들은 상기 요철 배선(122)의 상기 요철 패턴과 일대응 대응될 수 있다.
- [0120] 이와 같이, 상기 요철 배선(122)을 형성함과 동시에, 상기 요철들을 포함하는 상기 제1 개구 패턴(172)을 형성함으로써 액정들이 제1 편광축 및/또는 상기 제2 편광축의 방향과 동일 또는 유사하게 배열될 수 있다. 이에 따라, 빛샘을 최소화하고 대비비를 향상시킴으로써 표시 품질을 향상시킬 수 있다.
- [0121] 이상 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

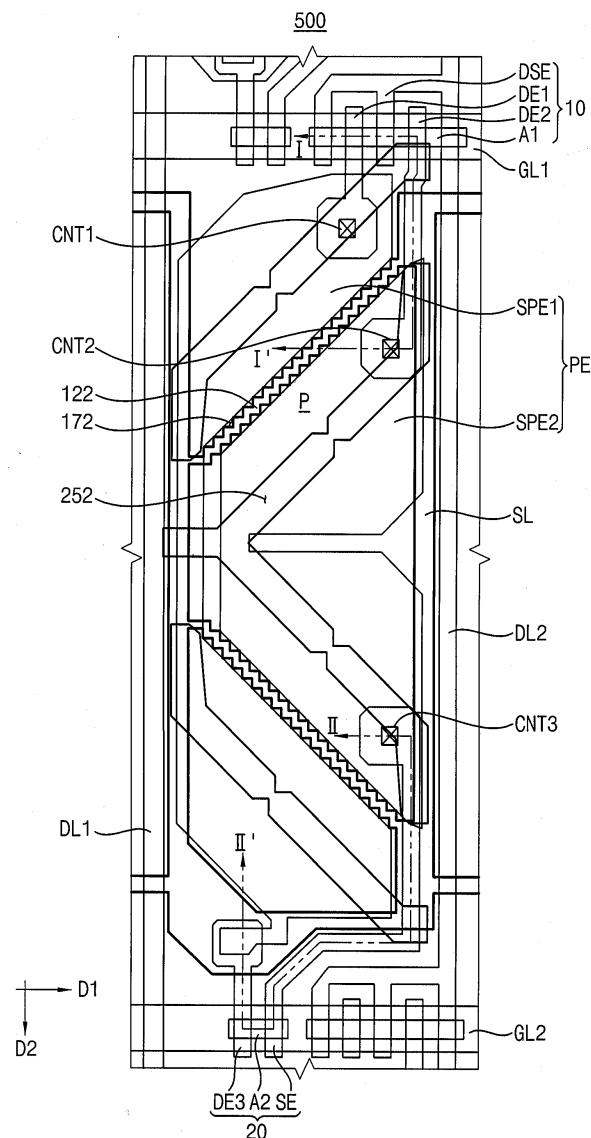
도면의 간단한 설명

- [0122] 도 1은 본 발명의 일 실시예에 따른 표시 패널의 평면도이다.

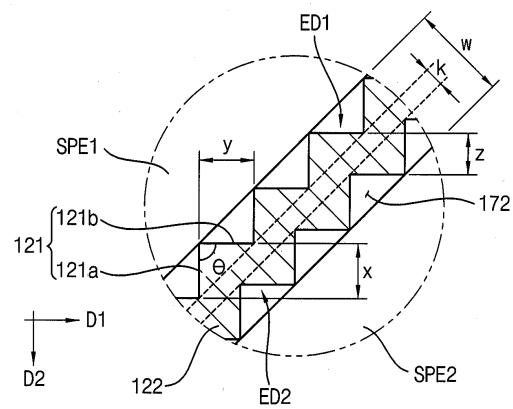
- [0123] 도 2는 도 1의 요철 배선을 확대하여 도시한 도면이다.
- [0124] 도 3은 도 1의 요철 배선과 화소 전극의 위치를 설명하기 위한 도면이다.
- [0125] 도 4는 본 발명의 다른 실시예를 설명하기 위한 도면이다.
- [0126] 도 5a, 도 5b, 도 6a, 도 6b 및 도 7은 본 발명의 또 다른 실시예들을 설명하기 위한 도면들이다.
- [0127] 도 8은 도 1의 I-I' 라인 및 II-II라인을 따라 절단한 단면도이다.
- [0128] 도 9a, 도 9b 및 도 10 내지 도 13은 도 8에 도시된 표시 기판을 제조하는 방법을 설명하기 위한 공정도들이다.
- [0129] 도 14는 본 발명의 또 다른 실시예를 설명하기 위한 표시 기판의 평면도이다.
- [0130] <도면의 주요 부분에 대한 부호의 설명>
- | | |
|--------------------------------|---------------------------|
| [0131] 500 : 표시 패널 | 10 : 제1 스위칭 소자 |
| [0132] 20 : 제2 스위칭 소자 | 100 : 제1 표시 기판 |
| [0133] 200 : 제2 표시 기판 | 300 : 액정층 |
| [0134] 122 : 요철 배선 | 121 : 형상 단위 |
| [0135] 121a, 121b : 제1, 제2 경사부 | 172 : 제1 개구 패턴 |
| [0136] PE : 화소 전극 | SPE1, SPE2 : 제1, 제2 서브 전극 |
| [0137] SL : 스토리지 배선 | 252 : 제2 개구 패턴 |

도면

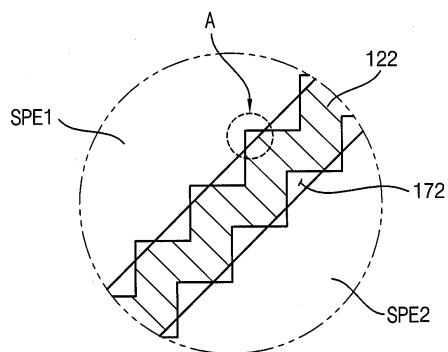
도면1



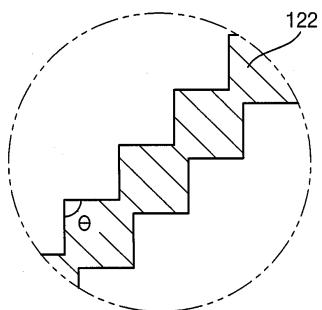
도면2



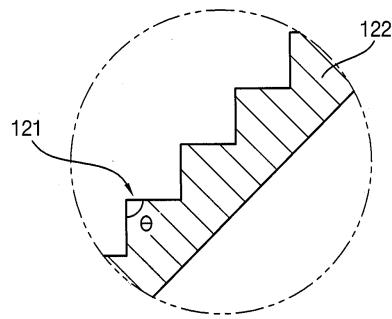
도면3



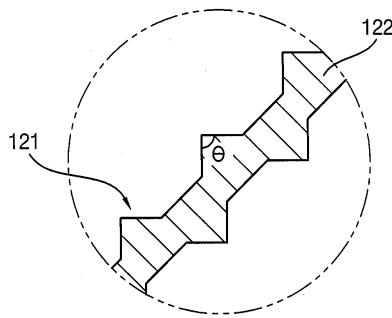
도면4



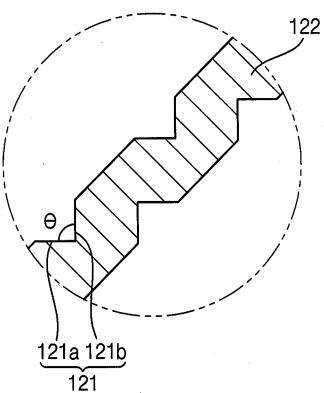
도면5a



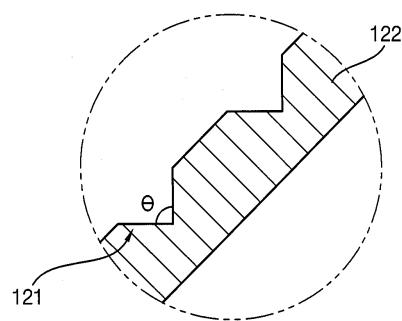
도면5b



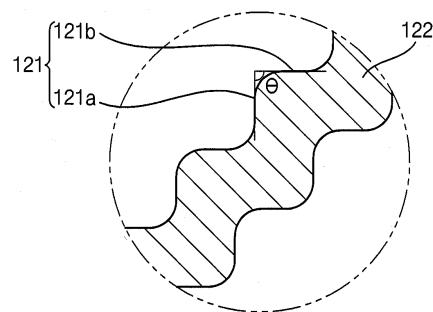
도면6a



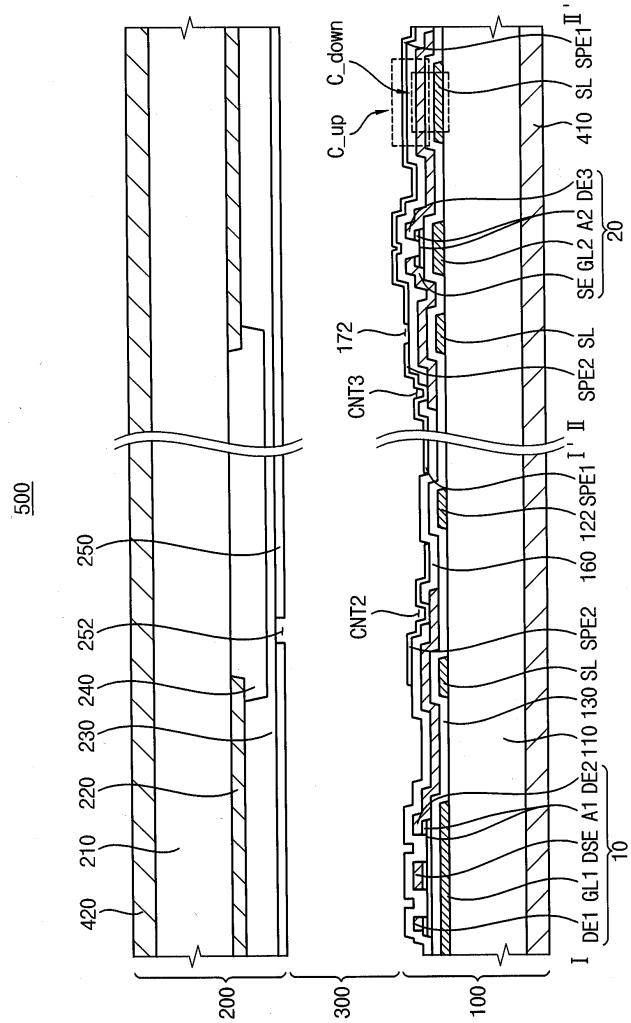
도면6b



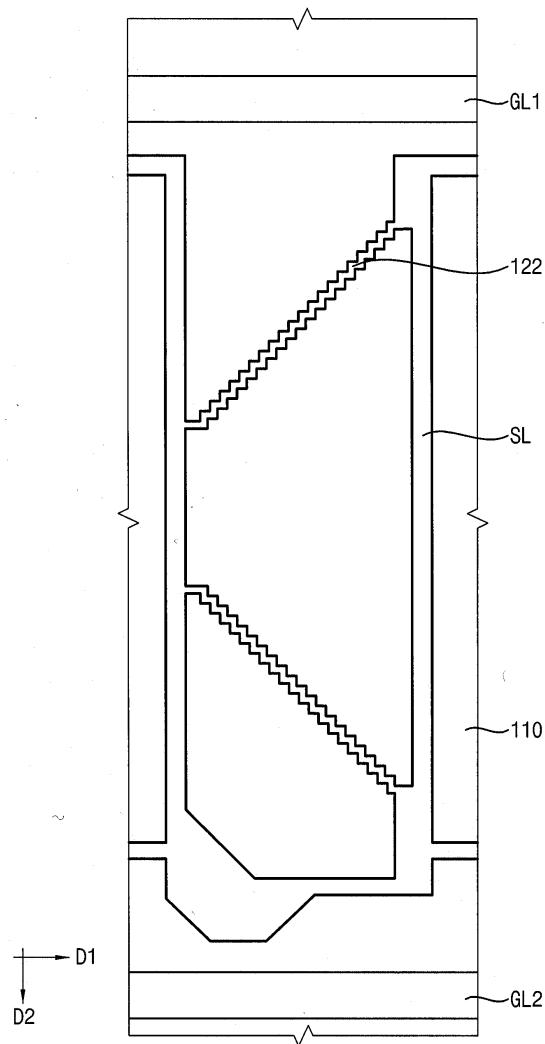
도면7



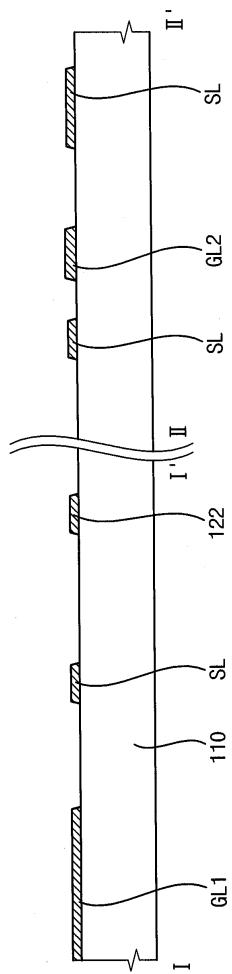
도면8



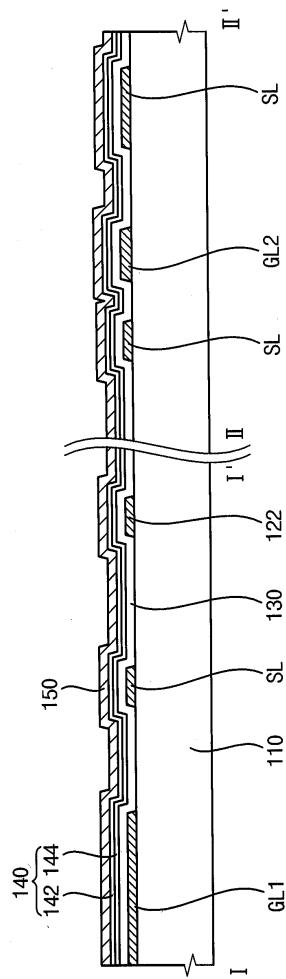
도면9a



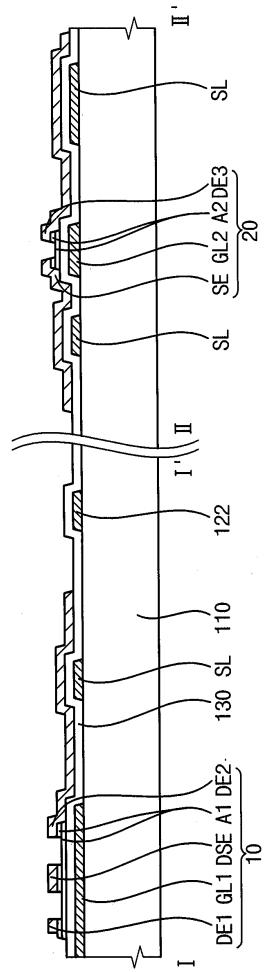
도면 9b



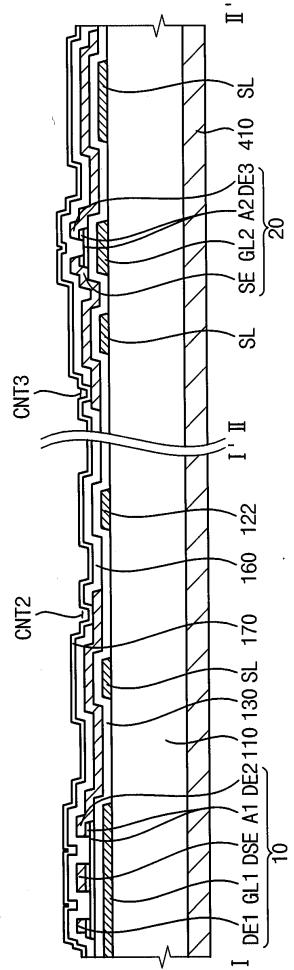
도면10



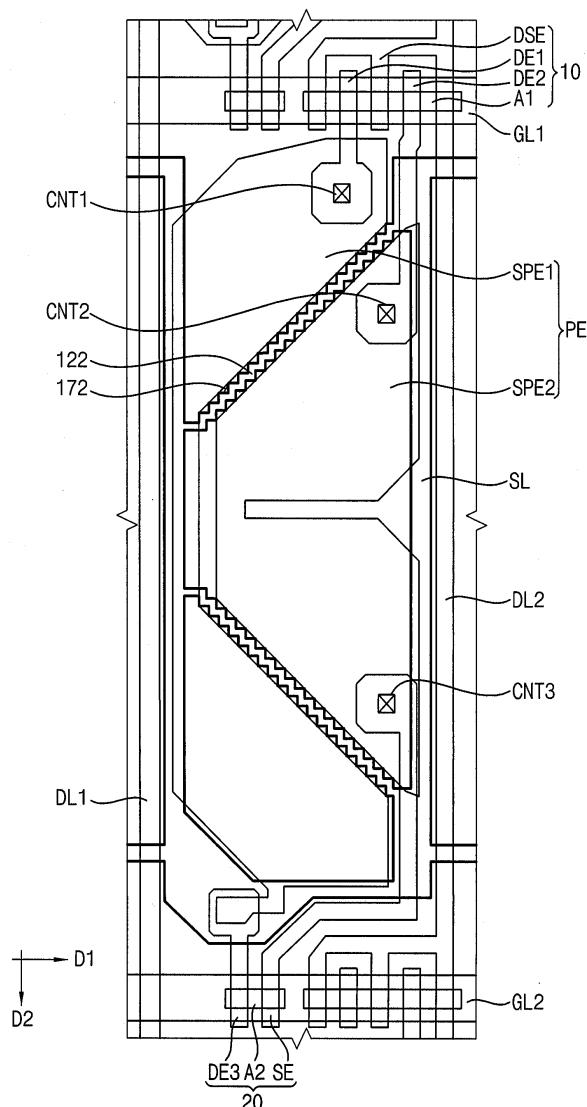
도면11



도면12



도면13



도면14

