

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-141142

(P2010-141142A)

(43) 公開日 平成22年6月24日(2010.6.24)

(51) Int.Cl.	F 1	テーマコード (参考)
HO 1 L 29/786 (2006.01)	HO 1 L 29/78	6 1 7 U 3 K 1 0 7
HO 1 L 51/50 (2006.01)	HO 1 L 29/78	6 1 7 T 5 F 0 5 8
HO 1 L 21/312 (2006.01)	HO 5 B 33/14	A 5 F 1 1 0
HO 1 L 21/314 (2006.01)	HO 1 L 21/312	A
HO 1 L 21/316 (2006.01)	HO 1 L 21/312	N

審査請求 未請求 請求項の数 9 O L (全 18 頁) 最終頁に続く

(21) 出願番号	特願2008-316256 (P2008-316256)	(71) 出願人	000004352 日本放送協会 東京都渋谷区神南2丁目2番1号
(22) 出願日	平成20年12月11日 (2008.12.11)	(74) 代理人	100070150 弁理士 伊東 忠彦
		(72) 発明者	菊池 宏 東京都世田谷区砧一丁目10番11号 日本放送協会放送技術研究所内
			F ターム (参考) 3K107 AA01 BB01 CC12 CC43 DD17 EE04
			最終頁に続く

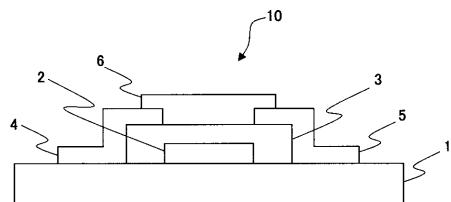
(54) 【発明の名称】薄膜トランジスタおよびその製造方法、並びに表示装置

(57) 【要約】

【課題】プラスチックなどの有機材料で構成された基板を用いた場合であっても、高い比誘電率を有し、閾値電圧または動作電圧を低減することができるゲート絶縁膜を備えた薄膜トランジスタおよびその製造方法を提供する。

【解決手段】本発明の実施形態による薄膜トランジスタ10は、半導体材料で形成される活性層6；活性層6に結合するソース電極4；活性層6に結合し、活性層6を通してソース電極4と導通可能なドレイン電極5；活性層に結合し、有機高分子材料と無機化合物とが混合された層が複数層積層されて構成されるゲート絶縁膜3；並びに、ゲート絶縁膜3に接し、このゲート絶縁膜3を介して活性層6にチャネル領域を形成できるよう構成されるゲート電極2；を備える。

【選択図】図1



【特許請求の範囲】

【請求項 1】

半導体材料で形成される活性層；
 前記活性層に結合するソース電極；
 前記活性層に結合し、前記活性層を通して前記ソース電極と導通可能なドレイン電極；
 前記活性層に結合し、有機高分子材料と無機化合物とが混合された層が複数層積層されて構成されるゲート絶縁膜；および
 前記ゲート絶縁膜に接し、該ゲート絶縁膜を介して前記活性層にチャネル領域を形成できるよう構成されるゲート電極；
 を備える薄膜トランジスタ。

10

【請求項 2】

前記ゲート絶縁膜を構成する積層された複数の層の各層の比誘電率が、前記活性層から前記ゲート電極へ向かう方向に沿って傾斜的に増加または減少する、請求項 1 に記載の薄膜トランジスタ。

【請求項 3】

前記ゲート絶縁膜を構成する複数の層の中で前記活性層または前記ゲート電極に最も近い層が有機高分子材料を含まない無機化合物のみで構成される層である、請求項 2 に記載の薄膜トランジスタ。

【請求項 4】

前記ゲート絶縁膜を構成する複数の層間の少なくとも一つの断面形状が、複数の三角形状または円錐状の部分が並置された構成である、請求項 1 から 3 のいずれか一項に記載の薄膜トランジスタ。

20

【請求項 5】

前記無機化合物が、金属酸化化合物、強誘電性化合物および希土類金属酸化化合物のうちの少なくとも一つの化合物である、請求項 1 から 4 のいずれか一項に記載の薄膜トランジスタ。

【請求項 6】

前記ゲート絶縁膜の厚さが $2 \mu m$ 以下である、請求項 1 から 5 のいずれか一項に記載の薄膜トランジスタ。

30

【請求項 7】

前記ゲート絶縁膜が、表面自由エネルギーが $50 mJ/m^2$ 以下となるコーティング薄膜を介して前記活性層と結合する、請求項 1 から 6 のいずれか一項に記載の薄膜トランジスタ。

【請求項 8】

請求項 1 から 7 のいずれか一項に記載の薄膜トランジスタを製造する方法であって、無機化合物の微粒子を用意するステップと、
 前記微粒子を溶媒に混入して分散液を作製するステップと、
 前記分散液を用いて前記無機化合物層を形成するステップと、
 前記第 1 の膜上に前記有機高分子材料層を形成するステップと、
 を有する、前記ゲート絶縁膜を形成する工程を含む方法。

40

【請求項 9】

第 1 の方向に沿って延びる複数の信号線；
 前記第 1 の方向と交差する第 2 の方向に延びる複数の走査線；
 前記複数の信号線と前記複数の走査線との各交差点に隣接して配置され、ゲート電極が前記走査線と接続し、ソース電極が前記信号線と接続する、請求項 1 から 8 のいずれか一項に記載の薄膜トランジスタ；
 前記薄膜トランジスタのドレイン電極と結合する表示素子；および
 前記表示素子と結合し、前記ドレイン電極とともに前記表示素子へ電力を印加することができるよう設けられた電極；
 を含む表示装置。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタに関し、特に、ゲート絶縁膜に高誘電率材料を用いた薄膜トランジスタおよびその製造方法、並びに該薄膜トランジスタを用いた表示装置に関する。

【背景技術】

【0002】

近年、たとえば携帯端末装置などの通信機器の普及に伴い、通信機器などに用いる表示装置の小型化、軽量化への要望が高まっている。このような要望に応えるため、表示装置の作製に用いられる基板として、たとえばプラスチックなどの有機材料を用いる試みがなされている。

【0003】

また、基板として有機材料を用いる表示装置においては、その駆動素子として、可塑性に優れる有機半導体材料を用いた薄膜トランジスタが注目されている。薄膜トランジスタの一例として、ペンタセンを半導体層に用いた薄膜トランジスタがある（たとえば、非特許文献1を参照）。薄膜トランジスタの電気的特性は、従来の薄膜トランジスタのモデルにより解析することができる（たとえば、非特許文献2を参照）。

【非特許文献1】Y. Y. Lin et al., IEEE Electron Device Letters, Vol. 18, 606(1997).

【非特許文献2】S. M. Sze, "Physics of Semiconductor Devices", Wiley, New York, 1981.

【非特許文献3】C. D. Dimitrakopoulos, Science, Vol. 283, 822(1999).

【非特許文献4】W. Y. Chou et al., Appl. Phys. Lett., 89, 112 126 (2006).

【特許文献1】特開平10-270712号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来の薄膜トランジスタ、特にシリコンなどの無機半導体の薄膜トランジスタにおいては、ゲート絶縁膜として、たとえばSiO₂が一般的に用いられていた。しかし、ゲート絶縁膜がSiO₂で形成される薄膜トランジスタでは、SiO₂の比誘電率が低い（約3.9）ため、閾値電圧または動作電圧が高くなってしまうという問題があった。この問題を解決するためにゲート絶縁膜を薄くすると、トンネル電流によりトランジスタ特性が悪化するという問題が生じる。また、SiO₂ゲート絶縁膜が薄い場合は、SiO₂絶縁膜中の欠陥によるリーク電流が大きくなるという問題も生じる。特に、SiO₂膜をCVD法やスパッタリング法で形成する場合は、成膜初期に欠陥が生じやすいため、薄いSiO₂ゲート絶縁膜では、リーク電流は大きな問題となる。

【0005】

一方、SiO₂に代わり、SiO₂の比誘電率よりも高い比誘電率を有する高誘電率材料を薄膜トランジスタのゲート絶縁膜に使用することが試みられている。高誘電率材料をゲート絶縁膜として用いれば、静電容量を大きくすることができ、閾値電圧または動作電圧を低減することができる。このような高誘電率材料には、チタン酸バリウム、ジルコニアム酸チタン酸バリウムなどがある（たとえば、特許文献1、非特許文献3を参照）。

【0006】

しかし、上記の高誘電率材料は、主に、ゾルゲル法で形成され、最大で400といつた熱処理が必要となる。そのため、ガラス転移温度が200以下であるプラスチック基板上に高誘電率材料でゲート絶縁膜を形成することは困難である。

【0007】

本発明は、上記の状況に鑑みてなされ、プラスチックなどの有機材料で構成された基板

10

20

30

40

50

を用いた場合であっても、高い比誘電率を有し、閾値電圧または動作電圧を低減することができるゲート絶縁膜を備えた薄膜トランジスタおよびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記の目的を達成するため、本発明の第1の態様は、半導体材料で形成される活性層；前記活性層に結合するソース電極；前記活性層に結合し、前記活性層を通して前記ソース電極と導通可能なドレイン電極；前記活性層に結合し、有機高分子材料と無機化合物とが混合された層が複数層積層されて構成されるゲート絶縁膜；および前記ゲート絶縁膜に接し、該ゲート絶縁膜を介して前記活性層にチャネル領域を形成できるよう構成されるゲート電極；を備える薄膜トランジスタを提供する。

10

【0009】

本発明の第2の態様は、上記の薄膜トランジスタを製造する製造方法であって、無機化合物の微粒子を用意するステップと、前記微粒子を溶媒に混入して分散液を作製するステップと、前記分散液を用いて前記無機化合物層を形成するステップと、前記第1の膜上に前記有機高分子材料層を形成するステップと、を有する製造方法を提供する。

【0010】

本発明の第3の態様は、第1の方向に沿って延びる複数の信号線；前記第1の方向と交差する第2の方向に延びる複数の走査線；前記複数の信号線と前記複数の走査線との各交差点に隣接して配置され、ゲート電極が前記走査線と接続し、ソース電極が前記信号線と接続する、請求項1から8のいずれか一項に記載の薄膜トランジスタ；前記薄膜トランジスタのドレイン電極と結合する表示素子；および前記表示素子と結合し、前記ドレイン電極とともに前記表示素子へ電力を印加することができるよう設けられた電極；を含む表示装置を提供する。

20

【発明の効果】

【0011】

本発明によれば、プラスチックなどの有機材料で構成された基板を用いた場合であっても、高い比誘電率を有し、閾値電圧または動作電圧を低減することができるゲート絶縁膜を備えた薄膜トランジスタおよびその製造方法が提供される。

30

【発明を実施するための最良の形態】

【0012】

以下、図面を参照しながら、本発明の好適な実施形態を説明する。

添付の全図面中、同一または対応する部材または部品については、同一または対応する参照符号を付し、重複する説明を省略する。また、図面は、部材もしくは部品間または種々の層の厚さの間の相対比を示すことを目的とせず、したがって、具体的な厚さや寸法は、以下の限定的でない実施形態に照らし、当業者により決定されるべきものである。

【0013】

<第1の実施形態>

図1は、本発明の第1の実施形態による薄膜トランジスタの断面を模式的に示す図である。図示のとおり、本発明の第1の実施形態による薄膜トランジスタ10は、基板1と、基板1上に形成されたゲート電極2と、基板1上にゲート電極2を覆うように形成されたゲート絶縁膜3と、ゲート絶縁膜3の上面の一部からゲート絶縁膜3の側面に沿って基板1上にまで延びるソース電極4およびドレイン電極5と、ソース電極4およびドレイン電極5のそれぞれの一部とゲート絶縁膜3の上面とに接して形成された半導体活性層6とを含む。

40

【0014】

ゲート電極2に印加するゲート電圧によって、ゲート絶縁膜3を介して半導体活性層6に誘起されるチャネル領域が制御され、ソース電極4からチャネル領域を通してドレイン電極5へ流れる電流が制御される。また、薄膜トランジスタ10は、ゲート電圧のオンオフにより、チャネル領域を通してソース電極4とドレイン電極5との間を流れる電流のオ

50

ンオフを制御するスイッチとして利用することができる。

【0015】

薄膜トランジスタ10は、図1に示すとおり、いわゆるボトムコンタクト構造を有している。ただし、本発明の第1の実施形態にかかる薄膜トランジスタは、これに限定されず、トップコンタクト型であっても良いし、トップ・ボトムコンタクト型であっても良い。さらに、本発明の第1の実施形態にかかる薄膜トランジスタは、基板上に、ソース電極/ドレイン電極、半導体活性層、ゲート絶縁膜、およびゲート電極がこの順に形成されたトップゲート構造を有していても良い。

【0016】

基板1は、これらに限定されないが、たとえばポリカーボネイト樹脂、ポリエステル樹脂、ポリアクリレート樹脂、ポリイミド樹脂、ポリエチレンテレフタレート樹脂、ポリエーテルスルフォン樹脂、エポキシ樹脂、ポリメチルメタクリレート樹脂、環状ポリオレフィン樹脂、アモルファスポリオレフィン樹脂、アクリル系UV硬化樹脂などにより、形成される。これらの材料により、基板1は高い柔軟性を有することができる。また、基板1は、上記以外の樹脂で形成されるプラスチック基板、ガラス基板、石英基板、またはシリコン基板であっても良い。

10

【0017】

ゲート電極2、ソース電極4、およびドレイン電極5は、主に、金、白金、クロム、タンゲステン、タンタル、ニッケル、銅、アルミニウム、銀、マグネシウム、カルシウムなどの金属により形成されて良い。また、これらの金属の任意の組み合わせによる合金により、これらの電極2、4、5を形成しても良い。さらに、リン(P)や砒素(As)をドーピングした低抵抗ポリシリコンおよびアモルファスシリコン、並びにグラファイトにより、電極2、4、5を形成しても良い。さらにまた、酸化亜鉛、錫添加酸化インジウム(ITO)、インジウム亜鉛酸化物(IZO)などにより、電極2、4、5を形成しても良い。また、導電性高分子材料で電極2、4、5を形成しても良い。

20

【0018】

また、ゲート電極2、ソース電極4、およびドレイン電極5は、これらに限定されないが、たとえば真空蒸着法、電子ビーム蒸着法、およびRFスパッタ法などの堆積法とリソグラフィ法との組み合わせにより、形成することができる。さらに、選択する材料によっては印刷法により、これらの電極2、4、5を形成しても良い。

30

【0019】

半導体活性層6は、これらに限定されないが、たとえばペンタセン、アントラセン、テトラセン、ルブレン、フェナントレン、ピレン、クリセン、ペリレン、コロネン、オリゴフェニレン、オリゴチオフェン、ポリチオフェン、ポリアセチレン、ポリアニリン、ポリピロール、ポリフェニレンビニレン、ポリ(2,5-チエニレンビニレン)、ポリ(3-アルキルチオフェン)、ポリ(3-ヘキシリチオフェン)、フルオレン-チオフェンコポリマー、銅フタロシアノ、または、これらのフッ素化物もしくは誘導体により形成して良い。また、これらの2又は3以上を任意に組み合わせて、混合して、半導体活性層6を形成しても良い。さらに、半導体活性層6は、上記の材料に限定されず、Si、Ge、GaAs、GaN、GaInN、ZnO、カーボンナノチューブなどの無機系半導体材料により、形成されても良い。

40

【0020】

また、半導体活性層6は、上記の半導体材料のいずれか又は組み合わせを用いて、真空蒸着法、化学気相堆積法、塗布法、または印刷法などにより、形成することができる。

【0021】

次に、本発明の第1の実施形態による薄膜トランジスタ10におけるゲート絶縁膜3について、図2(a)~図2(d)を参照しながら、詳細に説明する。なお、これらの図においては、ゲート電極を含めた他の構成を省略する。

【0022】

<ゲート絶縁膜3の第1の例>

50

図2(a)は、ゲート絶縁膜3の第1の例の断面を示す。図示のとおり、このゲート絶縁膜3は、第1の層3aと、この第1の層3a上に形成された第2の層3bとを有している。第1の層3aおよび第2の層3bは、いずれも無機金属酸化化合物、強誘電性化合物、および希土類金属酸化化合物のうちの少なくとも一つの化合物(以下、説明の便宜上、無機化合物と総称する場合がある)と有機系高分子化合物の混合物により形成される。

【0023】

無機金属酸化化合物には、酸化アルミニウム Al_2O_3 、酸化ビスマス Bi_2O_3 、酸化セリウム CeO_2 、酸化銅 CuO 、二酸化珪素 SiO_2 、酸化錫 SnO_2 、酸化チタン TiO_2 、酸化イットリウム Y_2O_3 、二酸化ジルコニウム ZrO_2 、酸化亜鉛 ZnO 、 Al_2TiO_5 が含まれるが、これに制限されない。

10

【0024】

強誘電性化合物には、 BST 、 $Pb(Zr_xTi_{1-x})O_3$ (PZT)、 $Bi_4Ti_3O_{12}$ 、 $BaMgF_4$ 、 $SrBi_2(Ta_{1-x}Nb_x)_2O_9$ 、 $Ba(Zr_{1-x}Ti_x)_O_3$ (BZT)、 $BaTiO_3$ 、 $SrTiO_3$ 、 $Bi_4Ti_3O_{12}$ 、 $SrBi_2Ta_2O_9$ 、 $(Ba_xSr_{1-x})TiO_3$ 、 $BaMgF_4$ 、 $SrBi_2(Ta_{1-x}Nb_x)_2O_9$ 、 $Ba(Zr_{1-x}Ti_x)_O_3$ が含まれるが、これに制限されない。

【0025】

希土類金属酸化化合物には、酸化ジスプロシウム Dy_2O_3 、酸化エリビウム Er_2O_3 、酸化ユウロピウム Eu_2O_3 、酸化ガドリニウム Gd_2O_3 、酸化ホルミウム Ho_2O_3 、酸化ランタン La_2O_3 、酸化ルテチウム Lu_2O_3 、酸化ネオジウム Nd_2O_3 、酸化プラセオジム Pr_6O_{11} 、酸化スカンジウム Sc_2O_3 、酸化サマリウム Sm_2O_3 、酸化テルビウム Tb_4O_7 、酸化ツリウム Tm_2O_3 、酸化イットルビウム Yb_2O_3 、 Sb_2O_3 が含まれるが、これに制限されない。

20

【0026】

上述の有機系高分子化合物には、ポリエステル、ポリビニールアルコール、ポリビニールブチラール、ポリアセタール、ポリアリレート、ポリアミド、ポリアミドイミド、ポリエーテルイミド、ポリフェニレンエーテル、ポリフェニレンスルファイド、ポリエーテルスルファン、ポリエーテルケトン、ポリフタルアミド、ポリエーテルニトリル、ポリベンズイミダゾール、ポリカルボジイミド、ポリシロキサン、ポリメチルメタクリレート、ポリメタクリルアミド、ニトリルゴム、アクリルゴム、ポリエチレンテトラフルオライド、フィノール樹脂、メラミン樹脂、ウレア樹脂、ポリブテン、ポリベンテン、エチル-プロピレン共重合体、エチレン-ブテン-ジエン共重合体、ポリブタジエン、ポリイソブレン、エチレン-プロピレン-シエン共重合体、ポリブタジレン、ポリイソブレン、エチレン-プロピレン-ジエン共重合体、ブチルゴム、ポリメチルペテン、ステレン-ブタジエン共重合体、ポリメチルメタクリレート等のアクリル樹脂、ポリスチレン等のスチレン樹脂、ポリビニールフェノール、カプトンに代表されるポリイミド樹脂、シアノエチル基を有するシアノレジン、ポリカーボネイト樹脂、ポリエステル樹脂、ポリ酢酸ビニル、ポリウレタン樹脂、ポリスルファン樹脂、エポシキ樹脂、フッ素樹脂、ポリシルセスキオキサン、ポリシロキサン、可溶性ポリイミノド、シクロブタン型ポリイミド、ベンゾフェノン型ポリイミド、 $BPDA/DPPE$ ポリイミド、アゾベンゼンを主鎖に含むポリイミド、長鎖アルキル基を含むポリイミド、含フッ素ポリイミド、液晶性ポリイミド、シンナモイル基、クマリン基、カルコン基、アゾ基のいずれか1つ以上の官能基を有する高分子材料、フェニルマレイミド-スチレン骨格を有する高分子材料、ポリメタクリレート主鎖を有する高分子材料、ポリビニルルシナメート樹脂、ポリパラキシリレン樹脂、ポリメチルメタクリート樹脂、フッ素を含有する高分子材料、セルロース、エポキシアクリレート、ポリアクリロニトリル、ジフェニルエーテルフェノール樹脂、ポリベンゾオキサゾール、ポリベンゾイミダゾール、などのポリマーおよびこれらを組み合わせた化合物を含むが、これに制限はされない。特に、絶縁性に優れたもとのとして、ポリビニールフェノール、ポリアクリルレート、ポリビニールアルコール、フッ素樹脂、シアノエチルフルラン、シアノエチルポリビニールアルコールの高分子材料およびそれらの共重合体が好適である。

30

40

50

【0027】

再び図2(a)を参照する。第1の層3a中の無機化合物の含有量と第2の層3b中の無機化合物の含有量とが異なるようにゲート絶縁膜3を形成すると、無機化合物の含有量がゲート絶縁膜3の厚さ方向に沿って全体として増加または減少するようになり、その結果、ゲート絶縁膜3の比誘電率もまた厚さ方向に沿って全体として増加または減少するようになる。すなわち、第1の層3aと第2の層3bにおける無機化合物の含有量を調整することにより、比誘電率の厚さ方向の分布や変化率をも調整することが可能である。

【0028】

比誘電率を厚さ方向に変化させて比誘電率の高い部分を設けると、比誘電率の低い部分への電界集中を緩和することができる。すなわち、第1の例のゲート絶縁膜3は、薄膜トランジスタ10の絶縁耐性を向上するという効果を有している。

10

【0029】

さらに、比誘電率を厚さ方向に変化させて比誘電率の傾斜構成とすることで、電気容量の値を自在に制御できるために表示素子駆動に適合したトランジスタ電圧を提供することが可能となる。一般的には、高誘電率の薄膜層をゲート絶縁膜として設ける手法が考えられるが、薄膜層単体のみでは薄膜中のピンホールなどによりリーク電流が発生し絶縁膜として機能しない問題を持つ。本例では、比誘電率を厚さ方向に変化させる、言い換れば有機高分子材料中の無機化合物の含有量を変化させる構造とすることで、駆動電圧の自在な制御ができ、かつリーク電流の発生の非常に少ないゲート絶縁膜を作製することが可能となる。具体的には、多孔質状の無機化合物からなる薄膜を形成し、その薄膜上に有機高分子材料をコーティングすることで無機化合物と有機高分子材料が混合し、第1のゲート絶縁膜3aを容易に作製できる。さらに、第1のゲート絶縁膜3a上に、多孔質形状が異なる無機化合物の薄膜を更に形成し、この薄膜の上に有機高分子材料をコーティングして形成される第2のゲート絶縁膜の積層構造とすることで、ピンホールなどの欠陥の無い構造で、かつ比誘電率を厚さ方向に変化させた傾斜構成が容易に形成できる。本構造では、ゲート絶縁膜を傾斜構成とすることで同一膜厚で電気容量を自在に制御できるとともに、積層構造とすることでリーク電流の一層の低減を図ることができる有効な機能をもつ。

20

【0030】

なお、ゲート絶縁膜3(第2の層3b)の上に、表面自由エネルギーが50mJ/m²以下となるコーティング薄膜を形成しても良い。このようなコーティング薄膜は、表面処理層としての役割を担い、この上に形成される半導体活性層6のチャネル領域の成長を制御することが可能となる。この理由について、薄膜上に半導体活性層を成長させる場合、その薄膜の表面自由エネルギーによって、半導体活性層の成長形態が異なることが報告されている(非特許文献4)。ペンタセン半導体材料のような直線上分子の場合には、低い表面自由エネルギーのコーティング薄膜上ではグレインの均一な成長が生じるため、コーティング薄膜-半導体層間の界面でのキャリアのトラップ準位となる欠陥が少ない薄膜成長が可能となり、トランジスタ性能が改善される。具体的には、このコーティング薄膜は、CH₃やCF₃末端を有する自己組織化単分子膜であり、特にOTS(オクタデシルトリクロロシランCH₃(CH₂)₁₇SiCl₃)やHMDS(ヘキサメチルジシラザン(CH₃)₃SiNH(CH₃)₃)が好適である。OTSの表面自由エネルギーは約28mJ/m²であり、HMDSの表面自由エネルギーは約44mJ/m²である。また、このコーティング薄膜は、ポリスチレン、パリレン、またはフッ素樹脂などにより、形成しても良い。上記のいずれのコーティング薄膜によっても、酸化物からなるゲート絶縁膜上に形成される水酸基(-OH)成分を低減することが可能となり、キャリアのトラップ準位の低減が図れるため、トランジスタ性能が大幅に改善される。

30

40

【0031】

<ゲート絶縁膜3の第2の例>

図2(b)は、ゲート絶縁膜3の第2の例の断面を示す。図示のとおり、このゲート絶縁膜3は、第1の層3aと、この第1の層3a上に形成された第2の層3bと、第2の層

50

3 b 上に形成された第 3 の層 3 c と、を含む。第 1 の層 3 a および第 2 の層 3 b は、上述の第 1 の例におけるものと同様である。第 3 の層 3 c は、先に列記した有機系高分子化合物のいずれか又は任意の組み合わせにより形成して良い。これにより、ゲート絶縁膜の比誘電率の厚さ方向の変化の割合はより大きくなる。ただし、第 3 の層 3 c を第 1 の層 3 a および第 2 の層 3 b と同様に無機化合物と有機系高分子化合物とを含んで形成しても良い。

【 0 0 3 2 】

第 2 の例のゲート絶縁膜 3 においても、無機化合物の含有量がゲート絶縁膜 3 の厚さ方向に沿って変化し、その結果、ゲート絶縁膜 3 の比誘電率もまた厚さ方向に沿って変化するため、第 1 の例のゲート絶縁膜 3 と同じ効果を奏する。

10

【 0 0 3 3 】

なお、第 3 の層 3 c の上に先述のコーティング薄膜を形成しても良い。

【 0 0 3 4 】

< ゲート絶縁膜 3 の第 3 の例 >

図 2 (c) は、ゲート絶縁膜 3 の第 3 の例の断面を示す。図示のとおり、このゲート絶縁膜 3 は、第 1 の部分 3 d と第 2 の部分 3 e とを有している。第 1 の部分 3 d は、複数の三角形状の部分が並置されて構成される断面形状（鋸歯状形状）を有している。詳細には、第 1 の部分 3 d は、ピラミッド形状をした複数の部分が 2 次元的に並置されて構成されていて良く、また、三角柱状または円錐状をした部分が一の側面を下にして複数並置されて構成されても良い。一方、第 2 の部分 3 e は、第 1 の部分 3 d を埋め込むように形成され、その表面は平坦になっている。本例では、第 1 の部分 3 d と第 2 の部分 3 e との間の接触面積が増大しているため、平面による接触と比べて緻密に形成でき、信頼性を向上できる。

20

【 0 0 3 5 】

本例の第 1 の部分 3 d は無機化合物により形成されている。すなわち、先に列記した無機金属酸化化合物、強誘電性化合物、および希土類金属酸化化合物のうちの少なくとも一つの化合物により形成されて良い。また、本例の第 2 の部分 3 e は、先に列記した有機系高分子化合物のいずれか又は任意の組み合わせにより形成されている。

【 0 0 3 6 】

第 3 の例のゲート絶縁膜 3 においては、その断面形状からわかるように、無機化合物がゲート絶縁膜 3 に占める割合が、ゲート絶縁膜 3 の厚さ方向に沿って連続的または漸近的に変化している。このため、ゲート絶縁膜 3 の比誘電率もまた厚さ方向に沿って連続的または漸近的に変化しているが、位置によって周期的に変化するため、2 次元的に平均した値が代表的な変化となる。したがって、第 3 の例のゲート絶縁膜 3 もまた第 1 の例のゲート絶縁膜 3 と同じ効果を奏する。

30

【 0 0 3 7 】

なお、第 2 の部分 3 e の上に先述のコーティング薄膜を形成しても良い。

【 0 0 3 8 】

< ゲート絶縁膜 3 の第 4 の例 >

図 2 (d) は、ゲート絶縁膜 3 の第 4 の例の断面を示す。図 2 (c) と対比すると明らかなように、第 4 の例のゲート絶縁膜 3 において、第 3 の例のゲート絶縁膜 3 と比べて、第 1 の部分 3 d が厚く形成されている。その他の点は、第 3 の例のゲート絶縁膜 3 と同様である。このため、鋸歯状形状部分において、ゲート絶縁膜 3 の比誘電率が厚さ方向に沿って連続的に変化している。したがって、第 4 の例のゲート絶縁膜 3 もまた第 1 の例のゲート絶縁膜 3 と同じ効果を奏する。

40

【 0 0 3 9 】

なお、第 2 の部分 3 e の上に先述のコーティング薄膜を形成しても良いことも、第 3 の例と同様である。

【 0 0 4 0 】

また、上記の第 1 ~ 第 4 の例として示したゲート絶縁膜の膜厚は、薄膜トランジスタ 1

50

0 の動作電圧、絶縁耐圧、静電容量の観点から、2 μ m 以下、好ましくは 500 nm 以下、より好ましくは 250 nm 以下が望ましい。

【0041】

以下、実施例を参照しながら、本発明の第1の実施形態による薄膜トランジスタ10を、製造方法と併せ、詳細に説明する。

【実施例1】

【0042】

ゲート絶縁膜3が第1の層3aと第2の層3bとから構成される(図2(a))薄膜トランジスタ10を説明する。

【0043】

(1-1) ゲート電極の形成

まず、ガラス基板を用意し、このガラス基板(基板1)の上にゲート電極2を形成した(図3(a))。具体的には、このゲート電極2は、ガラス基板上に真空蒸着法によりアルミニウム層を形成し、フォトリソグラフィおよびエッチングにより、このアルミニウム層をパターニングして形成した。

【0044】

なお、ゲート電極2は、リフトオフ法により形成しても良いし、所定の開口部形状を有するマスクを用いた真空蒸着法によってアルミニウム層をガラス基板上に堆積することにより形成しても構わない。

【0045】

(1-2) ゲート絶縁膜の形成

(A) 上記のゲート電極2と露出したガラス基板との上に、ゲート絶縁膜3の第1の層3aを形成した。具体的には、まず、強誘電性化合物であるチタン酸バリウムBaTiO₃(比誘電率1500)の微粒子(直径約20 nm以下、TPL社製、Nanoxide HPB-1000)を用意し、この微粒子をSDS界面活性剤を含むメチルアルコール溶媒に混入した。その後、超音波ホモジナイザーを用いて、チタン酸バリウム微粒子を含んだメチルアルコール溶液(SDS界面活性剤を含む)から、均一分散液を作製した。なお、この均一分散液中のチタン酸バリウム微粒子の重量比が約5 wt%となるよう調整した。

【0046】

次いで、ゲート電極2が形成されたガラス基板1をスピンドルに設置し、当該ガラス基板1上に上記の分散液を所定量滴下し、このガラス基板1を約5000 rpmの回転速度で約60秒間回転することにより、チタン酸バリウムと溶媒等を含む膜を形成した。その後、この膜が形成されたガラス基板1を真空オーブン中で約100 °Cの温度で約30分間ベーキングして、チタン酸バリウムを含む強誘電性化合物層を得た。なお、電子顕微鏡を用いた観察から、この強誘電性化合物層は多孔質状であることが分かった。

【0047】

続けて、シアノエチレンポリビニールアルコール(信越化学製、シアノレジンCR-V)と熱架橋剤PMFM(Aldrich製、Poly(melamine-co-formaldehyde)methylated)とを4:1の重量比でDMF溶媒中に溶解させ、シアノエチレンポリビニールアルコール溶液を作製した。次に、この溶液を上記の強誘電性化合物層上にディップコートし、空気中で約80 °Cの温度で約30分プリベーキングし、さらに、真空オーブン中で150 °Cの温度で約4時間ベーキングして、シアノエチルポリビニールアルコールを含む有機高分子材料層を得た。このようなベーキング処理により、3次元的な熱架橋反応が促進され、緻密な絶縁膜が得られる。以上の手順により、第1の層3aが形成された。第1の層3aの厚さは約80 nmであった。

【0048】

なお、第1の層3aを電子顕微鏡で観察したところ、多孔質状の強誘電性化合物層の空隙が有機化合物により埋められていることが分かった。

【0049】

10

20

30

40

50

(B) 次に、第1の層3aの上に第2の層3bを形成した。第2の層3bの形成手順は、均一分散液中のチタン酸バリウム微粒子の重量比を約2wt%と変更した点を除き、第1の層3aの形成手順と同じである。すなわち、形成した第2の層3bは、チタン酸バリウムとシアノエチルポリビニールアルコールを含んでいる。また、第2の層3bの厚さは約50nmであった。第2の層3bの厚さが第1の層3aの厚さ(80nm)より薄いのは、均一分散液中のチタン酸バリウム微粒子の重量比が低い(チタン酸バリウム密度が疎な)ためである。

【0050】

続いて、第1の層3aおよび第2の層3bが所定の形状を有するようにパターニングすることにより、ゲート絶縁膜3が形成された(図3(b))。

10

【0051】

なお、上述の第1の層3aと第2の層3bとをそれぞれ個別に形成し、その上にアルミニウム電極を蒸着して電気的評価を評価したところ、図4に示す結果が得られた。この結果から、薄膜トランジスタ10のゲート絶縁膜3として極めて良好な比誘電率および絶縁耐圧が得られたことが分かる。これは、分散液を利用して多孔質状の強誘電性化合物層を形成しているため、ゲート絶縁膜3中の強誘電性化合物の含有量を増大することができるこことによると考えられる。また、本実施例においては、第2の層3bの比誘電率は、その下に形成されている第1の層3aの比誘電率よりも低いため(図4参照)、ゲート絶縁膜3の比誘電率は、ゲート電極2から半導体活性層6へ向かう方向に沿って低くなっている。ただし、これとは逆に、ゲート絶縁膜3の比誘電率がゲート電極2から半導体活性層6へ向かう方向に沿って高くなる他の実施例も考えられる。

20

【0052】

(1-3) ソース電極およびドレイン電極の形成

次いで、ゲート絶縁膜3とガラス基板1の上に真空蒸着法によって金を堆積し、フォトリソグラフィおよびエッチングにより、ソース電極4およびドレイン電極5を形成した(図3(c))。これらの電極4、5の厚さは、約50nmであった。

30

【0053】

なお、ソース電極4およびドレイン電極5は、ゲート絶縁膜3とガラス基板1の上に所定のパターンを有するフォトレジスト層を形成し、その上から真空蒸着法により金を堆積し、リフトオフ法によって形成しても良い。

30

【0054】

(1-4) 半導体活性層の形成

ソース電極4およびドレイン電極5の形成後、真空蒸着法により、ペンタセンからなる半導体活性層6を形成した。真空蒸着法において、ペンタセンの堆積速度を約0.03~0.04nm/秒とし、膜厚が約50nmとなるよう堆積時間を調整した。また、真空蒸着の際には、所定の形状の開口部を有するマスクを用いて、半導体活性層6を所定の形状に形成した(図3(d))。

40

【0055】

以上の手順により、薄膜トランジスタ10が得られた。以下、説明の便宜上、この薄膜トランジスタ10をトランジスタ101と称す。

【実施例2】

【0056】

実施例2の薄膜トランジスタ10は、実施例1のトランジスタ101に比べ、ゲート絶縁膜の材料が相違し、他の構成は同一である。

【0057】

(2-1) ゲート電極の形成

まず、ガラス基板1上にゲート電極2を形成する。この形成方法は、上述の「(1-1) ゲート電極の形成」で説明したとおりである。

【0058】

(2-2) ゲート絶縁膜の形成

50

(A) 次に、上記のゲート電極2と露出したガラス基板との上に、ゲート絶縁膜3の第1の層3aを形成した。具体的には、まず、金属酸化化合物である酸化ジルコニウム ZrO_2 （比誘電率25）の微粒子（直径約20nm以下、NanoTek社製）を用意し、この微粒子を分散剤を含むジメチルアセトアミド溶媒に混入した。その後、超音波ホモジナイザーを用いて、酸化ジルコニウム微粒子を含むメチルアセトアミド溶液（分散剤を含む）から、均一分散液を作製した。なお、この均一分散液中の酸化ジルコニウムの重量比は、約10wt%であった。

【0059】

次いで、ゲート電極2が形成されたガラス基板1上に上記の分散液を所定量滴下し、このガラス基板1を約6000rpmの回転速度で約60秒間回転することにより、酸化ジルコニウムと溶媒等を含む膜を形成した。その後、この膜が形成されたガラス基板1を真空オーブン中で約100℃の温度で約30分間ベーキングして、酸化ジルコニウムを含む金属酸化化合物層を得た。

【0060】

続けて、ポリビニルフェノール（Aldrich製、分子量20,000）と熱架橋剤PMFM（Aldrich製、Poly(melamine-co-formaldehyde)methylated）とを4:1の重量比でPGMEA（Propylene Glycol Methyl Ether Acetate、Aldrich製）溶媒中に溶解させ、ポリビニルフェノール溶液を作製した。次に、この溶液を上記の金属酸化化合物層上にディップコートし、空气中で約80℃の温度で約30分ブリベーキングし、さらに、真空オーブン中で180℃の温度で約1時間ベーキングして、ポリビニルフェノールを含む有機化合物層を得た。これにより、第1の層3aが形成された。この第1の層3aの厚さは、約90nmであった。

【0061】

(B) 次に、均一分散液中の酸化ジルコニウム微粒子の重量比を約2wt%と変更し、他の条件を同じままとして、第1の層3aの上に第2の層3bを形成した。第2の層3bの厚さは、第1の層3a（約90nm）よりも薄い約40nmであった。

【0062】

以上の手順により、ゲート絶縁膜3が形成された。

【0063】

なお、上述の第1の層3aと第2の層3bとをそれぞれ個別に形成し、その上にアルミニウム電極を蒸着して電気的評価を評価したところ、図4に示す結果が得られた。この結果から、薄膜トランジスタ10のゲート絶縁膜3として極めて良好な比誘電率および絶縁耐圧が得られたことが分かる。

【0064】

続いて、実施例1で説明した(1-3)と(1-4)の手順を行って、薄膜トランジスタ10を得た。以下、説明の便宜上、この薄膜トランジスタ10をトランジスタ102と称す。

【実施例3】

【0065】

実施例3では、ゲート絶縁膜3が第1の部分3dと第2の部分3eとから構成される（図2(c)）薄膜トランジスタ10を説明する。

【0066】

(3-1) ゲート電極の形成

まず、上述の「(1-1) ゲート電極の形成」で説明したように、ガラス基板1上にゲート電極2を形成する。

【0067】

(3-2) ゲート絶縁膜の形成

(A) 次に、上記のゲート電極2と露出したガラス基板との上に、ゲート絶縁膜3の第1の層3aを形成した。具体的には、まず、金属酸化化合物である酸化チタン TiO_2 の微粒子（ルチル構造、比誘電率100、微粒子直径10nm、NanoTek製）を用意

10

20

30

40

50

し、この微粒子を分散剤を含むイソプロピルアルコールIPA溶媒に混入した。その後、超音波ホモジナイザーを用いて、酸化チタン微粒子を含んだメチルアルコール溶液（分散剤を含む）から、均一分散液を作製した。なお、この均一分散液中の酸化チタン微粒子の重量比を約5wt%となるよう調整した。

【0068】

次いで、ゲート電極2が形成されたガラス基板1上に上記の分散液を所定量滴下して分散液の膜をスピンドルコートした。その後、スピンドルコートした膜に対して、三角形状の断面（深さ100nm、繰り返し周期100nm）を有するスタンプを押圧し、このままの状態で、真空オーブン内で100度30分間ベーキングを行った。室温にまで冷却した後、スタンプを除去し、第1の部分3d（酸化チタン膜）を得た。

10

【0069】

なお、予備実験から、このようなスタンプにより、図2(c)または図2(d)に示す第1の部分3dと同じ断面形状が得られることが確認されている。

【0070】

(B)引き続き、第1の部分3dの上に、フッ素系樹脂（比誘電率は約2.1、旭硝子製、Cytosp）液をスピンドルコートし、空気中にて、約50度30分間、約80度30分間、続けて約120度2時間、ベーキングした。これにより、緻密かつ表面平坦性に優れた絶縁膜（第2の部分3e）を得た。本実施例のゲート絶縁膜3の厚さ（第1の部分3dと第2の部分3eとの合計）は、約200nmであった。

20

【0071】

なお、本実施例のゲート絶縁膜3を別途形成し、その上にアルミニウム電極を蒸着して電気的評価を評価したところ、図4に示す結果が得られた。この結果から、薄膜トランジスタ10のゲート絶縁膜3として極めて良好な比誘電率および絶縁耐圧が得られたことが分かる。

【0072】

続いて、実施例1で説明した(1-3)と(1-4)の手順を行って、薄膜トランジスタ10を得た。以下、説明の便宜上、実施例3の薄膜トランジスタ10をトランジスタ103と称す。

【実施例4】

【0073】

実施例4の薄膜トランジスタは、実施例2の薄膜トランジスタ10（トランジスタ102）におけるゲート絶縁膜3の上にフッ素樹脂薄膜が形成されている点で、実施例2の薄膜トランジスタ10と相違し、他の構成は同様である。このフッ素樹脂薄膜（厚さ約5nm）は、ゲート絶縁膜3（第2の層3b）の形成後に、ゲート絶縁膜3の上にフッ素系樹脂（旭硝子製、Cytosp）液をディップコートすることにより形成した。その他の製造手順は、実施例2で説明したとおりである。実施例4の薄膜トランジスタを、便宜上、トランジスタ104と称す。

30

【実施例5】

【0074】

実施例5の薄膜トランジスタは、実施例2の薄膜トランジスタ10（トランジスタ102）におけるゲート絶縁膜3の上に自己組織化単分子膜（HMDS）が形成されている点で、実施例2の薄膜トランジスタ10と相違し、他の構成は同様である。この自己組織化単分子膜は、ゲート絶縁膜3（第2の層3b）の形成後に、ゲート絶縁膜3の上にHMDSをスピンドルコートすることにより形成した。その他の製造手順は、実施例2で説明したとおりである。実施例5の薄膜トランジスタを、便宜上、トランジスタ105と称す。

40

【0075】

上述のトランジスタ101～105の電気的特性の一例を図5に示す。この図から分かることあり、トランジスタ101～105は、高いキャリア移動度を有している。また、トランジスタ101～105は、約12Vといった低い動作電圧で動作することが確認されており、優れた電気的特性を有していることが分かった。なお、図5から分かるように、

50

トランジスタ 104 および 105 においては、トランジスタ 101 ~ 103 に比べて、キャリア移動度が高くなる傾向が見られる。この結果から、トランジスタ 104 および 105 が有するコーティング薄膜の効果が理解される。

【0076】

本発明の実施例にかかる薄膜トランジスタは、無機化合物と有機高分子材料とを含むゲート絶縁膜を有しているため、実施例 1 ~ 5 において説明したように、そのゲート絶縁膜を約 180 といった低温にて形成することができる。しかも、この薄膜トランジスタは、実用上、優れた電気的特性を有している。したがって、本発明の実施例によれば、基板にプラスチック基板を用いた場合でも、動作性能に優れた薄膜トランジスタを得ることができる。

10

【0077】

<第 2 の実施形態>

図 6 は、本発明の第 2 の実施形態によるアクティブマトリックス構造体の模式的な上面図である。図示のとおり、本実施形態のアクティブマトリックス構造体 100 は、X 方向に伸びる複数の走査線 24 と、Y 方向に伸びる複数の信号線 22 と、複数の走査線と複数の信号線との各交差点に隣接して配置される薄膜トランジスタ 26 とを有している。この薄膜トランジスタ 26 は、本発明の第 1 の実施形態による薄膜トランジスタ (10、101 ~ 105) であって良い。また、薄膜トランジスタ 26 のゲート電極 2 は走査線 24 と接続し、ソース電極 4 が信号線 22 と接続している。

20

【0078】

また、本実施形態のアクティブマトリックス構造体 100 は、信号線 22 と走査線 24 とで囲まれる領域に画素電極 28 を有している。画素電極 28 は、薄膜トランジスタ 26 のドレイン電極 5 と電気的に接続している。また、画素電極 28 は、信号線 22 と走査線 24 とで囲まれる領域に配置されるエレクトロルミネッセンス (EL) 素子の電極を兼ねる。

【0079】

アクティブマトリックス構造体 100 は、たとえば、以下のようにして製造することができる。

【0080】

まず、ガラスやプラスチックなどで形成された基板 1 (図 7 参照) の上に厚さが約 50 nm のクロム膜をスパッタリング法により成膜し、フォトリソグラフィ法およびエッチング法により、走査線 24 と薄膜トランジスタ 26 のゲート電極 2 とを形成する。基板の寸法は、製造するアクティブマトリックス構造体 100 に応じて適宜決定して良く、また、走査線 24 の間隔は、アクティブマトリックス構造体 100 が適用される表示装置 (後述) の画素密度に応じて適宜決定して良い。

30

【0081】

次に、薄膜トランジスタ 26 のゲート絶縁膜が形成される。このゲート絶縁膜は、第 1 の実施形態として説明した薄膜トランジスタ 10 のいずれかのゲート絶縁膜 3 であって良く、典型的には、実施例 2 で説明した酸化ジルコニウムとポリビニルフェノールとを含むゲート絶縁膜であって良い。また、その形成方法も、実施例 2 で説明したとおりであって良い。ゲート絶縁膜を形成した後、インジウム錫酸化物 (ITO) により画素電極 28 が形成される。

40

【0082】

続いて、ソース電極 4 とドレイン電極 5 が形成される。具体的には、所定の開口部を有するマスクを用いて、真空蒸着法またはスパッタリング法により、金膜または金 / クロム膜を形成することにより、ソース電極 4 とドレイン電極 5 を形成することができる。

【0083】

次に、上記のゲート絶縁膜上であってソース電極 4 とドレイン電極 5 と結合するように、薄膜トランジスタ 26 の活性層が形成される。具体的には、所定の開口部を有するマスクを用いた真空蒸着法により、有機半導体であるペンタセンを堆積することにより、活性

50

層を形成することができる。また、ペンタセンに替わり、ポリチオフェン等の高分子半導体層をスピンドルコート法などの塗布法により形成し、フォトリソグラフィ法およびエッティング法により活性層を形成しても良い。

【0084】

上述した活性層までの各要素が形成された基板1上にパリレンによるパッシベーション膜32(図7参照)を形成することにより、アクティブマトリックス構造体100が完成する。なお、パリレンに替わり、サイトップ(旭硝子製)などのフッ素樹脂によりパッシベーション膜32を形成しても良い。

【0085】

本発明の第2の実施形態によるアクティブマトリックス100は、本発明の第1の実施形態による薄膜トランジスタ(10、101~105)と同じ薄膜トランジスタ26を含むため、低い動作電圧で動作することができるという利点を有している。

【0086】

<第3の実施形態>

図7は、本発明の第3の実施形態による表示装置の断面図である。図示のとおり、この表示装置200は、第2の実施形態によるアクティブマトリックス構造体100と、アクティブマトリックス構造体100のパッシベーション膜32の上方に設けられる表示素子形成領域33と、表示素子領域33の上に形成される透明電極34と、透明電極34上に設けられる上部基板36と、を含む。上部基板36は、典型的には、ガラス、およびポリエステル、ポリカーボネイト、ポリアリレート、ポリエーテルスルfonylなどのプラスチックにより、形成して良い。

【0087】

表示素子領域33には、EL素子、好ましくは有機EL素子が形成され、これにより、本発明の第2の実施形態によるアクティブマトリックス構造体100を利用したEL表示装置が得られる。このEL素子は、アクティブマトリックス構造体100の画素電極28に対応して設けられ、画素電極28と透明電極34とにより、電極の供給を受けて光を発する。また、薄膜トランジスタ26はドレイン電極5で画素電極28と結合しており、薄膜トランジスタ26のオンオフ動作により、EL素子がスイッチングされる。したがって、図6に示すようにマトリックス状に設けられた複数の薄膜トランジスタのうちの所定のものをオンとすることにより、このEL表示装置により、所定の画像が表示される。

【0088】

また、表示素子領域33に画素電極28と透明電極34と結合するように液晶素子を形成することにより、本発明の第2の実施形態によるアクティブマトリックス構造体100を利用した液晶パネルを製造することもできる。

【0089】

さらに、表示素子領域33に画素電極28と透明電極34と結合するように電気泳動素子を形成することにより、本発明の第2の実施形態によるアクティブマトリックス構造体100を利用した電気泳動表示パネルを製造することも可能である。

【0090】

本発明の第3の実施形態による表示装置200は、表示装置200のアクティブマトリックス100が、本発明の第1の実施形態による薄膜トランジスタ(10、101~105)と同じ薄膜トランジスタ26を含むため、低い動作電圧で動作することができる。また、薄膜トランジスタ26を始めとして、低いプロセス温度にて形成することができため、柔軟性を有するプラスチック基板を使用すれば、柔軟性を有する表示装置を提供することも可能となる。

【0091】

以上、幾つかの実施形態および実施例を参照しながら、本発明にかかる薄膜トランジスタを詳細に説明したが、本発明は、上記の実施形態および実施例に限定されることなく、種々に変形可能である。

【0092】

10

20

30

40

50

本発明の実施形態にかかる薄膜トランジスタは、上述したように、アクティブマトリックス構造体やこれを用いた表示素子に好適であるが、用途はこれらに限られない。たとえば、本発明の実施形態にかかる薄膜トランジスタは、電子メモリ装置への適用も可能である。特に、実施例1のトランジスタ101は、図5に示すとおり、大きなヒステリシスを有するため、電子メモリ素子として有望である。

【0093】

実施例1～5において、ゲート絶縁膜を形成する際に、いくつかの無機化合物の微粒子を用いることを説明したが、これらの実施例で説明した無機化合物に限ることなく、先に列記した無機化合物のいずれか又はこれらの任意の組み合わせを利用できることは言うまでもない。

10

【0094】

また、ゲート絶縁膜3の第1の例、並びに実施例1および2において、ゲート絶縁膜3が2つの層から構成される場合を例示したが、これに限らず、3層以上であっても良い。ゲート絶縁膜3を3層以上で構成し、各層における無機化合物の含有量を積層順に段階的に変化させることにより、ゲート絶縁膜3内の比誘電率をその厚さ方向に沿ってより滑らかに変化させることが可能となり、また、より大きい範囲で比誘電率を変化させることが可能となる。

【0095】

また、実施例1～5において、約20nm(チタン酸バリウム)、約20nm(酸化ジルコニアム)、約10nm(酸化チタン)といった直径を有する微粒子を例示したが、微粒子の直径は、これらの値に限定されることはない。分散液中の均一な分散、ゲート絶縁膜中の含有量の制御性、ゲート絶縁膜の薄膜化および均一性の観点から微粒子の直径は1μm以下が好ましい。また、微粒子の直径が200nm以下または50nm以下であるとより好ましい。

20

【0096】

実施例1～5においては、スピンドルコート法やディップコート法を利用してゲート絶縁膜3を形成したが、ゲート絶縁膜3は、これらに限らず、たとえば、キャスティング、ブレードコーティング、ワイヤバーコーティング、スプレーコーティング、ロールコーティングなどのコーティング法、インクジェット印刷、スクリーン印刷、オフセット印刷、凸版印刷などの印刷法、マイクロコンタクトプリント法などのソフトリソグラフィー法、若しくはナノインプラント法、またはこれらの手法の2又は3以上を任意に組み合わせた方法によって、形成しても良い。

30

【0097】

さらに、無機化合物により形成される第1の部分3dの形状は、無機化合物がゲート絶縁膜中に占める割合がゲート絶縁膜の厚さ方向に沿って変化する形状である限りにおいて、三角形状(断面)に限られず、たとえば正弦波形状であって良いし、複数のピラミッドあるいは円錐が並置される形状であっても良い。

【0098】

また、上述のとおり、本発明の実施形態による薄膜トランジスタは、ボトムコンタクト構造に限らず、他の構造を有することができる。特に、半導体活性層6の上にゲート絶縁膜を形成する場合、上記のゲート絶縁膜3の第3の例における第1の部分3dを半導体活性層6上に形成して良い。

40

【図面の簡単な説明】

【0099】

【図1】本発明の第1の実施形態による薄膜トランジスタの断面を模式的に示す図である。

【図2】図2(a)から図2(d)は、本発明の第1の実施形態による薄膜トランジスタが有するゲート絶縁膜の断面を模式的に示す図である。

【図3】図3(a)から図3(d)は、本発明の第1の実施形態による薄膜トランジスタの製造方法の一例を示す図である。

50

【図4】本発明の第1の実施形態による薄膜トランジスタが有するゲート絶縁膜の電気的特性の一例を示す表である。

【図5】本発明の第1の実施形態による薄膜トランジスタの電気的特性の一例を示す表である。

【図6】本発明の第2の実施形態によるアクティブマトリックス構造体の概略上面図である。

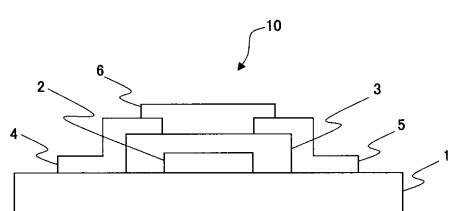
【図7】本発明の第3の実施形態による表示装置の概略断面図である。

【符号の説明】

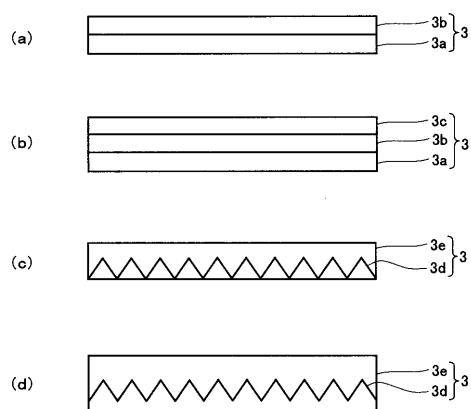
【0100】

1 基板、2 ゲート電極、3 ゲート絶縁膜、4 ソース電極、5 ドレイン電極、
6 半導体活性層、10 薄膜トランジスタ、22 信号線、24 走査線、26 薄膜トランジスタ、
28 画素電極、32 パッシベーション膜、34 透明電極、36 上部電極、
100 アクティブマトリックス構造体、200 表示装置。

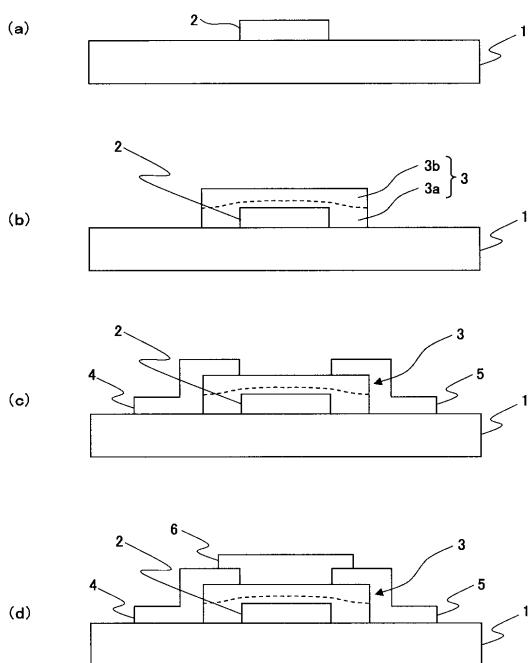
【図1】



【図2】



【図3】



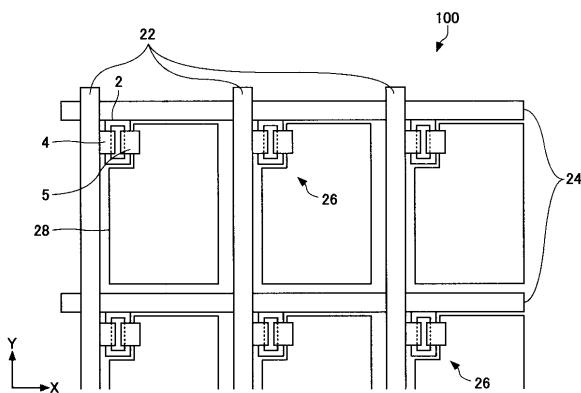
【図4】

	層/部分	無機化物 微粒子の重量比 (wt%)	膜厚 (nm)	単位面積当り の容量 (nF/cm ²)	見かけの 比誘電率	絶縁耐圧 (MV/cm)
実施例1	第1の層3a	5	80	280	25.3	1.5
	第2の層3b	2	50	310	17.5	1.3
実施例2	第1の層3a	10	90	80	8.13	2.2
	第2の層3b	2	40	180	8.10	2.0
実施例3	—	10	200	40	9	2.8

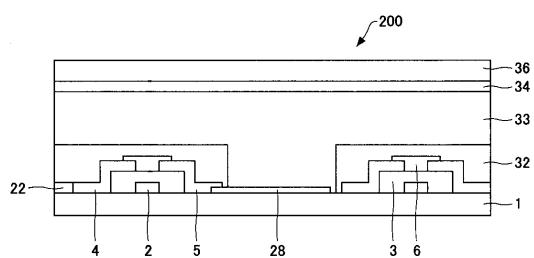
【図5】

トランジスタ	電流オンオフ比	キャリア 移動度 (cm ² /Vs)	飽和ドレイン 電圧(V)	ヒステリシス
#101	5×10^4	0.1~0.4	5	あり
#102	2×10^5	0.2~0.5	10	なし
#103	5×10^5	0.3~0.6	12	なし
#104	2×10^6	0.5~1.0	9	なし
#105	3×10^6	0.6~1.2	9	なし

【図6】



【図7】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

H 0 1 L 21/314	A
H 0 1 L 21/314	M
H 0 1 L 21/316	B
H 0 1 L 21/316	M
H 0 1 L 21/316	P

F ターム(参考) 5F058 AA10 AB01 AB06 AC01 AC02 AC05 AC10 AD02 AD03 AD04
AD06 AD10 AD12 AF04 AG01 AH01 AH10 BA20 BB01 BB06
BB10 BC02 BC03 BC20 BD02 BD04 BD05 BD18 BD19 BF46
BH01 BH02 BJ01 BJ10
5F110 AA06 AA08 BB01 CC03 CC07 DD01 DD02 DD03 DD05 EE01
EE02 EE03 EE04 EE07 EE09 EE42 EE43 EE44 FF01 FF06
FF09 FF27 GG01 GG02 GG03 GG04 GG05 GG25 GG42 HK01
HK02 HK03 HK04 HK07 HK09 HK32 HK33 NN71 NN72 QQ14