



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 275 453**

51 Int. Cl.:
G06F 7/00 (2006.01)
G06F 7/38 (2006.01)

12

TRADUCCIÓN DE REIVINDICACIONES DE SOLICITUD
DE PATENTE EUROPEA

T1

- 86 Número de solicitud europea: **96928129 .4**
86 Fecha de presentación de la solicitud: **16.08.1996**
87 Número de publicación de la solicitud: **0845120**
87 Fecha de publicación de la solicitud: **03.06.1998**

30 Prioridad: **16.08.1995 US 516036**

43 Fecha de publicación de la mención BOPI:
16.06.2007

46 Fecha de publicación de la traducción de las
reivindicaciones: **16.06.2007**

71 Solicitante/s:
MicroUnity Systems Engineering, Inc.
376 Martin Avenue
Santa Clara, California 95050, US

72 Inventor/es: **Hansen, Craig y**
Moussouris, John

74 Agente: **Carvajal y Urquijo, Isabel**

54 Título: **Procesador programable de medios de aplicación general.**

ES 2 275 453 T1

REIVINDICACIONES

1. Una unidad de ejecución que mantiene una producción de datos substancialmente punta en la ejecución unificada de corrientes de datos de medios múltiples, teniendo la unidad de ejecución una trayectoria de datos, que comprende:

una unidad aritmética precisión múltiple acoplada a la trayectoria de datos, en la que la unidad aritmética precisión múltiple tiene capacidad de división dinámica sobre la base de la anchura elemental de los datos recibidos desde la trayectoria de datos;

un conmutador acoplado a la trayectoria de datos y programable para manipular datos recibidos desde la trayectoria de datos, proporcionando el conmutador corrientes de datos a la trayectoria de datos; y

un elemento matemático extendido acoplado a la trayectoria de datos y programable para ejecutar operaciones matemáticas adicionales con una producción de datos substancialmente punta.

2. La unidad de ejecución de acuerdo con la reivindicación 1, en la que la unidad de ejecución precisión múltiple se puede configurar para dividir los datos en símbolos componentes de varios tamaños, analizar los símbolos componentes sobre la base de instrucciones y re-sintetizar los símbolos componentes para comunicación sobre la trayectoria.

3. La unidad de ejecución de acuerdo con la reivindicación 2, en la que la unidad de ejecución precisión múltiple puede ser accionada para realizar operaciones únicas sobre cada símbolo componente.

4. La unidad de ejecución de finida en la reivindicación 2, en la que el elemento matemático puede ser accionado para realizar operaciones de grupos finitos, de campos finitos, de anillos finitos y de operaciones de consulta de tablas sobre los símbolos.

5. La unidad de ejecución de acuerdo con la reivindicación 1, en la que la unidad aritmética es programable para realizar operaciones matemáticas booleanas, operaciones de enteros y operaciones matemáticas de coma flotante.

6. La unidad de ejecución de acuerdo con la reivindicación 5, en la que las operaciones realizadas por la unidad aritmética pueden ser realizadas en varios niveles de precisión.

7. La unidad de ejecución de acuerdo con la reivindicación 1, en la que la manipulación de datos comprende copiar, corregir y re-dimensionar.

8. La unidad de ejecución de acuerdo con la reivindicación 1, que comprende, además, controlar para incrementar al máximo el uso de la unidad de ejecución realizando operaciones en la anchura punta de los datos de la trayectoria de datos.

9. La unidad de ejecución de acuerdo con la reivindicación 2, en la que se puede adaptar el tamaño de los símbolos componentes.

10. Una unidad de ejecución que tiene una trayectoria de datos, que comprende:

al menos un fichero de registro acoplado a la trayectoria de datos;

una unidad aritmética precisión múltiple acoplada a la trayectoria de datos, en la que la unidad aritmética precisión múltiple tiene capacidad de división dinámica sobre la base de la anchura elemental de los datos recibidos desde la trayectoria de datos;

un conmutador acoplado a la trayectoria de datos y programable para manipular datos recibidos desde

la trayectoria de datos, proporcionando el conmutador corrientes de datos a la trayectoria de datos; y

un elemento matemático extendido acoplado a la trayectoria de datos y programable para ejecutar operaciones matemáticas adicionales con una producción de datos substancialmente punta.

11. Una unidad de ejecución que tiene una trayectoria de datos, que comprende:

una unidad aritmética precisión múltiple acoplada a la trayectoria de datos, en la que la unidad aritmética precisión múltiple tiene capacidad de división dinámica sobre la base de la anchura elemental de los datos recibidos desde la trayectoria de datos;

medios acoplados a la trayectoria de datos para manipular datos recibidos desde la trayectoria de datos, siendo programables los medios para manipular datos y para proporcionar una señal de datos a la trayectoria de datos; y

un elemento matemático extendido acoplado a la trayectoria de datos y programable para ejecutar operaciones matemáticas adicionales con una producción de datos substancialmente punta.

12. Un procesador de medios programable de aplicación general que tiene una trayectoria de instrucciones y una trayectoria de datos para procesar digitalmente una pluralidad de corrientes de datos de medios, que comprende:

una interfaz externa de banda ancha alta, que puede ser accionada para recibir una pluralidad de datos de varios tamaños desde una fuente externa y para comunicar los datos recibidos sobre la trayectoria de datos a una tasa que mantiene una operación substancialmente punta del procesador de medios;

al menos un fichero de registro que puede ser configurado para recibir y almacenar datos desde la trayectoria de datos y para comunicar los datos almacenados a la trayectoria de datos; y

una unidad de ejecución de precisión múltiple acoplada a la trayectoria de datos, en la que la unidad de ejecución de precisión múltiple puede ser configurada para dividir datos recibidos desde la trayectoria de datos para tener en cuenta el tamaño de los símbolos de elementos de la pluralidad de corrientes de datos de medios, y programable para actuar sobre los datos para generar una salida unificada de símbolos a la trayectoria de datos.

13. El procesador de medios de acuerdo con la reivindicación 12, en el que la unidad de ejecución se puede configurar dinámicamente para dividir datos recibidos desde la trayectoria de datos.

14. El procesador de medios de acuerdo con la reivindicación 12, que comprende, además:

medios para mover datos entre registros y memoria realizando operaciones de carga y almacenamiento, y para coordinar la asignación múltiple de los datos entre una pluralidad de tareas realizando operaciones de sincronización sobre la base de instrucciones y datos recibidos por la unidad de ejecución;

medios para controlar con seguridad la secuencia de ejecución realizando operaciones de derivación y de acceso sobre la base de instrucciones y datos recibidos por la unidad de ejecución; y

una unidad de administración de la memoria, en la que la unidad de administración de la memoria puede ser accionada para recuperar datos e instrucciones para la comunicación oportuna y segura sobre la trayectoria de datos y la trayectoria de instrucciones.

15. El procesador de medios de acuerdo con la reivindicación 1, que comprende, adicionalmente:

una memoria cache y una memoria temporal de instrucciones combinadas, en las que la memoria cache y la memoria temporal de instrucciones combinadas son asignadas dinámicamente entre el espacio de memoria cache y el espacio de memoria temporal para asegurar la ejecución en tiempo real de corrientes de instrucciones de medios múltiples; y

una memoria cache y una memoria temporal de datos combinadas, en las que memoria cache y una memoria temporal de datos combinadas son asignadas dinámicamente entre el espacio de memoria cache y el espacio de memoria temporal para asegurar una respuesta en tiempo real para corrientes de datos de medios múltiples.

16. El procesador de medios de acuerdo con la reivindicación 15, en el que la ejecución en tiempo real se lleva a cabo asignando de una manera dinámica el espacio de memoria temporal de instrucciones a los bloques de instrucciones de medios más pequeños y ejecutados con mayor frecuencia.

17. El procesador de medios de acuerdo con la reivindicación 15, en el que la respuesta en tiempo real está asegurada asignando dinámicamente espacio de memoria temporal de datos a los conjuntos de trabajos de datos de medios más pequeños y accedidos con más frecuencia.

18. El procesador de medios de acuerdo con la reivindicación 12, en el que las corrientes de datos de medios comprenden entradas y salidas muestreadas según Nyquist.

19. El procesador de medios de acuerdo con la reivindicación 12, en el que las corrientes de datos de medios se originan a partir de interfaces de memoria de ordenador e interfaces de E/S normalizadas.

20. El procesador de medios de acuerdo con la reivindicación 12, en el que la unidad de ejecución de precisión múltiple se puede configurar para dividir los datos en símbolos de componentes de varios tamaños, para analizar los símbolos de componentes sobre la base de instrucciones y para resintetizar los símbolos de componentes para comunicación a través de la trayectoria de datos.

21. El procesador de medios de acuerdo con la reivindicación 12, en el que la pluralidad de corrientes de datos de medios comprenden información de medios de presentación, información de medios de transmisión e información de medios de almacenamiento.

22. El procesador de medios de acuerdo con la reivindicación 21, en el que la información de medios de presentación comprende información de audio, de vídeo, de imágenes e información gráfica.

23. El procesador de medios de acuerdo con la reivindicación 21, en el que la información de medios de transmisión comprende transmisiones de datos de radio y de la red.

24. El procesador de medios de acuerdo con la reivindicación 21, en el que la información de medios de almacenamiento comprende datos codificados en medios de memoria móvil y fija.

25. El procesador de medios de acuerdo con la reivindicación 12, en el que la anchura de la trayectoria de datos es al menos 128 bits.

26. El procesador de medios de acuerdo con la reivindicación 12, en el que la unidad de ejecución de precisión múltiple comprende una unidad aritmética que se puede dividir dinámicamente, un conmutador

de barra transversal controlable por registro y un elemento matemático extendido.

27. El procesador de medios de acuerdo con la reivindicación 24, en el que el conmutador de barra transversal controlable por registro comprende un diseño de red de Benes.

28. El procesador de medios de acuerdo con la reivindicación 26, en el que el conmutador de barra transversal controlable por registro es programable y es operativo para manipular símbolos.

29. El procesador de medios de acuerdo con la reivindicación 22, en el que el elemento matemático extendido es operativo para realizar operaciones de grupos finitos, de campos finitos, de anillos finitos y de operaciones de consulta de tablas sobre los símbolos.

30. El procesador de medios de acuerdo con la reivindicación 12, que comprende, además, un conjunto de instrucciones predefinidas accesibles por un usuario.

31. El procesador de medios de acuerdo con la reivindicación 13, en el que los medios para realizar operaciones de carga, de almacenamiento y de sincronización y los medios para realizar operaciones de derivación y de acceso comprenden un conjunto de instrucciones predefinidas accesibles por un usuario.

32. El procesador de medios de acuerdo con la reivindicación 22, en el que las instrucciones predefinidas se pueden combinar para ejecutar funciones compuestas sobre la pluralidad de corrientes de datos de medios.

33. Una interfaz de procesador de banda ancha alta para recibir y transmitir una corriente de medios, que comprende:

una trayectoria de datos, siendo operativa la trayectoria de datos para transmitir información de medios a tasas punta sostenidas;

una pluralidad de controladores de memoria, estando acoplada la pluralidad de controladores de memoria a la trayectoria de datos en serie para comunicar información de medios almacenados a y desde la trayectoria de datos; y

una pluralidad de elementos de memoria acoplados a cada uno de la pluralidad de controladores de memoria en paralelo, estando prevista la pluralidad de elementos de memoria para almacenar y recuperar la información de medios.

34. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 33, en la que la trayectoria de datos comprende una pluralidad de trayectorias de datos que forman un canal de datos de banda ancha alta.

35. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 34, en la que el canal de datos de banda ancha alta es ni-direccional.

36. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 33, que comprende, además, un procesador de medios programable de aplicación general acoplado al canal de datos de banda ancha alta para recibir, procesar y transmitir información de medios a tasas substancialmente punta.

37. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 33, en la que la tasa de operación punta comprende al menos un gigabyte de información por segundo de punto a punto.

38. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 33, en la que cada uno de la pluralidad de controladores de memoria comprende un enlace pareado dispuesto entre

cada controlador de memoria, estando previsto cada uno de los enlaces pareados para transmitir y recibir una pluralidad de bits de datos y teniendo entradas y salidas de datos diferenciales y una señal de reloj diferencial.

39. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 39, en la que el enlace pareado comprende, además, un calibrador digital de oblicuidad para ajustar la pluralidad de bits de datos con relación a la señal de reloj diferencial para eliminar la oblicuidad entre los datos.

40. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 37, en la que el enlace pareado comprende, además, un bucle de bloqueo de fase para eliminar la inestabilidad en la señal de reloj diferencial transmitida entre enlaces pareados.

41. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 38, en la que la pluralidad de bits comprenden ocho bits de datos.

42. Interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 38, en la que cada uno de los enlaces pareados comprende, además, resistencias de terminación para formar impedancias adaptadas para cada enlace pareado.

43. La interfaz de procesador de banda ancha alta de acuerdo con la reivindicación 34, en la que el canal de datos de banda ancha alta comprende una pluralidad de canales de datos paralelos de banda ancha alta.

44. Un sistema para procesamiento unificado de medios, que comprende:

una pluralidad de procesadores de medios de aplicación general, siendo operativo cada procesador de medios a tasas de datos punta sostenidas y con una unidad de ejecución dividida dinámicamente y una interfaz de banda ancha alta, estando acoplada la interfaz de banda ancha alta a elementos externos de memoria y/o de entrada/salida para recibir y transmitir datos al procesador de medios a tasas substancialmente punta;

una tela de comunicación bi-direccional, estando acoplada la pluralidad de procesadores de medios a la tela de comunicación bi-direccional para transmitir y recibir al menos una corriente de medios que comprende presentación, transmisión y almacenamiento de información de medios.

45. El sistema de acuerdo con la reivindicación 44, en el que la tela de comunicación bi-direccional comprende una red de fibra óptica.

46. El sistema de acuerdo con la reivindicación 44, en el que la tela de comunicación bi-direccional comprende una red heterogénea.

47. El sistema de acuerdo con la reivindicación 44, en el que la tela de comunicación bi-direccional comprende una red de cable coaxial.

48. El sistema de acuerdo con la reivindicación 44, en el que la tela de comunicación bi-direccional comprende una red inalámbrica.

49. El sistema de acuerdo con la reivindicación 44, en el que un subconjunto de la pluralidad de procesadores de medios comprende servidores de la red.

50. El sistema de acuerdo con la reivindicación 44, en el que la pluralidad de procesadores de medios es programable cargando información del programa sobre la tela de comunicación bi-direccional.

51. El sistema de acuerdo con la reivindicación 44, en el que cada uno de la pluralidad de procesadores de medios puede acceder a una unidad de ejecución inactiva de otro procesador de medios de una manera

compartida para procesar de una manera eficiente información de medios de presentación, de transmisión y de almacenamiento a tasas de datos substancialmente punta.

52. El sistema de acuerdo con la reivindicación 44, en el que cada procesador de medios comprende, además, memoria dedicada y en el que cada uno de la pluralidad de procesadores de medios puede emplear cualquier porción inutilizada de la memoria dedicada de otro procesador de medios de una manera compartida para memorizar y recuperar de una manera eficiente información de medios de presentación, de transmisión y de almacenamiento a tasas de datos substancialmente punta.

53. Un sistema de procesadores múltiples en paralelo que mantiene una producción de datos substancialmente punta en la ejecución unificada de corrientes de medios múltiples, teniendo el sistema una trayectoria de datos, que comprende:

al menos una interfaz externa de banda ancha alta, estando acoplada la al menos una interfaz externa de banda ancha alta a la trayectoria de datos y siendo operativa para recibir una pluralidad de datos de varios tamaños a partir de una fuente externa y para comunicar los datos recibidos a una tasa que mantiene un funcionamiento substancialmente punta del sistema de procesadores múltiples en paralelo;

una pluralidad de ficheros de registro, teniendo cada fichero de registro al menos un registro de aplicación general acoplado a la trayectoria de datos y operativo para almacenar un conjunto de trabajo de datos de medios; y

al menos una unidad de ejecución de precisión múltiple acoplada a la trayectoria de datos, pudiendo configurarse la al menos una unidad de ejecución de precisión múltiple de una manera dinámica para la división de datos dentro de un conjunto de trabajo de datos de medios recibidos desde la trayectoria de datos para tener en cuenta el tamaño de los símbolos elementales de la pluralidad de corrientes de medios, y siendo programable para funcionar en paralelo sobre conjuntos de trabajo de datos memorizados en la pluralidad de ficheros de registro para generar una salida unificada de los símbolos para cada fichero de registro.

54. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 53, en el que la al menos una unidad de ejecución alterna de forma circular sin escala para actuar sobre datos memorizados en la pluralidad de ficheros de registro.

55. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 53, que comprende, además, una tubería de selección previa de instrucciones.

56. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 55, en el que la tubería de selección previa de instrucciones comprende una tubería de super-serie.

57. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 55, en el que la tubería de selección previa de instrucciones comprende una tubería de super-serie.

58. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 53, que comprende, además, una tubería de selección previa de datos.

59. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 58, en el que la

tubería de selección previa de datos comprende una tubería de super-serie.

60. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 58, en el que la tubería de selección previa de datos comprende una tubería de super-serie.

61. El sistema de procesadores múltiples en paralelo de acuerdo con la reivindicación 53, que comprende, además, un conjunto de solicitante, contestador y transpondedor.

62. Un método para procesar corrientes unificadas de datos de medios, que comprende las etapas de:

recibir una corriente de datos de medios unificados que incluye información de presentación, de transmisión y de almacenamiento;

dividir dinámicamente la corriente unificada de datos de medios en campos componentes de al menos un bit basado en el tamaño de los símbolos elementales de datos recibidos; y

procesar la corriente unificada de datos de medios en funcionamiento substancialmente punta.

63. El método de acuerdo con la reivindicación 52, en el que la etapa de procesar la corriente unificada de datos de medios comprende las etapas de:

memorizar la corriente de datos de medios unificados en un fichero de registro general;

realizar operaciones aritméticas de precisión múltiple sobre la corriente memorizada de datos de medios unificados basados en instrucciones programadas, incluyendo las operaciones aritméticas de precisión múltiple operaciones matemáticas booleanas, operaciones de enteros y operaciones matemáticas de coma flotante;

manipular los campos de componentes de datos de medios unificados sobre la base de instrucciones programadas que ejecutan operaciones de copia, de corrección y de re-dimensionado; y

realizar operaciones matemáticas de precisión múltiple sobre la corriente memorizada de datos de medios unificados sobre la base de instrucciones programadas, incluyendo las operaciones matemáticas operaciones de grupos finitos, de campos finitos, de anillos finitos y de operaciones de consulta de tablas sobre los símbolos.

64. El método de acuerdo con la reivindicación 63, que comprende, además, las etapas de:

pre-seleccionar instrucciones y datos para llenar tuberías de instrucciones y datos;

realizar operaciones de administración de la memoria para recuperar instrucciones y datos desde la memoria externa;

memorizar instrucciones y datos en memorias cache/temporal de instrucciones y datos; y

asignar dinámicamente espacio de memoria en las

memorias cache/temporal de instrucciones y de datos para asegurar una ejecución en tiempo real.

65. El método de acuerdo con la reivindicación 63, que comprende la etapa de proporcionar un conjunto de instrucciones para procesar la corriente de datos de medios unificados, incluyendo el conjunto de instrucciones operaciones de carga, memorización, sincronización, derivación y acceso.

66. El método de acuerdo con la reivindicación 65, que comprende, además, la etapa de programar una secuencia de al menos una instrucción a partir del conjunto de instrucciones.

67. Un método para conseguir comunicaciones de banda ancha alta entre un procesador de medios de aplicación general y dispositivos externos, que comprende las etapas de:

proporcionar una interfaz de banda ancha alta dispuesta entre el procesador de medios y los dispositivos externos, comprendiendo la interfaz de banda ancha alta al menos una pareja de canales uni-direccionales que tienen un puerto de entrada y un puerto de salida; y

transmitir y recibir una pluralidad de corrientes de datos de medios, que comprende campos de componentes de varios tamaños entre el procesador de medios y los dispositivos externos a una tasa que sostiene una producción de datos substancialmente punta en el procesador de medios.

68. El método de acuerdo con la reivindicación 67, en el que la etapa de proporcionar una interfaz de banda ancha alta comprende, además, proporcionar una pluralidad de dispositivos externos, estando acoplados la pluralidad de dispositivos externos en serie sobre al menos una pareja de canales unidireccionales.

69. El método de acuerdo con la reivindicación 67, en el que la etapa de proporcionar una interfaz de banda ancha alta comprende, además, proporcionar una pluralidad de parejas de canales unidireccionales paralelos.

70. Un método para procesar corrientes de datos de medios, que comprende las etapas de:

proporcionar una tela de comunicaciones bidireccionales para transmitir y recibir al menos una corriente de datos de medios unificados, comprendiendo la al menos una corriente de datos de medios unificados información de presentación, de transmisión y de información; y

proporcionar al menos un procesador programable de medios dentro de la red de comunicaciones, estando previsto el al menos un procesador programable de medios para recibir, procesar y transmitir la al menos una corriente de datos de medios unificados a través de la tela de comunicaciones bidireccionales.