



[12] 发明专利说明书

专利号 ZL 01810919.5

[45] 授权公告日 2006 年 8 月 16 日

[11] 授权公告号 CN 1270352C

[22] 申请日 2001.6.7 [21] 申请号 01810919.5

[30] 优先权

[32] 2000.6.8 [33] US [31] 09/590,795

[86] 国际申请 PCT/US2001/018585 2001.6.7

[87] 国际公布 WO2001/095378 英 2001.12.13

[85] 进入国家阶段日期 2002.12.9

[71] 专利权人 美光科技公司

地址 美国爱达荷州

[72] 发明人 维什努 K·阿加瓦尔

加罗·戴德里安 居尔吉 S·桑德赫

李卫民 马克·维索凯

杰姆·巴斯卡里 萨姆·扬

审查员 朱永全

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

代理人 关兆辉 张天舒

权利要求书 8 页 说明书 13 页 附图 4 页

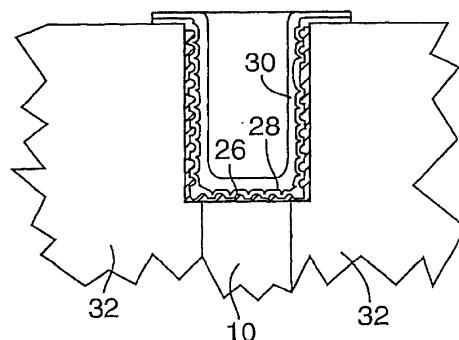
[54] 发明名称

形成方法以及包含钉和包含钨层的集成电路结构

[57] 摘要

具有增加电容的电容器，包括一个增强表面面积(粗糙表面的)导电层或与高电介质常数材料兼容的其他的层。在一种方法中，形成对于该电容器的一个增强表面面积的导电层，通过在 500℃ 以上的高温和 75 托或以下的低压来处理一个钉氧化物层，最好在 5 托或以下，以产生具有织纹表面的粗糙的钉层，其具有至少大约 100 埃的平均特性尺寸。通过化学汽相沉积技术或溅射技术等等可以提供初始钉氧化物层，可以在一个下导电层的上方形成层。该处理可以在一个惰性环境中或在一个还原环境中执行。整个处理过程中或之后可以使用一个氮提供环境或者氮提供还原环境来钝化钉以便提高与高电介质常数电介质材料的兼容性。也可以执行一个氧化环境中的处理以钝化粗糙的层。

钉的粗糙的层可以被用于形成一个增强表面面积的导电层。所产生的增强表面面积的导电层可以形成集成电路中存储电容器的一个板极，比如在个 DRAM 的存储器单元中等等。在另一个方法中，提供钨氮化物层作为电容器的第一电极。该电容器，或至少钨氮化物层被退火以增加电容器的电容。



1. 一种形成增强表面面积导电结构的方法，该方法包括：
提供包含钨氧化物的一个层；
5 在至少 75 托或更低的压力，通过暴露该层到 500°C 到 900°C 的温度范围内，在层中把至少一部分钨氧化物转换成钨以便产生一个具有粗糙表面的包含钨的层。
2. 权利要求 1 的方法，其中转换的行动包括加热层。
- 10 3. 权利要求 1 的方法，其中转换的行动包括把层暴露到还原环境。
4. 权利要求 1 的方法，其中转换的行动包括把层暴露到还原压力的环境。
- 15 5. 权利要求 1 的方法，其中转换的步骤包括把在层中的至少一部分钨氧化物转换成钨以至于产生具有一个织纹表面的一个层，其带有至少 100 埃的平均特性尺寸。
- 20 6. 一种形成一个增强表面面积导电结构的方法，该方法包括：
提供包含钨氧化物的一个层；
用 75 托或更少的压力在一个还原的压力环境中通过加热该层到 500°C 到 900°C 的温度范围内把至少一部分钨氧化物转换成钨，以便产生具有一个粗糙表面的层。
- 25 7. 权利要求 6 的方法，其中转换的步骤是在 20 托或更小的压力的还原的压力环境中执行的。
8. 权利要求 6 的方法，其中转换的步骤是在具有 5 托或更少的一个压力的还原的压力环境中执行的。
- 30

9. 一种形成一个增强表面面积导电结构的方法，该方法包括：
提供一个包含钨氧化物的层；

5 用一个预定的时间在 75 托或更少的一个压力在还原的压力环境中通过加热层到至少 500°C 到 900 °C 来把至少一部分钨氧化物转换成钨，以便产生具有一个粗糙表面的层。

10 10. 权利要求 9 的方法，其中转换的行动通过把层加热到至少 750°C 而被执行。

11. 权利要求 9 的方法，其中转化的行动通过把层加热到至少 800°C 而被执行。

15 12. 权利要求 9 的方法，其中转换的行动通过在至少 2 分钟把层加热到至少 500°C 而被执行。

13. 权利要求 9 的方法，其中转换的行动通过在至少 2-20 分钟的一个时间范围中把层加热到至少 500°C 而被执行。

20 14. 一种形成一个增强表面面积导电结构的方法，该方法包括：
提供包含钨氧化物的一个层；和

在至少 75 托或更低的压力，通过暴露该层到 500°C 到 900°C 的温度范围内，转换层中的钨氧化物到钨以至于产生具有一个粗糙表面的包含钨的层。

25 15. 一种形成一个增强表面面积导电结构的方法，该方法包括：
提供包含钨氧化物的一个层；

30 在至少 75 托或更低的压力，通过暴露该层到 500°C 到 900°C 的温度范围内，转换层中的钨氧化物到钨以至于产生具有一个粗糙表面的包含钨的层；和

暴露具有一个粗糙表面的层到一个适于降低层与周围材料反应的趋势的环境。

5 16. 权利要求 15 的方法，其中暴露的行动包括暴露具有粗糙表面的层到一个氧化的环境的步骤。

17. 权利要求 15 的方法，其中暴露的行动包括暴露具有粗糙表面的层到一个氮化环境的步骤。

10 18. 权利要求 15 的方法，其中暴露的行动包括暴露具有粗糙表面的层到一个氮提供还原环境的步骤。

19. 权利要求 15 的方法，其中暴露的行动包括首先暴露具有粗糙表面的层到一个氮提供还原环境，接着暴露到一个氧化环境的步骤。

15

20. 一种形成一个增强表面面积导电结构的方法，该方法包括：
提供包含钒氧化物的一个层；和

在至少 75 托或更低的压力，在一个非氧化环境中通过在还原的压力环境中加热层到 500°C 到 900°C 的温度范围内来把层中的一些钒氧化物转换到钒，以至于产生具有粗糙表面的包含钒的层。

20

21. 权利要求 20 的方法，其中转换的行动在氮环境中被执行。

22. 权利要求 20 的方法，其中转换的行动在还原环境中被执行。

25

23. 权利要求 20 的方法，其中转换的行动在氮提供还原环境中被执行。

24. 权利要求 20 的方法，其中转换的行动在包含氨的环境中被执行。

30

25. 权利要求 20 的方法，其中转换的行动在包含氢的环境中被执行。

5 26. 权利要求 20 的方法，其中转换的行动在包含氮的环境中被执行。

27. 权利要求 20 的方法，其中转换的行动在包含氦的环境中被执行。

10 28. 权利要求 20 的方法，其中转换的行动在包含氩的环境中被执行。

15 29. 权利要求 20 的方法，进一步包括暴露具有粗糙表面的层到一个氧化环境的步骤。

30. 一种形成一个增强表面面积导电层的方法，该方法包括：
提供包含钨氧化物的一个层；
选择适于转换至少一部分钨氧化物到钨的退火条件，该退火条件
20 包括温度在 500°C 到 900°C 的范围内，而压力小于 75 托；和
在所述条件下退火层以便产生具有粗糙表面的一个层。

31. 一种形成一个包含钨的增强表面面积导电层的方法，该方法
包括：
25 在一个支持结构上沉积实质上包括钨氧化物的层；和
 在一个非氧化环境中，在至少 75 托或更低的压力，以及在 500°C
到 900°C 的温度范围内，在还原的压力环境中退火该层以至于充分转
换钨氧化物到钨，在所述支持结构上留下实质上包括钨的一个粗糙的
层。

30

32. 一种形成一个增强表面面积导电层的方法，该方法包括：
形成导电材料的一个层；
在导电材料的层上形成包括钌氧化物的层；和
在至少 75 托或更低的压力，通过暴露包括钌氧化物的层到 500°C
到 900°C 的温度范围内，退火包括钌氧化物的层，以至于把至少一些
5 钌氧化物转换到钌，以便产生具有一个织纹表面的一个层，该层具有
至少 100 埃或更大的平均特性尺寸。

33. 一种形成一个增强表面面积导电层的方法，该方法包括：
10 提供包含钌氧化物的一个层；
在至少 75 托或更低的压力，通过暴露包括钌氧化物的层到 500°C
到 900°C 的温度范围内，退火包括钌氧化物的层，以至于转换至少一些
钌氧化物到钌，以便产生具有一个织纹表面的一个所产生的层，该
层具有至少 100 埃或更大的平均特性尺寸；和
15 在所产生的层上方均匀地形成导电材料的层以至于远离所产生层的
导电材料的表面具有通常相应于所产生层的一个织纹表面。

34. 一种形成一个电容器的方法，该方法包括：
提供包含钌氧化物的一个层；
20 在至少 75 托或更低的压力，通过暴露钌氧化物层到 500°C 到
900°C 的温度范围内，转换至少一些钌氧化物到钌，以便产生具有粗糙
表面的一个所产生的层；
在所产生的层上方形成电介质材料的一个层；和
在电介质材料层的上方形成导电材料的一个层。

25

35. 权利要求 34 的方法，其中形成电介质材料层的行动包括形成
高介电常数的电介质材料层的步骤。

36. 权利要求 34 的方法，其中至少一些钌氧化物在 75 托或更小的
30 的压力上通过退火转换到钌。

37. 权利要求 34 的方法，进一步包括处理包含钽氧化物的层以定义第一电极。

5 38. 权利要求 37 的方法，其中所述第一电极是通过一个蚀刻处理来定义的。

39. 权利要求 37 的方法，其中所述第一电极是通过一个化学机械的抛光处理来定义的。

10

40. 权利要求 37 的方法，其中第一电极是在转换至少一些钽氧化物到钽之前来定义的。

15

41. 一种形成一个电容器的方法，该方法包括：

提供导电材料的第一层；

在导电材料的层上形成包含钽氧化物的层；

在至少 75 托或更低的压力，通过暴露钽氧化物层到 500°C 到 900°C 的温度范围内，退火包括钽氧化物的层，以至于转换至少一些钽氧化物到钽，以便产生具有至少 100 埃或更大的平均晶粒尺寸的粗糙的结果表面层；

20

在具有一个粗糙表面的层上方形成电介质材料层；和

在电介质材料层上方形成导电材料的第二层。

25

42. 权利要求 41 的方法，其中形成电介质材料层的行动包括形成高介电常数电介质材料的层。

30

43. 一种集成电路，其包括：

支持结构；以及

位于支持结构上的增强表面面积的包含钽的连续的导电层，该包含钽的层具有与支持结构临近的非织纹表面和与该非织纹表面相对的

具有至少 100 埃的平均特性尺寸的织纹表面层。

44. 一种集成电路，包括：

支持结构；以及

5 位于支持结构上的增强表面面积的导电的氮钝化的包含钉的连续的层，该包含钉的层具有与支持结构临近的非织纹表面和与该非织纹表面相对的具有至少 100 埃的平均特性尺寸的织纹表面。

45. 一种集成电路，包括：

10 支持结构；以及

位于支持结构上的增强表面面积的导电的氮钝化和氧钝化的包含钉的连续的层，该包含钉的层具有与支持结构交界的非织纹表面和与该非织纹表面相对的具有至少 100 埃的平均特性尺寸的织纹表面。

15 46. 一种形成电容器阵列的方法，该方法包括：

提供包含钉氧化物的一个层；

在至少 75 托或更低的压力，通过暴露钉氧化物层到 500°C 到 900°C 的温度范围内，转换至少一些钉氧化物到钉以至于产生具有粗糙表面的结果层；

20 在结果层上方形成电介质材料的一个层；

在电介质材料的层上形成导电层；和

通过构图至少一个钉氧化物或结果层之一来定义电极的阵列。

25 47. 权利要求 46 的方法，其中电极的阵列是在形成电介质材料的层之前被定义的。

48. 权利要求 46 的方法，其中电极的阵列是在电介质层上形成导电层之后定义的。

30 49. 权利要求 46 的方法，其中电极的阵列通过蚀刻来定义。

50. 权利要求 46 的方法，其中电极的阵列是通过化学机械的抛光来定义的。

- 5 51. 一种 DRAM，包括电容器阵列，该电容器包括在具有织纹表面的增强表面面积连续的导电层中定义的电极，该带有 100 埃的一个平均表面面积；以及与织纹表面层相对的非织纹表面，其中该导电层由钉构成。

形成方法以及包含钉和包含钨层的集成电路结构

5 技术领域

本发明涉及半导体设备和它的制造，尤其涉及包含钉和钨的电性导电涂层以及它的形成和使用。

背景技术

10 一个电容器通常包括两个接近的但是彼此隔开的电导体。两个导体形成电容器的“板极”，并可以通过一种电介质材料被分开。当一个电压施加在电容器的板极上时，在板极上积累电荷。在施加一个电压之后如果该板极实质上是立即电绝缘的，积累的电荷可以被存储在板极上，从而“存储”施加的电压差。

15

集成电路的制造包括形成用作各种电路元件的电导电层，包括用作的电容器板极。存储器电路，比如 DRAM 等等，使用电导电层来形成存储单元电容器的相对板极。

20

高性能，低成本集成电路的驱动要求总是减小各个电路特性的面积，包括存储电容。由于一个电容器的电容（电荷量能被存储作为供电电压的一个函数）通常随电容器板极的面积而改变，当通过存储电容器占有的电路面积减小时，期望采取步骤以保持或增加电容而不管较小的占用面积，以不损害电路功能。

25

可以采取各种步骤来增加或保持电容而不用增加占用面积。例如，在电容器板极之间可以使用具有较高电介质常数的材料。此外，将板极表面可以变得粗糙以增加板极的有效表面积而不增加电容器占有的面积。

30

对于一个存储单元电容器的一个板极的用于提供一个粗糙表面的一种方法是形成半球状的晶粒多晶硅（HSG）的板极，可能带有一个覆盖的金属层。HSG 的半球状的晶粒增强了板极的表面而不增加它的占有面积。

5

然而，HSG 制造困难，因为要在 HSG 上和附近形成二氧化硅。在 HSG 上可以形成一种二氧化硅层，特别是在电容器层的介质层的沉淀过程中。即使使用一种插入的现存的金属层，来自电介质层沉淀的氧能扩散到金属层中，在多晶硅表面上形成二氧化硅。硅扩散通过金属层还可以在金属和电介质层之间产生一个二氧化硅层。

10

在金属层和 HSG 之间的二氧化硅能降低到金属电容器板极表面的电接触。在金属层和电介质层之间的二氧化硅能减少所导致的电容器的电容。

15

为了试图避免由二氧化硅所引起的这些负面效应，在 HSG 和金属层之间可以使用一个扩散阻挡层。然而，在典型的电容器几何结构中，层的总数越多，所需要的电容器占有的最小面积越大。而且，每个沉淀的附加层的上表面趋于比下表面更为平滑，减少了由一个下部粗糙层提供的所增加的表面面积。

20

尽管高电介质常数材料是已知的，但形成的许多这些优良材料的处理与需要形成电容器的其它的材料是不兼容的。例如，形成一个特殊电介质层的处理能氧化或另外损害电极层的特性，在其上将要形成有电介质层。这些处理是不兼容的，因为需要处理的温度或处理环境是不同的。

25

出于这些原因，需要改进的材料和方法来形成导电层，绝缘层，和使用这些层的电容器。

30

发明概述

本发明提供改进的导电层，电介质层，电容器，用于形成这种层，和使用该层的电容器的方法。

5 在一个所示的实施例中，提供包含电导电层的增强的表面区（粗糙表面）钌。这些层与高电介质常数材料是兼容的并在集成电路的形成中是有用的，特别是对于存储器单元的存储电容器的板极。

10 在一种方法中，通过首先形成包含一个钌氧化物的薄膜或层来形成增强的表面区电导电层。该层可以是化学计量的或非化学计量的，并可以是非晶体的或可以具有钌（Ru）和钌氧化物（ RuO_2 ）.相位和可以包括其它的材料。可以形成薄膜，例如，通过化学气相沉积技术或通过溅射或任何适当的技术。可以在一个下层上形成薄膜，该下层可以是导电的。

15 可以在低压和高温上处理钌氧化物薄膜—通常在至少大约 75 托或更低的压力上，期望的大约 20 托或更低，最大期望大约 5 托或更低—并且在大约 500 到 900°C 的温度范围中，期望大约 750 到大约 850°C---以便至少把一些钌氧化物转换成钌并产生一个粗糙的包含钌的具有一个均匀晶粒大小的层，该层的平均晶粒尺寸期望在大约 100 埃或更大的范围中。

25 期望在一个非氧化环境中执行加热处理，或退火。在一个实施例中，在整个退火过程中可以使用一个氮提供环境或氮提供还原环境。可以使用一个氮提供还原环境钝化钌以便改善与高电介质常数电介质材料的兼容性。在另一个替换中，可以在退火后使用一个氮提供还原环境以钝化一个已经粗糙的层。在又一种替换中，一个氧化环境可以在退火后被执行，跟着执行所期望的粗糙退火或者氮钝化退火。这种退火后的氧化把氧提供到粗糙层以减少钌的趋势，从而在后面的处理过程中清除氧。

30

用或不用一个预退火可以形成增强的表面面积，在一个较高压力上进行（比如大约 600 托），在低压，高温退火之前。

5 钉的粗糙的层可以用于提供一个增强表面面积的导电层。

在一个实施例中，可以在一个下导电层上形成钉的粗糙层，用粗糙层和该下层共同当作增强表面面积的导电层。

10 在另一个实施例中，可以在粗糙层或其上形成一个导电层，用叠加的导电层和粗糙层构成一个增强表面面积的导电层。

在两种情况下，在用于一个集成电路的电容器的实施例中，导致增强表面面积的导电层可以用于在集成电路中形成一个存储电容器的板极，比如在 DRAM 的存储器单元中等等。

15 包含钉的增强表面面积的电导电层，特别是在一个退火的情况下，在用一个氧化退火后的氮提供还原环境中，已经有还原氧化的趋势并因此与高电介质常数的电解质材料更为兼容，尽管始终提供增强的表面面积。此外，即使钉包含层氧化，它仍然保持导电。这样可以潜在的从电容器结构中省略一个附加的金属层，允许带有相同的甚至更大电容量的电容器具有较小的尺寸。

25 在一个替换的实施例中，一个钨氮化物层被提供作为第一电极层。一个电介质层和第二电极层被一致地施加到第一电极层以形成一个电容器。该电容器，或至少该钨氮化物层，在退火温度上被退火以增加电容器的电容。在一个特别的实施例中，退火温度是至少 500°C 和电容器（或钨氮化物层）在退火温度上至少保持 30 秒。

30 这些方法，导电和电介质层，以及使用这些层的结构允许设计和

制造较快速度，较高密度，和较低成本的集成电路。

简述附图

5 图 1 是按照一个实施例的在一个处理中使用的层的一个局部截面图，该层包括一个钽氧化物包含层；

图 2 是在一个低压，高温退火之后图 1 所示层的一个截面图，包括一个粗糙的层；

图 3 是图 2 所示层的一个局部平面图；

10 图 4 是与图 2 类似的一个截面图，但在粗糙的层下面具有一个附加的层；

图 5 是图 2 的层的一个截面图，在覆盖粗糙层的一个附加层形成之后。

图 6 是按照一个实施例的在其上形成有电介质层的一个增强表面面积导电层的截面图。

15 图 7 是图 6 的层的一个截面图，具有在电介质层上形成的一个导电层。

图 8A-8B 是包括一个粗糙层的两个电容器结构的实施例的截面图。

图 9A-9C 是包括一个钨氮化物电极层的电容器结构的截面图。

20

详细描述

本发明允许生成一个表面面积增强的钽导电层，与半球状晶粒多晶硅（HSG）相比，它具有改进的与高电介质常数（“高-K”）的兼容性。

25

通过加热包括钽氧化物的一个薄膜或层生成表面面积增强的导电层，比如图 1 的层 12。加热处理，可以退火薄膜或层，典型的在少于大约 75 托的低压上进行的，期望的少于大约 20 托，并最好少于大约 5 托，和在大约 500-900°C 的高温范围中，期望大约 750-850°C。该处理期望在一种非氧化环境中执行。可以在一个惰性气体环境中执行加

30

热处理，如在氮环境中等等，或者在一个还原环境中，这样可以减小所需的温度。也可以在一个电中性环境中执行加热处理，或用等离子体或者辉光放电辅助等等，这还可以减小所需的温度。在相对低的压力下的加热把至少一部分钌氧化物转换成钌和在层上产生一个粗糙的表面。最好选择温度和压力以至于增强钌氧化物到钌的转换。

可以在一个支持结构 10 上形成表面面积增强的导电层，如图 1 的局部截面图所示。支持结构 10 在整个制造过程中可以是出现在集成电路中或上的任何结构。在一个典型的示例应用中，支持结构可以是一个导电材料，它将与由表面面积增强的导电层形成的一个电容器板极电接触。

通过任何适当的方法可以形成钌氧化物层 12。这些方法的具体例子包括化学汽相沉积（CVD）或有关的处理，或者溅射或有关的处理等等。钌氧化物层可以是化学计量的钌氧化物（ RuO_2 ）或非化学计量的钌氧化物（ RuO_x ）。

如果经 CVD 形成了层 12，可以在例如在 1-20 托的压力上，期望大约 5 托执行沉积。可以以 O_2 的形式提供氧或其他的氧化气体，比如 N_2O ， NO ，或臭氧（ O_3 ）。氧化气体和一种钌初级粒子，以及如果需要的话，适当的稀释气体，可以以适当的流速来提供，比如在大约 100-2000sccm 的范围中。可替换的，通过直接汽化能够运送钌初级粒子。在大约 10-500 秒的一个时间范围中可以执行沉积，最好有足够的时间和根据足够的条件沉积 RuO_x 或 RuO_2 到大约 100-600 埃的一个厚度范围中。

产生的钌氧化物层 12 可以可选的被预退火，比如通过在氢中的或其他适当的退火环境，在 500-700 托的压力范围中和在 500-900° 的温度范围中的快速热量退火（RTA）。预退火稳定薄膜，促使钌和钌氧化物相位的晶体化。

具有或没有一个预退火的钌氧化物 12 接着在上述的低压和高温上被处理。处理可以减少层中钌氧化物的比例和增加钌的比例。在钌氧化物层 12 中的钌氧化物通过退火被部分地或全部的转换成钌，留下一个增强的表面面积层 16，如图 2 的截面图中所示。在此出于方便，
5 尽管增强的表面面积层 16 涉及单独的参考字符，但应该注意的是，从层 12 形成层 16，并在此意义上是相同的层。图 3 显示了图 2 的粗糙的钌层 16 的一个部分平面图。尽管在图中显示的示例的粗糙的钌层 16 是不连续的，但这只是示例的方式，而且可以产生连续的薄膜。
10 初始层 12 的增加的厚度趋于产生更连续的薄膜，更可以在退火过程中减小温度和增加压力以及减少退火时间来实现。

可以在一种惰性气体，氮，或还原环境等等中执行退火。作为一个附加的实施例，可以在一个氮提供还原环境中执行一个退火，比如
15 氮，氮，氮和氢混合物等等。退火参数可以被选择以便在层 16 中形成 RuN_x 形式的氮钝化的钌，至少在靠近它的最外表面，进行钝化层 16。

作为另一个替换的例子，在氮提供还原环境中，可以以退火后的形式使用氮钝化。
20

还有另一种变化，可以在已经粗糙的层 16 上执行在诸如氧或臭氧的一个氧化环境中的期望的简短的后进火，以在层 16 (RuO_xN_y 或 RuO_x) 的最外部分中形成“氧钝化”的钌，为了减少或防止随后的在清除电介质材料附近氧的过程中出现的钌。氧化后退火过程后可选择的跟随一个氮化钝化后进火。
25

如图 2 所示，粗糙的钌层 16 连同如果导电的支持结构 10 可以共同的构成与高电介质常数电介质材料兼容的增强的表面面积导电层
30 26。

此外，如上述产生的层 16 还可以被用于与其他的层合并。这在支持结构 10 不是导电的或者与高电介质常数电介质材料不兼容的情况下可能是有用的。在这里的讨论和权利要求中，使用“在上面 (on)”
5 针对两层，一个“在其他的上面”意味着层之间的至少一些接触，同时“在上方 (over)”意味着很接近的层，但可能有一个或多个附加的插入层以至于不需要接触。在此使用的“在上面”和“在上方”都不隐含任何方向性。

10 例如，如图 4 所示，可以在支持结构 10 的上方形成一个材料层 22，接着在层 22 上面形成粗糙的钉层 16 该层 22 可以是一个导电层以便电连接层 16 的所有部分。该层 22 还可以作为一个阻挡层以防止为了用于电容器形成的高电介质常数电介质和支持结构 10 之间的接触。如果层 22 是一个导电层，层 22 连同层 16 构成一个增强的表面
15 面积导电层 26。可以使用任何兼容的导电材料，比如 Pt, Ir, IrO_x, Rh, RuSi_x 和 SrRuO_x 和它们的合金以及例如 RuSiO_x 和 RuSiN_x。

可替换的，如图 5 的例子所示，导电材料的层 24 可以在层 16 和支持结构 10 上方一致的形成。该层 24 连同层 16 则构成一个增强的
20 表面面积的导电层 26。如同层 22 一样，层 24 可以起到电连接层 16 的所有部分的作用，并还可以起到一个阻挡层的作用以防止高电介质常数电介质和支持结构 10 之间的接触。这种导电材料的例子包括在先前段落中列出的材料。钌氧化物是一种期望的材料，因为与钉层 16 根本的相兼容。

25 如上面结合参考图 3-6 的示例方式所述，支持结构 10 和/或在层 16 的上或下（或两种）的一个或多个层可以是导电的，并可以根据需要采用以获得导电性和其他期望的特性。所述产生的增强表面面积的导电层 26，如图 3，5 和 6 所示例的，一般被表示成图 6 的层 26。为了用增强表面面积的导电层 26 形成一个电容器，电介质材料层 28，
30

最好所期望的高电介质常数电介质材料（通常是具有至少 9 的电介质常数的任何电介质），比如五氧化二钽（ Ta_2O_5 ），可以在增强表面面积导电层上方一致的形成，如图 6 所示。也可以使用其他的高常数电介质，比如钡锶钛氧化物（ $BaSr$ ） TiO_3 ，铅锆钛氧化物 $Pb(ZrTi)O_3$ ，和例如锶铋钛氧化物（ $SrBi_2Ta_2O_9$ ）。期望该层 28 足够薄和均匀以便在远离层 26 的表面上提供至少某些增强的表面面积。

然后，将一个导电层 30 均匀形成在电介质层 28 上方，如图 7 所示。在图最上面的层 30 的表面未显示，因为层通常可以是任何厚度，足够厚以确保层的连续性，以及足够薄以满足分配到电容器的整个容量内。如图 7 所示，次于电介质层 28 的层 30 的表面期望与电介质层 28 的增强表面面积一致，以及对导电层 30 提供一个增强的表面面积。两个导电层层 26 和 30 形成一个电容器的两个板极。相对于电容器占用的面积，两个板极期望具有增强的表面面积。

应用到一个存储器电容器的图 7 所示的板极结构被示例在图 8A 所示的一个存储器电容器的截面图中。支持结构 10 可以是一个多晶硅的导电插塞或其它的在一个电介质材料 32 中的一个开口底部上形成的导电材料，比如硼磷硅酸盐玻璃（BPSG）。插塞的下端典型的电接触一个电路元件，比如一个晶体管门电路（未示出）。在圆柱形容器的边上，BPSG 本身起到用于电容器板极结构的一个支持结构的作用。通过图 7 的层结构提供的相当薄的电容器结构最大化了图 8A 的存储器电容器中的电容器板极表面面积，特别对于内部（上部）电极，它的表面面积随层结构厚度的增加减少最快。因此，使用增强表面面积导电层提供了在一个给定面积中的改进的电容。

应用到一个纽扣电容器的图 7 所示的板极结构被示例在图 8B 所示的一个纽扣电容器的截面图中。支持结构 10 包括一个插塞 25，它从一个表面 27 延伸，并且在插塞 25 上均匀形成层 26，28，30。

在一个具体例子中，通过 CVD 在 BPSG 的衬底上沉积钌氧化物到大约 600 埃的一个厚度。在 800°C 和 600 托上在氮中预退火钌氧化物一分钟层，接着在变化的时间和在变化的压力上在氮中在 800°C 上退火。这样能省略预退火。

5

在 SEM 实验上，对于八分钟在 4.5 托上的退火的层显示出明显的表面粗糙，带有大约 100 埃或更大的平均的晶粒尺寸，且在衬底表面上带有良好的均匀性。对于八分钟在 60 托上的退火的层显示一些表面粗糙，带有一个接近 100 埃的平均晶粒，但通常粗糙小于 4.5 托的。对于八分钟在 600 托上的退火的层通常总是显示粗糙和晶粒尺寸少于和小于 60 托的。对于二分钟在 4.5 托上的退火的层也显示明显的表面粗糙，可能在衬底表面上带有比八分钟稍微少的均匀性。退火层的 X 射线衍射研究显示钌作为主要成分，但 Ru/ RuO₂ 的比列随处理条件而改变。

15

使用一个钨氮化物层作为电极能够获得包括金属绝缘金属 (MIM) 电容器的优良的电容器。通过在一个包含氮的环境中一个钨目标的反应溅射能够形成钨氮化物层，或通过一个化学汽相沉淀处理 (CVD)，比如一个等离子体增强的 CVD (PECVD)，一个有机金属处理 CVD (MOCVD)，原子层沉积 (ALD)，或其它的处理来获得。使用一个采用钨氟化物 (WF₆) 和氨 (NH₃) 作为初级粒子的热 CVD 处理，可以方便的形成钨氮化物层，并且在 1-3 分钟内使用这样一种处理可以形成一个 300 埃厚度层。钨氮化物层的厚度能被改变，但典型的厚度是在 100-1000 埃的范围中。

25

当沉积时，钨氮化物能包含一个稳态的钨氮化物化合物 W₂N 和一个亚稳态的钨氮化物化合物 WN 的混合物。在一个快速热处理 (RTP) 中亚稳态的化合物 WN 能被转换成稳态的钨氮化合物 W₂N，其中钨氮化物层的温度被快速升到 600-800°C 范围中的一个退火温度并保持在退火温度上大约 60 秒。典型的，钨氮化物层的温度在少于

30

大约 30 秒中被倾斜上升到 700°C 然后从 700°C 的退火温度下降。这样一个退火处理典型的在钨氮化物层上形成一个电介质层和第二电极之前执行，以便使一个电容器结构不同地完成。亚稳态的化合物 WN 可能包括缺陷和可以在整个电介质材料比如 Ta₂O₅ 的沉积过程中择优的被氧化，并随后退火处理。因此，不用退火处理形成的电容器的电容趋于低。此外，缺陷的出现趋于增加漏电流。在一个完成的电容器中，相对于没有退火的电容器来说，退火处理趋于增加大约 20% 的电容并减少了当电压施加到电极上而出现的漏电流。

由任何各种电介质材料组成的一个电介质层在钨氮化物层上被形成。适当的电介质材料包括高电介质常数材料，比如五氧化二钽 (Ta₂O₅)，掺杂的 Ta₂O₅ 比如 Ti 掺杂的 Ta₂O₅，钽锶钛氧化物 (BaSr)TiO₃，铅锆钛氧化物 Pb(Zr, Ti)O₃，和锶铋钛氧化物 (SrBi₂Ta₂O₉)，BaTiO₃，SrTiO₃，Pb (Zr,Tj) O₃，SrBi₂Ta₂O₉，SrBi₂Nb₂O₉，SrBi₂ (Nb, Ta) ₂O₉，(Pb,La) (Zr,Ti) O₃，Al₂O₃，ZrO₂，HfO₂，和 SiO_xN_y。对于 Ta₂O₅，形成的一个化学计量的化合物是最好的，以便 Ta₂O₅ 层不是一个富钽的层，因为富钽的 Ta₂O₅ 层趋于导电，不绝缘。五氧化二钽电介质层最适合在一些因为大的电介质常数和它的稳定性的应用中。然而，一般是在一个氧化环境中使用一个 MOCVD 形成五氧化二钽，比如一个氧气，臭氧，或 N₂O 环境。尽管许多电极层材料不能暴露到氧化环境，但钨氮化物通过该环境相对不受影响，并因此便于使用五氧化二钽电介质层。

在电介质层上形成钨氮化物或其他导电材料的一个电极层，并作为电容器的一个顶部电极。其他适当的导电材料包括 TiN, TiON, WN_x, TaN, Ta, Pt, Rh, Pt-Rh, Pt-RhO_x, Ru, RuO_x, Ir, IrO_x, Pt-Ru, Pt-RuO_x, Pt-Ir, Pt- IrO_x, SrRuO₃, Au, Pd, Al, Mo, Ag, 多晶硅，和它们的合金。通过各种处理能够形成这些电极材料。例如，使用一个 CVD 处理就方便的形成钨和铂/铑。在形成电介质层和电极层之后，如上所述，电容器被退火。

图 9A-9C 示例了包括钨氮化物电极的电容器几何结构的几个例子。参考图 9A，在一个衬底 53 的表面上形成一个平行板电容器 51。衬底 53 可以是任何各种衬底材料，包括 GaAs, 硅, 或 BPSG。电容器 51 包括第一电极 55, 第二电极 57, 和一个电介质层 59。在一个所示的例子中, 第一电极 55 是一个钨氮化合物层, 电介质层 59 是一个 Ta₂O₅ 层, 第二电极 55 是一个 TiN 层, 和衬底是 BPSG。

当电压被施加到比如电容器 51 的一个电容器的电极时, 在电极之间流动一些电流。该电流通常是不期望的并被称作是“漏”电流。具有钨氮化物的电极的平行板电容器具有只不过大约 20nA/cm² 的漏电流, 或者低到大约 5nA/cm², 对于具有电介质层 100 埃厚度和提供 1V 电压的电容器。

参考图 9B, 在衬底 63 的蚀刻的凹槽 62 中形成一个存储器电容器 61。一个钨氮化物电极层 65 覆盖凹槽 62 的底部表面 66 和侧表面 67。一个 Ta₂O₅ 电介质层 69 覆盖电极层 65, 充分的填充凹槽 62 和一个钨氮化物电极层 71 (或其他的导电层) 覆盖电介质层 69。选择凹槽 62 的尺寸以提供一个期望的电容, 并可以结合在衬底 63 上形成的其它的电路元件的一个最小特性尺寸来选择。在一个所示的例子中, 凹槽 62 具有 200nm 的直径 D 和 1000nm 的一个深度 Z。对于这些尺寸, 钨氮化物层最好是大约 300 埃 (30nm) 厚度。薄于大约 100 埃 (10nm) 的钨氮化物层趋于具有空隙。因为这些空隙, 这些层不会作为连续的电极, 减少了电容器 61 的电容。厚于大约 1000 埃 (100nm) 的钨氮化物层趋于占用更多的凹槽 62 的容量, 也限制了电容器 61 的电容。对于在较大凹槽中形成的存储器电容器, 能够使用较厚的钨氮化物层而不会牺牲很多电容。

通常用一种蚀刻处理在衬底 63 中形成凹槽 62。如果衬底 63 是 BPSG, 用干蚀刻处理可以形成凹槽 62, 比如等离子体蚀刻。同时其

他的蚀刻是可能的，因为凹槽 62 的深度比宽深，一种可选择的蚀刻处理最好是各向异性的。

5 参考图 9C，在一个从衬底 77 的表面 75 延伸的插塞 73 上形成纽扣电容器 71。在插塞 73 上形成钨氮化物电极层 79，并用一个电介质层 81 和一个电极层 83 被覆盖。电介质层 81 和电极层能以上述任何材料形成。对于电介质层 81 和电极层 83 代表性的材料是 Ta_2O_5 和 TiN。插塞 73 可以是一种多晶硅的导电插塞，或在衬底 77 的一个凹槽中形成的其它的导电材料，比如硼磷硅酸盐玻璃 (BPSG)。插塞的低端一般地电接触一个电路元件，比如一个晶体管门电路 (未示出)。

10

在上面的例子中，直接在诸如 BPSG 之类的衬底上沉积钨氮化物层。可替换的，可以在一个钛氮化物 (TiN) 粘附层上形成或沉积钨氮化物层，或其他的粘附层，以提高钨氮化物层到衬底的接合。

15

显而易见，对于本领域普通技术人员来说，在上述公开内容的范围和精神内可以进行变化。例如，增强的表面面积层能被用于铁电体的存储器以提高存储容量。因此，覆盖的范围并不限于特殊的实施例和上述明显的变化，而在于以下的权利要求书。

20

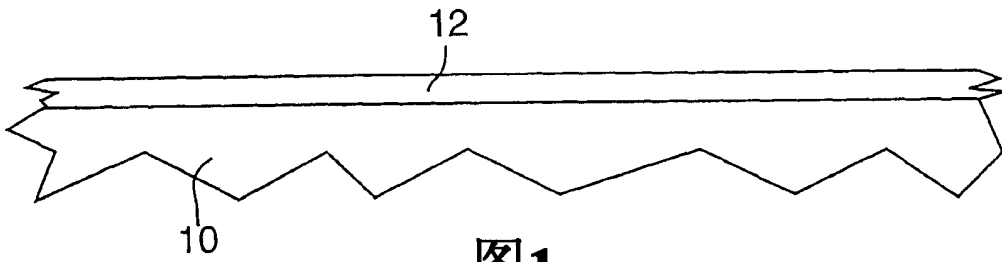


图1

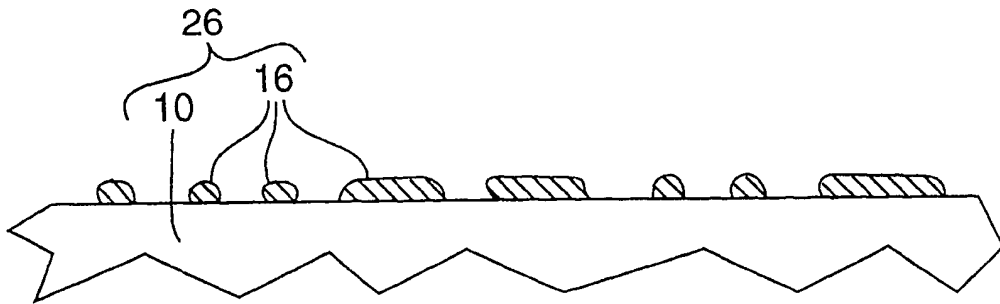


图2

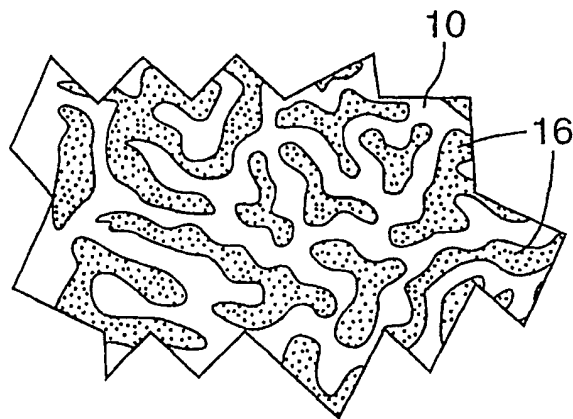


图3

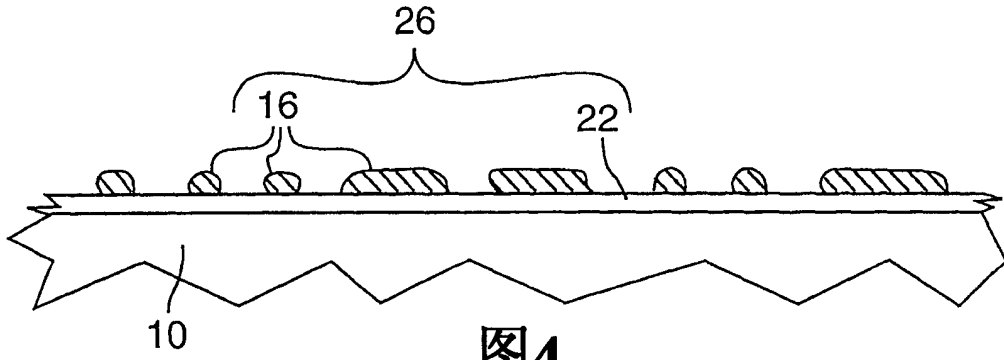


图4

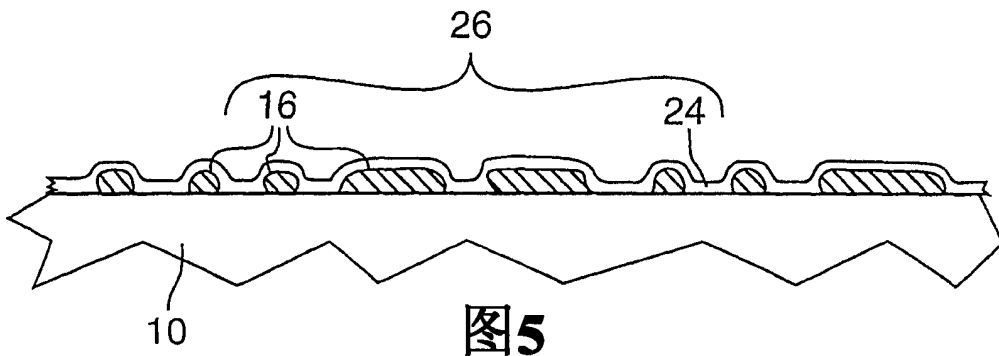


图5

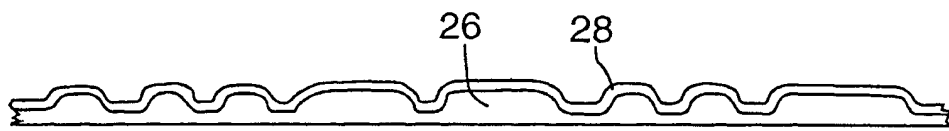


图6

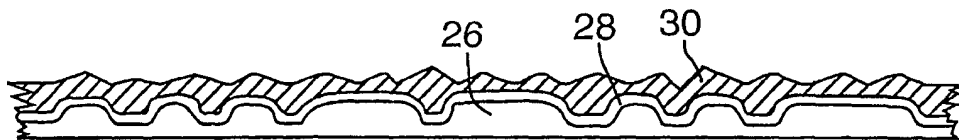


图7

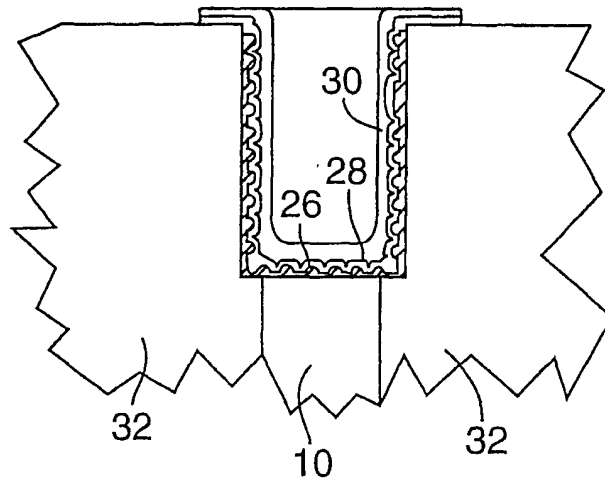


图8A

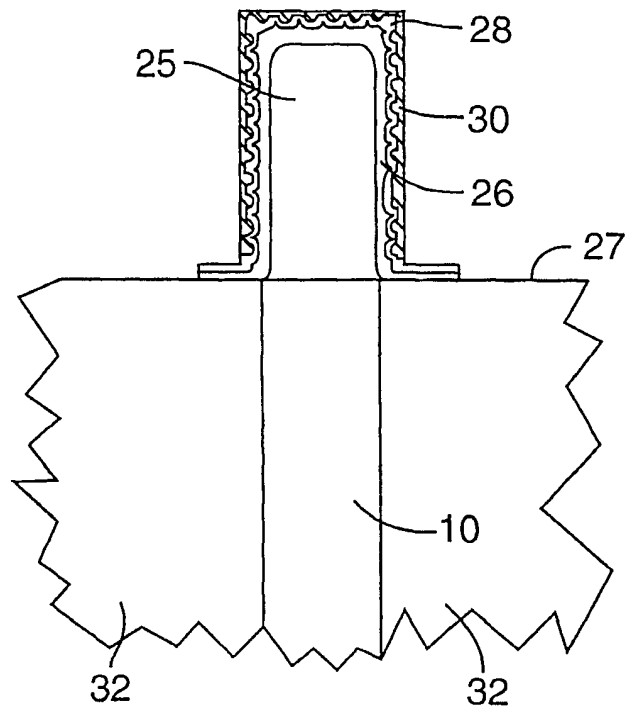


图8B

