

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第6773096号
(P6773096)

(45) 発行日 令和2年10月21日 (2020. 10. 21)

(24) 登録日 令和2年10月5日 (2020. 10. 5)

(51) Int. Cl.	F I
H05K 3/34 (2006.01)	H05K 3/34 507C
H05K 1/18 (2006.01)	H05K 3/34 505C
	H05K 3/34 501Z
	H05K 1/18 G

請求項の数 16 外国語出願 (全 19 頁)

(21) 出願番号	特願2018-187059 (P2018-187059)	(73) 特許権者	000006231
(22) 出願日	平成30年10月2日 (2018. 10. 2)		株式会社村田製作所
(65) 公開番号	特開2019-110287 (P2019-110287A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	令和1年7月4日 (2019. 7. 4)	(74) 代理人	100189430
審査請求日	平成31年2月12日 (2019. 2. 12)		弁理士 吉川 修一
(31) 優先権主張番号	20175898	(74) 代理人	100190805
(32) 優先日	平成29年10月12日 (2017. 10. 12)		弁理士 傍島 正朗
(33) 優先権主張国・地域又は機関	フィンランド (FI)	(72) 発明者	ニコライ・メンティオヤ
			フィンランド共和国、02200 エスポー、ニッティシランクルマ 2 シー 5
		(72) 発明者	キンモ・カイヤ
			フィンランド共和国、02660 エスポー、ラウティアイゼンティエ 21 エイチ 23

最終頁に続く

(54) 【発明の名称】 プリント回路板上のMEMS取り付けにおける振動の縮小

(57) 【特許請求の範囲】

【請求項1】

非導電性材料の外表面を有する本体と、前記本体から突出する複数の導電性リードと、を備えるMEMS素子パッケージを取り付ける方法であって、

プリント回路基板表面に露出した少なくとも1つのブラインドパッド上の少なくとも1つのはんだパッドと、前記プリント回路基板表面に露出した前記少なくとも1つのブラインドパッド上のピンパッドとリードとを電氣的に接続するためのはんだペーストと、を同時に塗布し、

前記MEMS素子パッケージを前記プリント回路基板表面に配置し、前記リードを接続するために塗布された前記はんだペーストが前記リードを前記プリント回路基板の前記ピンパッドに一時的に取り付け、

前記プリント回路基板の前記ピンパッドに前記リードを電氣的に接続し、同時に前記少なくとも1つのはんだパッドを溶融させるように前記はんだペーストを溶融させる制御熱に前記プリント回路基板を晒し、

前記溶融は、前記少なくとも1つのはんだパッドを、前記本体を前記プリント回路基板上の前記少なくとも1つのブラインドパッドに接続させるはんだバンプに変形させるように設定され、前記はんだバンプを非ガルバニック接続で前記本体の前記非導電性プラスチック底部に直接取り付け、

前記はんだバンプの全ての最大水平方向寸法は、前記少なくとも1つのブラインドパッドのそれぞれの前記水平方向寸法それぞれよりも大きいことを特徴とする、

10

20

方法。

【請求項 2】

前記はんだパッド及び前記ピンパッドは、ステンシルを使用して設けられ、

前記少なくとも 1 つのブラインドパッドからの前記本体の垂直方向の距離は、前記ステンシルの厚さよりも大きく、

前記少なくとも 1 つのはんだパッドの全ての最大水平方向寸法は、前記少なくとも 1 つのブラインドパッドそれぞれの各水平方向寸法以上である、

請求項 1 に記載の方法。

【請求項 3】

前記プリント回路基板は、少なくとも 1 つの開口部を有するはんだマスクで覆われ、前記はんだマスク開口部は前記ブラインドパッドそれぞれと同じ場所に配置され、前記はんだパッドの全ての水平方向寸法は、前記はんだマスク開口部の各水平方向寸法以上である、

10

請求項 1 又は 2 に記載の方法。

【請求項 4】

前記はんだパッド及び前記ピンパッドは、ステンシルを使用して設けられ、

前記少なくとも 1 つのブラインドパッドからの前記本体の垂直方向の距離は、前記ステンシルの厚さ以下であり、

前記少なくとも 1 つのはんだパッドの水平方向寸法は、前記少なくとも 1 つのブラインドパッドそれぞれの各水平方向寸法以下である、

20

請求項 1 に記載の方法。

【請求項 5】

前記少なくとも 1 つのブラインドパッドの形状は、円形、矩形、及び、丸みを帯びた角を有する矩形のうちのいずれか 1 つであり、

前記少なくとも 1 つのはんだパッドの形状は、それぞれ、円形、矩形、及び、丸みを帯びた角を有する矩形のうちの 1 つである、

請求項 1 ～ 4 のいずれか一項に記載の方法。

【請求項 6】

抑制熱に晒されると、前記はんだパッドは丸みを帯びたはんだバンプに変形し、

前記丸みを帯びたはんだバンプは、円形及び丸みを帯びた矩形のいずれかの形状を有する、

30

請求項 1 ～ 5 のいずれか一項に記載の方法。

【請求項 7】

前記少なくとも 1 つのはんだパッドは、前記リードを前記ピンパッドに接続するために塗布されたものと同じはんだペースト材料を含む、

請求項 1 ～ 6 のいずれか一項に記載の方法。

【請求項 8】

前記プリント回路基板は、前記本体の所期の場所の下に配置された単一のブラインドパッドを備える、

請求項 1 ～ 7 のいずれか一項に記載の方法。

40

【請求項 9】

前記プリント回路基板は、前記本体の所期の場所の下に配置された 2 つ以上のブラインドパッドを備える、

請求項 1 ～ 7 のいずれか一項に記載の方法。

【請求項 10】

前記はんだペーストは、錫系軟質はんだ及び無鉛錫－銀－銅合金のいずれかである、

請求項 1 ～ 9 のいずれか一項に記載の方法。

【請求項 11】

非導電性材料の外表面を有する本体と、前記本体から突出する複数の導電性リードと、を備える MEMS 素子パッケージが取り付けられたプリント回路基板であって、

50

前記本体の場所と同じ場所に配置された前記プリント回路基板の少なくとも1つのブラインドパッドと、

前記本体の前記非導電性プラスチック底部に非ガルバニック接続で直接取り付けられている少なくとも1つのはんだバンプと、を備え、

前記少なくとも1つのはんだバンプは、前記本体を前記プリント回路基板上の前記少なくとも1つのブラインドパッドに接続するように構成され、

前記少なくとも1つのはんだバンプの全ての最大水平方向寸法は、前記少なくとも1つのブラインドパッドのそれぞれの前記水平方向寸法それぞれよりも大きいことを特徴とする、

プリント回路基板。

10

【請求項12】

前記プリント回路基板は、少なくとも1つの開口部を有するはんだマスクで覆われ、前記はんだマスク開口部は、前記ブラインドパッドそれぞれと同じ場所に配置され、前記はんだバンプの最大水平方向寸法は、前記はんだマスク開口部の前記水平方向寸法のそれぞれ以上である、

請求項11に記載のプリント回路基板。

【請求項13】

前記少なくとも1つのブラインドパッドは、円形、矩形、及び、丸みを帯びた角を有する矩形のうちのいずれか1つであり、

前記少なくとも1つのはんだバンプの形状は、円形及び丸みを帯びた矩形のいずれかである、

20

請求項11又は12に記載のプリント回路基板。

【請求項14】

前記プリント回路基板は、前記本体の所期の場所の下に配置された単一のブラインドパッドを備える、

請求項11～13のいずれか一項に記載のプリント回路基板。

【請求項15】

前記プリント回路基板は、前記本体の所期の場所の下に配置された少なくとも2つのブラインドパッドを含む、

請求項11～13のいずれか一項に記載のプリント回路基板。

30

【請求項16】

はんだペーストは、錫系軟質はんだ及び無鉛錫－銀－銅合金のいずれかである、

請求項12～15のいずれか一項に記載のプリント回路基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は微小機械素子の取り付けに関する方法に関する。より詳しくは、本発明は、プリント回路基板上に取り付けられるMEMSデバイス素子本体の望ましくない振動の低減を容易にする取り付け方法、及び当該方法による取り付けに関する。

【背景技術】

40

【0002】

微小電気機械システム、すなわち、MEMSは、少なくともいくつかの要素が機械的機能を有する小型の機械的及び電気機械的システムとして定義され得る。MEMSデバイスは、集積回路を作成するために使用される同一又は類似のツールを使用して作成されるため、マイクロマシン及びマイクロエレクトロニクスは同一のシリコン片上に製造され得る。

【0003】

構造体を含むMEMSデバイス物理的性質の微少な変化を迅速かつ正確に検知するために適用され得る。例えば、超小電子ジャイロスコープは、非常に小さな角変位を迅速かつ正確に検出するために適用され得る。また、超小電子加速度計は、加速を検出するために

50

適用され得る。

【0004】

MEMSデバイスは、典型的には、プリント回路基板（PCB）上に配置されている標準的な集積回路（IC）素子パッケージに梱包され、その中にはんだ付けによって取り付けられるはんだ付けは、継ぎ目の中にはんだと呼ばれる溶加材を溶かし入れることにより、2つ以上の部材を接合する、よく知られた工程です。溶加材は、隣接する金属より低い融点を有する。工業規模では、ウェーブはんだ付け及びリフローはんだ付けの工程は、PCB上の素子を組み立てる際に一般に使用される。リフローはんだ付け工程では、はんだペーストは、プリント回路基板の導体パッドの場所に開口部を有するステンシルを使用してプリント回路基板上に塗布される。はんだペーストは、電気素子をそれらの導体パッドに一時的に取り付けるために使用され、その後、アセンブリ全体が抑制された熱に晒される。この熱によりはんだペーストが溶融し、恒久的に継ぎ目を接続する。はんだペースト層の厚さは、ステンシルの厚さによって制御されてもよい。厚さという用語は、z軸と同一直線上にある軸に沿ったはんだペーストの層の垂直方向の厚さを指す。

10

【0005】

任意の電子デバイスのように、MEMSデバイスは、様々な種類の素子パッケージに入れることができる。例えば、MEMSデバイスの目的が動きまたは姿勢を検知することである場合、MEMSデバイスを含む素子パッケージは、線形加速度、回転及び／又は振動によって引き起こされる様々な外力を受ける厳しい環境に晒される可能性がある。そのような環境条件の例は、車両設備及び様々な産業用途である。

20

【0006】

機械的に過酷な環境によって引き起こされる問題は、PCB上にはんだ付けされた素子パッケージが1以上の周波数で共鳴することがあるかもしれないということである。共振周波数は、素子パッケージの物理的寸法、並びに、当該パッケージ自体に使用される材料及びPCBに取り付けられる素子パッケージとして使用される材料の特性に依存する。その問題は、MEMSデバイスパッケージ中に高いq因子を有することが要求されることによって、さらに増大する。これは、その意図されたタスクを実行することが可能なように、MEMSデバイスのパッケージは、検出されるべき機械的信号を著しく減衰させることを制御することができないからである。これにより、MEMSデバイスパッケージのパッケージ共振ゲインがデフォルトで高くなる。

30

【0007】

はんだ付けされた素子パッケージで生じる共振の周波数は、素子パッケージの種類によって異なる。素子パッケージが明らかに伸びる金属リードを有する場合、共振周波数は比較的強く、素子パッケージとPCBとの間に伸びる金属リードによって促進される。そのような周知の素子パッケージの種類の例は、デュアルインラインパッケージ（DIP）、例えば、ワイドSOIC、ミニSOIC、スモールアウトラインJリードパッケージ（SOJ）、スモールアウトラインパッケージ（SOP）、シュリンクスモールアウトラインパッケージ（SSOP）、薄型スモールアウトラインパッケージ（TSOP）、及び、薄型シュリンクスモールアウトラインパッケージ（TSSOP）などの様々な型のスモールアウトライン集積回路（SOIC）パッケージ、並びに、露出パッドパッケージである。そのようなパッケージの最低共振周波数は、5～15kHzのオーダーであり得る。そのような素子パッケージのいずれかに詰め込まれたMEMSセンサの所期の用途によっては、そのような周波数はMEMSセンサの読み込みに著しい誤差を引き起こす可能性がある。ちなみに、例えば、セラミック又はプラスチック製のリードレスキャップキャリア（LCC）、様々なグリッドアレイ、バンプチップキャリア（BCC）、並びに、クワッドフラットノーリード（QFN）パッケージ及びデュアルフラットノーリード（DFN）パッケージを含むがこれらに限定されないフラットノーリードパッケージのようなリードレスパッケージの共振周波数は、リード付きパッケージの共振よりもはるかに高い周波数であると予想される。

40

【0008】

50

取り付けられた素子パッケージに対する環境ストレスを低減するための典型的な従来の方法は、コンフォーマルコーティング及びアンダーフィルとして知られている。

【0009】

コンフォーマルコーティングは、基板の素子を保護するためにPCBの輪郭と一致する、薄いポリマーフィルムを指す。コンフォーマルコーティングは、湿気、ほこり、化学物質、極端な温度、さらには、機械的保護など、過酷な環境に対する保護として機能する。コンフォーマルコーティングのアセンブリは、素子をPCB上にはんだ付けした後の製造工程を必要とし、この工程は、複数のフェーズを含み得る。これは製造コストを増大させる。

【0010】

アンダーフィルは、素子パッケージの下に絶縁性接着剤を使用することを指す。アンダーフィルは、素子とその下にあるPCBとの間の機械的接続及びヒートブリッジの両方を改善し、はんだ接合部へのストレスを低減する。アンダーフィルは、はんだ付け工程の後にのみ実施することができ、コンフォーマルコーティングと同様に、追加の製造工程ステップを必要とする。これが製造コストを増大させる。

【0011】

特許文献1は、露出金属ダイパドル有する薄いプラスチック製のリードレスパッケージを開示している。例えば、クワッドフラットノーリード(QFN)型の素子パッケージを用いて、パッケージされたチップから熱を逃すために、露出金属ダイパドルが一般的に使用されている。効率的な熱伝熱のために、素子パッケージの露出金属ダイパドルとその下のPCBとの間に電氣的接続が期待される。

【0012】

しかしながら、全ての構成要素が露出パドルを含むように設計されていなくてもよい。露出パドルを有する素子パッケージ内に配置された素子の全体設計は、そのようなパッケージ形式に最初から適合させるものとする。様々な理由から、全ての素子が露出パドルを有するパッケージ内に配置されるとは限らない。露出パドルパッケージに収まるように素子を再設計すると、研究開発サイクルが長くなり、それ自体既に素子の遅延だけでなくコストも増加させる。

【0013】

MEMS素子パッケージ設計などのいくつかの既知の素子パッケージデザインでは、露出パドルは、素子パッケージ本体の上に使用される。そこでは、露出パドルの金属層は、電磁環境適合性(EMC)保護を容易にする。このような素子パッケージ設計では、EMC保護を低下させて、パッケージ素子を不要な電磁緩衝に晒す可能性があるため、露出パドルの配置を、パッケージ本体の真下、すなわち、パッケージ本体の内部に配置された素子チップの真下に変更することは現実的ではない。

【0014】

本発明者らは、コンフォーマルコーティング又はアンダーフィルによって、素子パッケージの共振の問題も改善され得ることを見出した。しかしながら、上記のように、これらの解決法は、製造工程を複雑にし、その結果、製造コストを増大させる。露出パドルパッケージは、MEMSデバイスパッケージには通常利用できない。したがって、製造工程におけるコストを増大させることなく、また、素子全体又はパッケージングの再設計を必要とせずに、素子パッケージの振動を減衰させるための解決法が求められている。

【先行技術文献】

【特許文献】

【0015】

【特許文献1】米国特許第9691688号明細書

【発明の概要】

【発明が解決しようとする課題】

【0016】

本発明の目的は、製造コストを増大させることなく、プリント回路基板上に取り付けら

10

20

30

40

50

れたMEMS素子パッケージの振動を減衰させる問題を解決するための方法及び装置を提供することである。

【課題を解決するための手段】

【0017】

本発明の目的は、請求項1の特徴部分による方法によって達成される。

【0018】

本発明の目的は、請求項11の特徴部分によるプリント回路板によってさらに達成される。

【0019】

本発明の好ましい実施形態は、従属請求項で開示されている。

10

【0020】

第1の態様によれば、MEMS素子パッケージを取り付ける方法が提供される。MEMS素子パッケージは、非導電性材料の外面を有する本体と、本体から突出する複数の導電性リードと、を備える。この方法は、プリント回路基板表面上に露出した、少なくとも1つのブラインドパッド上の少なくとも1つのはんだパッドと、プリント基板回路基板表面上に露出したピンパッドにリードを電氣的に接合するためのはんだペーストと、を同時に塗布することを含む。少なくとも1つのブラインドパッドは、本体の所期の場所と同じ場所に配置され、少なくとも1つのはんだパッドは、プリント回路基板表面上の少なくとも1つのブラインドパッドと同じ場所に配置される。MEMS素子パッケージは、プリント回路基板表面上に配置され、リードを接合するために塗布されたはんだペーストがリード

20

【0021】

第2の態様によれば、はんだパッド及びピンパッドは、ステンシルを使用して設けられ、少なくとも1つのブラインドパッドからの本体の垂直方向の距離は、ステンシルの厚さよりも大きく、少なくとも1つのはんだパッドの全ての最大水平方向寸法は、少なくとも1つのブラインドパッドそれぞれの各水平方向寸法以上である。

30

【0022】

第3の態様によれば、プリント回路基板は、少なくとも1つの開口部を有するはんだマスクで覆われ、はんだマスク開口部は、ブラインドパッドそれぞれと同じ場所に配置され、はんだパッドの全ての水平方向寸法は、はんだマスク開口部の各水平方向寸法以上である。

【0023】

第4の態様によれば、はんだパッド及びピンパッドは、ステンシルを使用して設けられ、少なくとも1つのブラインドパッドからの本体の垂直方向の距離は、ステンシルの厚さ以下であり、少なくとも1つのはんだパッドの水平方向寸法は、少なくとも1つのブラインドパッドそれぞれの各水平方向寸法以下である。

40

【0024】

第5の態様によれば、少なくとも1つのブラインドパッドの形状は、円形、矩形、及び、丸みを帯びた角を有する矩形のうちのいずれか1つであり、少なくとも1つのはんだパッドの形状は、それぞれ、円形、矩形、及び、丸みを帯びた角を有する矩形のうちの1つである。

【0025】

第6の態様によれば、制御熱に晒されると、はんだパッドは丸みを帯びたはんだバンプに変形し、丸みを帯びたはんだバンプは、円形及び丸みを帯びた矩形のいずれかの形状を有する。

50

【0026】

第7の態様によれば、本体の非導電性底部は、プラスチック、セラミック、ガラス及びシリコンのうちのいずれか1つを含む。

【0027】

第8の態様によれば、少なくとも1つのはんだパッドは、リードをピンパッドに接続するために塗布されたものと同じはんだペースト材料を含む。

【0028】

第9の態様によれば、プリント回路基板は、本体の所期の場所の下に配置された単一のブラインドパッドを備える。

【0029】

第10の態様によれば、プリント回路基板は、本体の所期の場所の下に配置された2つ以上のブラインドパッドを備える。

【0030】

第11の態様によれば、はんだペーストは、錫系軟質はんだ及び無鉛錫－銀－銅合金のいずれかである。

【0031】

さらなる態様によれば、プリント回路基板上に取り付けられたMEMS素子パッケージを有するプリント回路基板が提供される。MEMS素子パッケージは、非導電性材料の外面を有する本体と、本体から突出する複数の導電性リードと、を備える。プリント回路基板装置は、本体の場所と同じ場所に配置されたプリント回路基板の少なくとも1つのブラインドパッドを備える。当該装置は、本体をプリント回路基板上の少なくとも1つのブラインドパッドに接続するように構成された少なくとも1つのはんだバンプをさらに備える。

【0032】

少なくとも1つのはんだバンプは、本体の非導電性プラスチック底部に非ガルバニック接続で直接取り付けられる。

【0033】

別の態様によれば、少なくとも1つのはんだバンプの全ての最大水平方向寸法は、少なくとも1つのブラインドパッドのそれぞれの各水平方向寸法以上である。

【0034】

さらなる態様によれば、プリント回路基板は、少なくとも1つの開口部を有するはんだマスクで被覆され、はんだマスク開口部はそれぞれのブラインドパッドと同じ場所に配置され、はんだバンプの最大水平方向寸法は、はんだマスク開口部の各水平方向寸法以上である。

【0035】

さらなる態様によれば、少なくとも1つのブラインドパッドは、円形、矩形、及び、丸みを帯びた角を有する矩形のうちのいずれか1つであり、少なくとも1つのはんだバンプの形状は、円形、及び、丸みを帯びた角を有する矩形のいずれかである。

【0036】

本発明は、素子パッケージの下にはんだパッドを配置するという考えに基づいており、このはんだパッドは、パッケージの下に配置されているプリント回路基板の表面に配置されたブラインドパッドにパッケージ本体を取り付ける。はんだパッドは、同じ標準はんだペースト材料を使用して、その電気接点をPCBと接続するために使用される同じリフロー工程の間に素子パッケージの非導電性本体材料に直接付いている。したがって、はんだパッドと素子パッケージの本体との間の接合部は、従来の金属－金属はんだ接合部ではなく、プラスチック－金属、ガラス－金属、シリコン－金属及びセラミック－金属界面のうちの1つであり得る。好ましくは、接合部は、プラスチック－金属接合部である。接点のパッケージ本体側には非導電性材料しかないが、はんだボールとパッケージ本体との間の接点は、非ガルバニックである。そのような非ガルバニック接続インターフェースは、摩擦係合と同様にマイクロレベルの表面形状適合特性を有することができるが、電氣的結合

10

20

30

40

50

を引き起こさない。マイクロレベルの表面形状適合インターフェーズでは、溶融したはんだが、素子パッケージの表面のマイクロレベルの凹凸に入り込む一方で、凝固し冷却されたはんだは、素子本体の表面に適合する形状を有するマイクロレベルの表面を形成する。プラスチック－金属接合部の熱伝導率は、一般的なガルバニック接合部の熱伝導率よりも著しく小さい。さらに、ガラス－金属、シリコン－金属及びセラミック－金属の接合部の熱伝導率も、一般的なガルバニック金属－金属接合部の熱伝導率よりも小さいが、プラスチック－金属接合部の熱伝導率よりも大きい。したがって、プラスチック－金属接点が好ましい。

【0037】

P C B側では、はんだパッドがP C B上のブラインドパッドに取り付けられているため、P C B上にはんだマスクがある場合、当該ブラインドパッドは、P C Bのはんだマスクの開口部によって露出される。通常、ブラインドパッドは、素子リード（脚部）をP C Bに電氣的に接続するように構成されたピンパッドと同様に、P C Bの表面に配置された薄い金属シートパターンによって形成される。したがって、はんだパッドとブラインドパッドとの間の結合は、従来の金属－はんだ接合であり、表面合金化によって作成される。適切にはんだ付け可能なブラインドパッドは、はんだマスク有り又ははんだマスク無しで設計されてもよい。ブラインドパッド及び／又は関連するはんだマスク開口部のサイズ及び形状は、ブラインドパッドのはんだ付け特性を規定する。

【0038】

本発明は、余分な製造工程フェーズを追加することなく、素子パッケージの振動を減衰させることを可能にするという利点を有する。唯一の追加コストは、はんだパッドに必要な追加のはんだペーストのコストであり、これは実際には無視できる。

【図面の簡単な説明】

【0039】

以下では添付の図面を参照しながら、好ましい実施形態に関して本発明をより詳細に説明する。

【図1a】図1aは、P C BへのM E M Sパッケージ組立工程の主要フェーズを示す断面図である。

【図1b】図1bは、P C BへのM E M Sパッケージ組立工程の主要フェーズを示す断面図である。

【図1c】図1cは、P C BへのM E M Sパッケージ組立工程の主要フェーズを示す断面図である。

【図1d】図1dは、P C BへのM E M Sパッケージ組立工程の主要フェーズを示す断面図である。

【図1e】図1eは、P C BへのM E M Sパッケージ組立工程の主要フェーズを示す断面図である。

【図1f】図1fは、P C BへのM E M Sパッケージ組立工程の主要フェーズを示す断面図である。

【図2a】図2aは、第1の代替の組立工程のフェーズを示す断面図である。

【図2b】図2bは、第1の代替の組立工程のフェーズを示す断面図である。

【図3a】図3aは、第2の代替の組立工程のフェーズを示す断面図である。

【図3b】図3bは、第2の代替の組立工程のフェーズを示す断面図である。

【図3c】図3cは、第2の代替の組立工程のフェーズを示す断面図である。

【図4】図4は、第1の例示的なP C B及び単一の円形ブラインドパッドを有するステンシルのレイアウトを示す図である。

【図5】図5は、第2の例示的なP C B及び4つの円形ブラインドパッドを有するステンシルのレイアウトを示す図である。

【図6】図6は、第3の例示的なP C B及び2つの長方形のブラインドパッドを有するステンシルのレイアウトを示す図である。

【図7】図7は、素子本体の下に配置されたはんだパッドを備える及びはんだパッドを備

10

20

30

40

50

えない素子本体の y 方向の加速度ゲインを示す図である。

【発明を実施するための形態】

【0040】

本明細書では、x y 平面は本質的に平面の P C B によって定義され、z 軸は x y 平面を垂直に横断する。この x y 平面を基準面と呼ぶことがある。構造体又は物体の「領域」は、x y 平面に沿って定義される。したがって、領域という用語は、基準面に沿って測定された領域又は基準面上の物体の正射影の領域を指すことがある。「厚さ」という用語は、z 軸方向に測定された距離を指す。特定の厚さを有する本質的に均一な材料の層は、材料の層が選択された場所にのみ配置されるようにパターン化されてもよい。

【0041】

場所及び位置という用語は、基準面上の対象物の場所を指す。所期の場所は、対象物が配置されることが意図されている基準面と同一平面上にある平面上の場所を指す。対象物は、基準面から異なる高さに存在してもよい。「同じ場所に配置された」という用語は、基準面上の物体又は物体の正射影が少なくとも部分的に重なることを定義する。「水平方向寸法」という用語は、基準面と同一平面上にある平面に沿って任意の直線軸又は線に沿って測定された距離を指す。

【0042】

「離間距離」という用語は、素子パッケージのリードが基準面に接触する場合、基準面と、基準面の最も近くの素子本体の外面との間の垂直方向（z 軸に沿った）距離を指す。

【0043】

「ブラインドパッド」という用語は、ブラインドパッドの上方に配置された素子との間で電気信号を伝達しない、P C B の表面上に露出したパッドを指す。ブラインドは、予め設定された任意の電位、好ましくは、接地電位に接続することができるが、はんだ付けの前後でブラインドパッドと素子の導電性部分との間にガルバニック接続がないため、電位は素子に接続されない。

【0044】

「脚部」及び「リード」という用語は、同等の選択肢であり、どちらも 2 つの場所を電氣的に接続するように設計された金属構造体の長さからなる電氣的接続を指す。素子本体から突出する金属リードは、「長めに切断され」、スルーホールピンを形成するように曲げられてもよく、「短めに切断され」、表面実装リードを形成するように曲げられてもよい。リードは、パッケージ本体の側面から伸びてもよく、及び／又は、それらのリードはパッケージ本体の側面領域の外側に伸びてもよい。

【0045】

図 1 a から図 1 f は、第 1 の実施形態に係る M E M S 素子を組み立てる工程中の P C B 装置の断面図を示す。図の寸法は、縮尺通りではないが、見やすさの観点から、一部の部分は誇張されている。

【0046】

図 1 a は、平面 P C B の断面図であり、工程を理解するために必要な P C B の主要な構造的特徴をいくつか示している。P C B は、F R - 4 ガラスエポキシなどの非導電性 P C B 基板材料 1 0 0 を含み、その上に、導電性パッド、トレース及び他の機構を備えた薄い金属層が積層されている。この単純な例は、P C B の片面に積層された単一の金属トレース及びパッドを有する P C B を開示しているが、当業者は、P C B が相互接続され得る非導電性 P C B 材料によって分離された複数層の金属トラックを有し得ることを知っている。P C B 表面は、好ましくは、非導電性材料の薄膜を含むはんだマスク 1 1 0 によって覆われている。はんだマスク 1 1 0 の目的は、はんだ付け工程中にはんだ付けされることを意図しない P C B の領域を保護することである。はんだマスクには、開口部 1 1 1 及び 1 1 2 が設けられている。これらの開口部の目的は、はんだ付け工程中に素子を導電性ピンパッド 1 0 1 及び金属ブラインドパッド 1 0 2 に接続することを可能にすることである。通常、はんだマスクの開口部 1 1 1 及び 1 1 2 は、それぞれ、ピンパッド 1 0 1 及びブラインドパッド 1 0 2 より僅かに小さい。ピンパッド 1 0 1 は、素子のリードのための P C

10

20

30

40

50

B上で電氣的接続を表わす。通常、ピンパッド101は、PCBの表面に露出した薄い金属層で作られている。はんだマスク110の開口部111は、ピンパッド101を露出させ、それにより、はんだ付けによる素子リードの取り付けを可能にする。ピンパッド101は、素子リードに出入りする信号がPCBを介して接続されることを可能にする導電性トラック106に接続されることが好ましい。ピンパッド101と同様に、導電性トラック106は、薄い金属層を含んでもよい。導電性トラック106は、PCB上の表面上にあってもよく、その場合、それらははんだマスク110によって覆われていてもよく、あるいは、それらはPCBの構造内に少なくとも部分的に埋められていてもよい。

【0047】

図1aは、はんだマスク開口部112によって露出されたブラインドパッド102も示しており、このブラインドパッド102は、PCBの他のどの部分とも電氣的に接続されていない。ブラインドパッド102は、PCBの表面上に積層された薄い金属層のパターンを備えてもよい。ブラインドパッド102及びはんだマスク開口部112は、本質的に同じ場所に配置され、好ましくはさらに同じ形状であってもよいが、サイズが僅かに異なってもよい。これに関連して、形状とは、基準面と同一平面上にある平面に沿ったブラインドパッド102及びはんだマスクの形状、すなわち、基準面上の物体の正射影の形状を指す。ブラインドパッド102は、はんだマスク開口部112より僅かに大きいことが好ましい。したがって、ブラインドパッド102は、はんだマスクによって部分的に覆われてもよい。しかしながら、ブラインドパッド102の大部分は、はんだマスク開口部112を通じて露出されており、はんだマスクによって覆われていない。はんだマスク開口部112の水平方向寸法は、ブラインドパッド102の対応する水平方向寸法よりも、例えば、5~10 μ m小さくてもよい。そのような僅かなサイズの違いによって、PCBの製造中に層整列における許容誤差を容易にし、はんだマスク開口部112全体がブラインドパッド102の金属層を確実に露出させる。

【0048】

図1bは、PCBの表面に配置されたステンシル120を示す。ステンシル120は、はんだマスク110の開口部と同じ場所に配置された開口部121及び122を有する。当該技術分野において知られているように、ステンシルを用いて本質的に均一なはんだペースト層を塗布する。その結果、ステンシル本体で覆われた領域がはんだペーストを受けないが、ステンシル120のいずれの開口部もはんだペーストの層で充填される。ステンシルの開口部は、この例におけるピンパッド101用の開口部121のように、はんだマスク110の開口部の大きさと本質的に等しい大きさを有してもよい。ブラインドパッド102上のステンシル開口部122は、はんだマスク開口部112より大きくてもよい。この例では、はんだマスクの開口部の水平方向寸法はa1であり、ステンシルの開口部の水平方向寸法はa2である。水平方向寸法とは、XY平面に沿って、つまり、PCBと同一平面上にある平面内で定義された任意の直線に沿った長手方向の寸法を指す。ステンシル開口部122をそれぞれのはんだマスク開口部のそれよりも大きく作成することにより、工程の後半でパッケージ本体の良好な結合を確実にするために十分な量のはんだペーストがこのステンシル開口部122に確実に塗布されるだろう。さらに、ステンシル開口部122の大きさが大きいほどはんだパッド140の開口部の大きさが大きくなり、素子本体150とブラインドパッド102の表面との間の垂直方向の隙間を閉じるために十分なはんだ体積と、製造工程中の層整列の不正確さに対する許容度との両方を促進する。ステンシル120の厚さ及びステンシル開口部122の水平方向寸法の両方は、リフロー工程中に溶融したはんだペーストが垂直方向の隙間に亘って素子パッケージ本体と良好な機械的接触を確実に形成するように設計されることが好ましい。素子本体150の離間距離、換言すれば、素子本体150のPCBの表面からの、より具体的には、ブラインドパッド120の表面からの垂直方向の距離がステンシルの厚さよりも大きい場合、ステンシル開口部の水平方向寸法は、ブラインドパッド102及び／又ははんだマスク開口部112の水平方向寸法と少なくとも等しくてもよい。離間距離は、図1eにおいて参照符号sで図示されている。好ましくは、ステンシル開口部122の水平方向寸法は、制御された加熱

10

20

30

40

50

フェーズ中に当該隙間を閉じることを達成できるように改善するために、それぞれの下に配置されている金属製のブラインドパッドのそれぞれの水平方向寸法よりも大きい。実寸差は、はんだ付け工程における良好な接触の生成の信頼度によって定義される。したがって、ステンシルの開口部の水平方向寸法（ a_2 ）は、はんだマスクの開口部の水平方向寸法（ a_1 ）より大きい：

$$a_2 \geq 1 * a_1$$

【0049】

ステンシルが離間距離よりも厚くなるように、素子本体の離間距離ステンシルの厚さと比較して小さい場合、ステンシル開口部122はブラインドパッド102及び／又ははんだマスク開口部112の開口部の大きさと等しい又は、さらにそれよりも小さくてもよい。

10

【0050】

ステンシルの厚さよりも明らかに大きい離間距離を有する標準的なSOICパッケージのための例示的な設計では、ステンシル開口部122の水平方向寸法は、はんだマスク開口部112の直径よりも25%よりもさらに大きくてもよい。

【0051】

言いかえれば、この例では、

$$a_2 \geq 1.25 * a_1$$

【0052】

言いかえれば、ステンシルにおける開口部の水平方向寸法（ a_2 ）は、はんだマスクにおける開口部の水平方向寸法（ a_1 ）の1.25倍よりも大きい。図1cは、はんだペースト130を添加するフェーズを示す。ステンシル開口部121及び122、並びに、それぞれ同じ場所に配置されたはんだマスク開口部111及び112は、本質的にステンシル120の上面まではんだペースト130で充填されている。ステンシル120及びはんだマスクの厚さ d_1 は、ステンシル開口部121及び122のそれぞれに塗布されるはんだペースト130の層の厚さ d_1' を規定する。この結果、ステンシル開口部121及び122、並びに、はんだマスク開口部111及び112の体積は、それぞれ、ピンパッド101又はブラインドパッド102の上に開口部に塗布されるはんだペースト130の総量を同時に規定する。ステンシルの厚さ d_1 及びはんだペースト層の厚さ d_1' の上限は、素子リードをはんだ付けするためにピンパッド101上に溶着するはんだペーストの量によって主に規定される。

20

30

【0053】

図1dは、ステンシル120を除去した後のPCBを示す。はんだペースト層の最大厚さ d_1' を有するはんだペースト130のパターンがPCB上に残る。はんだペースト130で作られたはんだパッド140及び141のパターンは、本質的にはんだマスク開口部と同じ場所に配置される。はんだパッド140の水平方向寸法は、はんだパッド140によって示されるように、必要に応じて水平方向寸法を超えてもよい。はんだパッド140の寸法は、ステンシル開口部122によって規定されるため、はんだパッド140の水平方向寸法はステンシルの水平方向寸法、この場合は、 a_2 と実質的に等しい。ここで、はんだパッド140は、ブラインドパッド102の上方に形成される。その結果、はんだパッド140は、MEMS素子パッケージのリードをPCB、より具体的には、ピンパッド101に接合するように構成されるはんだペーストパターン141に加えて、ブラインドパッド102と同じ場所に配置される。図1eは、所期の場所に配置されたMEMS素子パッケージを示す。MEMS素子パッケージの本体150は、はんだパッド140の上に配置され、リード151は、ピンパッド101上に配置されたはんだペーストパターン141の上に配置され、リード151は、はんだペーストによる接着によって一時的に取り付けられる。先に説明したように、本体150の外面の少なくとも一部は、非導電性材料で構成される。例えば、本体150の外面は、プラスチック、セラミック、ガラス又はシリコンで構成される領域を含んでもよい。その使いやすさ及び低コストのために、プラスチックが好ましい実施形態として考えられ得る。はんだパッド140及びピンパッド1

40

50

41に使用されるはんだ材料は、表面実装装置（SMD）業界標準である、錫ベースのはんだ材料であることが好ましい。そのような錫ベースのはんだ材料のいくつかの例示的な変形例は、従来の錫－鉛ベースの軟質はんだ（SnPb）及び無鉛錫－銀－銅合金（Sn（AgCuX））を含む。ここで、「X」は、In、Ti、Fe、Zn、Bi、Ni、Sb、Ga、Alなどの合金元素の選択しのうちの少なくとも1つを表す。

【0054】

図1fは、リフローはんだ付けでPCBが制御された熱に晒された後の当該方法の最終結果を示している。リフローはんだ付け中に、はんだペーストを熱溶融させ、それにより、リード151をピンパッド101とはんだ付けすることによって電氣的に接続させる。はんだパッド140が溶融すると、それは丸みを帯びたはんだバンプ140'に変形して、素子パッケージ本体150の底部に直接取り付けられ、その結果、本体150をPCB上のブラインドパッド102に機械的に取り付ける。抑制された熱が除去されると、はんだバンプ140'は凝固し、本体150に付着したままになる。加熱中のはんだパッド140の変形挙動は、はんだパッド140に塗布されたはんだペースト130の量、及び、その表面張力などのはんだペースト材料の特性に依存する。

【0055】

PCBの表面上のはんだマスク開口部の水平方向寸法よりも大きい水平方向寸法を有するはんだパッド140を適用することによって、はんだパッドの表面張力により、はんだパッドはその3次元形状を丸みを帯びたはんだバンプ140'に変える。このはんだバンプ140'は本体150の底部に達して当該底部に付着する。はんだマスク開口部のはんだパッドの大きさよりも小さいことにより、はんだバンプ140'のこの望ましい再成形がさらに容易になる。本体150とブラインドパッド102との間の良好な接触を確実にするために、はんだバンプ140'の最大水平方向寸法は、はんだマスク開口部112又はその下に位置するブラインドパッド102のそれぞれの水平方向寸法よりも大きいことが好ましい。場合によっては、はんだバンプ140'の最大の水平方向寸法は、その下に位置するはんだマスク開口部112の最大水平方向寸法と等しくてもよい。そのような場合、はんだバンプ140'は、本体150と接触する頂部で平坦化された半球の3次元形状を特徴とし得る。はんだバンプ140'の最大水平方向寸法と共に、PCBと同一平面上にある平面に沿ったはんだバンプの最大断面寸法を参照する。したがって、図1fに示すように、PCB平面に対して垂直な任意の平面に沿って、ブラインドパッド102の本質的に平坦な平面と素子本体150との間に配置された丸みを帯びたはんだバンプ140'の断面形状は、本質的に両凸面であることが好ましい。

【0056】

はんだバンプ140'と非導電性素子パッケージ本体との間の接合部における材料の係合は、金属－金属はんだ付けのそれとは異なる。接合部は、金属とはんだとの間に形成された恒久的なはんだ接合部というよりはむしろ摩擦的及び／又は形状嵌合係合として特徴づけることができる。この本体－はんだ接合部の機械的特性は、本体の振動を減衰させるのに適しているが、素子本体表面が非導電性であるため、本体－はんだ接合部は電氣的に接続されない。素子パッケージの非導電性本体は、熱制御のための露出パッドように設計されていないが、本体－はんだ接合部140'も素子本体から熱を除去することに適していない。

【0057】

図2a及び図2bは、図1aから図1fに示されている工程の第1の変形例を示している。この第2の例では、ステンシル開口部122の大きさは、はんだマスク開口部112の大きさと本質的に等しい。ステンシル開口部の大きさ以外は、図2aのフェーズは、図1bのフェーズに対応し、図2bのフェーズは、図1dのフェーズに対応する。したがって、当該工程は、図1a～図1fに示されている工程と本質的に同じであるが、ステンシル開口部122及びはんだパッド140の水平方向寸法a1は、はんだマスク開口部112の水平方向寸法と本質的に等しい。はんだパッドの厚さd1'は、本質的に、はんだマスク110の厚さとステンシル120の厚さd1との合計に等しい。しかしながら、はん

だペースト層が十分に厚い場合、及び／又は、素子本体の底面とブラインドパッド102の上面との間の距離が十分に小さい場合、はんだペーストの量は、リフローはんだ溶融フェーズ中にはんだバンプを生成するために十分であり得る。適用されるはんだペースト層の厚さ d_1' は、ステンシルの厚さ d_1 及びはんだマスクの厚さによって本質的に規定される。PCB100の上面からの素子本体の距離は、素子の幾何学的な3次元形状、特に、素子本体150とリード151との相対位置によって規定される。

【0058】

図3aから図3cは、はんだマスクがPCB100の表面に配置されていない工程の第2の変形例を示す。図3aに示すように、この第3の例では、厚さ d_1 を有するステンシル120は、ステンシル開口121及び122と同じ場所に配置される、少なくともピンパッド101及びブラインドパッド102を露出するようにPCB100の上面に直接貼り付けられる。ステンシル開口部121及び122の大きさは、本質的にピンパッド101及びブラインドパッド102の大きさ並びに場所に対応し得る。あるいは、ブラインドパッド102と同じ場所に配置されたステンシル開口部122の水平方向寸法は、ブラインドパッド102の水平方向寸法より大きくてもよい。そうでなければ、図3aに示すフェーズは、図1bのフェーズに対応する。図3bは、最初にはんだペースト130を溶着した後のフェーズを示しており、図1cに示す、ステンシルを使用してパターン及び厚さを規定した後、ステンシルを取り除くフェーズに対応する。ステンシルの厚さと本質的に等しい厚さ d_1 を有するはんだペースト130のパターンが残る。この第3の例では、はんだペースト層の厚さがステンシルの厚さ d_1 のみによって規定されるため、開口部(112及び122)内に溶着されるはんだペーストの量は、はんだマスクを備える実施例のはんだペーストの量よりも僅かに少なくてもよい。しかしながら、a2のような溶着されたはんだパッド140の水平方向寸法は、ブラインドパッド102の水平方向寸法を超えてもよく、その結果、はんだパッド140内のはんだペーストの量を増やすことができる。

【0059】

さらに、ステンシルの厚さ d_1 を増加させることによって、より厚いはんだペースト層を溶着することができる。

【0060】

ステンシルの厚さ d_1 又ははんだマスク開口部とステンシルとの合計厚さ d_1' (ひいては、溶着されたはんだペースト層130の厚さ)の上限は、素子リードをはんだ付けするためにピンパッド101上に溶着されるはんだペーストの量により規定される。はんだペースト層が厚すぎると、この電氣的接続の品質が低下する可能性がある。はんだペーストが多すぎると、例えば隣接するリード間で意図しない短絡が発生するなど、素子リードの電氣的接続の品質が低下する可能性がある。はんだペースト層の厚さの下限は、リードとピンパッドとの間の信頼性の高い電氣的接続と、はんだバンプを形成するのに必要なはんだパッドに必要なはんだペーストの量との両方によって規定される。信頼性の高い電氣的接続のためのはんだ層の最小及び最大厚さの制限は、PCBレイアウト、組成及び材料、並びに、素子パッケージのデザインの様々な側面だけでなく、選択されたはんだペースト材料及び使用されるはんだ付け工程のパラメータなどのプロセス変数にも依存する。なお、当該パラメータは、温度及び時間に関連するパラメータを含むがこれらに限られない。

【0061】

図3cは、第3の例の最終結果を示している。抑制された熱に晒されると、はんだパッドから変形したはんだバンプ140'は、他の例と同様に、ブラインドパッド102と、素子本体150の非導電性底部とに付着する。図1fと同様に、PCBの平面に対して垂直な任意の平面に沿って、ブラインドパッド102の本質的に平坦な平面と素子本体150との間に配置された丸みを帯びたはんだバンプ140'の断面泳上は、本質的に両凸面であることが好ましい。本体150とブラインドパッド102との間の良好な接触を確実にするために、はんだバンプ140'の最大水平方向寸法は、その下に位置するブラインドパッド102のそれぞれの水平方向寸法より大きいことが好ましい。場合によっては、

はんだバンプ140'の最大水平方向寸法は、その下に位置するブラインドパッド102の最大水平方向寸法と等しくてもよい。そのような場合、はんだバンプ140'は、本体150と接触する頂部で平坦化された半球の3次元形状を特徴とし得る。

【0062】

図4は、第1の実施形態に係るPCBの上面上のはんだマスク開口部111及び112、並びに、対応するステンシル開口部121及び122の例示的なレイアウトを示す。MEMS素子パッケージのリードを取り付けるためのピンパッドは、はんだマスクのピンパッド開口部111及びステンシルのピンパッド開口部121を介して露出される。この例では、ピンパッド用のこれらの開口部は四角形であるが、任意の形状であってもよい。開口部の形状とは、基準面と同一平面上にある平面に沿った開口部の形状、言い換えれば、基準面上の物体の正射影の形状を指す。はんだマスクとステンシルのピンパッド開口部111及び121とは同じ場所に配置され、本質的に同じサイズであってもよい。PCBのブラインドパッドは、はんだマスクにおける円形開口部112を介して露出される。ブラインドパッドは、破線で示すように、素子本体250の所期の場所の下に配置されている。ステンシル内の円形開口部122は、はんだマスク開口部112と同じ場所に配置されているが、はんだマスク開口部より大きくてもよい。言い換えれば、ステンシル開口部122の水平方向寸法は、はんだマスク開口部112の水平方向寸法よりも大きい。はんだマスク開口部111及び112の大きさ並びに場所は、ピンパッド101及びブラインドパッド102の大きさ並びに位置より僅かに大きいことが好ましい。言い換えれば、はんだマスク開口部は、それぞれの下に位置する金属パッドよりも僅かに小さく設計するとよい。この例では、はんだマスク開口部111及び112の水平方向寸法は、それぞれ、ピンパッド101及びブラインドパッド102のそれぞれの水平方向寸法より50~100μm小さくてもよい。このサイズの違いにより、PCBの上面でのはんだマスクの僅かな位置決め誤差が許容される。

【0063】

PCB上にはんだマスクがない場合、ピンパッド開口部111及びブラインドパッド開口部112は、PCBの表面上に積層された金属ピンパッド及びブラインドパッドの開口部に対応すると見做してもよい。

【0064】

この例示的な実施形態では、素子本体は、単一のはんだパッドによってPCBに取り付けられており、このはんだパッドは、素子本体の下に位置するパッケージ本体のほぼ中央に配置されている。言い換えれば、はんだパッドの幾何的中心は、パッケージ本体のおおよその幾何的中心に位置する。先に説明したように、はんだパッドの好ましい相対的な大きさは、PCB上の本体の離間距離の相対的な高さ及びステンシルの厚さ、ひいては、塗布されるパターン化されたはんだペースト層の厚さに依存する。

【0065】

標準的なSOICパッケージの下小さな円形開口部のこの例示的な場合では、円形ステンシル開口部122の直径は、はんだマスク開口部112の直径より少なくとも25%大きいことが好ましい。はんだパッドの形状を円形にする開口部の円形形状により、リフローはんだ加熱フェーズ中にはんだパッドを好ましい丸みを帯びた3次元はんだバンプ形状に再成形することが容易になる。したがって、ステンシル開口部122、ひいては、はんだパッドは、他のあらゆる形状が適用可能であるが、円形の開口部が好ましい。例えば、ステンシル開口部の形状は、矩形、丸みを帯びた角を有する矩形、又は、長方形であってもよい。開口部の形状とは、基準面と同一平面上にある平面に沿った開口部の形状、言い換えれば、基準面上の物体の正射影の形状を指す。

【0066】

図5は、第2の実施形態に係るPCB上のはんだマスク開口部及びステンシル開口部の第2の例示的なレイアウトを示す。上記の実施形態と同様に、MEMS素子パッケージのリードを取り付けるための導電性パッドは、はんだマスク開口部111及びステンシル開口部121を介して露出される。これらの開口部111及び121は、同じ場所に配置さ

れ、本質的に同じ大きさである。開口部 1 1 1 及び 1 2 1 は、同じ場所に配置されていることが好ましい。はんだマスク開口部 1 1 1 の大きさは、それぞれのピンパッドより僅かに小さいことが好ましい。

【0067】

P C B の 4 つの個別のブラインドパッドは、はんだマスクにおける円形開口部 1 1 2 を介して露出される。ブラインドパッドは、破線で示すように、素子本体 2 5 0 の所期の場所の下に配置されている。ステンシルにおける円形開口部 1 2 2 は、はんだマスク開口部 1 1 2 と同じ場所に配置されているが、はんだマスク開口部 1 1 2 より大きいことが好ましい。ピンパッドと同様に、ブラインドパッド用のはんだマスク開口部 1 1 2 は、はんだマスクの僅かな位置決め誤差を許容するために、その下に位置するそれぞれの金属製のブラインドパッドよりも僅かに小さいことが好ましい。

10

【0068】

この例示的な実施形態では、素子本体は、パッケージ本体の四隅に向かって素子本体の下に配置されている 4 つのはんだパッドを使用して P C B に取り付けられている。第 1 の実施形態と同様に、円形ステンシル開口部 1 2 2 の直径は、少なくとも素子本体 1 5 0 の離間距離の相対的な垂直方向の高さ及びステンシルの厚さに依存する。この例では、標準的な S O I C パッケージ用に設計され、ステンシル開口部 1 2 2 は、はんだマスク開口部 1 2 1 の直径と同じであってもよいが、それぞれの円形はんだマスク開口部 1 1 2 の直径よりも大きいことが好ましい。開口部が円形状であるため、塗布されたはんだパッドが円形状になり、リフローはんだ加熱フェーズの間に、当該はんだパッドは、好ましい丸みを帯びたはんだバンプに再形成されやすくなる。

20

【0069】

図 6 は、第 2 の実施形態に係る P C B 上のはんだマスク開口部及びステンシル開口部の第 3 の例示的なレイアウトを示す。この実施形態では、はんだマスク開口部 1 1 2 を介して露出された 2 つの縦長の、長方形のブラインドパッドがある。P C B の 2 つの個別のブラインドパッドが、はんだマスクの矩形開口部 1 1 2 を介して露出されている。ブラインドパッドは、破線で示すように、素子本体 2 5 0 の所期の場所の下に配置されている。ステンシル内の矩形開口部 1 2 2 は、はんだマスク開口部 1 1 2 と同じ場所に配置されているが、より大きなサイズであることが好ましい。ブラインドパッド用のはんだマスク開口部 1 1 2 は、はんだマスクの僅かな位置決め誤差を許容するために、それぞれの下に位置する金属製のブラインドパッドより僅かに小さいことが好ましい。リフローはんだ付け工程において抑制された熱に晒されると、はんだパッドは、丸みを帯びた角を有する長方形の形状を有する長方形のはんだバンプに変形するだろう。さらなる代替の実施形態では、長方形開口部 1 1 2 及び 1 2 2 は、丸みを帯びた角を有する長方形の形態を有してもよい。結果として得られるはんだバンプの形状は、矩形開口部で作成された形状とほぼ同じである。

30

【0070】

P C B 上にはんだマスクがない場合、図 4 及び図 5 のピンパッド開口部 1 1 1 及びブラインドパッド開口部 1 1 2 は、P C B 表面上の金属パッドの開口部に対応すると見做してもよい。

40

【0071】

第 1 の代替構成では、図 5 及び図 6 のステンシル開口部 1 2 2 は、はんだマスクのステンシル開口部 1 2 2 と同じ場所に配置され、ステンシル開口部 1 2 2 の水平方向の大きさは、ブラインドパッドのはんだマスク開口部 1 1 2 の水平方向の大きさと実質的に等しい。

【0072】

第 2 の代替構成では、P C B 上にはんだマスクがない。このような場合、ステンシル開口部 1 2 2 は、ブラインドパッド 1 0 2 と同じ場所に配置され、ステンシル開口部 1 2 2 の水平方向寸法は、ブラインドパッド 1 0 2 の水平方向寸法と等しくてもよい。あるいは、ステンシル開口部 1 2 2 の水平方向寸法は、ブラインドパッド 1 0 2 の水平方向寸法よ

50

りも大きくてもよい。

【0073】

図7は、はんだパッドを備える及びはんだパッドを備えない素子筐体のy方向の本体加速度ゲインの測定結果を示す。本体加速度ゲインとは、試験対象素子の表面に振動が加わったときの振動試験デバイスの入力と出力との比を指す。実線の曲線(400)は、素子パッケージの表面実装リードのみをPCBにはんだ付けする従来の方法でPCB上に配置された標準的なSOIC型の素子パッケージの検出されたy方向本体加速度ゲインを示している。この例では、約12kHzの第1の周波数で、本体加速ゲインに強い共振ピークがある。このような共振は、パッケージ共振ゲインが高いため、慣性センサの出力信号に大きな誤差を生じさせる可能性がある。

10

【0074】

素子パッケージの下に少なくとも1つのはんだパッドを適用することによって、本体加速度ゲインが減少するためパッケージ本体の最大y加速度ゲインが約90%減少し、共振周波数範囲が標準装置の周波数の約2倍、この例では、点線(405)で示すように、約28kHzの周辺範囲にシフトされる。共振周波数範囲をシフトすることは、このように素子パッケージによって引き起こされるあらゆる共振を、素子パッケージに詰め込まれたMEMSデバイスの動作周波数などの臨界周波数から遠ざけることができるため、有益である。一例は、MEMSジャイロスコープを備える素子パッケージ本体の下に少なくとも1つのはんだパッドを適用することである。素子パッケージの下にはんだパッドを適用することによって、素子パッケージ本体の共振ゲインは、パッケージ内に配置されたMEMSジャイロスコープ構造の振動に敏感な周波数からシフトされる。その結果、MEMSジャイロスコープは、パッケージの共振に起因する誤った検出結果を導出しにくくなる。他の例は、MEMS加速度計を備える素子本体の下に少なくとも1つのはんだパッドを適用することである。MEMS加速度計内に封入されたガスは、周波数の関数として増加する減衰係数を有する。その結果、MEMS加速度計は、パッケージの共振に起因して誤った検出結果を導出しにくくなる。したがって、上記の両方の例において、MEMSデバイスがより正確な検出結果を導出し、パッケージの共振に起因する誤差の影響を受けにくくなるという結果になる。

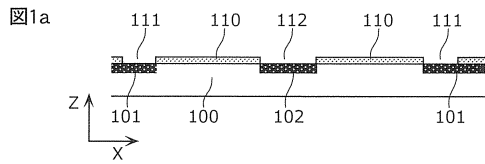
20

【0075】

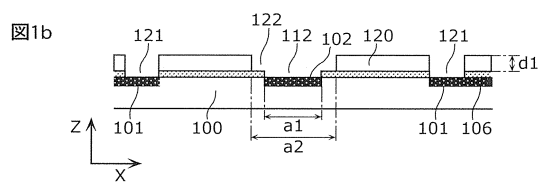
技術が進歩するにつれて、本発明の基本概念が様々な方法で実施され得ることは当業者にとって明らかである。したがって、本発明及びその実施形態は、上記の例に限定されず、それらは特許請求の範囲内で変更されてもよい。

30

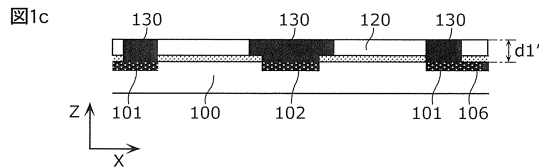
【図 1 a】



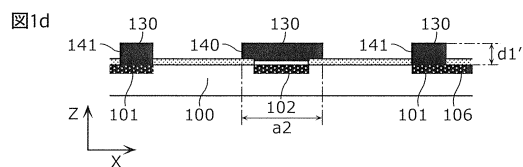
【図 1 b】



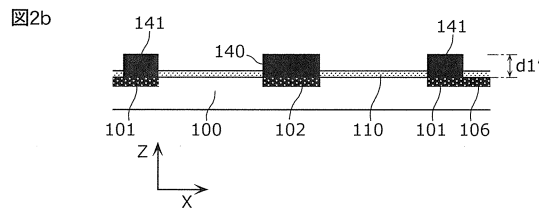
【図 1 c】



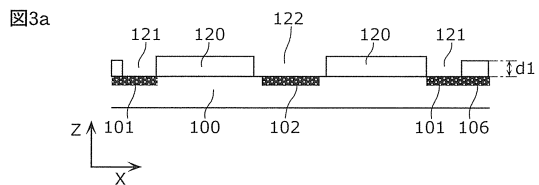
【図 1 d】



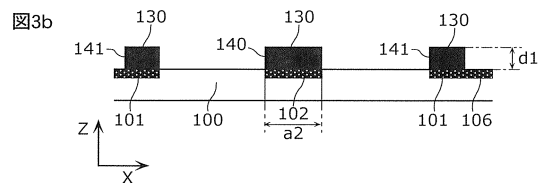
【図 2 b】



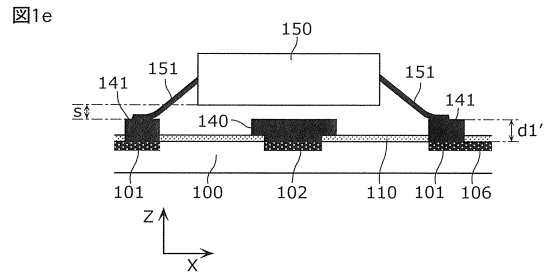
【図 3 a】



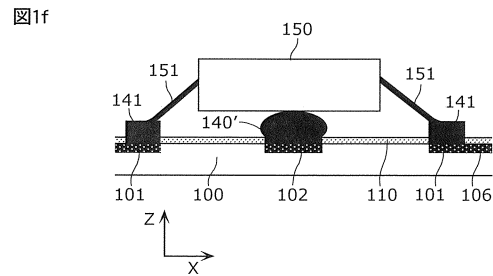
【図 3 b】



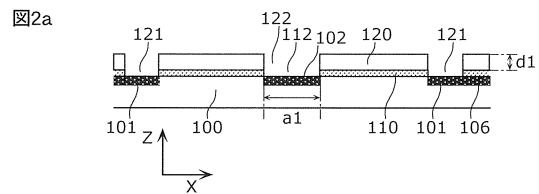
【図 1 e】



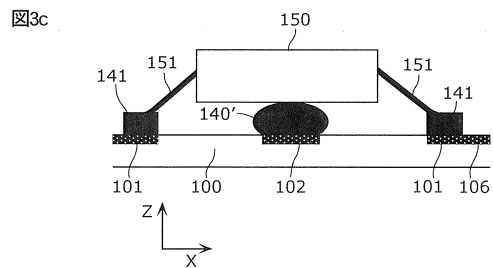
【図 1 f】



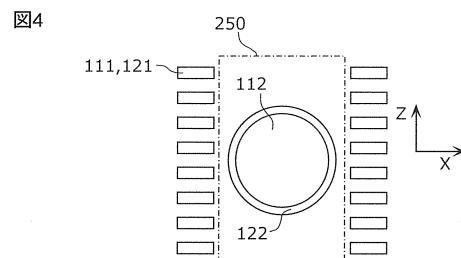
【図 2 a】



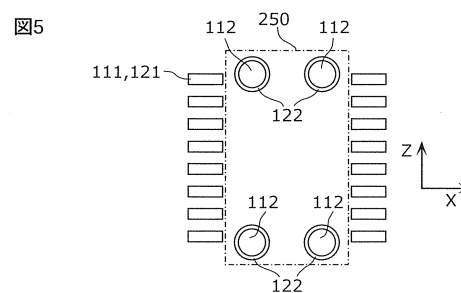
【図 3 c】



【図 4】

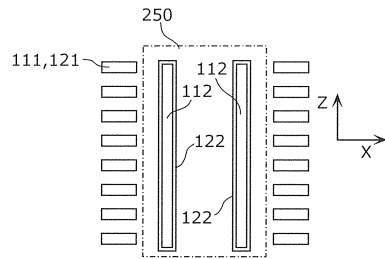


【図 5】



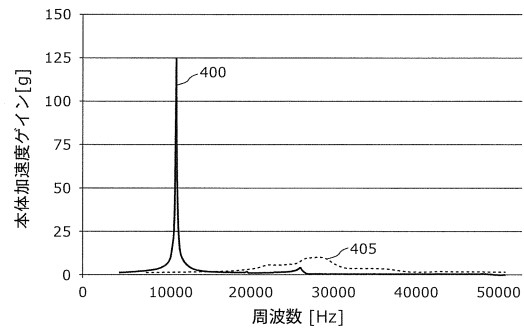
【図 6】

図6



【図 7】

図7



フロントページの続き

- (72)発明者 サミ・ヌルミ
フィンランド共和国、04320 トゥースラ、クオヴィンティエ 12
- (72)発明者 ユッカ・エスケリネン
フィンランド共和国、01800 クラウツカラ、コスキティエ 32 エー

審査官 原田 貴志

- (56)参考文献 特表2006-523013 (JP, A)
米国特許第07663219 (US, B1)
特開平08-130267 (JP, A)
特開昭61-251198 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|------|
| H05K | 3/34 |
| H05K | 1/18 |