



(10) **DE 10 2017 206 710 A1** 2017.10.26

(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2017 206 710.1**

(22) Anmeldetag: **20.04.2017**

(43) Offenlegungstag: **26.10.2017**

(51) Int Cl.: **G06F 9/50 (2006.01)**

(30) Unionspriorität:
15/136,330 22.04.2016 US

(71) Anmelder:
Cavium, Inc., San Jose, Calif., US

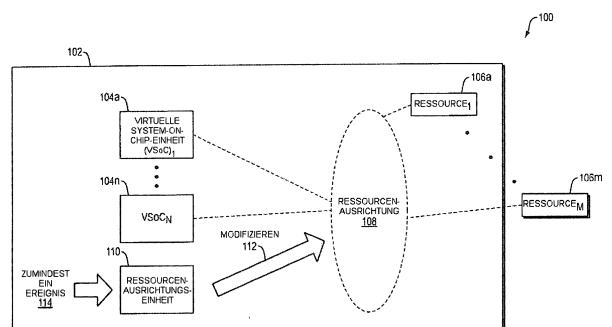
(74) Vertreter:
Schmidbauer, Andreas, Dipl.-Ing. Univ., 80538 München, DE

(72) Erfinder:
Goyal, Rajan, Saratoga, Calif., US; Hussain, Muhammad Raghieb, Saratoga, Calif., US; Kessler, Richard E., Northborough, Mass., US

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Verfahren und Vorrichtung für ein dynamisches, virtuelles System-on-Chip**

(57) Zusammenfassung: Eine Prozessorvorrichtung weist eine Vielzahl von virtuellen System-on-Chip-Einheiten auf, die konfiguriert sind, um Ressourcen einer Vielzahl von Ressourcen gemäß einer Ressourcenausrichtung zwischen der Vielzahl von virtuellen System-on-Chip-Einheiten und der Vielzahl von Ressourcen zu nutzen. Die Prozessorvorrichtung kann ferner eine Ressourcenausrichtungseinheit aufweisen, die konfiguriert ist, um die Ressourcenausrichtung dynamisch zu modifizieren, und zwar ansprechend auf zumindest ein Ereignis. Das dynamische Modifizieren der Ressourcenausrichtung kann einen Durchsatzverlust verhindern, der andernfalls durch das zumindest eine Ereignis bewirkt werden würde.



Beschreibung

Hintergrund

[0001] Eine virtuelle Maschine ist eine Softwareimplementierung einer physischen Maschine, die in ähnlicher Weise arbeitet wie eine physische Maschine. Mehrere virtuelle Maschinen können auf einer physischen Maschine implementiert werden, um das Teilen der zugrundeliegenden Ressourcen der physischen Maschine zu ermöglichen.

Zusammenfassung

[0002] Gemäß einem beispielhaften Ausführungsbeispiel kann eine Prozessorvorrichtung eine Vielzahl von virtuellen System-on-Chip-Einheiten aufweisen, die konfiguriert sind, um die Ressourcen einer Vielzahl von Ressourcen gemäß einer Ressourcenausrichtung zwischen der Vielzahl von virtuellen System-on-Chip-Einheiten und der Vielzahl von Ressourcen zu nutzen. Die Prozessorvorrichtung kann ferner eine Ressourcenausrichtungseinheit aufweisen, die konfiguriert ist, um die Ressourcenausrichtung ansprechend auf ein Ereignis dynamisch anzupassen.

[0003] Die Ressourcenausrichtungseinheit kann ferner konfiguriert sein, um die Ressourcenausrichtung dynamisch zu modifizieren, um einen Durchsatz der Prozessorvorrichtung ansprechend auf das zumindest eine Ereignis zu bewirken.

[0004] Die Prozessorvorrichtung kann ferner eine Konfigurationseinheit aufweisen, die betriebsmäßig mit der Ressourcenausrichtungseinheit gekoppelt ist und konfiguriert ist, um die modifizierte Ressourcenausrichtung dynamisch anzuwenden, und zwar ansprechend auf zumindest eine Modifizierung der Ressourcenausrichtung.

[0005] Die Konfigurationseinheit kann ferner konfiguriert sein, um zu detektieren, dass die Ressourcenausrichtungseinheit die Ressourcenausrichtung modifiziert hat.

[0006] Die Konfigurationseinheit kann ferner konfiguriert sein, um eine Kommunikation von der Ressourcenausrichtungseinheit zu empfangen, die anzeigt, dass die Ressourcenausrichtungseinheit die Ressourcenausrichtung modifiziert hat.

[0007] Um die modifizierte Ressourcenausrichtung dynamisch anzuwenden, kann die Konfigurationseinheit ferner konfiguriert sein, um eine Konfiguration der Prozessorvorrichtung zu aktualisieren, um durchzusetzen, dass die Vielzahl der virtuellen System-on-Chip-Einheiten die Ressourcen gemäß der modifizierten Ressourcenausrichtung nutzt.

[0008] Die zumindest eine Modifizierung kann eine Modifizierung an einer Ausrichtung zwischen einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten und einer gegebenen Ressource der Vielzahl von Ressourcen aufweisen. Die Konfigurationseinheit kann ferner konfiguriert sein, um die zumindest eine Modifizierung basierend auf der abtretenden Verwendung der gegebenen Ressource durch die gegebene virtuelle System-on-Chip-Einheit oder basierend auf einem Auslaufen eines vorbestimmten Zeitwerts, der auf diese angewendet wird, anzuwenden.

[0009] Die Prozessorvorrichtung kann ferner eine Überwachungseinheit aufweisen, die betriebsmäßig mit der Ressourcenausrichtungseinheit gekoppelt ist. Die Überwachungseinheit kann so konfiguriert sein, dass sie auf zumindest einen Vorgang des zumindest einen Ereignisses wartet, und dass sie den zumindest einen Vorgang des zumindest einen Ereignisses an die Ressourcenausrichtungseinheit kommuniziert, um auszulösen, dass die Ressourcenausrichtungseinheit die Ressourcenausrichtung dynamisch modifiziert.

[0010] Um auf den zumindest einen Vorgang des zumindest einen Ereignisses zu warten, kann die zumindest eine Überwachungseinheit ferner konfiguriert sein, um einen Zustand der zumindest einen Ressource der Vielzahl von Ressourcen oder zumindest einen virtuellen Systemzustand der Vielzahl von virtuellen System-on-Chip-Einheiten zu überwachen.

[0011] Der Zustand der zumindest einen Ressource kann einen Fehlerzustand, einen Nutzungszustand oder eine Kombination von diesen aufweisen.

[0012] Der zumindest eine virtuelle Systemzustand kann einen Fehlerzustand, einen Nutzungszustand oder eine Kombination von diesen aufweisen.

[0013] Die Ressourcenausrichtung kann eine Vielzahl von Zuordnungen zwischen der Vielzahl von Ressourcen und der Vielzahl von virtuellen System-on-Chip-Einheiten aufweisen. Um die Ressourcenausrichtung dynamisch zu modifizieren, kann die Ressourcenausrichtungseinheit ferner konfiguriert sein, um zumindest eine Zuordnung der Vielzahl von Zuordnungen ansprechend auf das zumindest eine Ereignis dynamisch zu modifizieren.

[0014] Die zumindest eine Zuordnung kann eine gegebene Ressource der Vielzahl von Ressourcen mit einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ausrichten. Das dynamische Modifizieren der zumindest einen Zuordnung kann die Ausrichtung der gegebenen Ressource mit zumindest einer anderen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten aufweisen, um das

gegebene virtuelle System daran zu hindern, die gegebene Ressource einzusetzen, und um es zu ermöglichen, dass das zumindest eine andere virtuelle System die gegebene Ressource einsetzt.

[0015] Um die Ressourcenausrichtung dynamisch zu modifizieren kann die Ressourcenausrichtungs-einheit ferner konfiguriert sein, um zumindest eine Zuordnung zu der Ressourcenausrichtung hinzuzufügen, wobei die zumindest eine Zuordnung eine Ressource der Vielzahl von Ressourcen mit einer virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ausrichtet.

[0016] Die Ressourcenausrichtung kann eine Vielzahl von Zuordnungen zwischen der Vielzahl von Ressourcen und der Vielzahl von virtuellen System-on-Chip-Einheiten aufweisen, und kann zur dynamischen Modifizierung der Ressourcenausrichtung das Entfernen von zumindest einer Zuordnung aus der Vielzahl von Zuordnungen aufweisen.

[0017] Die Ressourcenausrichtung kann es mehreren virtuellen System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten ermöglichen, eine gegebene Ressource der Vielzahl von Ressourcen zu teilen.

[0018] Die mehreren virtuellen System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten können jeweils so konfiguriert sein, dass sie die gegebene Ressource basierend auf einem entsprechenden Nutzungsprozentsatz verwenden, der dem entsprechenden virtuellen System für die gegebene Ressource zugewiesen ist.

[0019] Die Ressourcenausrichtung kann es einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von System-on-Chip-Einheiten ermöglichen, eine gegebene Ressource exklusiv zu verwenden.

[0020] Das zumindest eine Ereignis kann ein externes Ereignis aufweisen, das außerhalb der Prozessorvorrichtung passiert.

[0021] Das zumindest eine Ereignis kann ein im Voraus geplantes Ereignis aufweisen, das auf einem Tageszeitpunkt basiert.

[0022] Das zumindest eine Ereignis kann ein Fehlerereignis aufweisen, das eine Fehlfunktion einer gegebenen Ressource der Vielzahl von Ressourcen anzeigt.

[0023] Das zumindest eine Ereignis kann ein Überzeichnungsereignis aufweisen, das anzeigt, dass zumindest eine Ressource der Vielzahl von Ressourcen überzeichnet ist oder anzeigen, dass zumindest eine virtuelle System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten überzeichnet ist.

[0024] Das zumindest eine Ereignis kann ein Leerlaufereignis aufweisen, das anzeigt, dass eine gegebene Ressource der Vielzahl von Ressourcen, die einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten zugewiesen ist, einen Nutzungsprozentsatz durch das gegebene virtuelle System aufweist, der unterhalb eines Schwellenwerts liegt.

[0025] Die Ressourcenausrichtung kann dynamisch modifiziert werden, um einen Durchsatzverlust zu verhindern, der andernfalls durch das zumindest eine Ereignis bewirkt worden wäre.

[0026] Gemäß einem weiteren beispielhaften Ausführungsbeispiel kann ein Verfahren das Konfigurieren einer Vielzahl von virtuellen System-on-Chip-Einheiten einer Prozessorvorrichtung aufweisen, um Ressourcen einer Vielzahl von Ressourcen gemäß einer Ressourcenausrichtung zwischen der Vielzahl von virtuellen System-on-Chip-Einheiten und der Vielzahl von Ressourcen zu nutzen. Das Verfahren kann ferner das dynamische Modifizieren der Ressourcenausrichtung ansprechend auf zumindest ein Ereignis aufweisen.

[0027] Das dynamische Modifizieren der Ressourcenausrichtung ansprechend auf das zumindest eine Ereignis kann einen Durchsatz der Prozessorvorrichtung ansprechend auf das zumindest eine Ereignis bewirken.

[0028] Das Verfahren kann ferner das dynamische Anwenden der modifizierten Ressourcenausrichtung ansprechend auf zumindest eine Modifizierung der Ressourcenausrichtung aufweisen.

[0029] Das Verfahren kann ferner das Detektieren der zumindest einen Modifizierung an der Ressourcenausrichtung aufweisen.

[0030] Das Verfahren kann ferner das Empfangen einer Kommunikation der zumindest einen Modifizierung der Ressourcenausrichtung aufweisen.

[0031] Das Verfahren kann ferner das Aktualisieren einer Konfiguration der Prozessorvorrichtung aufweisen, um durchzusetzen, dass die Vielzahl der virtuellen System-on-Chip-Einheiten die Ressourcen gemäß der modifizierten Ressourcenausrichtung nutzt.

[0032] Die zumindest eine Modifizierung kann eine Modifizierung an einer Ausrichtung zwischen einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten und einer gegebenen Ressource der Vielzahl von Ressourcen aufweisen. Das Anwenden der zumindest einen Modifizierung kann darauf basieren, dass das gegebene virtuelle System die Verwendung der gegebenen Ressource abtritt oder kann auf einem Auslau-

fen eines vorbestimmten Zeitwerts basieren, der auf diese angewendet wird.

[0033] Das Verfahren kann ferner das Warten auf zumindest einen Vorgang des zumindest einen Ereignisses und das Kommunizieren des zumindest einen Vorgangs des zumindest einen Ereignisses aufweisen, um die dynamische Modifizierung der Ressourcenausrichtung auszulösen.

[0034] Das Überwachen kann das Überwachen eines Zustands der zumindest einen Ressource der Vielzahl von Ressourcen oder zumindest einen virtuellen Systemzustand der Vielzahl von virtuellen System-on-Chip-Einheiten aufweisen.

[0035] Die Ressourcenausrichtung kann eine Vielzahl von Zuordnungen zwischen der Vielzahl von Ressourcen und der Vielzahl von System-on-Chip-Einheiten aufweisen, und das dynamische Modifizieren der Ressourcenausrichtung kann das dynamische Modifizieren der zumindest einen Zuordnung der Vielzahl von Zuordnungen ansprechend auf zumindest ein Ereignis aufweisen.

[0036] Die zumindest eine Zuordnung kann eine gegebene Ressource der Vielzahl von Ressourcen mit einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten aufweisen. Das dynamische Modifizieren der zumindest einen Zuordnung kann die Ausrichtung der gegebenen Ressource mit zumindest einer anderen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten aufweisen, um das gegebene virtuelle System daran zu hindern, die gegebene Ressource einzusetzen und um es zu ermöglichen, dass das andere virtuelle System die gegebene Ressource einsetzt.

[0037] Das dynamische Modifizieren der Ressourcenausrichtung kann das Hinzufügen von zumindest einer Zuordnung zu der Ressourcenausrichtung aufweisen, wobei die zumindest eine Zuordnung eine Ressource der Vielzahl von Ressourcen mit einer virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ausrichten kann.

[0038] Die Ressourcenausrichtung kann eine Vielzahl von Zuordnungen zwischen der Vielzahl von Ressourcen und der Vielzahl der virtuellen System-on-Chip-Einheiten und das dynamische Modifizieren der Ressourcenausrichtung kann das Entfernen von zumindest einer Zuordnung aus der Vielzahl von Zuordnungen aufweisen.

[0039] Das Verfahren kann ferner das Ermöglichen aufweisen, dass mehrere virtuelle System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten eine gegebene Ressource der Vielzahl von

Ressourcen basierend auf der Ressourcenausrichtung gemeinsam nutzen bzw. teilen.

[0040] Das Ermöglichen der mehreren virtuellen System-on-Chip-Einheiten kann das Konfigurieren der mehreren System-on-Chip-Einheiten aufweisen, die gegebene Ressource basierend auf einem entsprechenden Nutzungsprozentsatz zu verwenden, der dem entsprechenden virtuellen System für eine gegebene Ressource zugewiesen ist.

[0041] Das Verfahren kann ferner aufweisen, dass es einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ermöglicht wird, eine gegebene Ressource basierend auf der Ressourcenausrichtung exklusiv zu nutzen.

[0042] Das dynamische Modifizieren der Ressourcenausrichtung kann einen Durchsatzverlust verhindern, der andernfalls durch das zumindest eine Ereignis bewirkt werden würde.

[0043] Noch ein weiteres beispielhaftes Ausführungsbeispiel kann ein nicht-transitorisches, computerlesbares Medium aufweisen, das darauf gespeichert eine Abfolge von Anweisungen aufweist, die beim Laden und Ausführen durch einen Prozessor, den Prozessor veranlassen, die hierin offenbarten Verfahren zu absolvieren.

[0044] Es sollte erkannt werden, dass hierin offenbarte Ausführungsbeispiele in der Form eines Verfahrens, einer Vorrichtung, eines Systems oder eines computerlesbaren Mediums mit darauf enthaltenen Programmcodes implementiert sein kann.

Kurze Beschreibung der Zeichnungen

[0045] Das Vorangehende wird aus der folgenden, spezifischeren Beschreibung beispielhafter Ausführungsbeispiele der Erfindung offensichtlich werden, wie diese in den begleitenden Zeichnungen dargestellt sind, in denen entsprechende Bezugszeichen die gleichen Teile über die unterschiedlichen Figuren hinweg bezeichnen. Die Zeichnungen bzw. Figuren sind nicht notwendigerweise maßstabsgetreu, wobei die Betonung auf die Darstellung der Ausführungsbeispiele der vorliegenden Erfindung gelegt wird.

[0046] Fig. 1 ist ein Blockdiagramm eines beispielhaften Ausführungsbeispiels einer Prozessorvorrichtung.

[0047] Fig. 2 ist ein Blockdiagramm eines weiteren beispielhaften Ausführungsbeispiels einer Prozessorvorrichtung.

[0048] Fig. 3 ist ein Blockdiagramm eines beispielhaften Ausführungsbeispiels einer Ressourcenausrichtung.

[0049] Fig. 4 ist ein Blockdiagramm eines weiteren beispielhaften Ausführungsbeispiels einer Ressourcenausrichtung.

[0050] Fig. 5 ist ein Flussdiagramm eines beispielhaften Ausführungsbeispiels eines Verfahrens.

[0051] Fig. 6 ist ein Blockdiagramm eines beispielhaften Innenaufbaus eines Computers, der optional innerhalb eines hierin offenbarten Ausführungsbeispiels.

Detaillierte Beschreibung

[0052] Eine virtuelle System-on-Chip-Einheit bzw. VSoC (VSoC = Virtual System on Chip) ist eine Implementierung einer Maschine, die das Teilen bzw. die gemeinsame Nutzung von zugrundeliegenden physischen Maschinenressourcen zwischen unterschiedlichen virtuellen Systemen ermöglicht. Bei einer VSoC-Implementierung können mehrere Betriebssystemanwendungen auf der gleichen physischen Maschine mit kompletter Isolierung voneinander und Schutz voreinander existieren. Die Allokation der physischen Maschinenressourcen zwischen den unterschiedlichen virtuellen Systemen kann unter Verwendung einer Kombination von Hardware- und Softwaremerkmalen ausgeführt werden.

[0053] Durch die Allokation der Ressourcen innerhalb der mehreren virtuellen System-on-Chip-Einheiten können die hierin offenbarten Ausführungsbeispiele das Ausführen mehrerer eingebetteter Anwendungen und Betriebssysteme auf einem Chip vorsehen, während das Teilen der Ressourcen mit Schutz zwischen den mehreren virtuellen System-on-Chip-Einheiten ermöglicht wird.

[0054] Die Prozessorvorrichtung kann in einer breiten Vielzahl von Netzwerk- und Speicherausrüstungen, einschließlich Routern, Switches, Sicherheitsanwendungen, inhaltssensitiven Schaltern bzw. Content-aware-Switches, Triple-Play-Gateways, Aggregierungsvorrichtungen und Netzkopplungsvorrichtungen bzw. Gateways, Speicheranordnungen, Speichernetzwerk-ausrüstung und Servern oder irgendeiner anderen geeigneten Vorrichtung oder System verwendet werden, das von der Virtualisierung profitieren kann. Gemäß den hierin offenbarten Ausführungsbeispielen kann eine VSoC-Einheit einer Prozessorvorrichtung Ressourcen nutzen, der der VSoC basierend auf einer Ressourcenausrichtung zugewiesen sind, die definiert, welche Ressourcen für die Verwendung durch die VSoC-Einheit der Prozessorvorrichtung zugewiesen sind. Die Ressourcen können Verarbeitungskerne, Speicher, Puffer bzw.

Cachespeicher, Eingabe/Ausgabe-Anschlüsse bzw. I/O-Ports, I/O-Vorrichtungen, Hardwarebeschleuniger, Betriebssysteme, Softwareanwendungen oder irgendeine andere geeignete Ressource aufweisen, die durch eine VSoC-Einheit genutzt werden kann.

[0055] Beispielsweise kann die Prozessorvorrichtung Ressourcen wie beispielsweise anwendungsspezifische Coprozessoren aufweisen, die Verarbeitungskerne so abladen, dass die Prozessorvorrichtung einen höheren Durchsatz erreicht. Die Verarbeitungskerne können die Vollfunktionalitäts- und Hochleistungsinteger- oder Gleitkomma-ALU-Implementierungen (ALU = Arithmetic Logic Unit) sein und direkt den Industriestandard C/C++ oder irgendeine andere geeignete Programmierungsumgebung sein. Die Verarbeitungskerne können sämtliche notwendigen Anforderungen aufweisen, um Vollfunktionalitätsbetriebssysteme innerhalb der virtuellen System-on-Chip-Einheiten hochzufahren und laufen zu lassen.

[0056] Die Ressourcen können intern oder extern zu der Prozessorvorrichtung sein. Die Ressourcenausrichtung kann eine Ausrichtung aufweisen, die Ressourcen der Prozessorvorrichtung in Teilsätze gruppiert, die den virtuellen System-on-Chip-Einheiten der Prozessorvorrichtung entsprechen. Einige Ressourcen der Teilsätze können sich überlappen, beispielsweise eine Ressource, wie beispielsweise ein Verarbeitungskern, die von mehreren virtuellen System-on-Chip-Einheiten gemäß Definition durch die Ressourcenausrichtung geteilt bzw. gemeinsam genutzt werden können. Gemäß hierin offenbarten Ausführungsbeispielen, kann die Ressource, wie beispielsweise der Verarbeitungskern, durch mehrere unterschiedliche, virtuelle System-on-Chip-Einheiten, basierend auf der Ressourcenausrichtung, genutzt werden. Das Teilen kann auf einem Prozentsatz basieren, der einer entsprechenden virtuellen System-on-Chip-Einheit zugewiesen ist.

[0057] Das Teilen der Ressource kann das Teilen der Ressource basierend auf einem Bereich, der der virtuellen System-on-Chip-Einheit zugewiesen ist, aufweisen. Beispielsweise während mehrere virtuelle System-on-Chip-Einheiten mit einer gleichen Ressource, wie beispielsweise einem Speicher, ausgerichtet sein können, kann jede der virtuellen System-on-Chip-Einheiten auf einen bestimmten Bereich des Speichers beschränkt sein, um eine Isolation für jede Speicherposition innerhalb des Speichers vorzusehen.

[0058] Alternativ kann die Ressource exklusiv durch eine bestimmte VSoC gemäß der Ressourcenausrichtung verwendet werden. Beispielsweise können einige Ressourcen, wie beispielsweise bestimmte Arten von I/O-Anschlüssen, nicht geteilt werden.

[0059] Die Ressourcenausrichtung kann dynamisch modifiziert werden, und kann austauschbar hierin als eine dynamische Ressourcenausrichtung, eine Ressourcenzuweisung oder eine dynamische Ressourcenzuweisung bezeichnet werden. Gemäß den hierin offenbarten Ausführungsbeispielen, kann die Ressourcenausrichtung definieren, wie die Ressourcen der Prozessorvorrichtung innerhalb einer Vielzahl von virtuellen System-on-Chip-Einheiten partitioniert sind. Die Ressourcenausrichtung kann vor einer Laufzeit erzeugt werden oder alternativ während der Laufzeit erzeugt werden. Die Ressourcenausrichtung kann während der Laufzeit dynamisch modifiziert werden, und zwar basierend auf zumindest einem Ereignis. Die Ressourcenausrichtung kann während der Laufzeit dynamisch modifiziert werden, und zwar basierend auf einem Timer, Metriken die überwacht werden oder einem externen Ereignis. Beispielsweise kann das zumindest eine Ereignis auf einem Timer basieren, der die Tageszeit anzeigt. Das zumindest eine Ereignis kann auf Metriken basieren, wie beispielsweise Laufzeitbenutzungsmetriken, Fehlermetriken, Quality-of-Service- bzw. QoS-Metriken, höheren oder niedrigeren Wasserzeichen oder irgendwelchen anderen geeigneten Metriken.

[0060] Fig. 1 ist ein Blockdiagramm **100** eines beispielhaften Ausführungsbeispiels einer Prozessorvorrichtung **102**. Die Prozessorvorrichtung **102** weist eine Vielzahl von virtuellen System-on-Chip-Einheiten **104a-n** auf. Die Vielzahl der virtuellen System-on-Chip-Einheiten **104a-n** kann so konfiguriert sein, dass sie eine Vielzahl von Ressourcen **106a-m** gemäß einer Ressourcenausrichtung **108** zwischen der Vielzahl der System-on-Chip-Einheiten **104a-n** und der Vielzahl der Ressourcen **106a-m** nutzt. Die Ressourcenausrichtung **108** kann definieren, welche Ressourcen der Vielzahl von Ressourcen **106a-m** welcher virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten **104a-n** zugewiesen wird. Die Prozessorvorrichtung **102** weist ferner einer Ressourcenausrichtungseinheit **110** auf, die konfiguriert ist, um die Ressourcenausrichtung **108** ansprechend auf das zumindest eine Ereignis **114** dynamisch zu modifizieren. Gemäß einem Ausführungsbeispiel kann die Prozessorvorrichtung **102** zumindest einen Verarbeitungskern (nicht gezeigt) und zumindest einen Speicher (nicht gezeigt) aufweisen, der darauf gespeichert eine Sequenz von Anweisungen hat, die beim Laden und Ausführen durch den zumindest einen Verarbeitungskern die Prozessorvorrichtung **102** veranlassen, die Ressourcenausrichtungseinheit **110** zu implementieren. Gemäß einem anderen Ausführungsbeispiel kann die Prozessorvorrichtung **102** eine oder mehrere Anordnungen von Schaltungen aufweisen, wie beispielsweise offenbart in der U.S. Anmeldung Nr. 12/769,463, eingereicht am 28. April 2010, jetzt U.S. Patent Nr. 8,826,271, deren gesamte Lehren hierin durch Bezugnahme enthalten sind, und Fig. 6,

die nachfolgend offenbart ist oder Entsprechungen dieser, um die Ressourcenausrichtungseinheit **110** zu implementieren.

[0061] Die Vielzahl der Ressourcen **106a-m** kann Verarbeitungskerne, Speicher, Cache-Speicher, Eingabe-/Ausgabe- bzw. I/O-Anschlüsse (I/O = Input/Output), I/O-Vorrichtungen, Hardwarebeschleunigungsvorrichtungen, Betriebssysteme, Software-Anwendungen oder irgendeine andere geeignete Ressource aufweisen, die durch eine VSoC-Einheit genutzt werden kann. Derartige Ressourcen können sich intern oder extern zu der Prozessorvorrichtung **102** befinden. Die Ressourcenausrichtung **108** zwischen der Vielzahl der virtuellen System-on-Chip-Einheiten **104a-n** und der Vielzahl der Ressourcen **106a-m** kann die Vielzahl der Ressourcen **106a-m** so aufteilen, dass einige Ressourcen gemeinsam genutzt bzw. geteilt werden und einige innerhalb der virtuellen System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten **104a-n** nicht gemeinsam genutzt werden. Die Ressourcenausrichtung **108** kann definieren, welche Ressourcen der Vielzahl von Ressourcen **106a-m** zur Verwendung durch welche virtuellen System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten **104a-n** zugewiesen werden.

[0062] Die Ressourcenausrichtungseinheit **110** kann ferner konfiguriert sein, um die Ressourcenausrichtung **108** dynamisch zu modifizieren, um einen Durchsatz der Prozessorvorrichtung **102** ansprechend auf zumindest ein Ereignis **114** zu bewirken. Beispielsweise kann die dynamische Ressourcenausrichtung **108** modifiziert werden, um Ressourcen nach Bedarf zu einer bestimmten virtuellen System-on-Chip-Einheit hinzuzufügen oder Ressourcen von dieser zu entfernen, um eine Durchsatzanforderung aufrecht zu erhalten.

[0063] Das zumindest eine Ereignis kann ein externes Ereignis sein, das außerhalb der Prozessorvorrichtung passiert. Beispielsweise kann in einer Netzwerkumgebung das externe Ereignis ein BGP-Route-Flap (BGP = Border Gateway Protocol) sein. In der Netzwerkumgebung kann der BGP-Route-Flap anzeigen, dass weniger Pakete weiter geleitet werden müssen. Infolgedessen kann die Ressourcenausrichtung modifiziert werden, um Ressourcen von der System-on-Chip-Einheit zu entfernen, die Paketanwendungen unterstützt. Das externe Ereignis kann eine Benachrichtigung eines Virusangriffs sein. Die Benachrichtigung über den Virusangriff kann eine Anzeige sein, dass eine strengere Untersuchung der Pakete erforderlich ist, was die Berechnungslast für die Prozessorvorrichtung **102** erhöht. Die dynamische Ressourcenausrichtung **108** kann modifiziert werden, um beispielsweise mehr Ressourcen, wie beispielsweise Verarbeitungskerne oder andere geeignete Ressourcen, einer gegebenen VSoC-Einheit

zuzuweisen, die eine Anwendung zur Paketinspektion aufweist. Der BGP-Route-Flap und die Benachrichtigung über den Virusangriff sind Beispiele für externe Ereignisse; das externe Ereignis kann jedoch irgendein geeignetes Ereignis sein, das außerhalb der Prozessorvorrichtung stattfindet.

[0064] Das zumindest eine Ereignis kann ein vorab geplantes Ereignis sein, das auf einer Tageszeit basiert. Der Tageszeitpunkt kann eine Zeit sein, von der bekannt ist, dass während dieser die Prozessorvorrichtung stark genutzt wird (z. B. hohe Verkehrslast aufweist). Die Neuausrichtung, austauschbar hierin auch als Neuzuweisung bezeichnet, der Ressourcen mit den virtuellen System-on-Chip-Einheiten als eine Funktion der Tageszeit kann proaktiv die Verteilung von zusätzlichen Ressourcen an diese virtuellen System-on-Chip-Einheiten ermöglichen, die zu der Tageszeit stark genutzt werden. Dadurch kann die dynamische Neuausrichtung proaktiv modifiziert werden, um Verkehrsverwerfungen zu verhindern und um eine Durchsatzanforderung für die Prozessorvorrichtung aufrecht zu erhalten.

[0065] Das zumindest eine Ereignis kann ein Fehlerereignis aufweisen, das eine Fehlfunktion einer gegebenen Ressource der Vielzahl von Ressourcen anzeigt. Die Ausrichtung zwischen der Ressource mit Fehlfunktion und einer VSoC-Einheit kann so modifiziert werden, dass die VSoC-Einheit nicht mehr einen Zugriff auf die Ressource mit Fehlfunktion hat und stattdessen mit einer anderen Ressource neu ausgerichtet wird.

[0066] Das zumindest eine Ereignis kann ein Überzeichnungsereignis sein, das anzeigt, dass zumindest eine Ressource der Vielzahl von Ressourcen überzeichnet ist oder anzeigt, dass zumindest eine virtuelle System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten überzeichnet ist. Eine derartige Überzeichnung kann basierend auf Metriken bestimmt werden. Beispielsweise können QoS-Metriken verwendet werden, die Verkehrsverwerfungen reflektieren, um das Überzeichnungsereignis zu bestimmen. Ansprechend auf das Überzeichnungsereignis kann eine Anzahl von virtuellen System-on-Chip-Einheiten, die mit der zumindest einen Ressource ausgerichtet sind, reduziert werden, um die dynamische Ressourcenausrichtung zu modifizieren. Ferner kann eine Anzahl von Ressourcen, die mit der zumindest einen virtuellen System-on-Chip-Einheit ausgerichtet ist, erhöht werden, um die dynamische Ressourcenausrichtung zu modifizieren.

[0067] Das zumindest eine Ereignis kann ein Leerlaufereignis aufweisen, das anzeigt, dass eine gegebene Ressource der Vielzahl von Ressourcen, die mit einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von System-on-Chip-Einheiten ausgerichtet ist, einen Nutzungsprozentsatz durch das

gegebene virtuelle System aufweist, der unterhalb eines Schwellenwerts liegt. Insofern kann die dynamische Ressourcenausrichtung modifiziert werden, um eine Anzahl der virtuellen System-on-Chip-Einheiten zu modifizieren, die sich die gegebene Ressource teilen.

[0068] Die Ressourcenausrichtung kann dynamisch modifiziert werden, um einen Durchsatzverlust zu verhindern, der andernfalls durch das zumindest eine Ereignis bewirkt werden würde. Beispielsweise basierend auf historischen Metriken, die einen Verkehrsverlust zu einer bestimmten Tageszeit anzeigen, kann die dynamische Ressourcenausrichtung zur bestimmten Tageszeit modifiziert werden, um zu verhindern, dass ein zukünftiger Verkehrsverlust zur bestimmten Tageszeit auftritt. Insofern kann das zumindest eine Ereignis eine vorab geplantes Ereignis sein, das auf der Tageszeit basiert.

[0069] Fig. 2 ist ein Blockdiagramm **200** eines weiteren beispielhaften Ausführungsbeispiels einer Prozessorvorrichtung **202**. Die Prozessorvorrichtung **202** weist eine Vielzahl von virtuellen System-on-Chip-Einheiten **204a-n** auf. Die Vielzahl der virtuellen System-on-Chip-Einheiten **204a-n** kann konfiguriert sein, um die Ressourcen einer Vielzahl von Ressourcen **206a-m** gemäß einer Ressourcenausrichtung **208** zwischen der Vielzahl der virtuellen System-on-Chip-Einheiten **204a-n** und der Vielzahl der Ressourcen **206a-m** zu nutzen. Die Prozessorvorrichtung **202** weist ferner eine Ressourcenausrichtungseinheit **210** auf, die so konfiguriert sein kann, dass die Ressourcenausrichtung **208** ansprechend auf zumindest ein Ereignis **214** dynamisch modifiziert.

[0070] Die Prozessorvorrichtung **202** weist ferner eine Konfigurationseinheit **216** auf, die betriebsmäßig mit der Ressourcenausrichtungseinheit **210** gekoppelt ist. Die Konfigurationseinheit **216** kann so konfiguriert sein, dass sie die modifizierte Ressourcenausrichtung **218** dynamisch modifiziert, und zwar ansprechend auf zumindest eine Modifizierung **220** an der Ressourcenausrichtung **208**. Die Konfigurationseinheit **216** kann so konfiguriert sein, dass sie detektiert, dass die Ressourcenausrichtungseinheit **210** die Ressourcenausrichtung **208** modifiziert hat, und zwar durch Überwachen des Inhalts der Ressourcenausrichtung **208**.

[0071] Beispielsweise kann die Ressourcenausrichtung **208** eine Datenstruktur sein und die Konfigurationseinheit **216** kann konfiguriert sein, um den Inhalt der Datenstruktur hinsichtlich Veränderungen zu überwachen. Gemäß einigen Ausführungsbeispielen kann eine Unterbrechung (nicht gezeigt) basierend auf der zumindest einen Modifizierung **220** an der Ressourcenausrichtung **208** festgestellt werden. Das Detektieren der zumindest einen Modifizierung **220** an der Ressourcenausrichtung **208** kann eine Funktion

der festgestellten Unterbrechung sein; das Detektieren der zumindest einen Modifizierung **220** an der Ressourcenausrichtung **208** kann in irgendeiner geeigneten Art und Weise ausgeführt werden.

[0072] Beispielsweise kann gemäß einigen Ausführungsbeispielen die Konfigurationseinheit **216** so konfiguriert sein, dass sie eine Kommunikation **222** von der Ressourcenausrichtungseinheit **210** empfängt, die anzeigt, dass die Ressourcenausrichtungseinheit **210** die Ressourcenausrichtung **208** modifiziert hat. Die Kommunikation **222** kann eine Kommunikationsnachricht sein, die über eine Mailbox der Prozessorvorrichtung **202** gesendet wurde, eine Formsignal das ausgelöst wurde, oder irgendein anderer geeigneter Kommunikationsmechanismus.

[0073] Um die modifizierte Ressourcenausrichtung **218** dynamisch anzuwenden, kann die Konfigurationseinheit **216** eine Konfigurationsaktualisierung **221** senden, um eine Konfiguration **224** der Prozessorvorrichtung **202** zu aktualisieren, um durchzusetzen, dass die Vielzahl der virtuellen System-on-Chip-Einheiten **204a-n** die Vielzahl der Ressourcen **206a-m** gemäß der modifizierten Ressourcenausrichtung **218** nutzt. Beispielsweise kann die Konfiguration **224** Konfigurationseinstellungen des Hardwareregisters (nicht gezeigt) aufweisen, die VSoC-Zugangsgenehmigungen zu der Vielzahl von Ressourcen **206a-m** durchsetzen bzw. festlegen. Die Konfiguration **224** kann irgendwelche geeigneten Konfigurationseinstellungen aufweisen, die die VSoC-Zugangsgenehmigungen zu der Vielzahl von Ressourcen **206a-m** durchsetzen. Die Konfiguration **224** kann die Beschaffung von Informationen (nicht gezeigt) für die Prozessorvorrichtung **202** aufweisen, wobei die Beschaffung von Informationen eine Funktion der Ressourcenausrichtung **208** ist.

[0074] Beispielsweise kann die Beschaffung von Informationen die Konfiguration für eine Level-Two-Cache-Steuervorrichtung bzw. eine Cache-Steuervorrichtung der zweiten Ebene (nicht gezeigt) der Prozessorvorrichtung **202** aufweisen, wobei die Cache-Steuervorrichtung der zweiten Ebene die Speicherzugänge zu Speichern steuert, die in der Vielzahl der Ressourcen **206a-m** enthalten sind. Beispielsweise können sämtliche Zugänge zu Speichern der Prozessorvorrichtungen so geroutet werden, dass sie durch einen Level-Two-Cache bzw. Cache der zweiten Ebene (nicht gezeigt) passieren, der durch die Cache-Steuervorrichtung der zweiten Ebene gesteuert wird, wobei der Cache der zweiten Ebene als eine zentrale Position für Speicherzugänge der Prozessorvorrichtung **208** dienen kann.

[0075] Die Vielzahl der virtuellen System-on-Chip-Einheiten **204a-n** kann als virtualisierte Ausführungsumgebung zur Ausführung von Betriebssystemen und eingebetteten Anwendungen dienen. Die Konfi-

gurationseinheit **214** kann die Konfiguration **224** aktualisieren, um durchzusetzen, dass jede VSoC-Einheit auf ihre zugehörigen Ressourcen gemäß der Ressourcenausrichtung **208** zugreift. Gegeben den Schutz, der durch die Vielzahl der virtuellen System-on-Chip-Einheiten **204a-n** vorgesehen wird, können die Anwendungen und Betriebssysteme, die innerhalb jeder VSoC-Einheit der Prozessorvorrichtung **202** laufen, keine Kenntnis über andere Anwendungen und Betriebssysteme haben, die innerhalb anderer virtueller System-on-Chip-Einheiten der Prozessorvorrichtung **202** laufen.

[0076] Die Konfiguration **224** kann den Zugang einer VSoC-Einheit zu einer Ressource, oder zu Teilen von dieser, ermöglichen oder verhindern, wie dies durch die Ressourcenausrichtung **208** diktiert wird. Beispielsweise können Teile einer Ressource, wie beispielsweise ein dynamischer Direktzugriffsspeicher bzw. DRAM (DRAM = Dynamic Random Access Memory) so konfiguriert sein, dass auf einen Teil durch eine VSoC-Einheit zugegriffen werden kann und nicht durch andere virtuelle System-on-Chip-Einheiten. Die Konfiguration **224** kann es einer Gruppe von virtuellen System-on-Chip-Einheiten ermöglichen, eine gegebene Ressource oder einen Teil von dieser zu teilen, und verhindern, dass andere virtuelle System-on-Chip-Einheiten auf die gegebene, geteilte bzw. gemeinsam genutzte Ressource zugreifen.

[0077] Die Konfiguration **224** kann eine VSoC-Priorität für geteilte Ressourcen durchsetzen, so dass eine VSoC-Einheit eine strikte oder gewichtete Priorität für den Zugriff auf die geteilte Ressource gegenüber anderen virtuellen System-on-Chip-Einheiten der Prozessorvorrichtung aufweist. Eine derartige Prioritätsinformation (nicht gezeigt) kann als ein Teil der Konfiguration **224** enthalten sein oder kann als ein Teil der Ressourcenausrichtung **208** gespeichert sein.

[0078] Die zumindest eine Modifizierung **220** kann eine Modifizierung an einer Ausrichtung zwischen einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten **204a-n** und einer gegebenen Ressourcen der Vielzahl von Ressourcen **206a-m** sein. Die Konfigurationseinheit **216** kann ferner konfiguriert sein, um die zumindest eine Modifizierung **220** basierend auf der gegebenen virtuellen System-on-Chip-Einheit anzuwenden, wodurch die Verwendung der gegebenen Ressource abgetreten wird, oder basierend auf einem Auslaufen eines vorbestimmten Zeitwerts, der auf diese angewendet wird.

[0079] Beispielsweise kann, obwohl die zumindest eine Modifizierung **220** die gegebene Ressource mit einer virtuellen System-on-Chip-Einheit ausrichten (d. h. zuweisen) kann, die sich von der gegebenen virtuellen System-on-Chip-Einheit unterscheidet, kann es sein, dass sich die gegebene Ressource immer

noch in Verwendung der gegebenen virtuellen System-on-Chip-Einheit befindet. Die Konfigurationseinheit **216** kann bestimmen, dass sich die gegebene Ressource weiterhin in Verwendung durch die gegebene virtuelle System-on-Chip-Einheit befindet, und zwar basierend auf der Information **219** über die in Verwendung befindlichen Ressourcen, auf die lokal auf der Prozessorvorrichtung **202** zugegriffen werden kann. Eine derartige Information **219** über die in Verwendung befindlichen Ressourcen kann durch die Vielzahl der virtuellen System-on-Chip-Einheiten **204a–n** aktualisiert werden oder kann in irgendeiner anderen geeigneten Weise aktualisiert werden.

[0080] Die Konfigurationseinheit **216** kann die Anwendung der zumindest einen Modifizierung **220** verzögern bis die gegebene System-on-Chip-Einheit seine Verwendung der gegebenen Ressource abgetreten hat. Alternativ kann die Konfigurationseinheit **216** einen vorbestimmten Zeitwert einsetzen, um darauf zu warten, dass die gegebene virtuelle System-on-Chip-Einheit seine Verwendung der gegebenen Ressource abtritt. Die Konfigurationseinheit **216** kann die zumindest eine Modifizierung **220** basierend auf dem Auslaufen des vorbestimmten Zeitwerts anwenden.

[0081] Die Prozessorvorrichtung **202** kann ferner eine Überwachungseinheit **226** aufweisen, die betriebsmäßig mit der Ressourcenausrichtungseinheit **210** gekoppelt ist. Die Überwachungseinheit **226** kann so konfiguriert sein, dass sie auf zumindest einen Vorgang des zumindest einen Ereignisses **214** wartet und den zumindest einen Vorgang des zumindest einen Ereignisses **214** an die Ressourcenausrichtungseinheit **210** kommuniziert, um auszulösen, dass die Ressourcenausrichtungseinheit **210** die Ressourcenausrichtung **208** dynamisch modifiziert.

[0082] Um den zumindest einen Vorgang des zumindest einen Ereignisses **214** zu überwachen, kann die zumindest eine Überwachungseinheit **226** ferner konfiguriert sein, um einen Zustand der zumindest einen Ressource der Vielzahl von Ressourcen **206a–m** oder zumindest einen virtuellen Systemzustand der Vielzahl von virtuellen System-on-Chip-Einheiten **204a–n** zu überwachen. Der Zustand der zumindest einen Ressource der Vielzahl von Ressourcen **206a–m** kann einen Fehlerzustand, einen Nutzungszustand oder eine Kombination von diesen aufweisen. Der zumindest eine virtuelle Systemzustand der Vielzahl von System-on-Chip-Einheiten **204a–n** kann einen Fehlerzustand, einen Nutzungszustand oder eine Kombination von diesen aufweisen.

[0083] Um den zumindest einen Vorgang des zumindest einen Ereignisses **214** zu überwachen, kann die Überwachungseinheit **226** die Überwachungsinformation **227** der Prozessorvorrichtung **202** überwa-

chen. Die Überwachungsinformation **227** kann Informationen, wie beispielsweise die Tageszeit, Überzeichnungsmetriken, Leerlaufmetriken, Ressourcenwasserzeichen, Netzwerkinformationen, Ressourcenfehlerinformationen etc. aufweisen. Die Überwachungsinformation **227** kann irgendeine geeignete Information aufweisen, die überwacht werden kann, um das zumindest eine Ereignis **214** zu bestimmen, für das die dynamische Modifizierung der Ressourcenausrichtung **208** ansprechend darauf vorteilhaft wäre.

[0084] Die Überwachungseinheit **226** kann eine Ereignisterminierungsvorrichtung **229** aufweisen. Die Ereignisterminierungsvorrichtung **229** kann das zumindest eine Ereignis **214** basierend auf einem Neuausrichtungsablaufplan (nicht gezeigt) planen. Der Neuausrichtungsablaufplan kann ein statischer Ablaufplan oder ein dynamischer Ablaufplan sein, der sich selbst periodisch anpasst. Der Neuausrichtungsablaufplan kann eine oder mehrere Tageszeiteinträge aufweisen. Beispielsweise kann der Neuausrichtungszeitplan einen oder mehrere Tageszeiteinträge aufweisen, für die eine Neuausrichtung in Bezug auf die Leistung der Prozessorvorrichtung vorteilhaft wäre. Der Neuausrichtungszeitplan kann basierend auf den Benutzermetriken für die gesamte Prozessorvorrichtung, pro VSoC-Benutzungsmetriken, Ressourcenmetriken oder irgendwelchen anderen geeigneten Metriken dynamisch angepasst werden. Die Neuausrichtung kann auf einem externen Ereignis basieren, wie beispielsweise einem BGP-Route-Flap oder irgendeinem anderen geeigneten, externen Ereignis.

[0085] Gemäß einem Ausführungsbeispiel kann eine Ressource ein Speicher sein. Der Speicher kann einen oder mehrere Stücke aufweisen. Jedes der einen oder mehreren Stücke kann ein Abschnitt des Speichers sein, der eine entsprechende, feste Anzahl von Bits des Speichers aufweist. Die feste Anzahl der Bits kann zusammenhängend sein. Alternativ können die einen oder mehreren Stücke eine feste Anzahl von Bits von dem Speicher aufweisen, die in dem Speicher verteilt sind. Die einen oder mehreren Stücke können von einer gegebenen VSoC-Einheit befreit oder dieser zugewiesen werden, und zwar basierend auf dem zumindest einen Ereignis. Das zumindest eine Ereignis kann eine Funktion des Neuausrichtungsablaufplans sein, insofern die einen oder mehreren Stücke des Speichers dynamisch auf einer geplanten Basis neu ausgerichtet werden können. Beispielsweise, da das zumindest eine Ereignis eine Funktion des Neuausrichtungsablaufplans sein kann, können die einen oder mehreren Stücke des Speichers, wie geplant, zu Zeitpunkten befreit werden, von denen bekannt ist, dass sich die gegebene VSoC-Einheit unter einer starken Last bzw. Belastung befindet.

[0086] Gemäß den hierin offenbarten Ausführungsbeispielen kann die Überwachungseinheit **226** so

konfiguriert sein, dass sie verschiedene Metriken überwacht, um die Fehler-, Überzeichnungs- oder Leerlaufereignisse, die vorangehend beschrieben sind, zu bestimmen. Beispielsweise kann die Überwachungseinheit **226** so konfiguriert sein, dass sie die Metriken, wie beispielsweise Paritäts- oder Fehlerkorrekturcode- bzw. ECC-Fehler (ECC = Error-Correcting Code) zu überwachen, um ein Fehlerereignis zu bestimmen. Die Überwachungseinheit **226** kann Schwellenwerte auf die Paritäts- oder ECC-Fehler anwenden, um das Fehlerereignis zu bestimmen. Das Fehlerereignis kann in irgendeiner geeigneten Weise bestimmt werden. Beispielsweise können Ressourcen Hardwarefehler oder abnutzungsartige Indikatoren aufweisen, die zur Bestimmung des Fehlerereignisses verwendet werden können. Metriken, wie beispielsweise QoS-Statistiken, können durch die Überwachungseinheit **226** überwacht werden, um Überzeichnungs- oder Leerlaufereignisse zu bestimmen. Das dynamische Modifizieren der Ressourcenausrichtung kann ausgeführt werden, um es einer gegebenen virtuellen System-on-Chip-Einheit zu ermöglichen, spezifische QoS-Anforderungen zu erfüllen, wie beispielsweise einen silbernen Rang oder einen anderen geeigneten QoS-Rang.

[0087] Gemäß einem Ausführungsbeispiel kann die Prozessorvorrichtung **202** zumindest einen Verarbeitungskern (nicht gezeigt) aufweisen und zumindest einen Speicher (nicht gezeigt), der darauf gespeichert eine Sequenz von Anweisungen aufweist, die beim Laden in und Ausführen durch den zumindest einen Verarbeitungskern die Prozessorvorrichtung **202** veranlassen, die Ressourcenausrichtungseinheit **210**, die Konfigurationseinheit **216** und die Überwachungseinheit **226** zu implementieren. Gemäß dem anderen Ausführungsbeispiel kann die Prozessorvorrichtung **202** eine oder mehrere Anordnungen von Schaltungen aufweisen, wie dies beispielsweise in der U.S. Anmeldung Nr. 12/769,463, eingereicht am 28. April 2010, jetzt U.S. Patent Nr. 8,826, 271, offenbart ist, deren gesamte Lehren hierin durch Bezugnahme enthalten sind, und **Fig. 6**, nachfolgend offenbart, oder Äquivalente von diesen, um die Ressourcenausrichtungseinheit **210**, die Konfigurationseinheit **216** und die Überwachungseinheit **226** zu implementieren.

[0088] **Fig. 3** ist ein Blockdiagramm **300** eines beispielhaften Ausführungsbeispiels einer Ressourcenausrichtung **308**. Die Ressourcenausrichtung **308** kann eine Vielzahl von Zuordnungen **340a–k** zwischen der Vielzahl von Ressourcen **306a–m** und der Vielzahl der virtuellen System-on-Chip-Einheiten **304a–n** aufweisen. Um die Ressourcenausrichtung **308** dynamisch zu modifizieren, kann eine Ressourcenausrichtungseinheit, wie beispielsweise die Ressourcenausrichtungseinheit **110** der **Fig. 1** oder die Ressourcenausrichtungseinheit **210** der **Fig. 2**, die vorangehend offenbart sind, ferner konfiguriert sein,

um zumindest eine Zuordnung der Vielzahl von Zuordnungen **340a–k** ansprechend auf zumindest ein Ereignis, wie beispielsweise das zumindest eine Ereignis **114** der **Fig. 1** oder das zumindest eine Ereignis **214** der **Fig. 2**, die vorangehend offenbart sind, dynamisch modifiziert werden.

[0089] Die zumindest eine Zuordnung kann eine gegebene Ressource der Vielzahl von Ressourcen **306a–m** mit einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von System-on-Chip-Einheiten **304a–n** ausrichten. Beispielsweise ordnet die Zuordnung_{1,1} **304a** die VSoC₁ **304a** der Ressource₁ **306a** zu, die Zuordnung_{1,2} **304b** ordnet die VSoC₁ **304a** der Ressource₂ **306b** zu, die Zuordnung_{2,2} **304c** ordnet die VSoC₂ **304b** der Ressource₂ **206b** und die Zuordnung_{i,j} **304k** ordnet die VSoC_i **304i** der Ressource_j **306j** zu.

[0090] Das dynamische Modifizieren der zumindest einen Zuordnung kann die Ausrichtung der gegebenen Ressource mit zumindest einer virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten **304a–n** aufweisen, um das gegebene virtuelle System daran zu hindern, die gegebene Ressource einzusetzen und um zu ermöglichen, dass das zumindest eine andere virtuelle System die gegebene Ressource einsetzt. Beispielsweise kann das Modifizieren der zumindest einen Zuordnung das Entfernen der Zuordnung_{i,j} **304k** und das Hinzufügen der Zuordnung_{n,j} **304l** aufweisen, wodurch die VSoC_i **304i** daran gehindert wird, die Ressource_j **306j** zu verwenden, und wodurch ermöglicht wird, dass die VSoC_n **304n** die Ressource_j **306j** einsetzt.

[0091] Um die Ressourcenausrichtung **308** dynamisch zu modifizieren, kann die Ressourcenausrichtungseinheit, wie beispielsweise die Ressourcenausrichtungseinheit **110** der **Fig. 1** oder die Ressourcenausrichtungseinheit **210** der **Fig. 2**, die vorangehend offenbart sind, ferner so konfiguriert sein, dass sie zumindest eine Zuordnung zu der Ressourcenausrichtung **308** hinzufügen, wobei die zumindest eine Zuordnung eine Ressource der Vielzahl von Ressourcen **306a–m** mit einer virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten **304a–n** ausrichtet. Beispielsweise kann es das Hinzufügen der Zuordnung_{n,j} **304l** ermöglichen, dass die VSoC_n **304n** die Ressource_j **306j** einsetzt.

[0092] Die Ressourcenausrichtung **308** kann eine Vielzahl von Zuordnungen zwischen der Vielzahl von Ressourcen **306a–m** und der Vielzahl von virtuellen System-on-Chip-Einheiten **304a–n** aufweisen, wie beispielsweise die Vielzahl der Zuordnungen **340a–k**, und kann zur dynamischen Modifizierung der Ressourcenausrichtung **308** das Entfernen von zumindest einer Zuordnung aus der Vielzahl von Zuordnungen **340a–k**, wie beispielsweise die Zuordnung_{i,j} **304k**, aufweisen.

[0093] Die Ressourcenausrichtung **308** kann es mehreren virtuellen System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten **304a–n** ermöglichen, eine gegebene Ressource der Vielzahl von Ressourcen **306a–m** zu teilen. Beispielsweise ermöglichen es die Zuordnung_{1,2} **340b** und die Zuordnung_{2,2} **340c** der Ressourcenausrichtung **308**, dass die Ressource₂ **306b** von der VSoC₁ **304a** und der VSoC₂ **304b** gemeinsam genutzt bzw. geteilt wird.

[0094] Die mehreren virtuellen System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten **304a–n** können jeweils so konfiguriert werden, dass sie die gegebene Ressource basierend auf einem entsprechenden Nutzungsprozensatz verwenden, der dem entsprechenden virtuellen System für die gegebene Ressource zugewiesen ist. Der Nutzungsprozensatz kann eine Funktion eines Typs der gegebenen Ressource, eines Typs der Anwendung, die auf einer entsprechenden System-on-Chip-Einheit läuft oder einer Kombination dieser sein.

[0095] Der Nutzungsprozensatz kann durch die zugehörige virtuelle System-on-Chip-Einheit gesteuert werden. Der Nutzungsprozensatz kann durch eine virtuelle Maschinenüberwachung bzw. VMM (VMM = Virtual Machine Monitor) (nicht gezeigt) überwacht werden, die ebenfalls in austauschbarer Weise hierin als ein Hypervisor bezeichnet, der die entsprechende virtuelle System-on-Chip-Einheit zwingen kann, die Verwendung der gegebenen Ressource basierend auf einer Aufpasservorrichtung preiszugeben.

[0096] Die Ressourcenausrichtung **308** kann es einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ermöglichen, eine gegebene Ressource exklusiv zu verwenden. Beispielsweise kann die Ressource₁ **306a** eine ungeteilte Ressource sein, wie beispielsweise ein I/O-Anschluss eines bestimmten Typs, oder irgendeine andere geeignete, ungeteilte Ressource, und die Zuordnung_{1,1} **340a** kann es der VSoC₁ **304n** ermöglichen, die Ressource₁ **306a** exklusiv zu verwenden.

[0097] Fig. 4 ist ein Blockdiagramm **400** eines anderen beispielhaften Ausführungsbeispiels einer Ressourcenausrichtung **408**. Die Ressourcenausrichtung **408** kann eine Ressourcenausrichtungstabelle sein, die eine Vielzahl von Einträgen **460a–460n** aufweist, die jeweils eine eindeutige virtuelle System-on-Chip-Einheitskennung **462** mit einer Ressourcenkennung **408** assoziieren. Beispielsweise kann die Vielzahl der Einträge **460a–460n** die eindeutige virtuelle System-on-Chip-Einheitskennung **466a–466n** jeweils mit den Ressourcenkennungen **468a–468n** assoziieren.

[0098] Die eindeutigen Kennungen **466a–466n** der virtuellen System-on-Chip-Einheiten könne jeweils eine virtuelle System-on-Chip-Einheit einer Vielzahl von virtuellen System-on-Chip-Einheiten, wie beispielsweise der Vielzahl von virtuellen System-on-Chip-Einheiten **104a–n**, **204a–n** und **304a–n**, der Fig. 1, Fig. 2 bzw. Fig. 3, wie sie vorangehend offenbart sind, identifizieren. Die Ressourcenkennungen **468a–468n** können anzeigen, welche der Vielzahl von Ressourcen, wie beispielsweise die Ressourcen **106a–106m**, **206a–206m** und **306a–306m** der Fig. 1, Fig. 2 bzw. Fig. 3 durch die entsprechende eine oder die entsprechenden mehreren virtuellen System-on-Chip-Einheiten genutzt werden können, die durch die eindeutigen Kennungen **466a–466n** der virtuellen System-on-Chip-Einheiten identifiziert werden.

[0099] Beispielsweise kann der Eintrag **460b** der Ressourcenausrichtung **408** die virtuelle Systemkennung **466b** mit der Ressourcenkennung **468b** assoziieren. Gemäß einem Ausführungsbeispiel können die Ressourcenkennungen **468a–468n** Bitmaps aufweisen, wobei jedes Bit in der Bitmap einen Ausrichtungsindikator für eine entsprechende Ressource vorsieht; die Ressourcenkennungen können jedoch in irgendeiner geeigneten Art und Weise implementiert werden, die die virtuellen System-on-Chip-Einheiten mit Ressourcen ausrichtet. Jedes Bit der Bitmap der Ressourcenkennung kann hierin in austauschbarer Weise als ein Ressourcenausrichtungsindikator bezeichnet werden.

[0100] Jedes Bit einer Bitmap einer Ressourcenkennung, wie beispielsweise die Ressourcenkennungen **468a–468n**, die mit einer Kennung einer virtuellen System-on-Chip-Einheit, wie beispielsweise den Kennungen **460a–460n** der virtuellen System-on-Chip-Einheiten assoziiert ist, das einen ersten Zustand aufweist, kann eine entsprechende Ressource, die mit dem Bit assoziiert ist, mit der VSoC zuordnen, die mit der Kennung der virtuellen System-on-Chip-Einheit assoziiert ist, d. h. die entsprechende Ressource ist mit der VSoC ausgerichtet. Jedes Bit der Bitmap, das einen zweiten Zustand aufweist, kann reflektieren, dass keine Zuordnung zwischen der entsprechenden Ressource und der VSoC existiert, die mit der Kennung der virtuellen System-on-Chip-Einheit assoziiert ist, d. h. die entsprechende Ressource und die VSoC sind nicht ausgerichtet. Beispielsweise kann Bit **470** der Bitmap **468a** verwendet werden, um die virtuelle System-on-Chip-Einheit, die mit der Kennung **466a** der virtuellen System-on-Chip-Einheit assoziiert ist, mit der Ressource auszurichten, die mit einer Bitposition von Bit **470** assoziiert ist. Das Bit **470**, das einen ersten Zustand von „1“ aufweist, kann die virtuelle System-on-Chip-Einheit mit der Ressource ausrichten, wodurch ermöglicht wird, dass die virtuelle System-on-Chip-Einheit die Ressource verwendet, wobei das Bit **470** mit ei-

nem zweiten Zustand von „0“ die virtuelle System-on-Chip-Einheit daran hindern kann, die Ressource zu verwenden. Eine Ressource kann von einer virtuellen System-on-Chip-Einheit zu einer anderen „bewegt“ werden, indem ein entsprechendes Bit in der Bitmap modifiziert wird.

[0101] Beispielsweise können Bit **472** und Bit **474** der Ressourcenkennungen **468b** bzw. **468c** jeweils mit einer bestimmten Ressource assoziiert sein. Die bestimmte Ressource kann mit einer Bitposition der Bits **472** und **474** assoziiert sein. Das Modifizieren von Bit **472** durch Verändern seines Werts von „1“ zu „0“ kann die Ressourcenausrichtung für die virtuelle System-on-Chip-Einheit, die mit der Kennung **460b** der virtuellen System-on-Chip-Einheit assoziiert ist verändern, so dass sie nicht mehr auf die bestimmte Ressource zugreifen kann. Das Modifizieren von Bit **474** durch Verändern seines Werts von „0“ auf „1“ kann die Ressourcenausrichtung für die virtuelle System-on-Chip-Einheit, die mit der Kennung **460c** der virtuellen System-on-Chip-Einheit assoziiert ist, so verändern, dass sie imstande ist, auf die bestimmte Ressource zuzugreifen. Insofern ist die bestimmte Ressource effektiv (d. h. nicht physisch) von einer virtuellen System-on-Chip-Einheit zu einer anderen „bewegt“ worden.

[0102] Basierend auf einem Ressourcentyp, der mit der bestimmten Ressource assoziiert ist, können die hierin offenbarten Ausführungsbeispiele eine atomare Aktualisierung bzw. ein Atomic-Update an einem Ressourcenausrichtungsindikator vorsehen, der mit der bestimmten Ressource übereinstimmt. Beispielsweise kann das Modifizieren der Bits **472** und **474** der entsprechenden Ressourcenkennungen **468b** und **468c**, wie vorangehend offenbart, das atomare Ausführen der Modifikationen aufweisen, so dass Modifikationen an den Werten der Bits **472** und **474** gleichzeitig sichtbar gemacht werden für die entsprechenden VSoC-Einheiten, die mit den Ressourcenkennungen **468b** und **468c** assoziiert sind, die die Bits **472** und **474** aufweisen. Das Atomic-Update kann einen potentiellen Konflikt zwischen unterschiedlichen VSoC-Einheiten verhindern, die jeweils einen exklusiven Zugriff auf die bestimmte Ressource erfordern.

[0103] Gemäß den hierin offenbaren Ausführungsbeispielen können die Ressourcenausrichtungsindikatoren, entsprechend einer gleichen Ressource, die mit einem nicht geteilten Ressourcentyp assoziiert ist, wie beispielsweise einem Speicherort oder einem I/O-Anschluss, oder irgendeinem anderen geeigneten Ressourcentyp, der in einer exklusiven Weise genutzt werden kann, atomar bzw. durch ein Atomic-Update aktualisiert werden, während Ressourcenausrichtungsindikatoren, die einer gleichen Ressource entsprechen, die einen geteilten Ressourcentyp aufweist, wie beispielsweise einen Verarbeitungskern oder irgendeinen anderen geeigneten, geteilten

Ressourcentyp, auf einer individuellen Basis modifiziert werden kann. Es sollte erkannt werden, dass Beispiele für geteilte und nicht geteilte Ressourcentypen die spezifischen Beispiele der Ressourcentypen, die geteilt oder nicht geteilt werden sollen, nicht beschränken. Beispielsweise kann in einigen Fällen ein I/-Anschluss eine geteilte Ressource sein, während ein Verarbeitungskern eine nicht geteilte Ressource sein kann.

[0104] Gemäß den hierin offenbarten Ausführungsbeispielen kann eine Kennung einer virtuellen System-on-Chip-Einheit, wie beispielsweise die Kennung **462** einer virtuellen System-on-Chip-Einheit basierend auf Extraktionsfeldern von einem empfangenen Paket (nicht gezeigt) bestimmt werden. Die extrahierten Felder können verwendet werden, um einen Schlüssel zu bilden, wie beispielsweise einen 5-Tupel-Schlüssel, der zur Indexierung in einer Nachschlagtabelle bzw. LUT (LUT = Look-Up Table) (nicht gezeigt) verwendet werden kann, die Schlüssel Kennungen virtuellen System-on-Chip-Einheiten zuordnet. Insofern kann das empfangene Paket für eine gegebene VSoC-Einheit basierend auf der Kennung **462** der virtuellen System-on-Chip-Einheit vorgesehen sein, die in der LUT für den Schlüssel gefunden wird. Unter Verwendung der Kennung **462** der virtuellen System-on-Chip-Einheit, die in der LUT für den Schlüssel gefunden wird, kann die entsprechende Ressourcenkennung **464** für die gegebene VSoC identifiziert werden. Die entsprechende Ressourcenkennung **464** zeigt an, welche Ressourcen durch die gegebene VSoC-Einheit eingesetzt werden, wie vorangehend offenbart.

[0105] Während die gegebene VSoC-Einheit eine bestimmte Ressource zur Verarbeitung des empfangenen Pakets einsetzt, kann zumindest ein Ereignis bewirken, dass die Ressourcenausrichtung **408** so modifiziert wird, dass die bestimmte Ressource nicht mehr mit der gegebenen VSoC-Einheit ausgerichtet ist. Insofern kann die Konfigurationseinheit **216** die modifizierte Ressourcenausrichtung **218** detektieren und das Anwenden der Konfigurationsaktualisierung **221** verzögern, die andernfalls die gegebene VSoC-Einheit daran hindern würde, die bestimmte Ressource zu nutzen, bis die bestimmte Ressource nicht mehr in Verwendung durch die gegebene VSoC-Einheit ist oder ein vorbestimmter Zeitwert ausgelaufen ist.

[0106] Fig. 5 ist ein Flussdiagramm eines beispielhaften Ausführungsbeispiels eines Verfahrens (**500**). Das Verfahren kann Starten (**502**) und eine Vielzahl von virtuellen System-on-Chip-Einheiten einer Prozessorvorrichtung konfigurieren, um Ressourcen einer Vielzahl von Ressourcen gemäß einer Ressourcenausrichtung zwischen der Vielzahl von virtuellen System-on-Chip-Einheiten und der Vielzahl von Ressourcen zu nutzen (**504**). Das Verfahren kann die

Ressourcenausrichtung dynamisch modifizieren, und zwar ansprechend auf zumindest ein Ereignis (**508**) und das Verfahren endet (**508**) anschließend in dem beispielhaften Ausführungsbeispiel.

[0107] Gemäß den hierin offenbarten Ausführungsbeispielen, kann eine Sicherheitsanwendung (nicht gezeigt) die Prozessorvorrichtung **102** oder **202** aufweisen. Die Prozessorvorrichtung **102** oder **202** kann ein Netzdienstprozessor sein. Die Sicherheitsanwendung kann ein eigenständiges System sein, das Pakete, die bei einer Netzwerkschnittstelle empfangen wurden, zu einer anderen Netzwerkschnittstelle umlenkt und kann eine Vielzahl von Sicherheitsfunktionen an den empfangenen Paketen ausführen, bevor die Pakete weitergeleitet werden. Beispielsweise kann die Sicherheitsanwendung verwendet werden, um eine Sicherheitsverarbeitung an den Paketen auszuführen, die in einem WAN (WAN = Wide Area Network) oder irgendeinem anderen geeigneten Netzwerk empfangen wurden, bevor die verarbeiteten Pakete an ein LAN (LAN = Local Area Network) oder irgendein anderes geeignetes Netzwerk weitergeleitet werden.

[0108] Die Prozessorvorrichtung **102** oder **202** kann so konfiguriert sein, dass sie L2–L7-Schichtprotokolle eines OSI-Netzwerks (OSI = Open System Interconnection), die in den empfangenen Paketen eingekapselt sind, verarbeitet. Wie Fachleuten des Gebiets gut bekannt ist, definiert das OSI-Referenzmodell sieben Netzwerkprotokollschichten (L1–L7). Die physische Schicht (L1) repräsentiert die tatsächliche Schnittstelle, elektrisch und physisch, die eine Prozessorvorrichtung mit einem Übertragungsmedium verbindet. Die Datenverbindungsschicht (L2) führt die Aufteilung der Daten in Rahmen bzw. das Daten-Framing aus. Die Netzwerkschicht (L3) formatiert die Daten in Pakete. Die Transportschicht (L4) führt den Transport von Ende zu Ende aus. Die Session- bzw. Sitzungsschicht (L5) verwaltet die Kommunikationen zwischen Vorrichtungen, beispielsweise ob die Kommunikation Halb-Duplex oder Voll-Duplex ist. Die Präsentationsschicht (L6) verwaltet die Datenformatierung und -präsentation, beispielsweise Syntax, Steuercodes, spezielle Graphiken und Buchstabensätze. Die Anwendungsschicht (L7) ermöglicht die Kommunikationen zwischen den Nutzern, beispielsweise die Dateiübertragung und Email.

[0109] Die Prozessorvorrichtung **102** oder **202** kann den Arbeitsgang (z. B. die Paketverarbeitungsvorgänge) für Netzwerkprotokolle der hohen Ebene festlegen und aneinanderreihen, beispielsweise L4–L7, und ermöglichen, dass die Verarbeitung der Netzwerkprotokolle höherer Ebene bei den empfangenen Paketen ausgeführt wird, um die Pakete mit Übertragungsgeschwindigkeit weiterzuleiten. Durch die Verarbeitung der Protokolle zur Weiterleitung der Pakete mit Übertragungsgeschwindigkeit, verlangsamt die

Prozessorvorrichtung **102** oder **202** die Netzwerkdatenübertragungsrate nicht. Die Prozessorvorrichtung **102** oder **202** kann Pakete von Netzwerkschnittstelle (nicht gezeigt) empfangen, die physische Hardware-schnittstellen sein können und kann die Verarbeitung der L2–L7-Netzwerkprotokolle bei den empfangenen Paketen ausführen. Die Prozessorvorrichtung **102** oder **202** kann nachfolgend die empfangenen Pakete durch die Netzwerkschnittstelle zu einem anderen Hop in dem Netzwerk, einer finalen Destination oder durch einen anderen Bus zur weiteren Verarbeitung durch einen Host-Prozessor weiterleiten. Eine Vielzahl von virtuellen System-on-Chip-Einheiten, wie beispielsweise die Vielzahl von virtuellen System-on-Chip-Einheiten **104a–n** oder die Vielzahl der virtuellen System-on-Chip-Einheiten **204a–n** kann Anwendungen zur Verarbeitung der Netzwerksicherheitsprotokolle, wie beispielsweise Firewall, Anwendungsfirewall, VPN (VPN = Virtual Private Network) einschließlich IP-Sicherheit bzw. IPSec (IPSec = IP Security) und/der SSL (SSL = Secure Sockets Layer), IDS (IDS = Intrusion Detection System), Anti-Virus (AV) oder irgendeinem anderen geeigneten Netzwerkprotokoll.

[0110] Die Vielzahl der virtuellen System-on-Chip-Einheiten **104a–n** oder **204a–n** kann eine hohe Anwendungsleistungsfähigkeit unter Verwendung einer Vielzahl von Verarbeitungskernen liefern, die mit der Vielzahl der virtuellen System-on-Chip-Einheiten **104a–n** oder **204a–n** ausgerichtet sind. Jeder der Verarbeitungskerne kann dem Ausführen von Datenebenen-, Steuerebenenvorgängen oder Kombinationen von diesen fest zugeordnet sein. Ein Datenebenenvorgang kann Paketvorgänge zum Weiterleiten von Paketen aufweisen. Ein Steuerebenenvorgang kann die Verarbeitung von Teilen von komplexen Protokollen höherer Ebenen, wie beispielsweise Internet Protocol Security (IPSec), Transmission Control Protocol (TCP), Secure Sockets Layer (SSL) oder irgendeinem anderen geeigneten Protokoll höherer Ebenen aufweisen. Der Datenebenenvorgang kann die Verarbeitung von anderen Teilen dieser komplexen Protokolle höherer Ebene aufweisen.

[0111] Gemäß den hierin offenbarten Ausführungsbeispielen können Ressourcen, wie beispielsweise die Vielzahl der Verarbeitungskerne, Speicher, Eingabe-/Ausgabeanschlüsse etc. dynamisch einer oder mehreren virtuellen System-on-Chip-Einheiten während der Laufzeit zugewiesen werden. Die Ressourcenzuweisungen können dynamisch innerhalb mehrerer virtuellen System-on-Chip-Einheiten neu zugewiesen werden, und zwar basierend auf zumindest einem Ereignis, wie vorangehend offenbart.

[0112] Die Vielzahl der Verarbeitungskerne kann virtuellen System-on-Chip-Einheiten zugewiesen werden, die Datenebenen- oder Steuerebenenanwendungen unterstützen. Ressourcen können innerhalb

dieser virtuellen System-on-Chip-Einheiten, die der Datenebene zugewiesen sind, neu zugewiesen werden. Beispielsweise kann ein erster Satz von Ressourcen als für die Datenebenenverwendung verfügbar spezifiziert werden und von einer Datenebenen-VSoC-Einheit zu einer anderen Datenebenen-VSoC-Einheit, z. B. Weiterleitungs-, IDS- oder AV-Typ-VSoC-Einheiten, dynamisch zugewiesen werden. In ähnlicher Weise kann ein zweiter Satz von Ressourcen als für die Steuerebenenverwendung verfügbar spezifiziert werden und der zweite Satz der Ressourcen kann dynamisch von einer Steuerebenen-VSoC-Einheit zu einer anderen Steuerebenen-VSoC-Einheit zugewiesen werden. Gemäß den hierin offenbarten Ausführungsbeispielen können Ressourcen VSoC-Einheiten dynamisch zugewiesen werden.

[0113] Fig. 6 ist ein Blockdiagramm eines Beispiels des Innenaufbaus eines Computers **600**, in dem verschiedene Ausführungsbeispiele der vorliegenden Erfindung implementiert werden können. Der Computer **600** enthält einen Systembus **602**, wobei ein Bus ein Satz von Hardwareleitungen ist, die für die Datenübertragung zwischen den Komponenten eines Computers oder Verarbeitungssystems verwendet werden. Der Systembus **602** ist im Wesentlichen eine gemeinsam genutzte bzw. geteilte Leitung, die unterschiedliche Elemente eines Computersystems (z. B. Prozessor, Plattenspeicher, Speicher, Eingabe-/Ausgabeanschlüsse, Netzwerkanschlüsse etc.), die die Übertragung von Information zwischen den Elementen ermöglichen, verbindet. Gekoppelt mit dem Systembus **602** dient eine I/O-Vorrichtungsschnittstelle **604** dem Verbinden von unterschiedlichen Eingabe- und Ausgabevorrichtungen (z. B. Tastatur, Maus, Anzeigen, Drucker, Lautsprecher etc.) mit dem Computer **600**. Eine Netzwerkschnittstelle **606** ermöglicht es dem Computer **600**, sich mit verschiedenen anderen Vorrichtungen zu verbinden, die an ein Netzwerk angeschlossen sind. Der Speicher **608** sieht eine volatile bzw. flüchtige Speicherung von Computersoftwareanweisungen **610** und Daten **612** vor, die zur Implementierung der Ausführungsbeispiele der vorliegenden Erfindung verwendet werden können. Die zentrale Prozessor- bzw. Verarbeitungseinheit **618** ist ebenfalls mit dem Systembus **602** gekoppelt und sieht die Ausführung der Computeranweisungen vor.

[0114] Weitere beispielhafte Ausführungsbeispiele, die hierin offenbart sind, können unter Verwendung eines Computerprogrammprodukts konfiguriert sein, beispielsweise können Steuerungen durch Software zur Implementierung beispielhafter Ausführungsbeispiele programmiert sein. Ferner können beispielhafte Ausführungsbeispiele ein nicht-flüchtiges, computerlesbares Medium aufweisen, das Anweisungen enthält, die durch einen Prozessor ausgeführt werden können und beim Laden und Ausführen den Prozessor veranlassen, die hierin beschriebenen Verfahren abzuschließen. Es sei bemerkt, dass Elemente

der Block- und Flussdiagramme, wie beispielsweise die Ressourcenausrichtungseinheit **110** oder **210**, die Konfigurationseinheit **216** und die Überwachungseinheit **226** oder irgendwelche anderen Elemente der Block- und Flussdiagramme, die hierin offenbart sind, durch Software, Hardware, wie beispielsweise eine oder mehrere Anordnungen von Schaltungen, die in U.S. Anmeldung Nr. 12/769,462, eingereicht am 28. April 2010, jetzt U.S. Patent Nr. 8,826,271, deren Lehren hierin durch Bezugnahme enthalten sind, und Fig. 6, vorangehend offenbart oder Entsprechungen dieser, und/oder durch Firmware, eine Kombination von diesen oder andere ähnliche Implementierungen, die in der Zukunft bestimmt werden, implementiert werden können. Zusätzlich können die Elemente der Block- und Flussdiagramme, die hierin beschrieben sind, kombiniert oder in irgendeiner Weise durch Software, Hardware oder Firmware kombiniert oder unterteilt werden. Bei Implementierung durch Software, kann die Software in irgendeiner Sprache geschrieben sein, die die hierin offenbarten, beispielhaften Ausführungsbeispiele unterstützen kann. Die Software kann in irgendeiner Form von Computer, lesbarem Medium, wie beispielsweise Direktzugriffsspeicher bzw. RAM (RAM = Random Access Memory), Lesespeicher bzw. ROM (ROM = Read-Only Memory), CD-ROM (CD-ROM = Compact Disk Read-Only Memory) usw. gespeichert sein. Im Betrieb kann ein Universal- oder anwendungsspezifischer Prozessor oder Verarbeitungskern die Software in einer in der Technik gut verstandenen Weise laden und ausführen. Es sei bemerkt, dass ferner die Block- und Flussdiagramme mehr oder weniger Elemente aufweisen können, in unterschiedlicher Weise angeordnet oder ausgerichtet sein können oder in unterschiedlicher Weise repräsentiert werden können. Es sei bemerkt, dass die Implementierung die Block-, Fluss- und/oder Netzwerkdiagramme und die Anzahl der Block- und Flussdiagramme, die die Ausführung der hierin offenbarten Ausführungsbeispiele darstellen, diktieren kann.

[0115] Während diese Erfindung in bestimmter Weise gezeigt und unter Bezugnahme auf beispielhafte Ausführungsbeispiele dieser beschrieben wurde, sollten Fachleute des Gebiets erkennen, dass verschiedene Veränderungen in der Form und den Details hierin vorgenommen werden können, ohne den Umfang bzw. Rahmen der Erfindung zu verlassen, wie er durch die beigefügten Ansprüche umspannt wird.

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 8826271 [0060, 0087, 0114]

Patentansprüche

1. Prozessorvorrichtung, die Folgendes aufweist: eine Vielzahl von virtuellen System-on-Chip-Einheiten, die konfiguriert sind, um Ressourcen einer Vielzahl von Ressourcen gemäß einer Ressourcenausrichtung zwischen der Vielzahl von virtuellen System-on-Chip-Einheiten und der Vielzahl der Ressourcen zu nutzen; und eine Ressourcenausrichtungseinheit, die konfiguriert ist, um die Ressourcenausrichtung ansprechend auf zumindest ein Ereignis dynamisch zu modifizieren.

2. Prozessorvorrichtung gemäß Anspruch 1, wobei die Ressourcenausrichtungseinheit ferner konfiguriert ist, um die Ressourcenausrichtung dynamisch zu modifizieren, um einen Durchsatz der Prozessorvorrichtung ansprechend auf das zumindest eine Ereignis herbeizuführen.

3. Prozessorvorrichtung gemäß Anspruch 1, die ferner eine Konfigurationseinheit aufweist, die betriebsmäßig mit der Ressourcenausrichtungseinheit gekoppelt ist, und die konfiguriert ist, um die modifizierte Ressourcenausrichtung ansprechend auf zumindest eine Modifikation an der Ressourcenausrichtung dynamisch anzuwenden.

4. Prozessorvorrichtung gemäß Anspruch 3, wobei die Konfigurationseinheit ferner konfiguriert ist, um zu detektieren, dass die Ressourcenausrichtungseinheit die Ressourcenausrichtung modifiziert hat.

5. Prozessorvorrichtung gemäß Anspruch 3, wobei die Konfigurationseinheit ferner konfiguriert ist, um eine Kommunikation von der Ressourcenausrichtungseinheit zu empfangen, die anzeigt, dass die Ressourcenausrichtungseinheit die Ressourcenausrichtung modifiziert hat.

6. Prozessorvorrichtung gemäß Anspruch 3, wobei die Konfigurationseinheit zur dynamischen Anwendung der modifizierten Ressourcenausrichtung ferner konfiguriert ist, um eine Konfiguration der Prozessorvorrichtung zu aktualisieren, um die Vielzahl der virtuellen System-on-Chip-Einheiten durchzusetzen, um die Ressourcen gemäß der modifizierten Ressourcenausrichtung zu nutzen.

7. Prozessorvorrichtung gemäß Anspruch 3, wobei die zumindest eine Modifizierung eine Modifizierung an einer Ausrichtung zwischen einem gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten und einer gegebenen Ressource der Vielzahl von Ressourcen aufweist, und wobei die Konfigurationseinheit ferner konfiguriert ist, um die zumindest eine Modifizierung basierend auf der abtretenden Verwendung der gegebenen Ressource oder basierend auf einem Auslau-

fen eines vorbestimmten Zeitwerts, der auf diese angewendet wird, anwendet.

8. Prozessorvorrichtung gemäß Anspruch 1, die ferner eine Überwachungseinheit aufweist, die betriebsmäßig mit der Ressourcenausrichtungseinheit gekoppelt ist, wobei die Überwachungseinheit konfiguriert ist, um auf zumindest einen Vorgang des zumindest einen Ereignisses zu warten und den zumindest einen Vorgang des zumindest einen Ereignisses an die Ressourcenausrichtungseinheit zu kommunizieren, um auszulösen, dass die Ressourcenausrichtungseinheit die Ressourcenausrichtung dynamisch modifiziert.

9. Prozessorvorrichtung gemäß Anspruch 8, wobei zum Warten auf den zumindest einen Vorgang des zumindest einen Ereignisses, die zumindest eine Überwachungseinheit ferner konfiguriert ist, um einen Zustand von zumindest einer Ressource der Vielzahl von Ressourcen oder zumindest einen virtuellen Systemzustand der Vielzahl von virtuellen System-on-Chip-Einheiten zu überwachen.

10. Prozessorvorrichtung gemäß Anspruch 9, wobei der Zustand der zumindest einen Ressource der Vielzahl von Ressourcen einen Fehlerzustand, einen Nutzungszustand oder eine Kombination von diesen aufweist.

11. Prozessorvorrichtung gemäß Anspruch 9, wobei der zumindest eine virtuelle Systemzustand der Vielzahl von virtuellen System-on-Chip-Einheiten einen Fehlerzustand, einen Nutzungszustand oder eine Kombination von diesen aufweist.

12. Prozessorvorrichtung gemäß Anspruch 1, wobei: die Ressourcenausrichtung eine Vielzahl von Zuordnungen zwischen der Vielzahl von Ressourcen und der Vielzahl von virtuellen System-on-Chip-Einheiten aufweist; und zur dynamischen Modifizierung der Ressourcenausrichtung die Ressourcenausrichtungseinheit ferner konfiguriert ist, um zumindest eine Zuordnung der Vielzahl von Zuordnungen ansprechend auf das zumindest eine Ereignis dynamisch zu modifizieren.

13. Prozessorvorrichtung gemäß Anspruch 12, wobei: die zumindest eine Zuordnung eine gegebene Ressource der Vielzahl von Ressourcen mit einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ausrichtet; und das dynamische Modifizieren der zumindest einen Zuordnung das Ausrichten der gegebenen Ressource mit einer anderen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten aufweist, um die gegebene virtuelle System-

on-Chip-Einheit daran zu hindern, dass sie die gegebene Ressource einsetzt und um zu ermöglichen, dass die zumindest eine andere virtuelle System-on-Chip-Einheit die gegebene Ressource einsetzt.

14. Prozessorvorrichtung gemäß Anspruch 1, wobei zum dynamischen Modifizieren der Ressourcenausrichtung die Ressourcenausrichtungseinheit ferner konfiguriert ist, um zumindest eine Zuordnung zu der Ressourcenausrichtung hinzuzufügen, wobei die zumindest eine Zuordnung eine Ressource der Vielzahl von Ressourcen mit einer virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ausrichtet.

15. Prozessorvorrichtung gemäß Anspruch 1, wobei:
die Ressourcenausrichtung eine Vielzahl von Zuordnungen zwischen der Vielzahl von Ressourcen und der Vielzahl von virtuellen System-on-Chip-Einheiten aufweist; und
das dynamische Modifizieren der Ressourcenausrichtung das Entfernen von zumindest eine Zuordnung aus der Vielzahl von Zuordnungen aufweist.

16. Prozessorvorrichtung gemäß Anspruch 1, wobei die Ressourcenausrichtung ermöglicht, dass mehrere virtuelle System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten eine gegebene Ressource der Vielzahl von Ressourcen teilen.

17. Prozessorvorrichtung gemäß Anspruch 16, wobei die mehreren virtuellen System-on-Chip-Einheiten der Vielzahl von virtuellen System-on-Chip-Einheiten jeweils konfiguriert sind, um die gegebene Ressource basierend auf einem entsprechenden Nutzungsprozentsatz zu verwenden, der der entsprechenden virtuellen System-on-Chip-Einheit für die gegebene Ressource zugewiesen bzw. alloziiert ist.

18. Prozessorvorrichtung gemäß Anspruch 1, wobei es die Ressourcenausrichtung einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von System-on-Chip-Einheiten ermöglicht, eine gegebene Ressource exklusiv zu verwenden.

19. Prozessorvorrichtung gemäß Anspruch 1, wobei das zumindest eine Ereignis ein externes Ereignis aufweist, das außerhalb der Prozessorvorrichtung passiert.

20. Prozessorvorrichtung gemäß Anspruch 1, wobei das zumindest eine Ereignis ein im Voraus eingeplantes Ereignis aufweist, das auf einer Tageszeit basiert.

21. Prozessorvorrichtung gemäß Anspruch 1, wobei das zumindest eine Ereignis ein Fehlerereig-

nis aufweist, das eine Fehlfunktion einer gegebenen Ressource der Vielzahl von Ressourcen anzeigt.

22. Prozessorvorrichtung gemäß Anspruch 1, wobei das zumindest eine Ereignis ein Überzeichnungsereignis aufweist, das anzeigt, dass eine Ressource der Vielzahl von Ressourcen überzeichnet ist oder anzeigt, dass zumindest eine virtuelle System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten überzeichnet ist.

23. Prozessorvorrichtung gemäß Anspruch 1, wobei das zumindest eine Ereignis ein Leerlaufereignis aufweist, das anzeigt, dass eine gegebene Ressource der Vielzahl von Ressourcen, die mit einer gegebenen virtuellen System-on-Chip-Einheit der Vielzahl von virtuellen System-on-Chip-Einheiten ausgerichtet ist, einen Nutzungsprozentsatz für die gegebene System-on-Chip-Einheit aufweist, der unterhalb eines Schwellenwerts liegt.

24. Prozessorvorrichtung gemäß Anspruch 1, wobei die Ressourcenausrichtung dynamisch modifiziert wird, um einen Durchsatzverlust zu verhindern, der andernfalls durch das zumindest eine Ereignis bewirkt worden wäre.

25. Verfahren, das Folgendes aufweist:
Konfigurieren einer Vielzahl von virtuellen System-on-Chip-Einheiten einer Prozessorvorrichtung, um Ressourcen einer Vielzahl von Ressourcen gemäß einer Ressourcenausrichtung zwischen der Vielzahl von virtuellen System-on-Chip-Einheiten und der Vielzahl von Ressourcen zu nutzen; und
dynamisches Modifizieren der Ressourcenausrichtung ansprechend auf zumindest ein Ereignis.

26. Nicht-transitorisches, computerlesbares Medium, das eine darauf codierte Abfolge von Anweisungen aufweist, die beim Laden und Ausführen durch eine Prozessorvorrichtung bewirken, dass die Prozessorvorrichtung das Verfahren gemäß Anspruch 25 ausführt.

Es folgen 6 Seiten Zeichnungen

Anhängende Zeichnungen

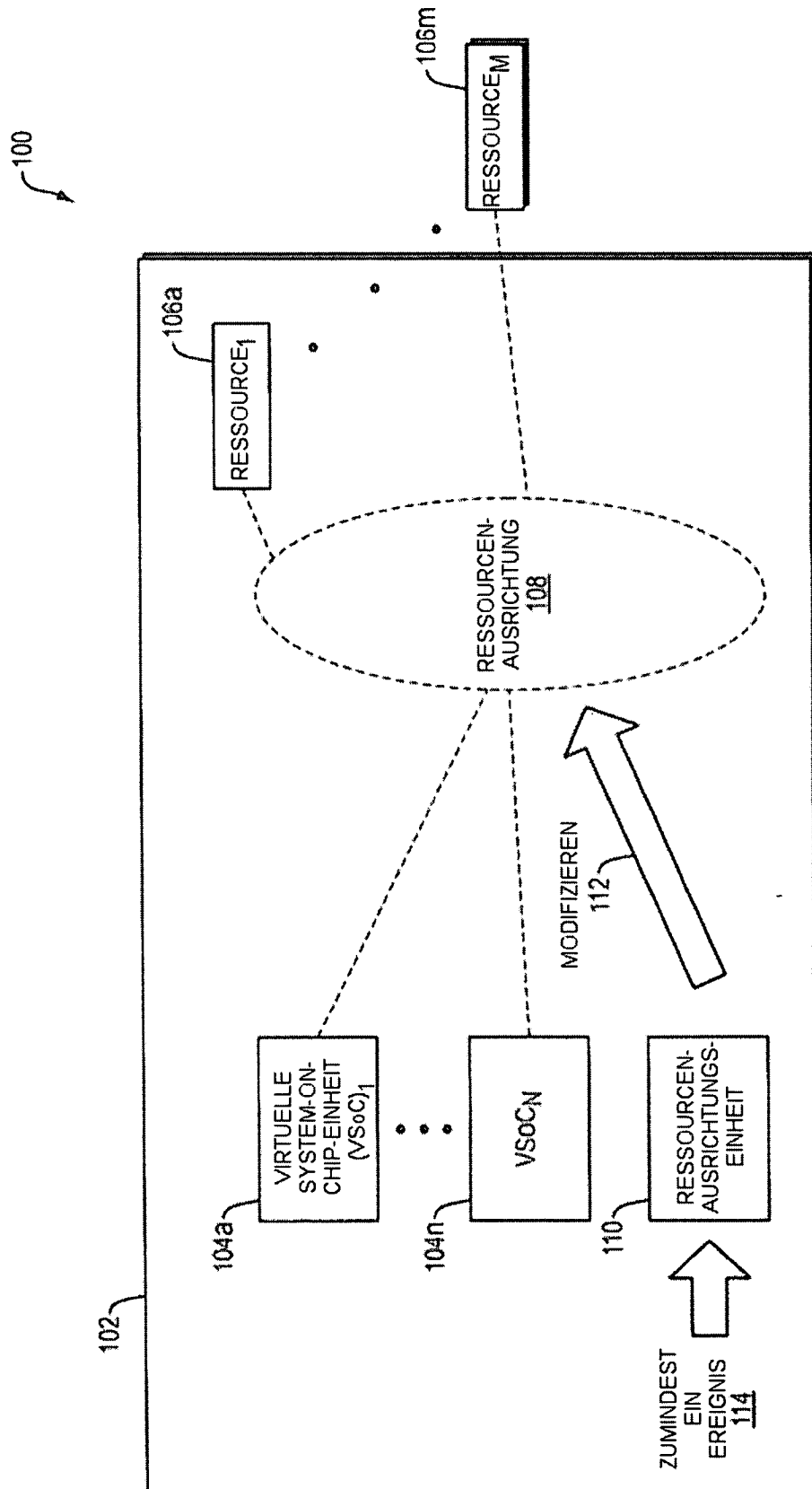


FIG. 1

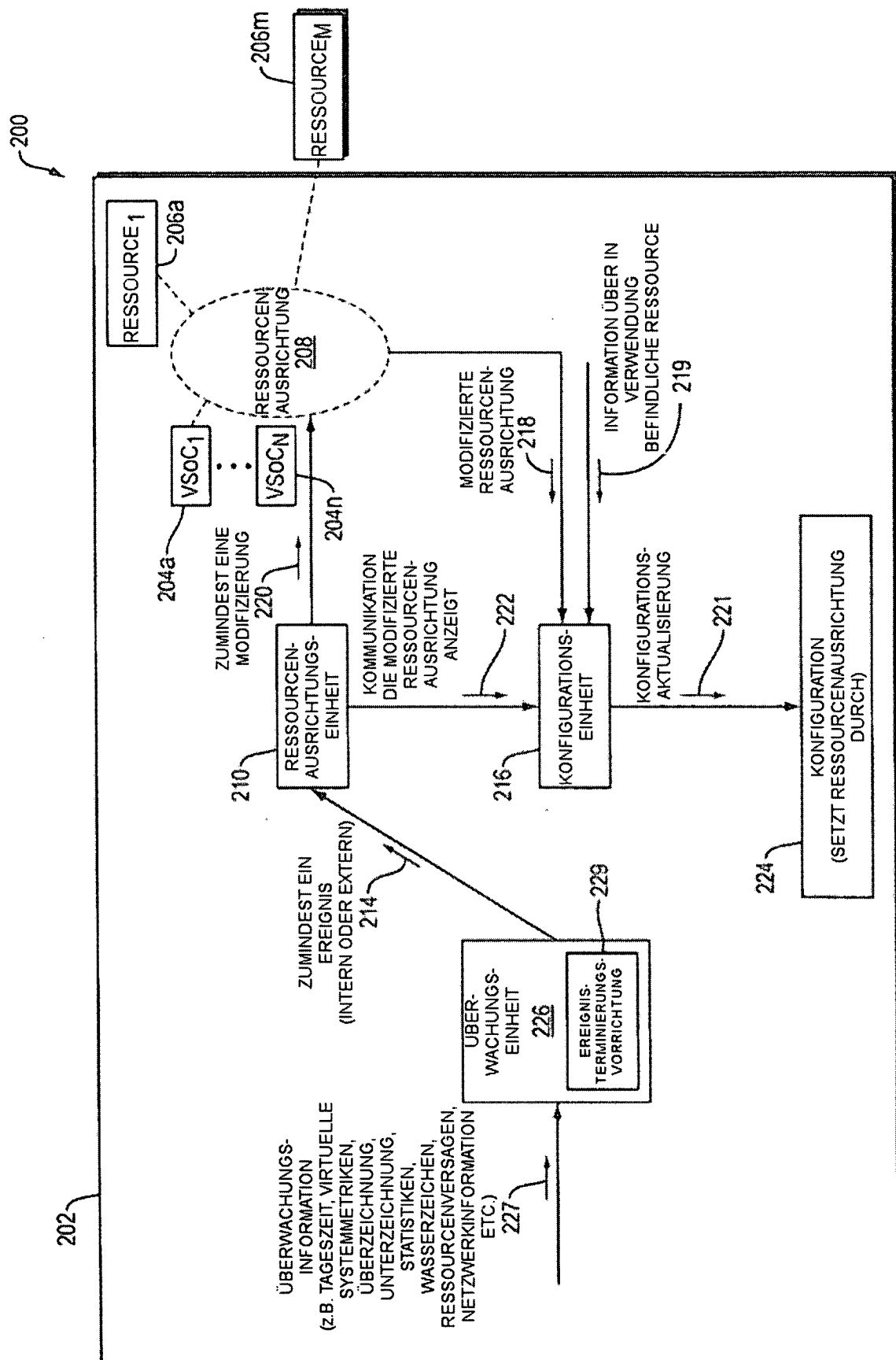


FIG. 2

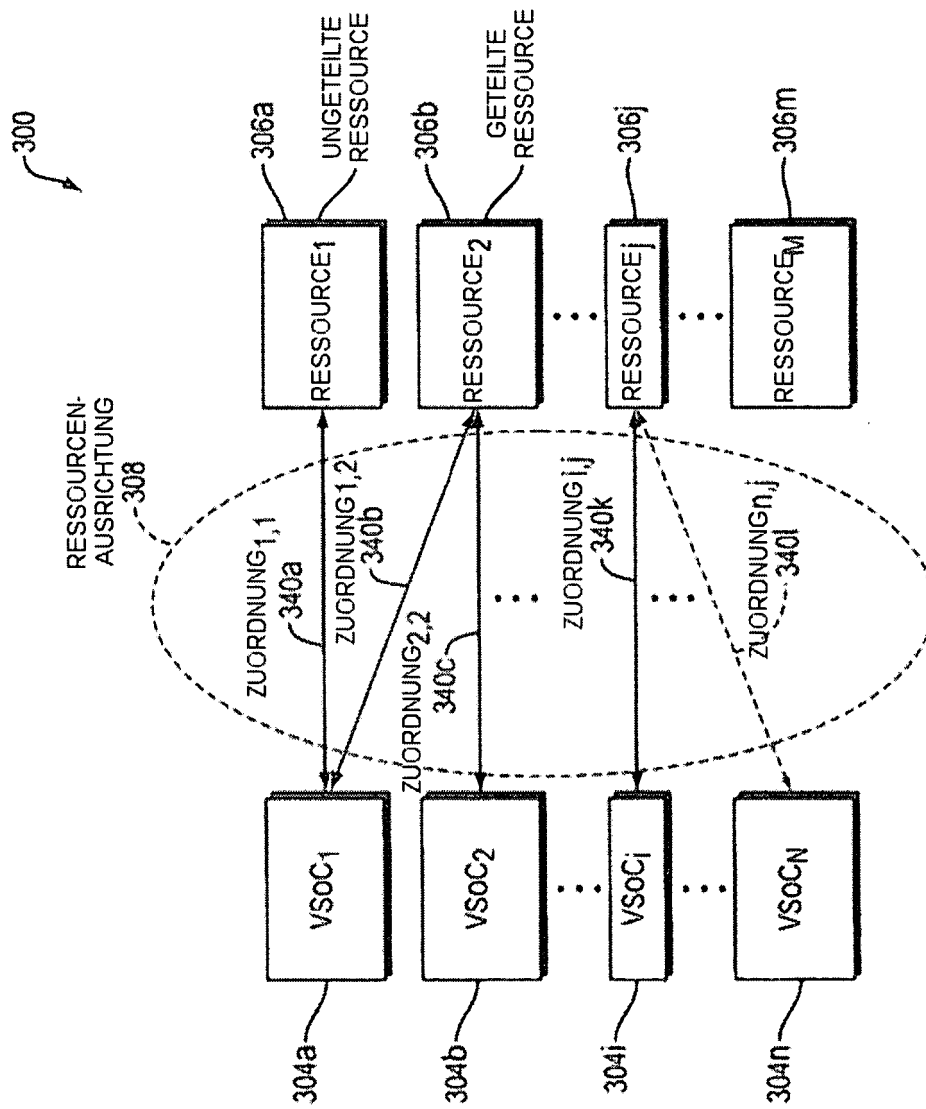


FIG. 3

400

RESSOURCEN-KENNUNG		RESSOURCEN-KENNUNG	
462		464	
460a	1	466a	11110000
460b	2	466b	00001111
460c	3	466c	00000000
•	•	•	•
•	•	•	•
•	•	•	•
460n	N	466n	BITMAP _N

408

MODIFIZIEREN
(z.B. ÄNDERN
ZU 0) 472

MODIFIZIEREN
(z.B. ÄNDERN
ZU 1) 474

RESSOURCENAUSRICHTUNG

FIG. 4

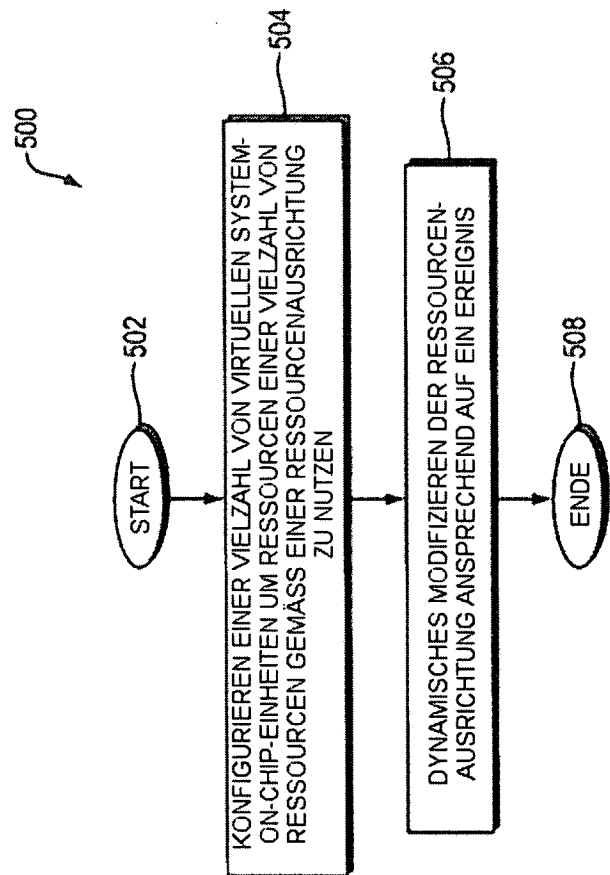


FIG. 5

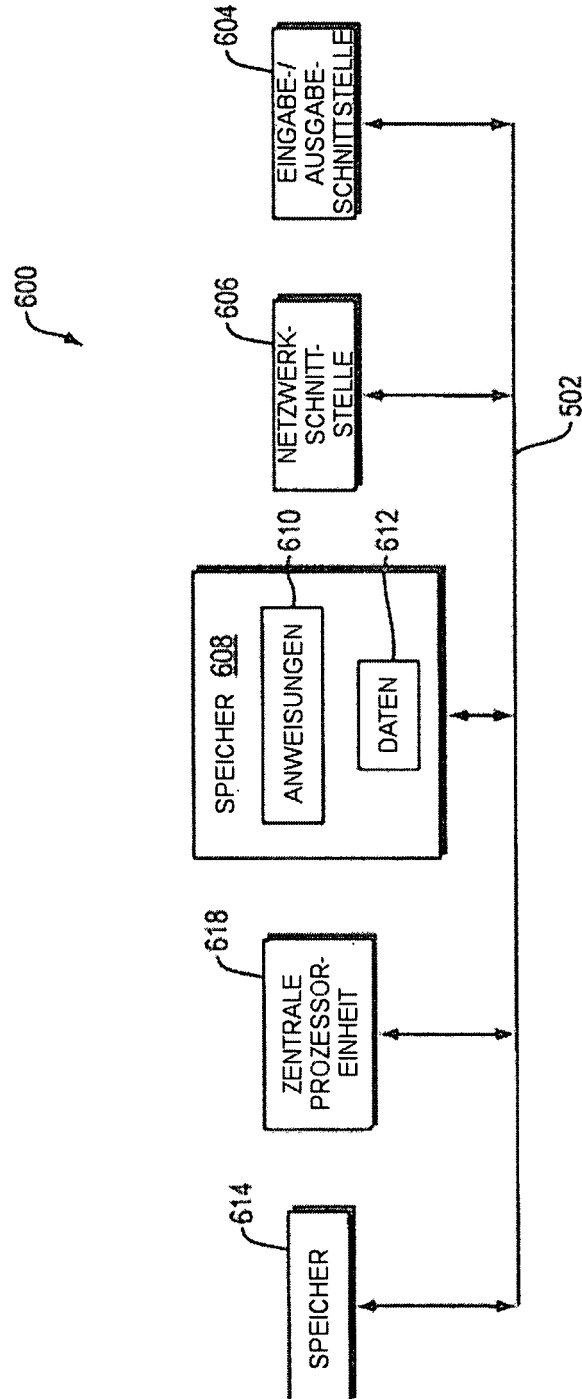


FIG. 6