



(19) 대한민국특허청(KR)
(12) 공개실용신안공보(U)

(11) 공개번호 20-2013-0000264
(43) 공개일자 2013년01월09일

- | | |
|---|-----------------------------------|
| (51) 국제특허분류(Int. Cl.)
H05B 41/298 (2006.01) | (71) 출원인
오스람 아게 |
| (21) 출원번호 20-2012-7000037 | 독일 문헨 헬라부른넬 슈트라쎄 1 (우편번호 : 81543) |
| (22) 출원일자(국제) 2010년11월15일 | (72) 고안자
슈토름, 아르베트 |
| 심사청구일자 없음 | 독일 85221 다하우 올라프-랑에-베크 14 |
| (85) 번역문제출일자 2012년07월06일 | (74) 대리인
특허법인 남앤드남 |
| (86) 국제출원번호 PCT/EP2010/067476 | |
| (87) 국제공개번호 WO 2011/069779 | |
| 국제공개일자 2011년06월16일 | |
| (30) 우선권주장
10 2009 047 572.9 2009년12월07일 독일(DE) | |

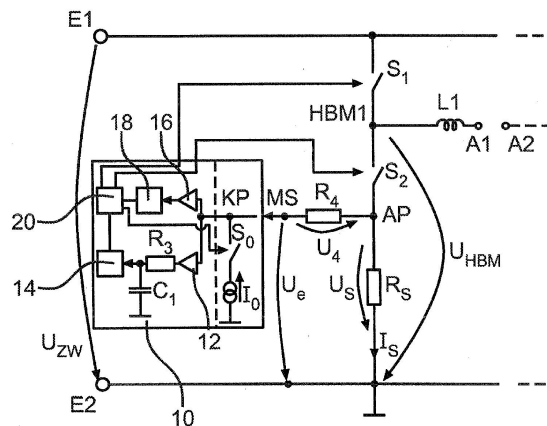
전체 청구항 수 : 총 8 항

(54) 고안의 명칭 **적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리**

(57) 요약

본 고안은 적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리에 관한 것으로, 상기 회로 어셈블리는 직류 공급 전압(U_{ZW})에 결합하기 위한 입력부, 적어도 하나의 제1 전자식 스위치(S_1) 및 하나의 제2 전자식 스위치(S_2)를 갖는 브릿지 회로, 상기 방전 램프에 결합하기 위한 출력부($A1, A2$) - 상기 출력부($A1, A2$)는 제1 브릿지 센터 포인트(HBM1)에 결합됨 -, 제2 전자식 스위치(S_2)와, 분로 저항기(R_S)를 통해 동작중에 강하하는 전압을 탭핑하기 위한 탭핑 포인트(AP)에 직렬로 결합되는 상기 분로 저항기(R_S), 상기 방전 램프의 과부하 동작을 결정하기 위한 디바이스(14), 상기 방전 램프의 점화 조절(regulation)을 위한 디바이스(18) 그리고 제1 전자식 스위치(S_1) 및 제2 전자식 스위치(S_2)를 작동시키기 위한 제어 디바이스(20) - 상기 제어 디바이스(20)는 과부하 동작을 결정하기 위한 그리고 점화 조절을 위한 디바이스(14)의 출력 신호들에 따라 제1 전자식 스위치(S_1) 및 제2 전자식 스위치(S_2)에 대한 작동 신호들을 수정하기 위해 구성되고, 상기 과부하 동작을 결정하기 위한 디바이스(14)의 입력부 및 상기 점화 제어를 위한 디바이스(18)의 입력부는 공통 결합 포인트(KP)를 형성하며 서로 결합됨 - 를 갖는다.

대표도 - 도2



실용신안 등록청구의 범위

청구항 1

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리로서,

DC 공급 전압(U_{ZW})에 결합하기 위한 제1 입력 단자(E1) 및 제2 입력 단자(E2)를 갖는 입력부;

적어도 하나의 제1 전자식 스위치(S_1) 및 하나의 제2 전자식 스위치(S_2)를 갖는 브릿지 회로 - 상기 제1 전자식 스위치(S_1) 및 상기 제2 전자식 스위치(S_2)를 포함하는 직렬 회로는 제1 브릿지 미드포인트(HBM1)를 구현하기 위해 상기 제1 입력 단자(E1) 및 상기 제2 입력 단자(E2) 사이에 연결됨 -;

적어도 하나의 방전 램프에 결합하기 위한 출력부(A1, A2) - 상기 출력부(A1, A2)는 상기 제1 브릿지 미드포인트(HBM1)에 연결됨 -;

상기 제2 전자식 스위치(S_2)와 직렬로 연결되는 분로 저항기(shunt resistor)(R_s), 그리고 동작 동안에 상기 분로 저항기(R_s) 양단에서 강하된 전압을 탭핑 오프(tapping off) 하기 위해 상기 분로 저항기(R_s)에 할당된 탭핑 포인트(AP);

상기 적어도 하나의 방전 램프의 과부하 동작을 검출하기 위한 디바이스(14) - 상기 디바이스(14)는 측정 신호(MS)를 공급하기 위한 입력부를 가짐 -;

상기 적어도 하나의 방전 램프의 점화 제어를 위한 디바이스(18) - 상기 디바이스(18)는 측정 신호(MS)를 공급하기 위한 입력부를 가짐 -; 및

적어도 상기 제1 전자식 스위치(S_1) 및 상기 제2 전자식 스위치(S_2)를 제어하기 위한 스위치 제어 디바이스(20) - 상기 스위치 제어 디바이스(20)는 상기 과부하 동작을 검출하기 위한 디바이스(14) 및 상기 점화 제어 디바이스(18)에 연결되고, 상기 스위치 제어 디바이스(20)는 상기 과부하 동작을 검출하기 위한 디바이스(14) 및 상기 점화 제어 디바이스(18)의 출력 신호들의 함수로서 적어도 상기 제1 전자식 스위치(S_1) 및 상기 제2 전자식 스위치(S_2)에 대한 제어 신호들을 수정하기 위해 설계됨 -

를 포함하고,

상기 과부하 동작을 검출하기 위한 디바이스(14)의 상기 입력부 및 상기 점화 제어 디바이스(18)의 상기 입력부는 공통 결합 포인트(KP)를 형성하기 위해 상호연결되고;

상기 회로 어셈블리는,

상기 분로 저항기(R_s)에 할당된 상기 탭핑 포인트(AP) 및 상기 공통 결합 포인트(KP) 사이에 직렬로 연결되는 적어도 하나의 옴 저항기(R_4); 및

상기 공통 결합 포인트(KP)에 연결되는 전원(I_0)

을 추가하여 포함하는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

청구항 2

제 1 항에 있어서,

상기 스위치 제어 디바이스(20)는, 상기 제2 전자식 스위치(S_2)가 전도적이 되는 페이즈(phase) 동안에 상기 전원(I_0)을 비활성화시키고 그리고 상기 제1 전자식 스위치(S_1)가 전도적이 되는 페이즈 동안에 상기 전원(I_0)을 활성화시키기 위해 설계되는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 점화 제어 디바이스(18)는, 상기 전원(I_0)이 비활성화되는 페이즈 동안에 상기 공통 결합 포인트(KP)에 있는 신호(MS)를 평가하기 위해 설계되는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 과부하 동작을 검출하기 위한 디바이스(14)에는 인터그레이터(integrator) 디바이스(R_3 , C_1)가 할당되는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

청구항 5

제 4 항에 있어서,

상기 과부하 동작을 검출하기 위한 디바이스(14)는 연속적으로, 즉 상기 전원(I_0)이 활성화되는지 또는 비활성화되는지의 여부와 관계없이 상기 공통 결합 포인트(KP)에 있는 신호(MS)를 평가하기 위해 설계되는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

청구항 6

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 과부하 동작을 검출하기 위한 디바이스(14), 상기 점화 제어 디바이스(18) 및 상기 스위치 제어 디바이스(20)는 제어 유닛 내에 통합되는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

상기 분로 저항기(R_S)의 값을 통해 점화 제어가 매개변수화(parameterize)될 수 있는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

청구항 8

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,

상기 분로 저항기(R_S)의 미리정의된 값에 대한 상기 옴 저항기(R_4)의 값을 통해 과부하 제어가 매개변수화될 수 있는,

적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리.

명세서

기술 분야

본 고안은 적어도 하나의 방전 램프를 동작시키기 위한 회로 어셈블리에 관한 것으로, 상기 회로 어셈블리는, DC 공급 전압에 결합하기 위한 제1 입력 단자 및 제2 입력 단자를 갖는 입력부, 적어도 하나의 제1 전자식 스위치 및 하나의 제2 전자식 스위치를 갖는 브릿지 회로 - 상기 제1 전자식 스위치 및 제2 전자식 스위치를 포함하는 직렬 회로는 제1 브릿지 미드포인트를 구현하기 위해 상기 제1 입력 단자 및 제2 입력 단자 사이에 결합됨 -, 상기 적어도 하나의 방전 램프에 결합하기 위한 출력부 - 상기 출력부는 상기 제1 브릿지 미드포인트에 결합됨 -, 상기 제2 전자식 스위치와 직렬로 연결된 분로 저항기(shunt resistor), 그리고 동작 동안에 상기 분

[0001]

로 저항기 양단에서 강하된 전압을 탭핑 오프(tapping off) 하기 위해 상기 분로 저항기에 할당된 탭핑 포인트, 측정 신호를 공급하기 위한 입력부를 갖고 그리고 상기 적어도 하나의 방전 램프의 과부하 동작을 검출하기 위한 디바이스, 상기 적어도 하나의 방전 램프의 점화 제어를 위한 디바이스 — 상기 디바이스는 측정 신호를 공급하기 위한 입력부를 가짐 —, 및 적어도 상기 제1 전자식 스위치 및 제2 전자식 스위치를 제어하기 위한 스위치 제어 디바이스 — 상기 스위치 제어 디바이스는 상기 과부하 동작을 검출하기 위한 디바이스 및 상기 점화 제어 디바이스에 결합되고, 상기 스위치 제어 디바이스는 상기 과부하 동작을 검출하기 위한 디바이스 및 상기 점화 제어 디바이스의 출력 신호들의 함수로서 적어도 상기 제1 전자식 스위치 및 상기 제2 전자식 스위치에 대한 제어 신호들을 수정하기 위해 설계됨 — 를 갖는다.

배경 기술

- [0002] 이와 관련해서, 도 1은 종래 기술로부터 알려진 회로 어레이먼트(arrangement)를 나타낸다. 상기 회로 어레이먼트는 제1 입력 단자(E1) 및 제2 입력 단자(E2)를 갖는 입력부를 갖고, 상기 제1 입력 단자(E1) 및 제2 입력 단자(E2) 사이에 DC 공급 전압, 바람직하게 소위 DC 링크 전압(U_{ZW})이 인가된다. 하프-브릿지 구성의 제1 전자식 스위치(S_1) 및 제2 전자식 스위치(S_2), 그리고 분로 저항기(R_S)를 포함하는 직렬 연결부가 상기 입력 단자들(E1 및 E2) 사이에 연결된다. 상기 스위치들(S_1 , S_2) 사이에는, 인덕터(L1)를 통해 제1 출력 단자(A1)에 연결되는 하프-브릿지 미드포인트(HBM1)가 구현된다. 또한 존재하는 제2 하프-브릿지 미드포인트가 도 1에 도시되지 않는다. 상기 제1 출력 단자(A1)는, 제2 출력 단자(A2)와 함께, 적어도 하나의 방전 램프에 결합하기 위한 출력부를 형성한다.
- [0003] 스위치들(S_1 , S_2)은, 특히 주파수 ≥ 20 kHz를 이용하여, 통상의 방법으로 제어 유닛(10)에 의해, 푸시-풀(push-pull) 방식으로, 교번적으로 전도적 그리고 비전도적이 된다. 옴 저항기(R_3) 및 커패시터(C_1)를 포함하는 인티그레이터(integrator) 디바이스를 통해 제어 유닛(10)의 제1 입력 단자(EA₁)에 연결되고 그리고 측정 신호(MS_1)를 공급하기 위해 사용되는 탭핑 포인트(AP)가 스위치(S_2) 및 분로 저항기(R_S) 사이에 형성된다. 입력 단자(EA₁)는 구동기 디바이스(12)를 통해 상기 적어도 하나의 방전 램프의 과부하 동작을 검출하기 위한 디바이스(14)에 연결된다. 상기 옴 저항기들(R_1 및 R_2)을 포함하는 분압기가 상기 분로 저항기(R_S)와 병렬로 연결된다. 상기 분압기(R_1 , R_2)의 탭핑 포인트는 제2 측정 신호(MS_2)를 공급하기 위해 제어 유닛(10)의 제2 입력 단자(EA₂)에 결합된다. 상기 입력 단자(EA₂)에 있는 측정 신호(MS_2)는 구동기 디바이스(16)를 통해 상기 적어도 하나의 방전 램프의 점화 제어를 위한 디바이스(18)에 공급된다.
- [0004] 과부하 동작을 검출하기 위한 디바이스들 및 점화 제어를 위한 디바이스들은 종래 기술로부터 충분히 알려진다.
- [0005] 여기서, 점화 제어에 대한 필요는, 일반 회로 어셈블리에 대한 손상을 방지하기 위하여, 미리정의될 수 있는 최대 점화 전압이 초과되어서는 안된다는 사실에 기인한다. 다른 한편으로, 고장들을 방지하기 위하여 또는 오히려 출력 단자들(A1 및 A2)을 만질 수 있는 사람들에 대한 위험을 제거(pose)하는 것을 방지하기 위하여, 점화 제어는, 방전 램프가 제거될 때 상기 회로 어셈블리를 연결해제하기 위해 사용된다. 점화 제어 목적들로, 분로 저항기(R_S) 양단에서 강하된 전압(U_S)의 피크 값($\hat{U}_S$)이 평가된다.
- [0006] 과부하 동작을 검출하기 위한 필요는, 제조-관련 불순물들 때문에 과도하게 높은 램프 전압을 지니는 방전 램프들을 동작시키기 위해, 일정한 출력 전류 특징을 갖는 회로 어셈블리들이 상당히 증가된 시스템 전력을 사용한다는 불리한 특성을 갖는다는 사실에 기인한다. 이는, 특히 소형의 형광 램프들에 적용된다. 적절한 대책들 없이, 방전 램프 및/또는 회로 어셈블리의 과열이 발생할 수 있다. 이러한 목적으로, 회로 어셈블리의 동작 동안에 출력 전력(P_{out})이 모니터링된다. 일정한 DC 링크 전압(U_{ZW})에서, 이러한 전력 및 분로 저항기(R_S)를 통과하는 전류(I_S)의 평균 값($\bar{I}_S$) 사이에 선형 관계가 존재한다, 즉 $P_{out} = \bar{I}_S \times U_{ZW}$ 이다.
- [0007] 점화 제어 및 과부하 제어의 맥락에서, 스위치 제어 디바이스(20)는 스위치들(S_1 및 S_2)의 제어 신호들의 주파수를 적절하게 가변시키기 위해 설계된다.
- [0008] 제어 유닛(10)은 과부하 동작을 검출하기 위한 디바이스(14) 및 점화 제어 디바이스(18)에 연결되는 스위치 제어 디바이스(20)를 갖는다. 스위치 제어 디바이스(20)는 과부하 동작을 검출하기 위한 디바이스(14) 및 점화

제어 디바이스(18)의 출력 신호들의 함수로서 제1 전자식 스위치(S_1) 및 제2 전자식 스위치(S_2)에 대한 제어 신호들을 수정하기 위해 설계된다. 여기서, 과부하 제어 매개변수화(parameterization)를 위해 분로 저항기(R_s)가 사용되고, 그리고 점화 제어 매개변수화를 위해 분압기(R_1, R_2)가 사용된다.

[0009] 이러한 알려진 회로 어셈블리의 단점은, 두 개의 기능들 — 점화 제어 및 과부하 제어 — 을 구현하기 위해, 두 개의 측정 신호들, 즉 도 1에 도시된 바와 같은 측정 신호들(MS_1 및 MS_2)이 제어 유닛(10)에 공급되어야 한다는 사실이다. 이러한 목적으로 두 개의 측정 라인들이 요구되며, 이는 두 개의 핀들이 제어 유닛(10)의 하우징 상에 제공되어야 한다는 것을 의미한다.

고안의 내용

[0010] 그러므로, 본 고안의 목적은, 도입부에서 설명된 바와 같은 회로 어셈블리가 덜 값비싸게 그리고 가능한 한 소형으로 구현될 수 있도록 상기 회로 어셈블리를 추가로 개선시키는 것으로 구성된다.

[0011] 이러한 목적은 청구항 제1항에서 전개되는 특징들을 갖는 회로 어셈블리에 의해 달성된다.

[0012] 본 고안은, 단일 측정 라인을 이용하여 점화 제어 및 과부하 제어가 구현되도록 가능케 함으로써 이러한 목적이 달성될 수 있다는 통찰력에 기초한다. 단일 측정 라인으로의 감소에도 불구하고, 여기서, 점화 제어 및 과부하 제어를 서로 별도로 매개변수화하는 수단을 제공하는 것이 필수적이다. 이는, 과부하 동작을 검출하기 위한 디바이스의 입력부 및 점화 제어 디바이스의 입력부가 공통 결합 포인트를 형성하기 위해 상호연결되는 것으로 독창적으로 달성된다. 회로 어셈블리는, 분로 저항기에 할당된 탭핑 포인트 및 공통 결합 포인트 사이에 직렬로 연결된 적어도 하나의 옴 저항기, 그리고 또한 상기 공통 결합 포인트에 연결되는 전원을 부가하여 포함한다.

[0013] 이는, 점화 제어가 분로 저항기의 값을 통해 매개변수화되도록 가능케 하고, 그리고 후속하여, 그 다음에 분로 저항기의 미리정의된 값에서, 옴 저항기의 값에 의해 과부하 제어가 매개변수화되도록 가능케 한다. 이러한 절차는, 단일 측정 신호를 공급하기 위한 제어 유닛 상에 단 한 개의 핀이 제공될 필요가 있다는 것을 의미한다. 이는, 원가 인하를 야기하고, 그리고 또한 요구되는 장착 공간을 감소시킨다.

[0014] 바람직한 실시예에서, 스위치 제어 디바이스는, 제2 전자식 스위치가 전도적이 되는 페이즈(phase) 동안에 전원을 비활성화시키기 위해, 그리고 제1 전자식 스위치가 전도적이 되는 페이즈 동안에 상기 전원을 활성화시키기 위해 설계된다. 이러한 절차는, 제2 전자식 스위치가 전도적이 되는 페이즈 동안에, 분로 저항기 양단에서 강하된 전압의 피크 값이 점화 제어를 위해 검출될 수 있고 그리고 평가될 수 있다는 것을 의미한다.

[0015] 과부하 동작을 검출하기 위한 디바이스는 바람직하게, 분로 저항기를 통과하는 전류의 평균 값을 결정하기 위해 사용되는 인터그레이터 디바이스이다. 과부하 동작을 검출하기 위한 디바이스는 바람직하게, 공통 결합 포인트에서 연속적으로, 즉 전원이 활성화되는지 또는 비활성화되는지의 여부와 관계없이, 신호를 평가하도록 설계된다. 평균화 이후에, 이러한 신호는, 분로 저항기를 통과하는 전류의 평균 값에 비례하는 성분(component), 그리고 전원의 활성화의 결과로서 옴 저항기 양단에서 강하된 전압에 비례하는 성분으로 구성된다. 과부하 제어는, 심지어 분로 저항기 값이 점화 제어 매개변수화를 위해 이미 정의된 이후에도, 이러한 제2 성분에 기초하여 매개변수화될 수 있다.

[0016] 비록 과부하 동작을 검출하기 위한 디바이스, 점화 제어 디바이스 및 스위치 제어 디바이스가 별도로 구현될 수 있을지라도, 상기 과부하 동작을 검출하기 위한 디바이스, 상기 점화 제어 디바이스 및 상기 스위치 제어 디바이스가 제어 유닛 내에 전부 통합되는 것이 특히 유리하다. 이러한 제어 유닛은 바람직하게 ASIC(주문형 집적 회로)로서 구현된다.

[0017] 추가의 유리한 실시예들은 종속항들로부터 알려질 것이다.

[0018] 이제, 본 고안에 따른 회로 어셈블리의 예시적 실시예가 동반된 도면들을 참조하여 더욱 상세하게 설명될 것이다.

도면의 간단한 설명

[0019] 도 1은 적어도 하나의 방전 램프를 동작시키기 위한 종래 기술의 회로 어셈블리를 개략적으로 도시한다.

도 2는 적어도 하나의 방전 램프를 동작시키기 위한 본 고안에 따른 회로 어셈블리를 개략적으로 도시한다.

도 3은 도 2에 도시된 바와 같은 본 고안에 따른 회로 어셈블리의 실시예의 다양한 전기량(electrical

quantity)들의 파형들을 나타낸다.

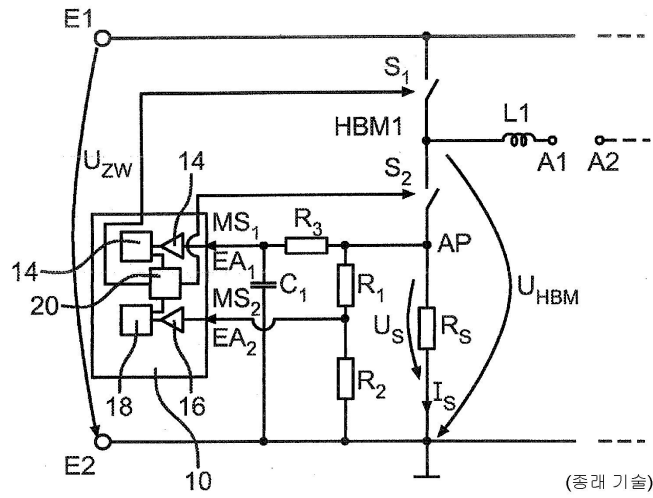
고안을 실시하기 위한 구체적인 내용

- [0020] 도 2는 출력 단자들(A1, A2) 사이에 연결될 수 있는 방전 램프(미도시)를 동작시키기 위한 본 고안에 따른 회로 어셈블리의 예시적 실시예를 개략적으로 도시한다. 도 1과 관련되어 소개된 참조 부호들은, 상기 참조 부호들이 동일한 또는 유사한 컴포넌트들에 관련되는 한, 도 2에 도시된 독창적인 회로 어셈블리의 실시예를 위해 택해질 것이고 그리고 재-소개되지 않을 것이다.
- [0021] 점화 제어 디바이스(18) 및 과부하 동작을 검출하기 위한 디바이스(14)는, 결합 포인트(KP)를 형성하면서, 입력 측에 상호연결된다. 이 점에서는, 단일 측정 신호(MS)만이 제어 유닛(10)에 공급된다. 전원(I_0)이 결합 포인트(KP)에 연결되고, 여기서 스위치(S_0)가 결합 포인트(KP) 및 전원(I_0) 사이에 연결되고 그리고 아래에서 더욱 상세하게 설명될 바와 같은 스위치 제어 디바이스(20)에 의해 제어된다. 옴 저항기(R_4)가 결합 포인트(KP) 및 탭핑 포인트(AP) 사이에 연결된다; 옴 저항기(R_4) 양단에서 강하된 전압은 U_e 에 의해 표기된다. 저항기(R_4)의 값은 분로 저항기(R_s)의 값보다 훨씬 더 크다. 바람직한 예시적 실시예에서, 분로 저항기의 값은 $\leq 1\Omega$ 이고 그리고 옴 저항기(R_4)의 값은 $\geq 1k\Omega$ 이다.
- [0022] 제2 전자식 스위치(S_2)가 전도적인 동안에, 관계는 $U_e = I_s \times R_s$ 에 의해 주어진다.
- [0023] 전압(U_e)의 피크 값($\hat{U}_e$)은 $\hat{U}_e = \hat{I}_s \times R_s$ 에 의해 주어진다.
- [0024] 전압(U_e)의 피크 값($\hat{U}_e$)은 점화 제어를 위해 사용될 수 있고, 이때 매개변수화가 분로 저항기(R_s)의 적절한 치수화(dimensioning)에 의해 수행된다.
- [0025] 과부하 제어를 위해, 전압(U_e)의 평균 값($\bar{U}_e$)이 결정되고, 이때 스위치(S_2)가 비전도적인 페이즈 동안에 스위치(S_0)가 전도적이 된다는 것이 고려되어야 한다. 그러므로, 평균 값에 관하여, 우리는 $\bar{U}_e = (\bar{I}_s \times R_s + I_0 \times (t_{on}/T) \times R_4)$ 을 얻는다.
- [0026] 여기서, t_{on} 은 스위치들(S_1 및 S_2)의 제어 신호들의 주파수에 의해 정의된 기간(T) 내에서 스위치(S_0)가 전도적이 되는 시간이다. 이는, 심지어 제어 유닛(10)이 단일 측정 신호, 즉 측정 신호(MS)만을 공급받을지라도, 심지어 점화 제어 매개변수화를 위해 분로 저항기(R_s)를 특정한 이후에도 옴 저항기(R_4)(더 정확히 말하면, 전원(I_0))의 치수화에 의해 과부하 제어가 매개변수화될 수 있다는 것을 나타낸다.
- [0027] 도 3은 도 2에 도시된 바와 같은 본 고안에 따른 회로 어셈블리의 실시예의 상이한 변수들의 파형들을 개략적으로 도시한다. 파형 a) 및 파형 b) 각각은 스위치들(S_1 및 S_2)이 개별적으로 턴 온 되거나 또는 개별적으로 턴 오프 되는 때를 표시한다. 파형 c)는 하프-브릿지 미드포인트(HBM1)에서의 전압(U_{HBM})을 표현한다. 명백한 바와 같이, 스위치(S_2)가 ON인 페이즈들 동안에 기준 전위는 하프-브릿지 미드포인트(HBM1)로 풀 업(pull up)되고, 그래서 스위치(S_2)가 ON인 페이즈들 동안에 하프-브릿지 미드포인트(HBM1)에서의 전위(U_{HBM})는 0이다. 스위치(S_1)가 ON(전도적)이고 그리고 스위치(S_2)가 OFF(비전도적)인 페이즈들 동안에, DC 링크 전압(U_{2W})의 전위는 하프-브릿지 미드포인트(HBM1)에서 나타난다. 파형 d)는 전압(U_e)의 응답을 나타낸다. 스위치(S_2)가 턴 온 되는 페이즈들 동안에, 전압은 초기에 음의 성분(negative component)을 나타낸다. 이는, 커뮤테이션(commutation) 동안에, 스위치(S_2) 자체가 전도적이 되기 이전에 부하 전류의 일부분이 스위치(S_2)와 연관된 프리휠(freewheel) 다이오드를 통과해 초기에 흐른다는 사실 때문이다. 전압(U_e)의 음의 영역은, 높은 무효분(reactive component)을 갖는 순수하게 유도성의 동작 동안에 크지만, 높은 유효분(active component)의 경우에 감소한다. 점화 동안에, 출력 단자들(A1, A2)에 연결된 방전 램프의 가스 방전 갭의 브레이크다운(breakdown) 직전에, 즉 무효 전력이 높고 그리고 유효 전력이 없는 상태에서, 음(negative) 및 양의 전류 적분(integral)들은 적절하게 서로를 상쇄시킨다. 전압(U_e) 파형은 점화 영역 내에서 사실상 삼각형이다. 스위치(S_1)가 전도적이 되는 페이즈 동안에, 스위치(S_0)가 또한 전도적이 된다. 그런 다음에 흐르는 전류(I_0)의 결과

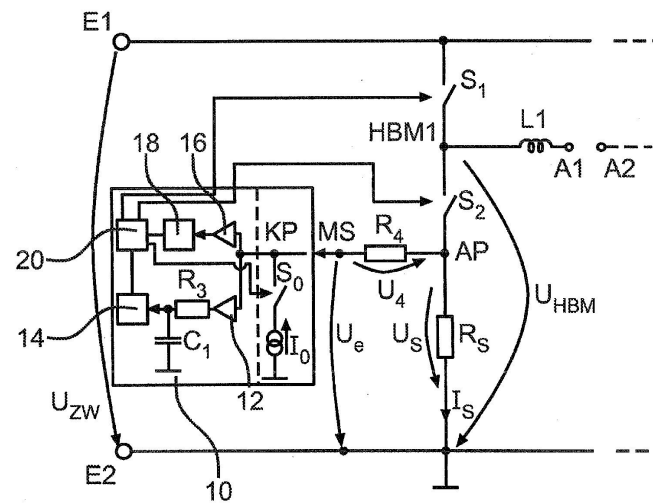
로서, 옴 저항기(R_4) 양단에서 전압(U_4)이 떨어진다. 전류(I_0)의 결과로서 분로 저항기(R_S) 양단에서 강하된 전압(U_S)은, 전압(U_4)과 비교할 때 무시해도 좋다.

도면

도면1



도면2



도면3

