公告本

申請日期	88 年 1 月 27 日
案號	88101249
類別	H01L 31/02

（以上各欄由本局填註）

A4
C4

420878

發明 ~~新型~~ 專利說明書

一、發明 ~~新型~~ 名稱	中文	影像感測器
	英文	Iamge sensor
二、發明 ~~創作~~ 人	姓名	(1) 乾文洋 (2) 櫻木孝正 (3) 小塚開
	國籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國東京都大田區下九子三丁目三〇番二號 佳能股份有限公司內 (2) 日本國東京都大田區下九子三丁目三〇番二號 佳能股份有限公司內 (3) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內
三、申請人	姓名（名稱）	(1) 佳能股份有限公司 キャノン株式会社
	國籍	(1) 日本
	住、居所（事務所）	(1) 日本國東京都大田區下丸子三丁目三〇番二號
	代表人姓名	(1) 御手洗富士夫

裝 訂 線

經濟部智慧財產局員工消費合作社印製

（由本局填寫）

承辦人代碼：	
大　　類：	
IPC分類：	

A6
B6

本案已向：

國（地區）	申請專利，申請日期：	案號：	，□有 □無主張優先權
日本	1998 年 1 月 30 日	10-018812	☑有主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明（1）

發明背景：

發明領域：

本發明係關於一種影像感測器晶片，使用影像感測器晶片之影像感測器，及其驅動方法，尤指一影像感測器晶片，用於藉由光電轉換而讀取一影像，一影像感側器，具有許多擺設成陣列的影像感測器晶片，影像感測器晶片驅動方法，及影像感測器驅動方法。

相關技藝之敘述：

習知的方式，由將例如光二極體之光接收元件擺設成一線上的陣列而構成一接觸型影像感測器（線性影像感測器），以直接讀取一原稿等等之影像資訊，常常被使用於例如傳真裝置、數位拷貝機器或掃描器之影像讀取裝置。擺設於接觸型影像感測器中的陣列之許多影像感測器晶片是由矽晶圓所製成。爲此理由，感測器長度受到晶圓尺寸的限制，所以很難製造具有與讀取原稿寬度相同長度的影像感測器晶片。因此，習知的方式，一影像光學系統被使用於形成讀取的原稿之減小影像，並讀取原稿的影像。然而，使用減小成像光學系統之裝置需要一空間給光學系統，所以很難做成很精巧。此外，很難得到充分的解析度。

欲解決上述問題，普遍地使用將許多影像感測器晶片線性地擺設成陣列之所謂接觸型影像感測器。習知接觸型影像感測器揭示於例如日本公開專利申請案

2－210947、2－210948、

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（2）

2－210949、2－210950或"High-Speed, High-Gradation Contact-type Liner Sensor (BASIC Type) Multi-chip Contact Sensor", Journal of Television Society, Vol. 16, No. 58, September 25, 1992。

圖1是一圖形，指出一習知的影像感測器。

參見圖1，各影像感測器晶片1－1至1－m具有n個光接收元件2－1－1至2－1－n擺設在x方向上的一線上。晶片1－1亦具有一選定電路3－1，用於依序地選定來自光接收元件2－1－1至2－1－n之輸出，亦即藉由光接收元件來讀取光信號。晶片1－1亦具有一延遲電路11－1，用於延遲光接收元件之讀取操作的啓始信號。晶片1－1亦具有一箝位電路4－1，用於在啓始信號被輸入之後，將選定電路3－1之輸出信號線箝住至一參考電位Vref，直到選定電路3－1開始光接收元件2－1－1至2－1－n之光信號讀取操作。影像感測器亦具有一放大電路12－1，其被啓始信號操作以放大來自箝位電路4－1之輸出。來自放大電路之輸出從晶片經由一輸出信號線5－1被輸出。

延遲電路11－1被一外部驅動電路經由一輸入信號線8－1而驅動。

藉著一外部驅動電路經由輸入信號線8－1，用於將ON／OFF開關控制信號輸出至箝位電路4－1之控制電路6－1被驅動。

藉著一外部驅動電路經由輸入信號線8－1，用於將

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（3）

ＯＮ／ＯＦＦ開關控制信號輸出至放大電路１２－１之控制電路１３－１被驅動。

從外部偏壓電路經由一參考電壓輸入線１０－１而供給參考電壓Ｖｒｅｆ。

參考電壓輸入線１０－１至１０－ｍ在晶片外被短路，所以共同的參考電壓Ｖｒｅｆ被供給至全部的晶片。

各影像感測器晶片１－２至１－ｍ具有與影像感測器晶片１－１相同的配置，且在影像感測器晶片１－１中相同的參考數字代表這些影像感測器晶片中之相同零件。

影像感測器晶片１－１至１－ｍ被擺設在ｘ方向的一線上，所以總共ｎ×ｍ個光接收元件被擺設在ｘ方向的一線上以形成接觸型影像感測器。讀取影像時，保留讀取影像之原稿相對於接觸型影像感測器被運送於ｙ方向上，而使原稿對應線中的光接收元件。

來自影像感測器晶片１－１之光接收元件的輸出依序地被選定電路３－１選定，且從輸出信號線５－１經由箝位電路４－１及放大電路１２－１而被輸出至外部。隨後，來自晶片１－２之全部光接收元件之輸出依序地被一選定電路３－２選定，並從輸出信號線５－２被輸出至外部。以此方式，來自全部光接收元件之輸出依時間順序被輸出。

在習知的所謂接觸型影像感測器中，藉由將許多影像感測器晶片擺設於一線上而形成，隨機雜訊產生於從各光接收元件至各晶片的箝位電路之部份中，且線性地擺設成

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（4）

陣列的影像感測器晶片中之箝位準的變化出現成爲影像上的陰影。

發明節要：

本發明之目的在於提供一種影像感測器，能得到高影像品質，及一影像感測器晶片，用於形成影像感測器。

本發明的另一目的在於提供一種影像感測器，用於減小影像感測器的影像感測器晶片中之隨機雜訊，並減小由於在線性地擺設的影像感測器晶片中之箝位準的變化而形成的影像上之陰影。

本發明的更另外一個目的在於提供一種影像感測器或影像感測器晶片驅動方法，適於得到高影像品質。

欲達成上述目的，依據本發明的一個觀點，提供一種影像感測器晶片，使用於將各具有許多光接收元件之許多影像感測器晶片擺設成陣列而形成的影像感測器中，包含：一雜訊減小電路，用於減小包含於來自在ＯＮ狀態的光接收元件之輸出信號中的隨機雜訊，並輸出包含於在ＯＦＦ狀態沒有任何處理之光接收元件的輸出信號中之隨機雜訊；一第一控制電路，用於控制雜訊減小電路的ＯＮ／ＯＦＦ狀態；一箝位電路，用於箝住經過雜訊減小電路輸出至參考電位的輸出信號；及一第二控制電路，用於控制箝位電路之ＯＮ／ＯＦＦ狀態。

依據本發明的另一個觀點，提供一種影像感測器，由各具有許多光接收元件之許多影像感測器晶片擺設成陣列

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（5）

而形成，包含：一雜訊減小電路，用於減小包含於來自在ＯＮ狀態的光接收元件之輸出信號中的隨機雜訊，並輸出包含於在ＯＦＦ狀態沒有任何處理之光接收元件的輸出信號中之隨機雜訊；一第一控制電路，用於控制雜訊減小電路的ＯＮ／ＯＦＦ狀態；一箝位電路，用於箝住經過雜訊減小電路輸出至參考電位的輸出信號；及一第二控制電路，用於控制箝位電路之ＯＮ／ＯＦＦ狀態。

依據本發明的另外一個觀個，提供一種驅動具有許多光接收元件之影像感測器晶片之方法，影像感測器晶片包含：一雜訊減小電路，用於減小包含於來自在ＯＮ狀態的光接收元件之輸出信號中的隨機雜訊，並輸出包含於在ＯＦＦ狀態沒有任何處理之光接收元件的輸出信號中之隨機雜訊：

一第一控制電路，用於控制雜訊減小電路的ＯＮ／ＯＦＦ狀態；

一箝位電路，用於箝住經過雜訊減小電路輸出至參考電位的輸出信號；及

一第二控制電路，用於控制箝位電路之ＯＮ／ＯＦＦ狀態，

此方法包含以下步驟：

於光接收元件讀取光信號時以外的期間，將雜訊減小電路設定在ＯＮ狀態，並於光接收元件讀取光信號的期間，將雜訊減小電路設定於ＯＦＦ狀態。

依據本發明的更另外一個觀點，提供一種驅動由許多

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社

五、發明說明（6）

各具有許多光接收元件之影像感測器晶片擺設成陣列而形成的影像感測器之方法，

影像感測器包含：

一雜訊減小電路，用於減小包含於來自在ＯＮ狀態的光接收元件之輸出信號中的隨機雜訊，並輸出包含於在ＯＦＦ狀態沒有任何處理之光接收元件的輸出信號中之隨機雜訊；

一第一控制電路，用於控制雜訊減小電路的ＯＮ／ＯＦＦ狀態；

一箝位電路，用於箝住經過雜訊減小電路輸出至參考電位的輸出信號；及

一第二控制電路，用於控制箝位電路之ＯＮ／ＯＦＦ狀態，

此方法包含以下步驟：

於光接收元件讀取光信號時以外的期間，將雜訊減小電路設定在ＯＮ狀態，並於光接收元件讀取光信號的期間，將雜訊減小電路設定於ＯＦＦ狀態。

依據本發明的更另外一個觀點，提供一種影像感測器，由各具有許多光接收元件之許多影像感測器晶片擺設成陣列而形成，包含：

一雜訊減小電路，用於減小包含於來自光接收元件之輸出信號中的隨機雜訊，使用ＯＮ狀態的低通濾波器，並使包含於來自光接收元件之輸出信號中的隨機雜訊通過，在ＯＦＦ狀態下沒有任何處理；

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（7）

第一開關機構，用於切換於ＯＮ狀態與ＯＦＦ狀態之間；

一箝位電路，用於箝住經過雜訊減小電路輸出至參考電位的輸出信號，此參考電位係共同至該許多影像感測器晶片；及

第二開關機構，用於切換於參考電壓供給至箝位電路的ＯＮ狀態與參考電壓的供給路徑被切掉的ＯＦＦ狀態之間。

依據本發明的另外一個觀點，提供一種影像感測器晶片，包含：

許多光接收元件；

一雜訊減小電路，用於減小包含於來自光接收元件之輸出信號中的隨機雜訊；及

一箝位電路，用於箝住一信號至一預定參考電位，

其中來自光接收元件之輸出信號具有一輸入路徑，導引至箝位電路經過減小電路，及一輸入路徑，導引至箝位電路而沒有雜訊電路在中間。

依據本發明的更另外一個觀點，提供一種影像輸入裝置，包含：

（Ａ）一影像感測器，由許多影像感測器晶片擺設成陣列而形成，

各影像感測器晶片包括：

（ａ）許多光接收元件；

（ｂ）一雜訊減小電路，用於減小包含於來自光接收

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（8）

元件之輸出信號中的隨機雜訊；及

（c）一箝位電路，用於將一信號箝住至一預定的參考電位，

其中來自光接收元件之輸出信號具有一輸入路徑，導引至箝位電路經過減小電路，及一輸入路徑，導引至箝位電路而沒有雜訊電路在中間；

（B）一光源，以光來照射一物體；及

（C）一透鏡陣列，用於聚焦由物體所反射的光，並形成光的影像於影像感測器中的許多光接收元件上。

從以下的說明書及附圖將可明顯看出本發明之其它目的、特徵及優點。

圖形之簡要敘述：

圖1是一圖形，指出習知的影像感測器；

圖2是一圖形，指出依據本發明之第一實施例的影像感測器；

圖3是一時間圖，用於說明第一實施例的操作；

圖4是一電路圖，指出影像感測器特別是依據本發明之雜訊減小電路及箝位電路；

圖5是一時間圖，用於說明第二實施例之操作；

圖6是一方塊圖，指出一影像感測器特別是依據本發明之第三實施例的雜訊減小電路及箝位電路；

圖7是一時間圖，用於說明第三實施例的操作；及

圖8是一圖形，指出使用影像感測器之影像輸入裝置

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（9）

。

元件符號說明：

1－1至1－m	影像感測器晶片
2－1－1至2－1－n	光接收元件
3－1	選定電路
4－1	箝位電路
5－1	輸出信號線
6－1	控制電路
6－2至6－m	第二控制電路
7－1	雜訊減小電路
7－2至7－m	雜訊減小電路
8－1	輸入信號線
8－2至8－m	輸入信號線
9－1	控制電路
9－2至9－m	第一控制電路
10－1至10－m	參考電壓輸入線
11－1	延遲電路
12－1	放大電路
13－1	控制電路
14－1	低通濾波電路
15－1	平均電路
31	影像感測器
32	陶瓷基體

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（10）

33	晶片塗覆劑
34	透鏡陣列
35	LED光源
36	支撐
37	外殼

較佳實施例之詳細敘述：

圖2是一圖形，指出依據本發明之第一實施例的影像感測器。參見圖2，影像感測器晶片1－1具有n個光接收元件2－1－1至2－1－n，作爲擺設在x方向上的一線上之例如光電二極體或光電晶體之光電轉換元件。晶片1－1亦具有一選定電路3－1，用於依時間順序而選定來自光接收元件2－1－1至2－2－n之輸出，亦即藉由光接收元件而讀取光信號。用於轉移由光接收元件偵測的光電荷之轉移開關，用於將轉移的光電荷轉換成電壓並將電壓輸出至選定電路之源追隨放大電路，及用於啓動放大電路並選擇性地輸出電壓之選定開關，可被插入於從光接收元件至選定電路的路徑中，以輸出對應來自光接收元件之光電荷的信號電壓。用於暫時地儲存信號電壓的電容器被使用於選定電路3－1，所以藉著一掃描開關可得到時間順序的信號電壓，以輸出電壓至信號輸出線，使用一移位暫存器（未示）。

影像感測器晶片1－1具有一延遲電路11－1，用於延遲光接收元件之讀取操作的啓始信號。啓始信號的延

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（11）

遲時間對應直到雜訊減小的間時，且偵測欲被箝住的位準。晶片1－1亦具有一雜訊減小電路7－1，用於在啓始信號被輸入之後直到選定電路3－1啓動由光接收元件讀取的光信號，減小包含於選定電路3－1的輸出信號線中之隨機雜訊。而且，形成一箝位電路4－1以將來自連接至雜訊減小電路7－1的輸出信號線之信號電壓箝住至一參考電壓Vref，於雜訊減小電路7－1的操作期間從晶片的外部電路被供給。

亦形成一放大電路12－1，其被啓始信號啓動以放大來自箝位電路4－1的輸出。來自放大電路4－1的輸出亦經由輸出信號線5－1從晶片被輸出。

延遲電路11－1經由一輸入信號線8－1而被外部驅動電路驅動。用於輸出ON／OFF開關控制信號至雜訊減小電路7－1之控制電路9－1，經由輸入信號線8－1被外部驅動電路驅動。

用於輸出ON／OFF開關控制信號至箝位電路4－1之控制電路6－1，經由輸入信號線8－1被外部驅動電路驅動。用於輸出ON／OFF開關控制信號至放大電路12－1之控制電路13－1，經由輸入信號線8－1被外部驅動電路驅動。

參考電壓Vref經由一參考電壓輸入線10－1而從外部偏壓電路被供給。供給參考電壓Vref之參考電壓輸入線10－1至10－m在晶片外被短路，所以共同的參考電壓Vref被供給至全部的晶片。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（12）

各影像感測器晶片1－2至1－m具有與影像感測器晶片1－1相同的配置，且在影像感測器晶片中相同的參考數字代表這些影像感測器晶片中之相同的零件。

影像感測器晶片1－1至1－m被擺設在x方向上的一線上，所以總共n×m個光接收元件被擺設在x方向上的一線上。讀取影像時，載有讀取影像之原稿相對於影像感測器被運送於y方向上，使原稿對應線上的光接收元件。假設一條線對應210mm的A4寬度，影像讀取解析度爲600dpi，且晶片之數目爲15。一光接收元件出現在42.3μm之寬度中，所以約333個光接收元件被擺設在14mm的晶片寬度中。

來自影像感測器晶片1－1之全部光接收元件的輸出，在光接收元件中被選定電路3－1一個接一個地選定，並經由輸出信號線5－1從晶片輸出。隨後，來自下一個晶片的全部光接收元件之輸出，在光接收元件中被選定電路3－2一個接一個地選定，並經由輸出信號線5－2從晶片輸出。以此方式，來自一線之全部光接收元件的輸出依時間順序被輸出。

圖3是一時間圖，用於說明此實施例的操作。參見圖3，ø8－1是輸入信號線8－1的啓始信號，ø1－1是來自影像感測器晶片1－1中的延遲電路11－1之輸出控制信號，ø2－1是來自影像感測器晶片1－1中的第一控制電路9－1之輸出控制信號，ø3－1是來自影像感測器晶片1－1中的第二控制電路6－1之輸出控制

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（13）

信號，ø4－1是來自影像感測器晶片1－1中的第三控制電路13－1之輸出控制信號，且Vout1是來自影像感測器晶片1－1中的雜訊減小電路7－1之輸出。

輸出控制信號ø1－1是由輸入信號線8－1所驅動的延遲電路11－1產生，亦即在啓始信號的輸入之後以預定延遲時間被輸出。只於此周期期間，線信號被光接收元件讀取。

來自第一控制電路9－1的輸出控制信號ø2－1與輸入信號線8－1的啓始信號同步地被輸出，亦即只在啓始信號被輸入的一段特定時間周期被輸出，直到選定電路3－1開始光接收元件之光信號讀取。只於此周期期間，雜訊減小電路7－1被啓動以輸出雜訊被例如用以移除高頻雜訊之雜訊濾波器減小的輸出Vout1。

來自第二控制電路6－1的輸出控制信號ø3－1與輸入信號線8－1的啓始信號同步地被輸出，或以一段短的延遲與啓始信號同步，亦即只在雜訊減小電路7－1的ON期間中的特定周期。於此周期期間，箝位電路4－1被啓動以在雜訊減小之後將輸出Vout1箝住至參考電壓Vref。當輸出Vout1被箝住至參考電壓Vref時，從晶片中的各光接收元件讀取光接收電壓，根據輸出Vout1與參考電位Vref的和。

來自第三控制電路13－1的輸出控制信號ø4－1與輸入信號線8－1的啓始信號同步被輸出。亦即，放大電路12－1與啓始信號的輸入同時地被啓動。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（14）

如圖3所示，信號ø3－1的輸出被結束，當信號ø2－1的輸出被結束或在此之前。

隨後，在影像感測器晶片1－2至1－m中，來自第一控制電路9－2至9－m之輸出控制信號ø2－2至ø2－m，及來自第二控制電路6－2至6－m之輸出控制信號ø3－2至ø3－m，分別與輸入信號線8－2至8－m之啓始信號同時被輸出，箝位電路4－2至4－m於雜訊減小電路7－2至7－m的ON周期期間分別被啓動，且在雜訊減小之後輸出Vout2被箝住至參考電位Vref。

在前面的影像感測器晶片中的最後光接收元件的讀取結束之前，完成各雜訊減小電路的操作與與箝位電壓偵測。在前面的晶片中最後光接收元件的讀取之後，下一個影像感測器晶片中的第一光接收元件被讀取，使用此晶片的箝位電壓。因此，一系列的光接收元件之讀取時間不會遭受到延遲。

以上述方式，在各影像感測器晶片中，在啓始信號被輸入之後於一段特定周期期間雜訊減小電路被啓動，直到光接收元件開始讀取光信號，且在雜訊減小之後輸出信號被箝位電路箝住至參考電壓。以此操作，由於從各光接收元件至箝位電路之部份中所得到的隨機雜訊，在線性陣列的影像感測器晶片中的箝位準之變化被減小，所以晶片之間的光量之陰影差可被減少。

圖4是一電路圖，指出一影像感測器，特別是依據本

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（15）

發明之第二實施例的雜訊減小電路及箝位電路。此實施例與第一實施例不同之處在於第一實施例中由虛線代表的方塊A，且圖4只指出第二實施例的對應方塊。

參見圖4，雜訊減小電路7－1是由包含第一類比開關電路SW1之低通濾波電路14－1、電阻器R1、電容器C1、輸出緩衝電路B1、及第二與第三類比開關SW2與SW3所構成。雜訊減小電路中，從光接收元件經過選定電路3－1的轉移路徑，被第二與第三類比開關控制。特別是，當第一與第二類比開關是在導通狀態（ON），且第三類比開關是在非導通狀態（OFF）時，來自選定電路3－1的輸出信號從雜訊減小電路經由低通濾波電路被輸出。另一方面，當第一與第二類比開關爲OFF，且第三類比開關爲ON時，來自選定電路的輸出信號從雜訊減小電路經由第三類比開關被輸出而沒有處理。

箝位電路4－1是由耦合電容C2、第四類比開關電路SW4、及輸出緩衝電路B2所組成。來自雜訊減小電路之輸出信號被輸入至箝位電路4－1的耦合電容C2的一個終端（點A），所以只有輸出信號的AC分量從另一終端（點B）被輸出。第四類比開關電路被連接於點B與參考電位輸入線10－1之間。當第四類比開關爲ON時，在點B的電位被短路至一參考電位Vref。當第四類比開關爲OFF時，點B對參考電位Vref爲開路。亦即，在點B的電位可被箝住至參考電位Vref，藉著打

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（16）

開第四類比開關然後關掉第四類比開關。

用於輸出ＯＮ／ＯＦＦ開關控制信號至雜訊減小電路７－１中的第一、第二及第三類比開關之控制電路９－１被外部驅動電路經由輸入信號線８－１驅動。

用於輸出ＯＮ／ＯＦＦ開關控制信號至箝位電路４－１中的第四類比開關之控制電路６－１被外部驅動電路經由輸入信號線８－１驅動。

參考電壓Ｖｒｅｆ從外部偏壓電路經由參考電壓輸入線１０－１被供給。

參考電壓輸入線１０－１至１０－ｍ在晶片外被短路，所以共同的參考電壓Ｖｒｅｆ被供給至全部的晶片。

圖５是一時間圖，用於說明第二實施例的操作之例子。參見圖５，ø１－１是來自影像感測器晶片１－１中的第一控制電路９－１之輸出控制信號，用以控制第一與第二類比開關的ＯＮ／ＯＦＦ狀態，ø２－１是來自影像感測器晶片１－１中的第一控制電路９－１之輸出控制信號，用以控制第三類比開關的ＯＮ／ＯＦＦ狀態，ø３－１是來自影像感測器晶片１－１中的第二控制電路６－１之輸出控制信號，用以控制第四類比開關，且Ｖｏｕｔ１是來自影像感測器晶片１－１中的雜訊減小電路７－１之輸出。

信號ø１－１與ø２－１與輸入線８－１的啓始信號同步被輸出，亦即只於一段除了晶片１－１的光接收元件讀取光信號之外的特定周期間期被輸出。第一與第二類比

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（17）

開關被打開，且第三類比開關被關閉。雜訊減小電路7－1被啓動以得到其雜訊被減小的輸出Ｖｏｕｔｌ。

信號ø３－１與輸入線８－１的啓始信號同步被輸出，或以一短的延遲與啓始信號同步，亦即只於雜訊減小電路７－１的ＯＮ周期的特定期間。當第四類比開關被打開然後關閉時，在雜訊減小之後輸出Ｖｏｕｔｌ被箝住至參考電壓Ｖｒｅｆ。

如上所述，當由電阻器與電容器組成的低通濾波電路１４－１被使用於雜訊減小電路７－１中，來自選定電路３－１的輸出信號之頻帶被限制。當在雜訊減小之後輸出信號被箝位電路箝住至參考電位時，由於包含於從各光接收元件至箝位電路的部份中之隨機雜訊，在線性陣列的影像感測器晶片中之箝位準之變化可被減小。

在此實施例中，同樣在前面的影像感測器晶片中之最後光接收元件的讀取結束之前，完成各雜訊減小電路之操作及箝位電壓偵測。在前面的晶片中之最後光接收元件的讀取之後，下一個影像感測器晶片中的第一光接收元件被讀取，使用此晶片的箝位電壓。因此，一系列的光接收元件之讀取時間沒有延遲。

圖６是一電路圖，指出一影像感測器，特別是依據本發明之第三實施例的雜訊減小電路及箝位電路。

此實施例與第一實施例不同之處在於第一實施例中由虛線代表的方塊Ａ，且圖６只指出第三實施例的對應方塊。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（18）

參見圖6，雜訊減小電路7－1是由包含第一與第二類比開關電路ＳＷ1與ＳＷ2之平均電路15－1、第一與第二電容器Ｃ1與Ｃ2、輸出緩衝電路Ｂ1、及第三與第四類比開關ＳＷ3與ＳＷ4所構成。平均電路15－1中，首先第一與第二類比開關被同時打開，以將來自選定電路3－1之輸出信號送至第一與第二電容器。然後，第一與第二類比開關被關閉，以儲存第一與第二電容器中的輸出信號之電位Ｖ1。在此之後，第一類比開關被打開，且第二類比開關被關閉，以將來自選定電路之輸出信號送至第一電容器。隨後，第一類比開關被關閉，以儲存第一電容器中的輸出信號之電位Ｖ2。

接著，第一類比開關被關閉，且第二類比開關被打開以短路第一與第二電容器，所以儲存於第一電容器中的輸出信號之電位Ｖ2與儲存於第二電容器中的輸出信號之電位Ｖ1被平均。最後，第二類比開關被打開以儲存第一與第二電容器中的輸出信號之電位Ｖ1與Ｖ2的平均值。

以上述方式，輸出信號的電位Ｖ3至Ｖk在第一類比開關的ＯＦＦ時間被儲存於第一電容器中，且各電位的平均值及第二電容器的電位被儲存。以此操作，在各別的時間儲存於第一電容器中的電位被儲存在第二電容器中。雜訊減小電路中，從選定電路輸出的信號之轉移路徑，被第三與第四類比開關控制。特別是，當第三類比開關爲ＯＮ，且第四類比開關爲ＯＦＦ時，來自選定電路的輸出信號從雜訊減小電路經由平均電路被輸出。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（19）

另一方面，當第三類比開關爲ＯＦＦ，且第四類比開關爲ＯＮ時，來自選定電路的輸出信號從雜訊減小電路經由第四類比開關被輸出而沒有處理。箝位電路４－１是由耦合電容Ｃ３、第五類比開關電路ＳＷ５、及輸出緩衝電路Ｂ２所組成。來自雜訊減小電路之輸出信號被輸入至箝位電路的耦合電容的一個終端（點Ａ），所以只有輸出信號的ＡＣ分量從另一終端（點Ｂ）被輸出。第五類比開關電路被連接於點Ｂ與參考電位輸入線１０－１之間。當第五類比開關爲ＯＮ時，在點Ｂ的電位被短路至一參考電位Ｖｒｅｆ。當第五類比開關爲ＯＦＦ時，點Ｂ對參考電位Ｖｒｅｆ爲開路。亦即，在點Ｂ的電位可被箝住至參考電位Ｖｒｅｆ，藉著打開第五類比開關然後關掉第五類比開關。

用於輸出ＯＮ／ＯＦＦ開關控制信號至雜訊減小電路７－１中的第一、第二、第三及第四類比開關之控制電路９－１被外部驅動電路經由輸入信號線８－１驅動。

用於輸出ＯＮ／ＯＦＦ開關控制信號至箝位電路４－１中的第五類比開關之控制電路６－１被外部驅動電路經由輸入信號線８－１驅動。

參考電壓Ｖｒｅｆ從外部偏壓電路經由參考電壓輸入線１０－１被供給。

參考電壓輸入線１０－１至１０－ｍ在晶片外被短路，所以共同的參考電壓Ｖｒｅｆ被供給至全部的晶片。

圖７是一時間圖，用於說明第三實施例的操作之例子

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（20）

。參見圖7，ø1－1是來自影像感測器晶片1－1中的第一控制電路9－1之輸出控制信號，用以控制第一類比開關的ＯＮ／ＯＦＦ狀態，ø2－1是來自影像感測器晶片1－1中的第一控制電路9－1之輸出控制信號，用以控制第二類比開關的ＯＮ／ＯＦＦ狀態，ø3－1是來自影像感測器晶片1－1中的第一控制電路9－1之輸出控制信號，用以控制第三類比開關，ø4－1是來自影像感測器晶片1－1中的第一控制電路9－1之輸出控制信號，用以控制第四類比開關的ＯＮ／ＯＦＦ狀態，ø5－1是來自影像感測器晶片1－1中的第二控制電路6－1之輸出控制信號，用以控制第五類比開關的ＯＮ／ＯＦＦ狀態，Ｖｉｎ是至影像感測器晶片1－1中的雜訊減小電路7－1之輸入，V_{c2}是影像感測器晶片7－1中的雜訊減小電路之第二電容器的電位，且Ｖｏｕｔ1是來自影像感測器晶片1－1中的雜訊減小電路7－1之輸出。

信號ø1－1與ø2－1與輸入線8－1的啓始信號同步被輸出，亦即只於一段除了晶片1－1的光接收元件讀取光信號之外的特定周期間期被輸出，以操作平均電路。在第一類比開關打開時，輸出信號的電位Ｖ1至Ｖｋ在第一類比開關關閉時被儲存於第一電容器中。在各別的時間儲存於第一電容器中的各電位Ｖ1至Ｖｋ的平均值，及第二電容器的電位被輸入，所以在各別的時間被儲存於第一電容器中的平均值被儲存於第二電容器中。

信號ø3－1ø4－1與輸入線8－1的啓始信號同

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（21）

步被輸出，亦即只於晶片１－１的光接收元件讀取光信號以外的特定周期期間被輸出。第三類比開關被打開，且第四類比開關被關閉。雜訊減小電路７－１被啓動以得到其雜訊被減小的輸出Ｖｏｕｔ１。

信號ø５－１與輸入線８－１的啓始信號同步被輸出，亦即只於雜訊減小電路７－１之ＯＮ期間的特定周期期間被輸出。當第五類比開關被打開然後關閉時，在雜訊減小之後輸出Ｖｏｕｔ１被箝住至參考電壓Ｖｒｅｆ。

以此方式，由第一與第二類比開關電路、第一與第二電容器、及輸出緩衝電路所構成的平均電路，被使用來取樣來自選定電路３－１的輸出信號之電位許多次。計算取樣值的平均值以減小輸出信號的雜訊。當在雜訊減小之後輸出信號被箝位電路箝住至參考電位時，由於從各光接收元件至箝位電路之部份中所得到的隨機雜訊，在線性陣列的影像感測器晶片中的箝位準之變化可被減小。晶片之間的光量之陰影差可被減少，且對於一線可得到一均勻的影像信號。因此，可得到沒有任何變化的高品質影像信號作爲影像感測器的整個二維影像。

如上所述，依據第一至第三實施例，當用於箝住來自各影像感測器晶片中的光接收元件之輸出信號的箝位電路操作時，啓動用於減小包含於來自光接收元件的輸出信號中之隨機雜訊的雜訊減小電路。以上配置，可減小由於在線性陣列的影像感測器晶片中的箝位準之變化而產生的影像上之陰影。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（22）

此外，可減小晶片之間的影像信號量的陰影差，且對於一線可得到一均勻的影像信號，從由線性地將許多晶片擺設成陣列所形成的影像感測器晶片。因此，可得到沒有任何變化的高品質影像信號作爲影像感測器的整個二維影像。

在第一至第三實施例中，除了形成影像感測器晶片中的第一控制電路９－１、第二控制電路６－１及第三控制電路之外，取而代之可由外部控制信號來控制雜訊減小電路７－１、箝位電路４－１及控制電路１３－１。

雜訊減小電路並不限於第二或第三實施例的電路配置，可具有能減小隨機雜訊的另一種電路配置。

使用敘述於第一至第三實施例中的影像感測器之影像輸入裝置將被敘述爲本發明的第四實施例。

如圖８所示的影像輸入裝置包含一透明的支撐３６，一ＬＥＤ光源３５，用於以紅、綠與藍光束來照射支撐３６，一透鏡陣列，用於聚焦被原稿反射的光，並形成光的影像於光接收元件的表面上，一影像感測器３１，擺設在陶瓷基體３２上，以光電地轉換由透鏡陣列３４聚焦的反射光，一晶片塗覆劑３３例如矽樹脂，用於保護影像感測器３１，及一外殼３７。這些構件被組合成一影像輸入裝置。

當ＬＥＤ光源３５只發射紅光時，影像感測器３１被驅動以讀取紅資訊。隨後，讀取綠與藍資訊。當藉著影像處理而合成許多原稿的顏色資訊時，彩色的原稿可被讀取

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（23）

而不使用濾色器。

在此實施例中，作爲用於控制ＬＥＤ光源３５開始發射之信號，使用敘述於第一至第三實施例中的影像感測器之第一晶片的啓始信號。作爲用於控制ＬＥＤ光源３５結束發射之信號，使用從選定電路３－ｍ輸出的信號，用於讀取來自第ｍ個晶片的最後光接收元件之信號。只有當安裝基體３２上的全部影像感測器晶片１－１至１－ｍ操作時，ＬＥＤ光源３５被打開。

在不偏離本發明之精神與範圍下，可做成本發明的許多不同之實施例。應瞭解本發明並不限於說明書中所述的特定實施例，而是由以下所附的申請專利範圍來界定。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

A5
B5

四、中文發明摘要（發明之名稱：影像感測器）

本發明具有一目的，提供一影像感測器晶片，及使用影像感測器晶片之影像感測器，能減小影像感測器晶片中之隨機雜訊以得到高品質的影像。具有許多光接收元件之影像感測器晶片包括一雜訊減小電路，用於減小包含於來自ＯＮ狀態中的光接收元件之輸出信號中的隨機雜訊，而在ＯＦＦ狀態不需要處理，一第一控制電路，用於控制雜訊減小電路之ＯＮ／ＯＦＦ狀態，一箝位電路，用於將經由雜訊減小電路輸出的輸出信號箝住至一參考電位，及一第二控制電路，用於控制箝位電路的ＯＮ／ＯＦＦ狀態。亦提供藉由將許多影像感測器晶片擺設成陣列而形成的影像感測器及影像感測器晶片。

英文發明摘要（發明之名稱：Image Sensor）

This invention has as its object to provide an image sensor chip and an image sensor using the image sensor chip capable of reducing random noise in the image sensor chip to obtain a high-quality image. An image sensor chip having a plurality of light-receiving element includes a noise reduction circuit for reducing random noise contained in an output signal from the light-receiving element in the ON state and outputting the random noise contained in the output signal from the light-receiving element without any processing in the OFF state, a first control circuit for controlling the ON/OFF state of the noise reduction circuit, a clamp circuit for clamping an output signal output through the noise reduction circuit to a reference potential, and a second control circuit for controlling an ON/OFF state of the clamp circuit. An image sensor chip and an image sensor formed by arraying a plurality of image sensor chips are also provided.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

1．一種影像感測器晶片，具有許多光接收元件，包含：

一雜訊減小電路，用於減小包含於來自在ＯＮ狀態的該光接收元件之輸出信號中的隨機雜訊，並輸出包含於在ＯＦＦ狀態沒有任何處理之該光接收元件的輸出信號中之隨機雜訊；

一第一控制電路，用於控制該雜訊減小電路的ＯＮ／ＯＦＦ狀態；

一箝位電路，用於箝住經過該雜訊減小電路輸出至參考電位的輸出信號；及

一第二控制電路，用於控制該箝位電路之ＯＮ／ＯＦＦ狀態。

2．如申請專利範圍第1項之晶片，進一步包含一選定電路，用於依序地選定來自該許多光接收元件之輸出信號，並將信號輸入至該雜訊減小電路。

3．如申請專利範圍第1項之晶片，其中該雜訊減小電路包含機構，用於限制來自該光接收元件的輸出信號之頻帶。

4．如申請專利範圍第1項之晶片，其中該雜訊減小電路包含：

取樣機構，用於取樣來自該光接收元件之輸出信號許多次，及

平均機構，用於輸出由該取樣機構所得到的取值值之平均值。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

5．一種影像感測器，由各具有許多光接收元件之許多影像感測器晶片擺設成陣列而形成，包含：

一雜訊減小電路，用於減小包含於來自在ＯＮ狀態的該光接收元件之輸出信號中的隨機雜訊，並輸出包含於在ＯＦＦ狀態沒有任何處理之該光接收元件的輸出信號中之隨機雜訊；

一第一控制電路，用於控制該雜訊減小電路的ＯＮ／ＯＦＦ狀態；

一箝位電路，用於箝住經過該雜訊減小電路輸出至參考電位的輸出信號；及

一第二控制電路，用於控制該箝位電路之ＯＮ／ＯＦＦ狀態。

6．如申請專利範圍第5項之感測器，進一步包含一選定電路，用於依序地選定來自該許多光接收元件之輸出信號，並將信號輸入至該雜訊減小電路。

7．如申請專利範圍第5項之感測器，其中該雜訊減小電路包含機構，用於限制來自該光接收元件的輸出信號之頻帶。

8．如申請專利範圍第5項之感測器，其中該雜訊減小電路包含：

取樣機構，用於取樣來自該光接收元件之輸出信號許多次，及

平均機構，用於輸出由該取樣機構所得到的取值值之平均值。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

9．一種驅動具有許多光接收元件之影像感測器晶片之方法，該影像感測器晶片包含：一雜訊減小電路，用於減小包含於來自在ＯＮ狀態的該光接收元件之輸出信號中的隨機雜訊，並輸出包含於在ＯＦＦ狀態沒有任何處理之該光接收元件的輸出信號中之隨機雜訊；

一第一控制電路，用於控制該雜訊減小電路的ＯＮ／ＯＦＦ狀態；

一箝位電路，用於箝住經過該雜訊減小電路輸出至參考電位的輸出信號；及

一第二控制電路，用於控制該箝位電路之ＯＮ／ＯＦＦ狀態，

該方法包含以下步驟：

於光接收元件讀取光信號時以外的期間，將該雜訊減小電路設定在ＯＮ狀態，並於該光接收元件讀取光信號的期間，將該雜訊減小電路設定於ＯＦＦ狀態。

10．如申請專利範圍第9項之方法，其中該影像感測器晶片進一步包含一選定電路，用於依序地選定來自該許多光接收元件之輸出信號，並將信號輸入至該雜訊減小電路。

11．如申請專利範圍第9項之方法，其中該雜訊減小電路包含機構，用於限制來自該光接收元件的輸出信號之頻帶。

12．如申請專利範圍第9項之方法，其中該雜訊減小電路包含：

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

取樣機構，用於取樣來自該光接收元件之輸出信號許多次，及

平均機構，用於輸出由該取樣機構所得到的取值值之平均值。

13．一種驅動由許多各具有許多光接收元件之影像感測器晶片擺設成陣列而形成的影像感測器之方法，該影像感測器包含：一雜訊減小電路，用於減小包含於來自在ON狀態的該光接收元件之輸出信號中的隨機雜訊，並輸出包含於在OFF狀態沒有任何處理之該光接收元件的輸出信號中之隨機雜訊；

一第一控制電路，用於控制該雜訊減小電路的ON／OFF狀態；

一箝位電路，用於箝住經過該雜訊減小電路輸出至參考電位的輸出信號；及

一第二控制電路，用於控制該箝位電路之ON／OFF狀態，

該方法包含以下步驟：

於光接收元件讀取光信號時以外的期間，將該雜訊減小電路設定在ON狀態，並於該光接收元件讀取光信號的期間，將該雜訊減小電路設定於OFF狀態。

14．如申請專利範圍第13項之方法，其中該影像感測器晶片進一步包含一選定電路，用於依序地選定來自該許多光接收元件之輸出信號，並將信號輸入至該雜訊減小電路。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

A8
B8
C8
D8

六、申請專利範圍

15．如申請專利範圍第13項之方法，其中該雜訊減小電路包含機構，用於限制來自該光接收元件的輸出信號之頻帶。

16．如申請專利範圍第13項之方法，其中該雜訊減小電路包含：

取樣機構，用於取樣來自該光接收元件之輸出信號許多次，及

平均機構，用於輸出由該取樣機構所得到的取值值之平均值。

17．一種影像感測器，由各具有許多光接收元件之許多影像感測器晶片擺設成陣列而形成，包含：

一雜訊減小電路，用於減小包含於來自該光接收元件之輸出信號中的隨機雜訊，使用ON狀態的低通濾波器，並使包含於來自該光接收元件之輸出信號中的隨機雜訊通過，在OFF狀態下沒有任何處理；

第一開關機構，用於切換於ON狀態與OFF狀態之間；

一箝位電路，用於箝住經過該雜訊減小電路輸出至參考電位的輸出信號，此參考電位係共同至該許多影像感測器晶片；及

第二開關機構，用於切換於參考電壓供給至該箝位電路的ON狀態與參考電壓的供給路徑被切掉的OFF狀態之間。

18．一種影像感測器晶片，包含：

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

許多光接收元件；

一雜訊減小電路，用於減小包含於來自該光接收元件之輸出信號中的隨機雜訊；及

一箝位電路，用於箝住一信號至一預定參考電位，

其中來自該光接收元件之輸出信號具有一輸入路徑，導引至該箝位電路經過該減小電路，及一輸入路徑，導引至該箝位電路而沒有該雜訊電路在中間。

19．一種影像輸入裝置，包含：

（A）一影像感測器，由許多影像感測器晶片擺設成陣列而形成，

各影像感測器晶片包括：

（a）許多光接收元件；

（b）一雜訊減小電路，用於減小包含於來自該光接收元件之輸出信號中的隨機雜訊；及

（c）一箝位電路，用於將一信號箝住至一預定的參考電位，

其中來自該光接收元件之輸出信號具有一輸入路徑，導引至該箝位電路經過該減小電路，及一輸入路徑，導引至該箝位電路而沒有該雜訊電路在中間；

（B）一光源，以光來照射一物體；及

（C）一透鏡陣列，用於聚焦由物體所反射的光，並形成光的影像於該影像感測器中的該許多光接收元件上。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

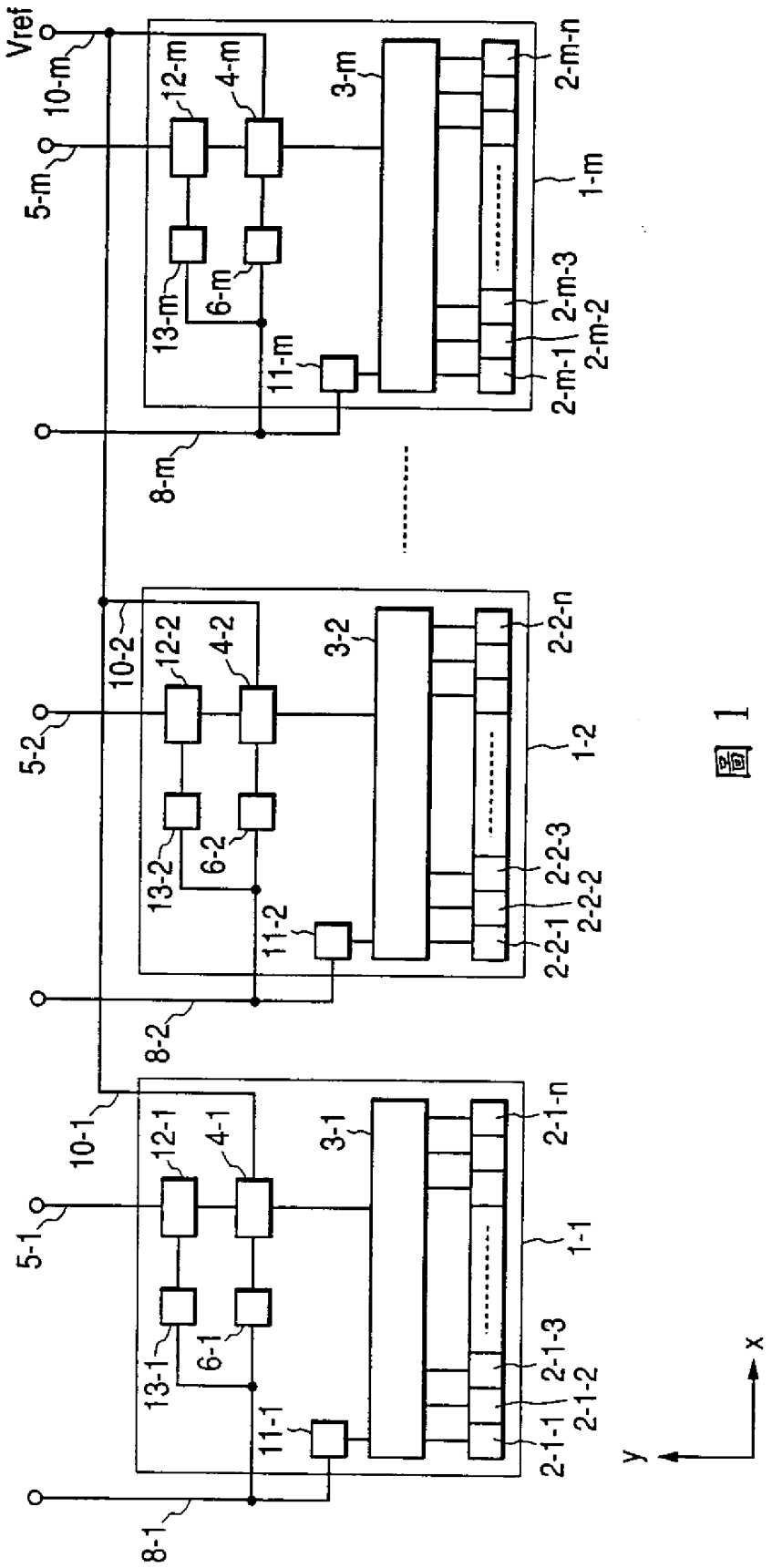

Vref
10-m
5-m
12-m
4-m
3-m
2-m-n
1-m
13-m
6-m
11-m
2-m-3
2-m-2
2-m-1
8-m
10-2
5-2
12-2
4-2
3-2
2-2-n
1-2
13-2
6-2
11-2
2-2-3
2-2-2
2-2-1
8-2
10-1
5-1
12-1
4-1
3-1
2-1-n
1-1
13-1
6-1
11-1
2-1-3
2-1-2
2-1-1
8-1
x
y

図 1

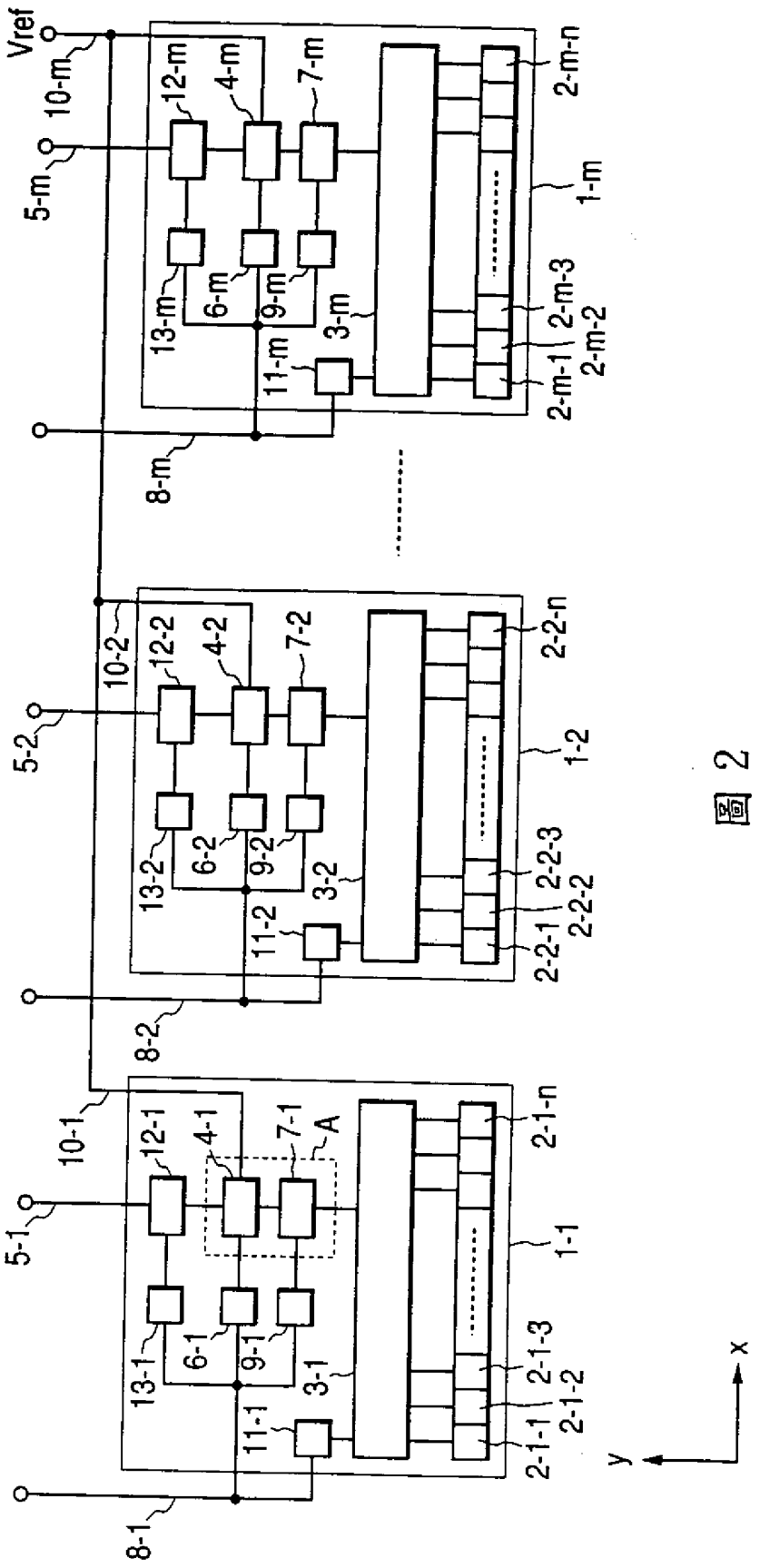

Vref
10-m
5-m
12-m
4-m
7-m
2-m-n
1-m
13-m
6-m
9-m
3-m
11-m
2-m-3
2-m-2
2-m-1
8-m
10-2
5-2
12-2
4-2
7-2
2-2-n
1-2
13-2
6-2
9-2
3-2
11-2
2-2-3
2-2-2
2-2-1
8-2
10-1
5-1
12-1
4-1
7-1
A
2-1-n
1-1
13-1
6-1
9-1
3-1
11-1
2-1-3
2-1-2
2-1-1
8-1
x
y

圖 2

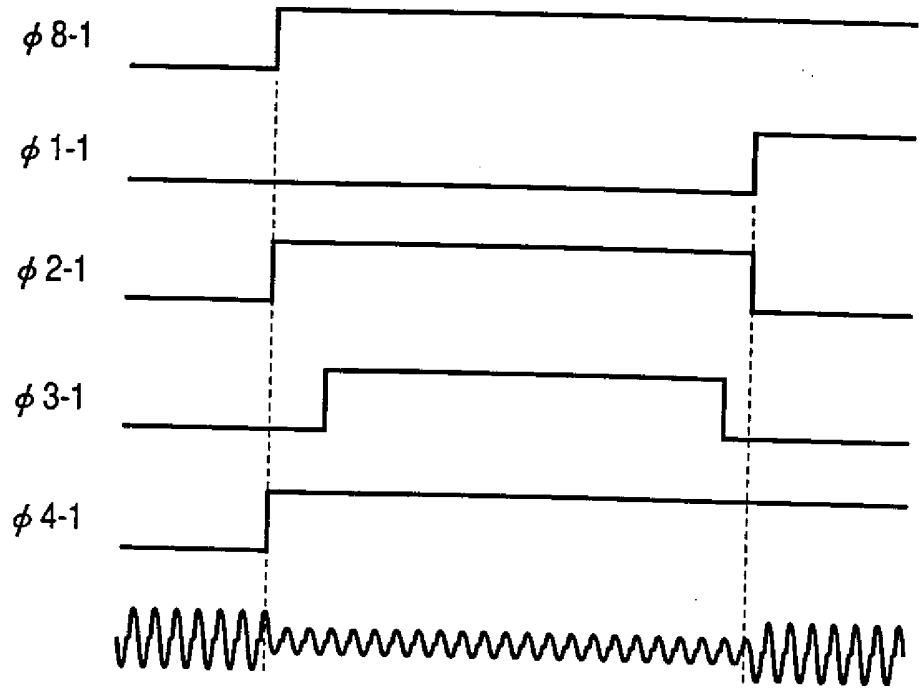


圖 3

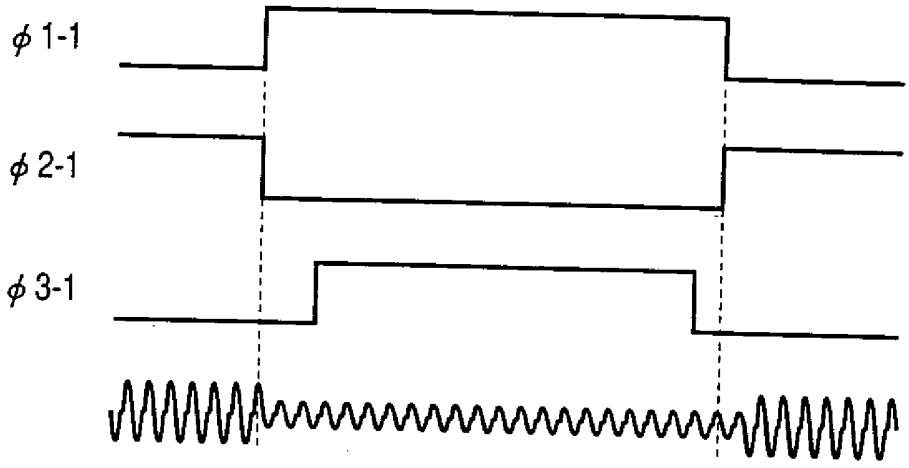


圖 5

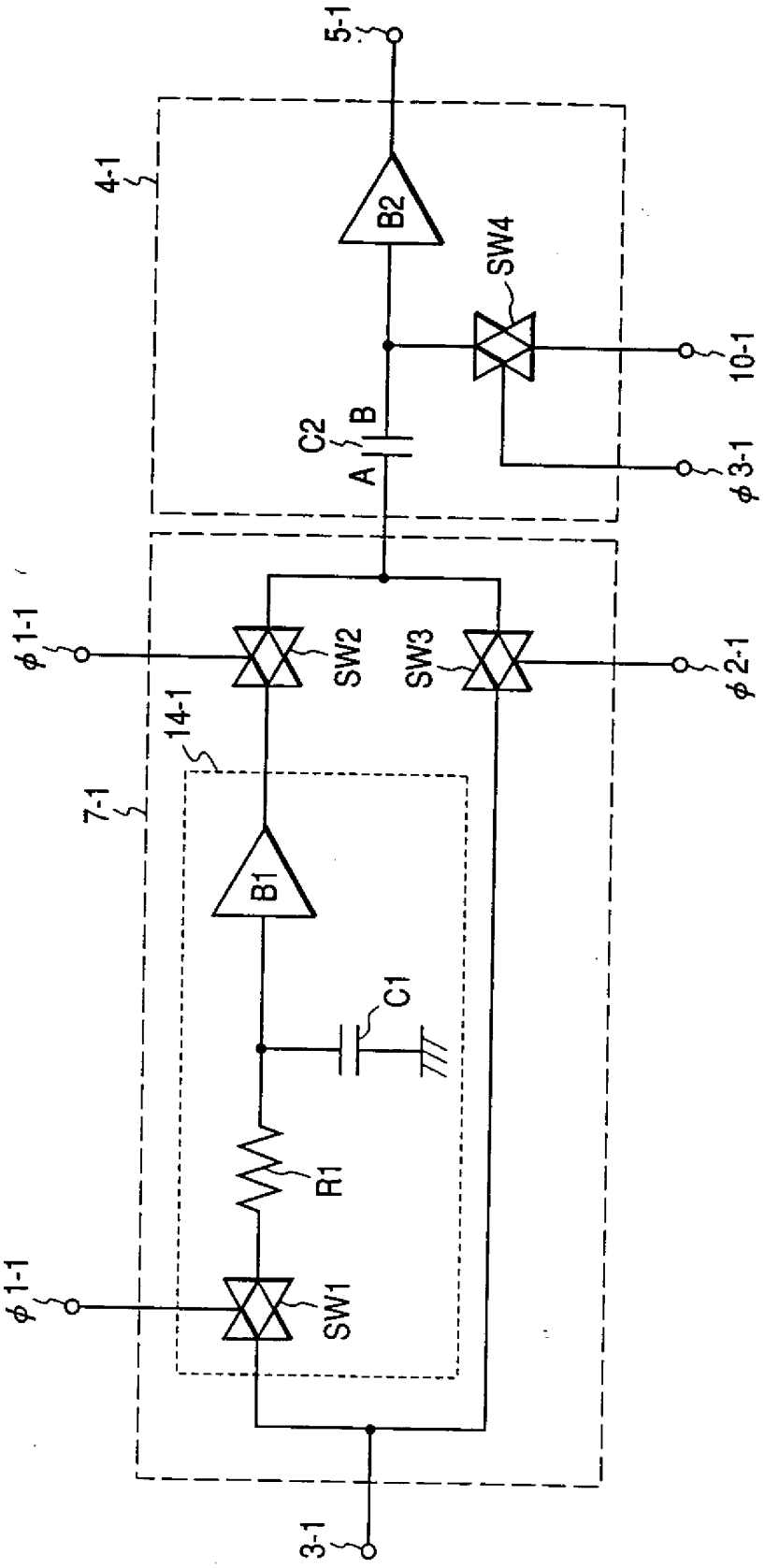

5-1
4-1
B2
SW4
10-1
C2
B
A
φ3-1
φ1-1
SW2
SW3
φ2-1
14-1
7-1
B1
C1
R1
φ1-1
SW1
3-1

圖 4

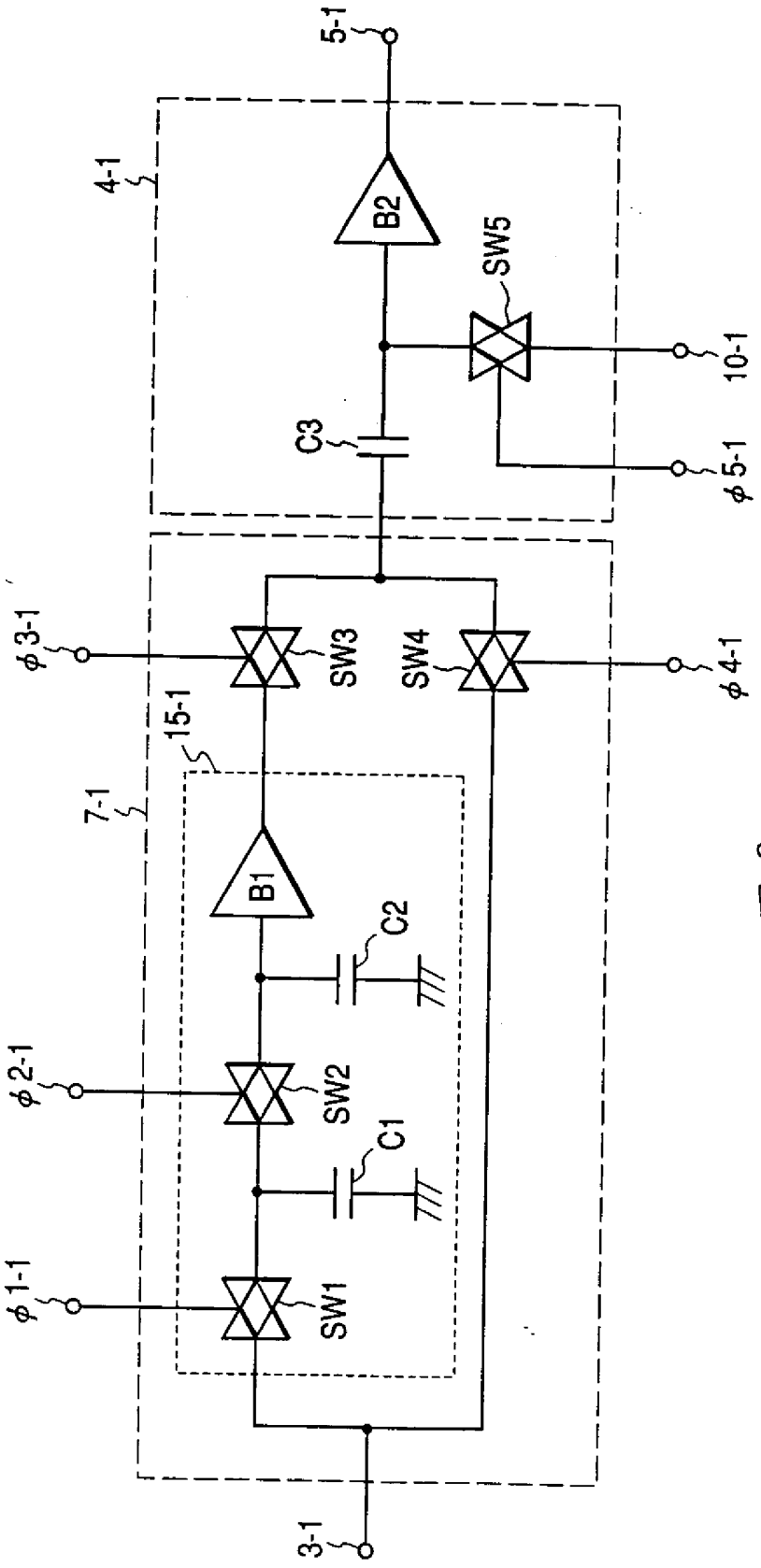

5-1
4-1
B2
SW5
10-1
C3
φ5-1
φ3-1
SW3
SW4
φ4-1
15-1
7-1
B1
C2
φ2-1
SW2
C1
φ1-1
SW1
3-1

図 6

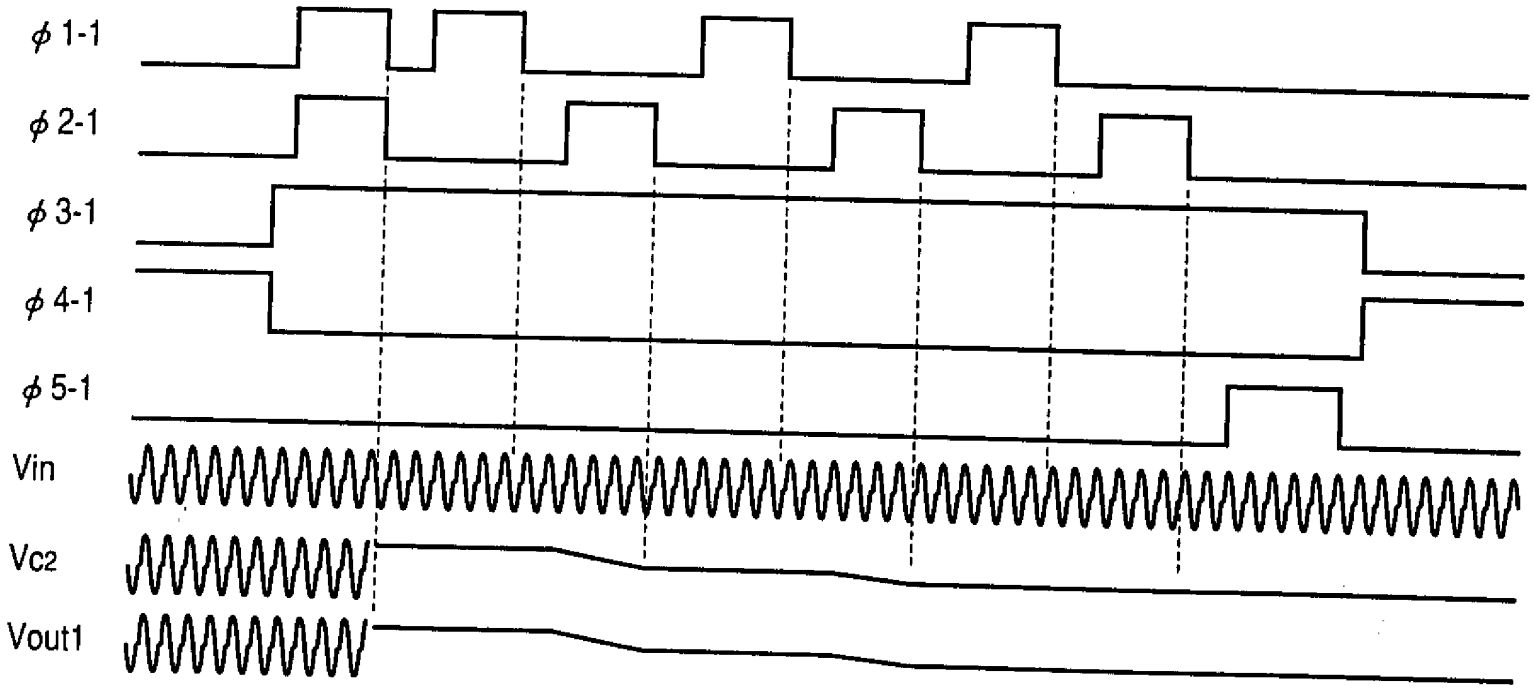


圖 7

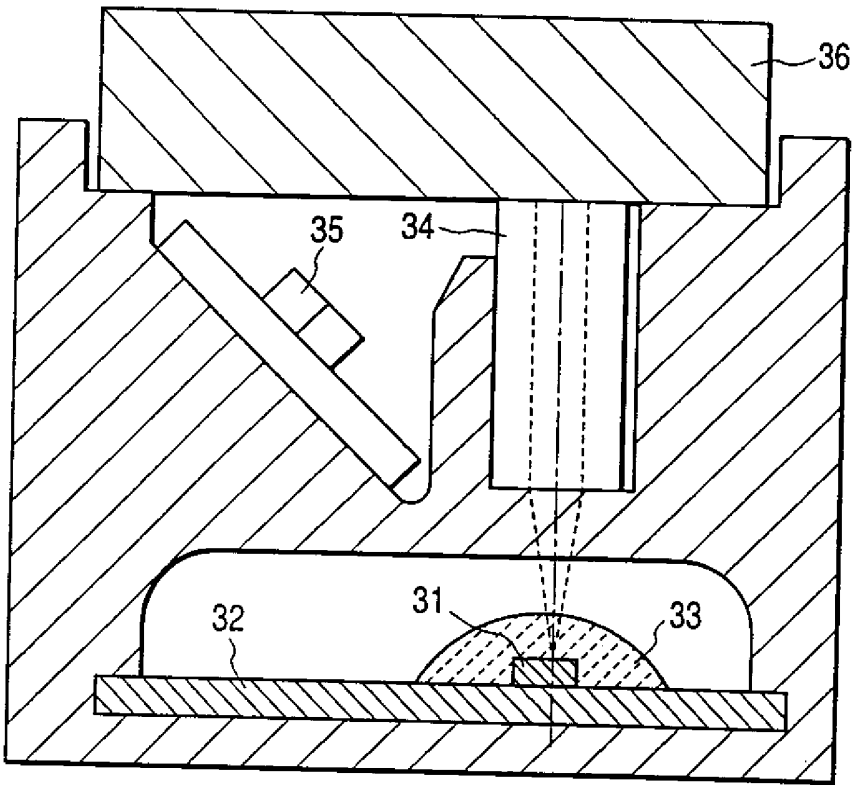


圖 8