

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 2 区分
【発行日】平成 26 年 9 月 11 日 (2014.9.11)

【公表番号】特表 2013-536998 (P2013-536998A)
【公表日】平成 25 年 9 月 26 日 (2013.9.26)
【年通号数】公開・登録公報 2013-052
【出願番号】特願 2013-527082 (P2013-527082)
【国際特許分類】

H 0 1 L 25/04 (2014.01)

H 0 1 L 25/18 (2006.01)

【F I】

H 0 1 L 25/04 Z

【手続補正書】

【提出日】平成 26 年 7 月 28 日 (2014.7.28)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

組立部品であって、

第 1 の階段状テラスを含む筐体を備え、

前記第 1 の階段状テラスは、垂直方向に一連の段を含み、

前記一連の段における第 1 段の後の各段は、前記一連の段における直前の段から第 1 のオフセット値だけ水平方向にオフセットされ、

前記筐体は、垂直スタック内において一組の半導体ダイが前記垂直スタック内の第 1 の半導体ダイに実質的に垂直な垂直方向に配列されるように前記一組の半導体ダイと結合するように構成され、

前記第 1 の半導体ダイの後の各半導体ダイは、前記垂直スタック内における直前の半導体ダイから第 2 のオフセット値だけ水平方向にオフセットされ、それによって、前記垂直スタックの一方の側面に第 2 の階段状テラスを規定する、組立部品。

【請求項 2】

前記第 1 の階段状テラスは、前記第 2 の階段状テラスの略鏡像である、請求項 1 に記載の組立部品。

【請求項 3】

前記一組の半導体ダイにおける所与の半導体ダイは、公称厚みを有し、

前記一連の段における所与の段の垂直変位は、前記公称厚みよりも大きい、請求項 1 に記載の組立部品。

【請求項 4】

前記第 1 のオフセット値は、前記第 2 のオフセット値よりも大きい、請求項 1 に記載の組立部品。

【請求項 5】

前記組立部品は、傾斜部品が前記半導体ダイと堅固に機械的に結合されるチップパッケージの組立を容易にし、

前記傾斜部品は、前記垂直スタックの前記一方の側面に位置付けられ、

前記傾斜部品は、水平方向と垂直方向との間である前記第 2 の階段状テラスに沿った方向に略平行である、請求項 1 に記載の組立部品。

【請求項 6】

前記第 1 のオフセット値および前記第 2 のオフセット値は、前記方向と、前記傾斜部品を前記一組の半導体ダイに堅固に機械的に結合するために用いられるはんだの公称厚みに基づいて決定される、請求項 5 に記載の組立部品。

【請求項 7】

前記組立部品は、垂直方向における前記一組の半導体ダイにわたり、前記一組の半導体ダイと前記半導体ダイ間の一組の接着層とに関連する垂直誤差の合計よりも小さい積算位置誤差を伴って、前記一組の半導体ダイの組立てを容易にする、請求項 1 に記載の組立部品。

【請求項 8】

前記積算位置誤差は、前記半導体ダイの厚み変動に関連する、請求項 7 に記載の組立部品。

【請求項 9】

前記積算位置誤差は、前記一組の接着層の厚み変動に関連する、請求項 7 に記載の組立部品。

【請求項 10】

前記積算位置誤差は、前記一組の接着層における熱拡散材料の厚み変動に関連する、請求項 7 に記載の組立部品。

【請求項 11】

前記組立部品は、前記半導体ダイの端部変動に関連した、所定値よりも小さい最大位置誤差を伴って、前記一組の半導体ダイの組立てを容易にする、請求項 1 に記載の組立部品。

【請求項 12】

チップパッケージを組立てるための方法であって、

筐体の垂直方向における第 1 の階段状テラス内の一連の段における第 1 の段に近接した半導体ダイの垂直スタックにおいて、第 1 の半導体ダイの端部を位置付けるステップを備え、

垂直方向は、前記第 1 の半導体ダイに実質的に垂直であり、

前記方法は、

前記第 1 の半導体ダイの上面に接着層を塗布するステップと、

前記筐体の垂直方向における前記一連の段内の第 2 の段に近接した前記半導体ダイの前記垂直スタックにおいて、第 2 の半導体ダイの端部を位置付けるステップとをさらに備え、

前記第 2 の半導体ダイの底面は、前記接着層に機械的に結合され

前記第 2 の段は、前記第 1 の段から第 1 のオフセット値だけ水平方向にオフセットされ、

前記第 2 の半導体ダイは、第 2 のオフセット値だけ水平方向にオフセットされ、それによって前記垂直スタックの一方の側面に第 2 の階段状テラスを規定し、

前記方法は、

前記第 1 の半導体ダイおよび前記第 2 の半導体ダイに傾斜部品を堅固に機械的に結合するステップをさらに備え、

前記傾斜部品は、前記垂直スタックの前記一方の側面に位置付けられ、

前記傾斜部品は、水平方向と垂直方向との間である前記第 2 の階段状テラスに沿った方向に略平行である、方法。

【請求項 13】

前記第 1 の半導体ダイおよび前記第 2 の半導体ダイのうちの 1 つにすることができる所与の半導体ダイを位置付けるステップは、ピックアッププレースツールを含む、請求項 12 に記載の方法。

【請求項 14】

前記第 1 の半導体ダイおよび前記第 2 の半導体ダイのうちの 1 つにすることができる所

与の半導体ダイを位置付けるステップは、前記所与の半導体ダイ上の光学アライメントマークに基づく、請求項 12 に記載の方法。

【請求項 15】

チップパッケージを組立てるための方法であって、

半導体ダイの垂直スタック内において第 1 の半導体ダイを位置付けるステップを備え、
前記垂直スタックは、前記第 1 の半導体ダイに実質的に垂直な垂直方向に沿っており、
前記方法は、

前記第 1 の半導体ダイの上面に接着層を塗布するステップと、

前記半導体ダイの前記垂直スタックにおける第 2 の半導体ダイの端部を、前記第 1 の半導体ダイに対して位置付けるステップとをさらに備え、

前記第 2 の半導体ダイの底面は、前記接着層に機械的に結合され、

前記第 2 の半導体ダイは、あるオフセット値だけ水平方向にオフセットされ、それによって、前記垂直スタックの一方の側面に階段状テラスを規定し、

前記方法は、

傾斜部品を前記第 1 の半導体ダイおよび前記第 2 の半導体ダイに堅固に機械的に結合するステップをさらに備え、

前記傾斜部品は、前記垂直スタックの前記一方の側面に位置付けられ、

前記傾斜部品は、水平方向と垂直方向との間である前記階段状テラスに沿った方向に略平行である、方法。