

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4612769号
(P4612769)

(45) 発行日 平成23年1月12日 (2011. 1. 12)

(24) 登録日 平成22年10月22日 (2010. 10. 22)

(51) Int. Cl.

F I

H O 1 L 27/146 (2006. 01)

H O 1 L 27/14 A

H O 4 N 5/365 (2011. 01)

H O 4 N 5/335 6 5 O

H O 4 N 5/369 (2011. 01)

H O 4 N 5/335 6 9 O

H O 4 N 5/374 (2011. 01)

H O 4 N 5/335 7 4 O

請求項の数 6 (全 13 頁)

(21) 出願番号 特願2000-348544 (P2000-348544)
 (22) 出願日 平成12年11月15日 (2000. 11. 15)
 (65) 公開番号 特開2002-151672 (P2002-151672A)
 (43) 公開日 平成14年5月24日 (2002. 5. 24)
 審査請求日 平成19年11月14日 (2007. 11. 14)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康德
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治
 (74) 代理人 100134175
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 固体撮像装置及び固体撮像システム

(57) 【特許請求の範囲】

【請求項 1】

水平方向及び垂直方向に複数配列された画素を有する画素領域と、
 前記垂直方向の複数の画素毎に共通に接続される複数の垂直出力線と、
 1つの垂直出力線毎に複数設けられていて前記垂直出力線の信号を保持する保持容量と

、
 前記垂直出力線の信号が読み出される水平出力線と、
 を有する固体撮像装置において、

前記水平出力線は、前記画素領域を挟んで対向配置された第1及び第2の水平出力線を有し、

前記複数の垂直出力線は、前記第1の水平出力線に信号を読み出す第1の垂直出力線群と、前記第2の水平出力線に信号を読み出す第2の垂直出力線群とを有し、

前記複数の保持容量の短手方向の長さを、水平方向の画素ピッチよりも長く、前記水平方向の画素ピッチの2倍よりも短くすることを特徴とする固体撮像装置。

【請求項 2】

前記垂直出力線毎に設けられた複数の保持容量は、ノイズ信号を保持する第1の保持容量と、光電変換によって生じる信号を保持する第2の保持容量を含むことを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 3】

前記保持容量は、M O S トランジスタ又は平行板容量を用いて形成することを特徴とす

る請求項 1 又は 2 に記載の固体撮像装置。

【請求項 4】

前記各画素には、色分解フィルタが設けられていることを特徴とする請求項 1 から 3 のいずれか 1 項に記載の固体撮像装置。

【請求項 5】

前記各画素には、R、G、B 色分解フィルタのいずれかが設けられ、前記各分解フィルタは、R フィルタと B フィルタとが対角に配置され、2 つの G フィルタが対角に配置されることを特徴とする請求項 1 から 4 のいずれか 1 項に記載の固体撮像装置。

【請求項 6】

請求項 1 から 5 のいずれか 1 項に記載の固体撮像装置と、前記固体撮像装置へ光を結像する光学系と、前記固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする固体撮像システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、固体撮像装置及び固体撮像システムに関し、特に、デジタルカメラなどに用いられる固体撮像装置及び固体撮像システムに関する。

【0002】

【従来の技術】

従来、平面上に、複数の撮像レンズを備え、各撮像レンズにより撮像対象からの光を、光電変換素子を有する二次元センサなどに集光して、二次元センサなどからの出力信号を、画像処理部において処理して、画像を形成する固体撮像装置がある。

【0003】

図 1 は、従来の MOS 型撮像素子を備えた固体撮像装置の構成を示す模式図である。図 1 において、300 はたとえば G、B、R のカラーフィルタのいずれかを備えた画素、301 は入射光を電荷に変換するフォトダイオード、307 は変換された電荷が転送される浮遊拡散領域、302 はフォトダイオード 301 の電荷を浮遊拡散領域 307 へ転送する転送スイッチ、303 は電荷に基づく増幅信号を得るための MOS トランジスタ、305 は MOS トランジスタ 303 に電源 V_D からの電圧をかけるための選択スイッチ、306 は増幅信号が読み出される垂直信号線、313 は垂直信号線に増幅信号を読み出すための定電流源、304 は増幅信号を読み出した後の浮遊拡散領域 307 及びフォトダイオード 301 の電位をリセットするために電源 V_R をかけるためのリセットスイッチである。なお、ここでは転送スイッチ 302、リセットスイッチ 304 及び選択スイッチ 305 を MOS トランジスタで構成している。

【0004】

また、図 1 において、312、314、315 はそれぞれ転送スイッチ 302、リセットスイッチ 304 及び選択スイッチ 305 のオン/オフをそれぞれ制御する転送パルス、リセットパルス及び選択パルスを伝送する転送パルス伝送線、リセットパルス伝送線及び選択パルス伝送線、931～933 は転送パルス伝送線 312、リセットパルス伝送線 314 及び選択パルス伝送線 315 を伝送する転送パルス、リセットパルス及び選択パルスをそれぞれ生成する生成信号を入力する転送パルス生成信号入力端子、リセットパルス生成信号入力端子及び選択パルス生成信号入力端子、330 は転送パルス生成信号入力端子 931、リセットパルス生成信号入力端子 932 及び選択パルス生成信号入力端子 933 から入力される各生成信号とクロック信号 P_V に基づいて垂直シフトレジスタ 906 から出力される制御信号とを加算する AND ゲートである。

【0005】

さらに、図 1 において、320a、320b は転送スイッチ 302、リセットスイッチ 304 及び選択スイッチ 305 のスイッチング動作や転送スイッチ 302 等の製造ばらつきによって生じる固定パターンなどのノイズ信号をキャンセルするノイズキャンセル回路、323a、323b はノイズ信号を含む増幅信号を蓄積する増幅信号保持容量、スイッチ

10

20

30

40

50

、324a, 324bはノイズ信号を蓄積するノイズ信号保持容量、321a, 321bは増幅信号を制御信号Ptnに従って増幅信号保持容量323a, 323bへ送るスイッチ、322a, 322bはノイズ信号を制御信号Ptsに従ってノイズ信号保持容量324a, 324bへ送るスイッチ、325a, 325bは増幅信号保持容量323a, 323bに保持されている増幅信号をクロック信号PH1, PH2に基づいて水平シフトレジスタ911a, 911bから出力される制御信号に従って外部へ出力するスイッチ、326a, 326bはノイズ信号保持容量324a, 324bに保持されているノイズ信号をクロック信号PH1, PH2に基づいて水平シフトレジスタ911a, 911bから出力される制御信号に従って外部へ出力するスイッチ、327a, 327bはノイズキャンセル回路320a, 320bから出力された各信号を増幅する差動増幅器である。

10

【0006】

なお、図1では、たとえば奇数列に配列されている画素300から読み出された信号は、水平シフトレジスタ911a側のノイズキャンセル回路320aへ送り、偶数列に配列されている画素300から読み出された信号は、水平シフトレジスタ911b側のノイズキャンセル回路320bへ送るようにしている。

【0007】

また、図1には簡単のため画素300を4つ示したが、実際には、必要とする解像度や、撮像領域の面積に応じた数の画素が配列されている。さらに、画素列の数に応じた数のノイズキャンセル回路320a, 320bが設けられている。なお、次に説明するように、ノイズキャンセル回路320a, 320bは、実際には、2画素ピッチで配置されている。

20

【0008】

図7(b)は、図1のノイズキャンセル回路320a, 320bの上面のレイアウト図である。図7(a)は、図7(b)のA-A'間の断面図である。図7において、600はn型半導体基板、603はn型半導体基板600内に設けられたp型チャネルMOSトランジスタのソース・ドレインを形成する高濃度p型拡散領域、601はn型半導体基板600上に形成されたシリコン酸化膜(SiO₂)、602はn型半導体基板100の電位をとるための高濃度n型拡散領域、604はp型チャネルMOSトランジスタのゲートを形成するポリシリコンなどからなる多結晶シリコン層(Poly-Si層)、606はアルミニウムなどからなる配線層(Al層)、605は配線層606と多結晶シリコン層102, 高濃度n型拡散領域602又は高濃度p型拡散領域をそれぞれ電氣的に接続するコンタクトホールである。

30

【0009】

なお、図1に示すノイズ信号保持容量324a, 324bはCnで示し、増幅信号保持容量323a, 323bはCsでそれぞれ示している。図面中のCs内の配線層606は、スイッチ321a, 321bとスイッチ325a, 325bとをそれぞれ接続しており、Cn内の配線層606は、スイッチ322a, 322bとスイッチ326a, 326bとをそれぞれ接続している。

【0010】

図7に示すように、ノイズキャンセル回路320a, 320bは、増幅信号保持容量Csとノイズ信号保持容量Cnとの各短手方向が、それぞれ1画素ピッチ内に納まるように配列している。増幅信号保持容量Csとノイズ信号保持容量Cnとのゲート長はたとえば3.5μm、ゲート幅はたとえば1100μmとしている。

40

【0011】

【発明が解決しようとする課題】

しかし、固体撮像装置は、近年、チップサイズの縮小、画素数の増加の傾向に伴って、画素サイズが縮小されつつある。画素サイズの縮小に伴い画素ピッチが短くなると、増幅信号保持容量Csとノイズ信号保持容量Cnとの各ゲート長が短くなる。

【0012】

ここで、ゲートを作成する際の加工精度のばらつきによって、ゲート長ばらつきLが生

50

じるが、このゲート長ばらつきは各ゲート長が短くなるにつれて大きくなり、増幅信号保持容量 C_s とノイズ信号保持容量 C_n との容量値のばらつきが増大する。その結果、固体撮像装置の性能としては、列ごとの固定パターンノイズが増加してくることによって、画質が低下するという問題があった。

【 0 0 1 3 】

そこで、本発明は、複数の保持容量のレイアウトを工夫して、画質の低下を防止することを課題とする。

【 0 0 1 5 】

本発明は、水平方向及び垂直方向に複数配列された画素を有する画素領域と、前記垂直方向の複数の画素毎に共通に接続される複数の垂直出力線と、1つの垂直出力線毎に複数設けられていて前記垂直出力線の信号を保持する保持容量と、前記垂直出力線の信号が読み出される水平出力線と、を有する固体撮像装置において、前記水平出力線は、前記画素領域を挟んで対向配置された第1及び第2の水平出力線を有し、前記複数の垂直出力線は、前記第1の水平出力線に信号を読み出す第1の垂直出力線群と、前記第2の水平出力線に信号を読み出す第2の垂直出力線群とを有し、前記複数の保持容量の短手方向の長さを、水平方向の画素ピッチよりも長く、前記水平方向の画素ピッチの2倍よりも短くすることを特徴とする。

10

【 0 0 1 8 】

さらに、本発明の固体撮像システムは、上記固体撮像装置と、前記固体撮像装置へ光を結像する光学系と、前記固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする。

20

【 0 0 1 9 】

【 発明の実施の形態 】

(実施形態 1)

[構成の説明]

図1は、本発明の実施形態1のMOS型撮像素子を備えた固体撮像装置の構成を示す模式図である。図1において、300はたとえばG、B、Rのカラーフィルタのいずれかを備えた画素であり水平方向及び垂直方向に複数配列されている。301は入射光を電荷に変換するフォトダイオード、307は変換された電荷が転送される浮遊拡散領域、302はフォトダイオード301の電荷を浮遊拡散領域307へ転送する転送スイッチ、303は第1信号である電荷に基づく増幅信号を得るためのMOSトランジスタ、305はMOSトランジスタ303に電源VDからの電圧をかけるための選択スイッチ、306は増幅信号が読み出される垂直信号線、313は垂直信号線に増幅信号を読み出すための定電流源、304は増幅信号を読み出した後の浮遊拡散領域307及びフォトダイオード301の電位をリセットするために電源VRをかけるためのリセットスイッチである。なお、ここでは転送スイッチ302、リセットスイッチ304及び選択スイッチ305をMOSトランジスタで構成している。

30

【 0 0 2 0 】

また、図1において、312、314、315はそれぞれ転送スイッチ302、リセットスイッチ304及び選択スイッチ305のオン/オフをそれぞれ制御する転送パルス、リセットパルス及び選択パルスを伝送する転送パルス伝送線、リセットパルス伝送線及び選択パルス伝送線、931～933は転送パルス伝送線312、リセットパルス伝送線314及び選択パルス伝送線315を伝送する転送パルス、リセットパルス及び選択パルスをそれぞれ生成する生成信号を入力する転送パルス生成信号入力端子、リセットパルス生成信号入力端子及び選択パルス生成信号入力端子、330は転送パルス生成信号入力端子931、リセットパルス生成信号入力端子932及び選択パルス生成信号入力端子933から入力される各生成信号とクロック信号PVに基づいて垂直シフトレジスタ906から出力される制御信号とを加算するANDゲートである。

40

【 0 0 2 1 】

さらに、図1において、320a、320bは転送スイッチ302、リセットスイッチ3

50

04及び選択スイッチ305のスイッチング動作や転送スイッチ302等の製造ばらつきによって生じる固定パターンなどの第2信号であるノイズ信号をキャンセルするノイズキャンセル回路、323a, 323bはノイズ信号を含む増幅信号を蓄積する第1保持容量である増幅信号保持容量、スイッチ、324a, 324bはノイズ信号を蓄積する第2保持容量であるノイズ信号保持容量、321a, 321bは増幅信号を制御信号Ptnに従って増幅信号保持容量323a, 323bへ送るスイッチ、322a, 322bはノイズ信号を制御信号Ptsに従ってノイズ信号保持容量324a, 324bへ送るスイッチ、325a, 325bは増幅信号保持容量323a, 323bに保持されている増幅信号をクロック信号PH1, PH2に基づいて水平シフトレジスタ911a, 911bから出力される制御信号に従って外部へ出力するスイッチ、326a, 326bはノイズ信号保持容量324a, 324bに保持されているノイズ信号をクロック信号PH1, PH2に基づいて水平シフトレジスタ911a, 911bから出力される制御信号に従って外部へ出力するスイッチ、327a, 327bはノイズキャンセル回路320a, 320bから出力された各信号を増幅する差動増幅器である。

10

【0022】

なお、図1では、たとえば奇数列に配列されている画素300から読み出された信号は、水平シフトレジスタ911a側のノイズキャンセル回路320aへ送り、偶数列に配列されている画素300から読み出された信号は、水平シフトレジスタ911b側のノイズキャンセル回路320bへ送るようにしている。

20

【0023】

また、図1には簡単のため画素300を4つ示したが、実際には、必要とする解像度や、撮像領域の面積に応じた数の画素が配列されている。また、画素列の数に応じた数のノイズキャンセル回路320a, 320bが設けられている。

【0024】

図2は、図1のノイズキャンセル回路320a, 320bの一形態の回路図である。図3(b)は、図2のノイズキャンセル回路320a, 320bの上面のレイアウト図である。図3(a)は、図3(b)のA-A'間の断面図である。本実施形態では、いわゆるp型チャンネルMOSトランジスタを用いている。

【0025】

図2において、323', 324'は、それぞれp型チャンネルMOSトランジスタである。なお、図2において図1に示した部分同様の部分には同一符号を付している。

30

【0026】

図3において、100はn型半導体基板、110はn型半導体基板600内に設けられたp型チャンネルMOSトランジスタのソース・ドレインを形成する高濃度p型拡散領域、111はn型半導体基板100上に形成されたシリコン酸化膜(SiO₂)、102はp型チャンネルMOSトランジスタのゲートを形成するポリシリコンなどからなる多結晶シリコン層(Poly-Si層)、103, 104, 107はアルミニウムなどからなる配線層(Al層)、105, 106, 108は配線層103と多結晶シリコン層101と、配線層104と多結晶シリコン層102と、配線層107と高濃度p型拡散領域110とをそれぞれ接続するコンタクトホール、109は配線層103, 104のクロストークを防止する電源線である。なお、図示していないが、n型半導体基板100の電位をとるための高濃度n型拡散領域をn型半導体基板100内に形成している。

40

【0027】

また、配線層103は、スイッチ321a, 321bとスイッチ325a, 325bとをそれぞれ接続しており、配線層104は、スイッチ322a, 322bとスイッチ326a, 326bとをそれぞれ接続している。

【0028】

図3に示すように、本実施形態では、増幅信号保持容量Cs及びノイズ信号保持容量Cnのゲート長(短手方向)Lが、それぞれ1画素ピッチ以上で2画素ピッチ内に納まるように配列している。また、増幅信号保持容量Cs及びノイズ信号保持容量Cnを、水平方向

50

の複数の画素に対して垂直な方向である垂直方向に配列している。なお、増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n の各ゲート長はたとえば $8\ \mu\text{m}$ 、各ゲート幅（長手方向）はたとえば $500\ \mu\text{m}$ としている。

【0029】

ところで、ゲート長ばらつき L が大きくなっても容量値のばらつきが増大しにくいように、増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n の各ゲート長と各ゲート幅とが、理想的には同じになるようにレイアウトすることが望ましい。

【0030】

しかし、たとえば [各ゲート長/各ゲート幅] が 0.05 、 0.01 、 0.1 、 1 、 10 の場合には容量ばらつきがそれぞれ 0.1% 、 0.05% 、 0.018% 、 0.01% 、 0.018% であり、[各ゲート長/各ゲート幅] と容量ばらつきとが指数対数的な関係にあるので、これを考慮すると、[各ゲート長/各ゲート幅] は 0.1 程度までであれば好ましいと考える。

10

【0031】

このように、増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n の各ゲート長と各ゲート幅とを調整するには、ゲート長及びゲート幅が $65\ \mu\text{m}$ 程度となるように、たとえば $5 \sim 8$ 画素ピッチのゲート長として、各ゲート長に合わせてゲート幅方向に増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n を配列すればよい。

【0032】

だが、実際には、ゲート長を 5 画素とすると、配線層 107 等のレイアウトが面倒になるので、図3に示すように、 2 画素ピッチ程度に納まるようにゲート長を確保すればよい。

20

【0033】

なお、図3では、増幅信号保持容量 C_s を画素から遠い側に配置しているが、ノイズ信号保持容量 C_n を画素から遠い側に配置してもよい。

【0034】

また、増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n は n 型チャネル MOS トランジスタであってもよいが、いずれにしても MOS トランジスタを用いると、たとえば各画素 300 を MOS 型撮像素子によって構成している場合に、同様の層構成になるので製造が容易となる。

【0035】

30

[動作の説明]

図4は、図1の固体撮像装置で用いるパルス信号のパターン図である。図4に示すように、(1) 垂直シフトレジスタ 906 に入力されるクロック信号 P_V がハイレベルになると、垂直シフトレジスタ 906 の1段目の出力がハイレベルになる。こうして、1行目の画素内の転送スイッチ 302 、リセットスイッチ 304 、選択スイッチ 305 にそれぞれローレベルの転送パルス P_{tx} 、ハイレベルのリセットパルス P_{res} 及びローレベルの選択パルス P_{sel} がそれぞれ印加される。

【0036】

このため、リセットスイッチ 304 だけがオンし、浮遊拡散領域 307 の電位がリセット電圧 V_R となる。次に、(2) リセットパルス P_{res} をローレベルにすると、リセットノイズが発生して、浮遊拡散領域 307 の電位が変化する。

40

【0037】

また同時に選択パルス P_{sel} をハイレベルにすることでリセットノイズと、MOS トランジスタのしきい値ばらつきによる固定パターンノイズを含んだノイズ信号とが垂直信号線 306 へ出力される。次に、(3) 制御信号 P_{tn} をハイレベルにすることで、ノイズ信号がノイズ信号保持容量 $323a$ 、 $323b$ に保持される。

【0038】

次に、(4) 転送パルス P_{tx} をハイレベルにすることで、フォトダイオード 301 で蓄積されている電荷が浮遊拡散領域 307 に転送され、MOS トランジスタ 303 のソースから、電荷とリセットによるノイズ信号とに基づく増幅信号が垂直信号線 306 に出力さ

50

れる。次に、(5)制御信号P t sをハイレベルにすることで、出力された増幅信号が増幅信号保持容量3 2 4 a, 3 2 4 bに保持される。以上の(1)~(5)までの動作により、1行目の全画素の信号がそれぞれの列に対応する増幅信号保持容量3 2 4 a, 3 2 4 b及びノイズ信号保持容量3 2 3 a, 3 2 3 bに保持される。

【0039】

次に、(6)クロック信号P H 1をハイレベルにして、水平シフトレジスタ9 1 1 aに、スイッチ3 2 5 aとスイッチ3 2 6 aとを同時にオンさせることによって、1列目の画素に係る増幅信号保持容量3 2 4 aに保持されている増幅信号から1列目の画素に係るノイズ信号保持容量3 2 3 aに保持されているノイズ信号をそれぞれ読み出して、差動増幅器3 2 7 aへ入力し、増幅信号からノイズ信号を差分することで、ノイズ信号成分を除去して、電荷に基づく増幅信号のみを差動増幅器3 2 7 aから出力する。

10

【0040】

それから、クロック信号P H 1をローレベルにした後に、クロック信号P H 2をハイレベルにして、水平シフトレジスタ9 1 1 bに、スイッチ3 2 5 bとスイッチ3 2 6 bとを同時にオンさせることによって、2列目の画素に係る増幅信号保持容量3 2 4 bに保持されている増幅信号から2列目の画素に係るノイズ信号保持容量3 2 3 bに保持されているノイズ信号をそれぞれ読み出して、差動増幅器3 2 7 bへ入力し、増幅信号からノイズ信号を差分することで、ノイズ信号成分を除去して、電荷に基づく増幅信号のみを差動増幅器3 2 7 bから出力する。

【0041】

20

同様の手順によって、クロックパルスP H 1, P H 2を交互にハイレベル、ローレベルとすることで、水平シフトレジスタ9 1 1 a、9 1 1 bを順次走査して、1行1列目から最終列までの画素からの電荷に基づく増幅信号が順次、差動増幅器3 2 7 a, 3 2 7 bから交互に出力される。

【0042】

次に、(7)クロックパルスP Vをハイレベルにすることで、垂直シフトレジスタ9 0 6が1段走査され、垂直シフトレジスタ9 0 6の2段目の出力がハイレベルになることで、2行目の画素が選択され、(1)~(6)を繰り返すことで、2行全列の画素からの電荷に基づく増幅信号が順次、差動増幅器3 2 7 a, 3 2 7 bから交互に出力される。このようにして、全行全列の画素からの電荷に基づく増幅信号を外部に出力することで、1フレーム分の増幅信号が得られる。

30

【0043】

(実施形態2)

図5(b)は、本実施形態に係るノイズキャンセル回路3 2 0 a, 3 2 0 bの上面のレイアウト図であり、図3(b)に相当するものである。図5(a)は、図5(b)のA-A'間の断面図であり、図3(a)に相当するものである。図5に示すように、本実施形態では、多孔質シリコン層2 0 3, 2 0 9によって空間的に増幅信号保持容量C sを形成し、多孔質シリコン層2 0 4, 2 0 9によって空間的にノイズ信号保持容量C nを形成している。

【0044】

40

図5において、2 0 0はn型半導体基板、2 1 0はn型半導体基板2 0 0内に形成されたp型ウエル、2 0 2は素子分離のための選択膜、2 0 3, 2 0 4, 2 0 9は多孔質シリコン層、2 0 7, 2 0 8, 2 1 1はアルミニウムなどからなる配線層、2 0 5, 2 0 6, 2 1 2は配線層2 0 7と多孔質シリコン層2 0 3と、配線層2 0 8と多孔質シリコン層2 0 4と、配線層2 1 1と多孔質シリコン層2 0 9とをそれぞれ電氣的に接続するコンタクトホール、2 1 0はシリコン酸化膜、2 1 3は配線層2 0 7, 2 0 8のクロストークを防止する電源線である。なお、図示していないが、n型半導体基板2 0 0の電位をとるための高濃度n型拡散領域をn型半導体基板2 0 0内に形成している。

【0045】

また、配線層2 0 7は、スイッチ3 2 1 a, 3 2 1 bとスイッチ3 2 5 a, 3 2 5 bとを

50

それぞれ接続しており、配線層 208 は、スイッチ 322a, 322b とスイッチ 326a, 326b とをそれぞれ接続している。

【0046】

本実施形態では、MOS トランジスタで形成した各容量に代えて、多孔質シリコン層による並行平板を電極として各容量を形成している。このようにレイアウトすると、2 画素ピッチで多孔質シリコン層の並行平板を配列することができ、短手方向の長さをたとえば $10\ \mu\text{m}$ とすることができる。また、図 3 (b) に示すように長手方向に 2 つの容量をそれぞれ配列しなくてもよくなるので、長手方向側の長さを短くすることができる。

【0047】

なお、実施形態 1 と同様に、短手方向を、2 画素ピッチ以外の複数画素ピッチとしてもよい。さらに、複数の画素をいくつかの領域に分けて、各領域上に同じ色のフィルタを形成するいわゆる複眼の固体撮像装置であっても、同様に各容量のレイアウトを行うこともできる。

10

【0048】

また、実施形態 1, 2 では、増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n を備える固体撮像装置を例に説明したが、ノイズをキャンセルするタイプの固体撮像装置においても、増幅信号等を保持する保持容量の短手方向を、たとえば 2 画素ピッチとしてもよい。

【0049】

また、実施形態 1, 2 では、増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n を備える固体撮像装置を例に説明したが、垂直方向の 2 つの画素からの信号を保持できるように、1 つの垂直出力線毎に複数の増幅信号保持容量 C_s を設けるようにした構成であってもよい。

20

【0050】

また、実施形態 1, 2 では、垂直方向の一系列の画素毎に上下の差動増幅器に信号を読み出す構成のものを説明したが、水平方向及び垂直方向に配列された複数の画素からの信号を 1 つの差動増幅器から出力する構成であってもよい。この場合では、増幅信号保持容量 C_s 及びノイズ信号保持容量 C_n は、1 画素ピッチで配列される。

【0051】

(実施形態 3)

図 6 は、実施形態 1, 2 において説明した固体撮像装置を用いた固体撮像システムの構成図である。図 6 において、1 はレンズのプロテクトとメインスイッチを兼ねるバリア、2 は被写体の光学像を実施形態 1, 2 において説明した固体撮像装置である固体撮像素子 4 に結像させるレンズ、3 はレンズを通った光量を可変するための絞り、4 はレンズ 2 で結像された被写体を画像信号として取り込むための固体撮像素子、5 は固体撮像素子 4 から出力される画像信号に各種の補正、クランプ等の処理を行う撮像信号処理回路、6 は固体撮像素子 4 より出力される画像信号のアナログ - デジタル変換を行う A/D 変換器、7 は A/D 変換器 6 より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部、8 は固体撮像素子 4, 撮像信号処理回路 5, A/D 変換器 6, 信号処理部 7 に各種タイミング信号を出力するタイミング発生部、9 は各種演算とスチルビデオカメラ全体を制御する全体制御・演算部、10 は画像データを一時的に記憶するためのメモリ部、11 は記録媒体に記録又は読み出しを行うための記録媒体制御インターフェース部、12 は画像データの記録又は読み出しを行うための半導体メモリ等の着脱可能な記録媒体、13 は外部コンピュータ等と通信するための外部インターフェース (I/F) 部である。

30

40

【0052】

次に、図 6 の動作について説明する。バリア 1 がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、さらに、A/D 変換器 6 などの撮像系回路の電源がオンされる。それから、露光量を制御するために、全体制御・演算部 9 は絞り 3 を開放にし、固体撮像素子 4 から出力された信号は、撮像信号処理回路 5 をスルーして A/D 変換器 6 へ出力される。A/D 変換器 6 は、その信号を A/D 変換して、信号処理部 7 に出力する。信号処理部 7 は、そのデータを基に露出の演算を全体制御・演算部 9 で行う。

50

【 0 0 5 3 】

この測光を行った結果により明るさを判断し、その結果に応じて全体制御・演算部 9 は絞りを制御する。次に、固体撮像素子 4 から出力された信号をもとに、高周波成分を取り出し被写体までの距離の演算を全体制御・演算部 9 で行う。その後、レンズを駆動して合焦か否かを判断し、合焦していないと判断したときは、再びレンズを駆動し測距を行う。

【 0 0 5 4 】

そして、合焦が確認された後に本露光が始まる。露光が終了すると、固体撮像素子 4 から出力された画像信号は、撮像信号処理回路 5 において補正等がされ、さらに A / D 変換器 6 で A / D 変換され、信号処理部 7 を通り全体制御・演算部 9 によりメモリ部 10 に蓄積される。その後、メモリ部 10 に蓄積されたデータは、全体制御・演算部 9 の制御により記録媒体制御 I / F 部を通り半導体メモリ等の着脱可能な記録媒体 12 に記録される。また外部 I / F 部 13 を通り直接コンピュータ等に入力して画像の加工を行ってもよい。

【 0 0 5 5 】

【発明の効果】

以上説明したように、本発明は、固定パターンノイズの増加を抑制しているので、画質の低下を防止することができる。

【図面の簡単な説明】

【図 1】本発明の実施形態 1 の M O S 型撮像素子を備えた固体撮像装置の構成を示す模式図である。

【図 2】図 1 のノイズキャンセル回路の一形態の回路図である。

【図 3】図 2 のノイズキャンセル回路の上面のレイアウト図及び断面図である。

【図 4】図 1 の固体撮像装置で用いるパルス信号のパターン図である。

【図 5】本発明の実施形態 2 に係るノイズキャンセル回路の上面のレイアウト図及び断面図である。

【図 6】本発明の実施形態 3 の固体撮像システムの構成図である。

【図 7】従来の固体撮像装置のノイズキャンセル回路の上面のレイアウト図及び断面図である。

【符号の説明】

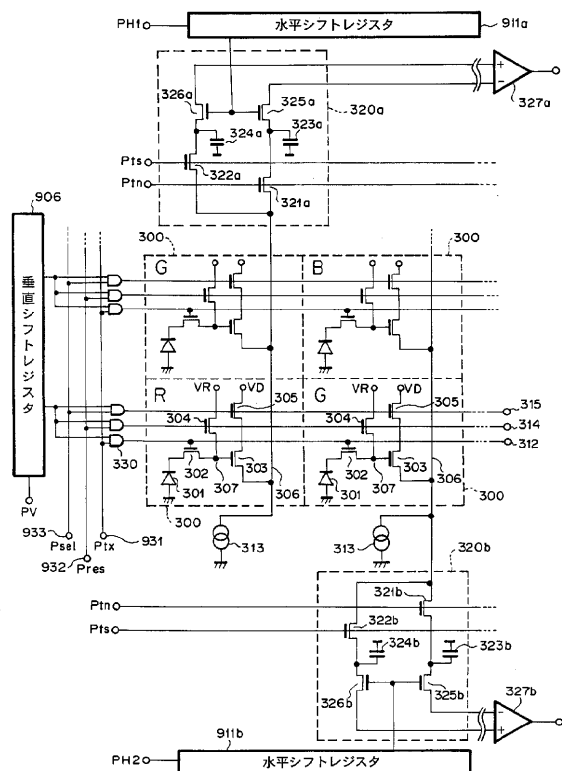
- | | | |
|--|----------------------------|----|
| 1 | バリア | |
| 2 | レンズ | |
| 3 | 絞り | |
| 4 | 固体撮像素子 | |
| 5 | 撮像信号処理回路 | |
| 6 | A / D 変換器 | |
| 7 | 信号処理部 | |
| 8 | タイミング発生部 | |
| 9 | 全体制御・演算部 | |
| 10 | メモリ部 | |
| 11 | 記録媒体制御インターフェース (I / F) 部 | |
| 12 | 記録媒体 | 40 |
| 13 | 外部インターフェース (I / F) 部 | |
| 101, 102, 203, 204, 209, 604 | 多結晶シリコン層 | |
| 103, 104, 107, 109, 207, 208, 211, 606 | 配線層 | |
| 105, 106, 108, 205, 206, 212, 605 | コンタクトホール | |
| 109, 213 | 電源線 | |
| 110, 603 | 高濃度 p 型拡散領域 | |
| 111, 210, 601 | シリコン酸化膜 | |
| 200, 600 | n 型半導体基板 | |
| 201 | p 型ウエル | |
| 202 | 選択膜 | 50 |

- 3 0 0 画素
- 3 0 1 フォトダイオード
- 3 0 2 転送スイッチ
- 3 0 3 MOSトランジスタ
- 3 0 4 リセットスイッチ
- 3 0 5 選択スイッチ
- 3 0 6 垂直信号線
- 3 0 7 浮遊拡散領域
- 3 1 2 転送パルス伝送線
- 3 1 3 定電流源
- 3 1 4 リセットパルス伝送線
- 3 1 5 選択パルス伝送線
- 3 2 1 a , 3 2 1 b , 3 2 2 a , 3 2 2 b , 3 2 5 a , 3 2 5 b , 3 2 6 a , 3 2 6 b
- スイッチ
- 3 2 3 a , 3 2 3 b 増幅信号保持容量
- 3 2 4 a , 3 2 4 b リセット信号保持容量
- 3 2 7 a , 3 2 7 b 差動増幅器
- 3 3 0 ANDゲート
- 3 2 3 ' , 3 2 4 ' p型チャネルMOSトランジスタ
- 6 0 2 高濃度n型拡散領域

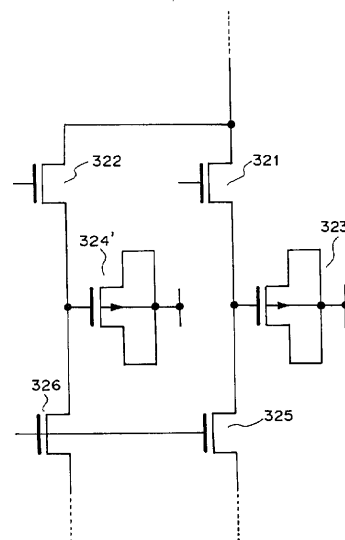
10

20

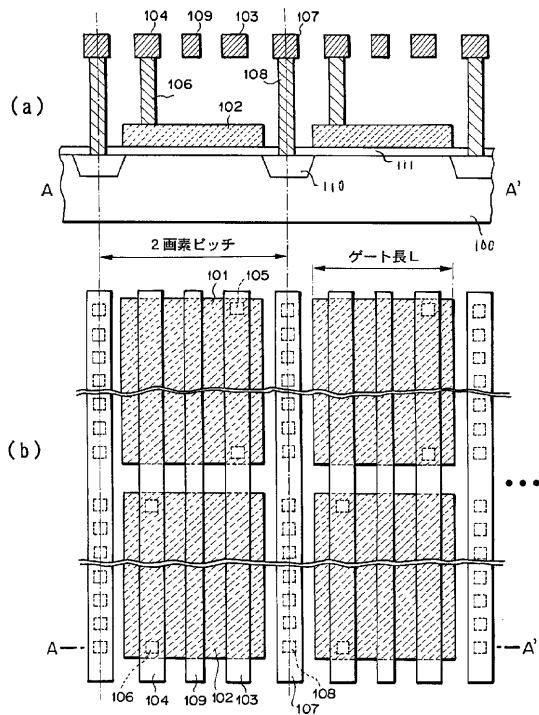
【図 1】



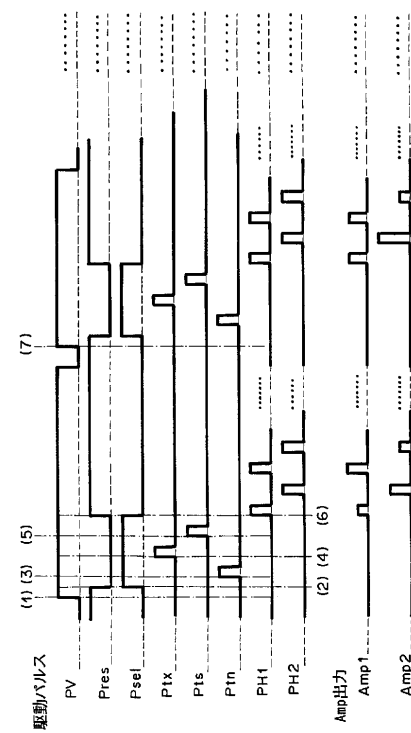
【図 2】



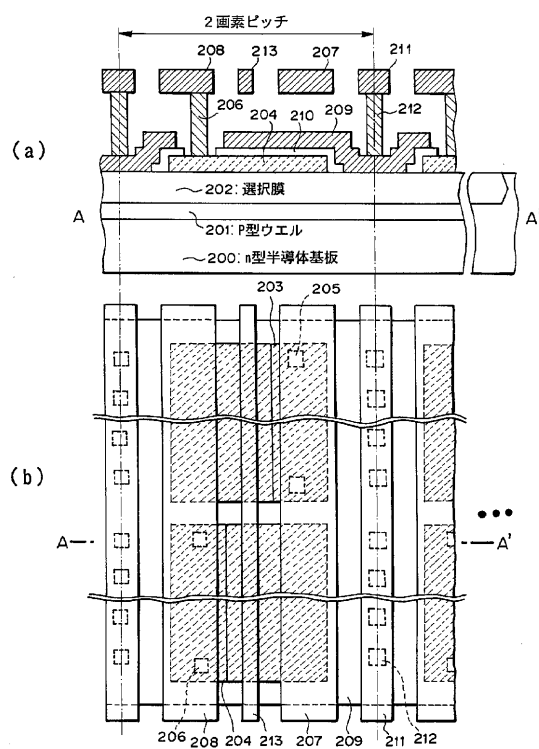
【図 3】



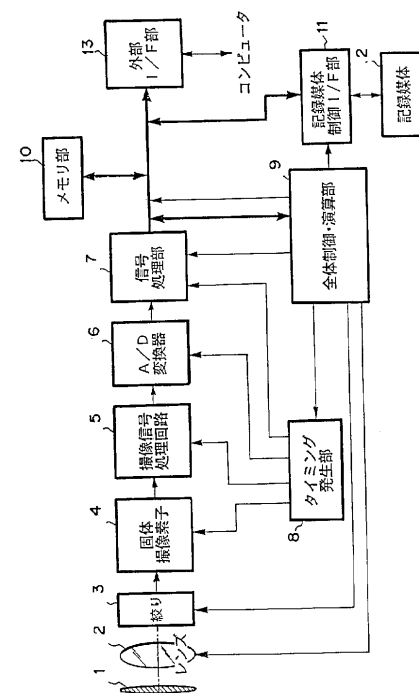
【図 4】



【図 5】



【図 6】



フロントページの続き

- (72)発明者 米田 智也
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 小泉 徹
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 恩田 春香

- (56)参考文献 特開平08-250695(JP,A)
特開平08-182005(JP,A)
特開2000-165755(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H01L 27/14-27/148
H04N 5/335