



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201314655 A1

(43)公開日：中華民國 102 (2013) 年 04 月 01 日

(21)申請案號：101149754

(22)申請日：中華民國 94 (2005) 年 08 月 29 日

(51)Int. Cl. : **G09G3/20 (2006.01)**

(30)優先權：2004/09/16 日本 2004-270447

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：三宅博之 MIYAKE, HIROYUKI (JP) ; 岩淵友幸 IWABUCHI, TOMOYUKI (JP) ;
福本良太 FUKUMOTO, RYOTA (JP)

(74)代理人：林志剛

申請實體審查：有 申請專利範圍項數：17 項 圖式數：15 共 65 頁

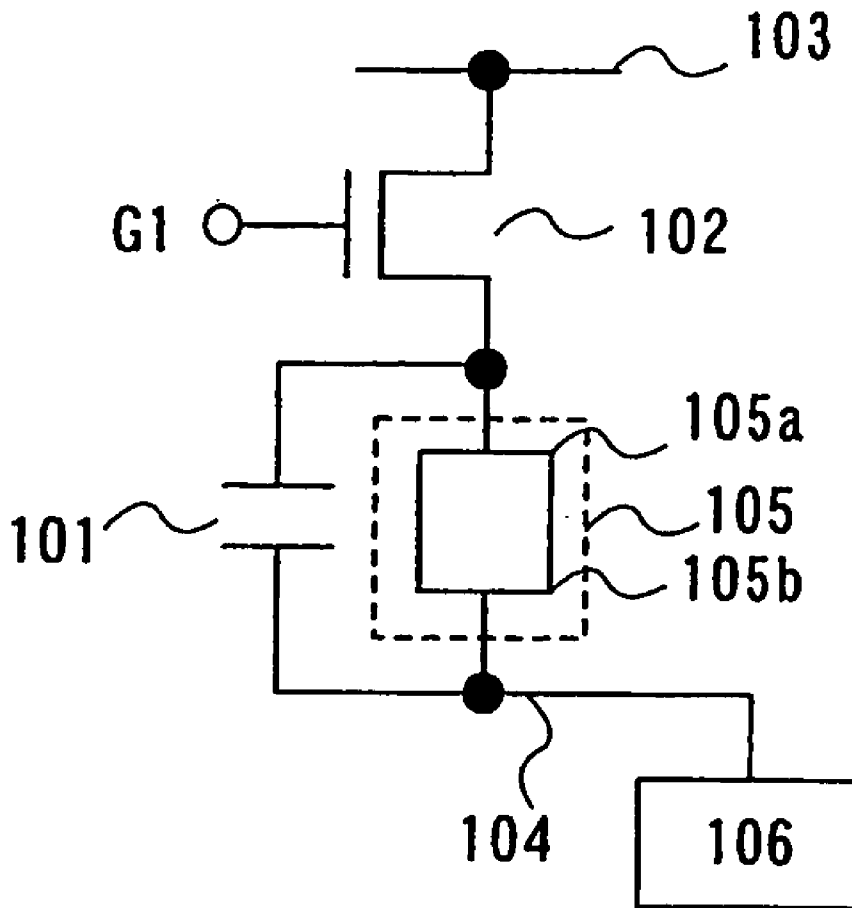
(54)名稱

顯示裝置和其驅動方法

DISPLAY DEVICE AND DRIVING METHOD OF THE SAME

(57)摘要

藉由串聯連接到發光元件的薄膜電晶體的截止電流，可解決該發光元件輕微發光的問題，藉以提供可以增強的對比度執行清晰顯示的顯示裝置和其驅動方法。當串聯連接到該發光元件的薄膜電晶體關斷時，該發光元件自身的電容內所保持的電荷被放電。即使在串聯連接到該發光元件的薄膜電晶體中產生截止電流時，該截止電流可對該電容充電，直到該發光元件自身的電容再次保持預定電壓。因此，該薄膜電晶體的截止電流不會有助於光發射。由此，可以減少該發光元件的輕微光發射。



- 101：電容
- 102：薄膜電晶體
- 103：第一電源線
- 104：第二電源線
- 105：發光元件
- 105a：第一電極
- 105b：第二電極
- 106：電路
- G1：電位



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201314655 A1

(43)公開日：中華民國 102 (2013) 年 04 月 01 日

(21)申請案號：101149754

(22)申請日：中華民國 94 (2005) 年 08 月 29 日

(51)Int. Cl. : **G09G3/20 (2006.01)**

(30)優先權：2004/09/16 日本 2004-270447

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：三宅博之 MIYAKE, HIROYUKI (JP) ; 岩淵友幸 IWABUCHI, TOMOYUKI (JP) ;
福本良太 FUKUMOTO, RYOTA (JP)

(74)代理人：林志剛

申請實體審查：有 申請專利範圍項數：17 項 圖式數：15 共 65 頁

(54)名稱

顯示裝置和其驅動方法

DISPLAY DEVICE AND DRIVING METHOD OF THE SAME

(57)摘要

藉由串聯連接到發光元件的薄膜電晶體的截止電流，可解決該發光元件輕微發光的問題，藉以提供可以增強的對比度執行清晰顯示的顯示裝置和其驅動方法。當串聯連接到該發光元件的薄膜電晶體關斷時，該發光元件自身的電容內所保持的電荷被放電。即使在串聯連接到該發光元件的薄膜電晶體中產生截止電流時，該截止電流可對該電容充電，直到該發光元件自身的電容再次保持預定電壓。因此，該薄膜電晶體的截止電流不會有助於光發射。由此，可以減少該發光元件的輕微光發射。

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101149754

※申請日期：94.8.29 ※IPC 分類：G09G 3/20 (2006.01)

原申請案號：094129527

一、發明名稱：(中文／英文)

顯示裝置和其驅動方法

二、中文發明摘要：

藉由串聯連接到發光元件的薄膜電晶體的截止電流，可解決該發光元件輕微發光的問題，藉以提供可以以增強的對比度執行清晰顯示的顯示裝置和其驅動方法。當串聯連接到該發光元件的薄膜電晶體關斷時，該發光元件自身的電容內所保持的電荷被放電。即使在串聯連接到該發光元件的薄膜電晶體中產生截止電流時，該截止電流可對該電容充電，直到該發光元件自身的電容再次保持預定電壓。因此，該薄膜電晶體的截止電流不會有助於光發射。由此，可以減少該發光元件的輕微光發射。

三、英文發明摘要：

四、指定代表圖：

(一) 本案指定代表圖為：第 (1A) 圖。

(二) 本代表圖之元件符號簡單說明：

101：電容

102：薄膜電晶體

103：第一電源線

104：第二電源線

105：發光元件

105a：第一電極

105b：第二電極

106：電路

G1：電位

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於在每個圖素中設有開關元件的主動矩陣驅動方法之顯示裝置，及其驅動方法。特別地，本發明係關於一種顯示裝置，其中使用串聯連接到發光元件的開關元件控制供應到該發光元件的電流而控制該發光元件的亮度，以及該顯示裝置的驅動方法。更為特別地，本發明係關於一種顯示裝置和其驅動方法，其中該顯示裝置包含當成發光元件的具有二極體特性的元件。

【先前技術】

習知技藝提出了一種包含薄膜電晶體作為開關元件的顯示裝置和其驅動方法。圖 8A 顯示該裝置的圖素結構的示例。

在圖 8A 中，參考數字 105 表示發光元件，102 表示薄膜電晶體，103 表示第一電源線，104 表示第二電源線。發光元件 105 包含兩個電極並發光，該光線的亮度對應於所提供的流過兩個電極之間的電流的電流值。發光元件 105 的兩個電極之一稱為第一電極 105a，另一個電極稱為第二電極 105b。在圖 8A 所示的圖素中，根據薄膜電晶體 102 的閘極上施加的電位 G1 控制流過薄膜電晶體 102 的源極和汲極之間的電流值（下文中稱為汲極電流）。薄膜電晶體 102 的汲極電流在發光元件 105 的第一電極 105a 和第二電極 105b 之間流過，其中發光元件 105 與薄膜電

晶體 102 串聯。發光元件發射的光線的亮度對應於所施加的電流。按照這個方式，藉由控制薄膜電晶體 102 的汲極電流，可以控制發光元件 105 的亮度從而進行顯示。

電致發光元件等可以當成發光元件 105。電致發光元件具有二極體特性，從而電流僅沿一個方向流過。圖 8B 將圖 8A 中的發光元件 105 顯示為二極體。在圖 8B 中，第一電極 105a 為陽極，第二電極 105b 為陰極。

習知技藝已經提出了一種顯示裝置和其驅動方法，其中在該顯示裝置中有規律地向發光元件 105 施加反向偏壓並向發光元件 105 施加正向偏壓以發光（見專利文件 1）。

[專利文件 1]

日本公開案第 No.2002-190390 號。

【發明內容】

下文中考慮這種情況：發光元件 105 不發光，從而在圖 8B 中顯示“黑色”。適當地設定電位 G1，從而將薄膜電晶體 102 的源極和閘極之間的電位差設成等於或低於薄膜電晶體 102 的臨界值電壓或更低，由此使薄膜電晶體 102 關斷。按照這個方式薄膜電晶體 102 的汲極電流為零，使得發光元件 105 不發光而顯示“黑色”。較佳的是，當施加於源極和閘極的電壓不高於臨界電壓時，薄膜電晶體 102 完全關斷，然而實際上薄膜電晶體 102 並未完全關

斷，有少量的汲極電流流過。該電流在附圖中用 I_{off} 表示，並稱為截止電流。由於該截止電流 I_{off} ，不應該發光的發光元件發光（下文中稱該現象為灰黑效應。因此，存在顯示對比度降低的問題。

特別地，對於發光元件 105 繼續工作於正向偏壓的情況，即發光元件 105 繼續工作於第一電極 105a（陽極）的電位高於第二電極 105b 的電位（陰極）的情況，發現灰黑效應變得顯著。

據發現，在發光元件 105 繼續工作於正向電壓的情況下灰黑效應變得顯著，因為第一電極 105a 和第二電極 105b 之間一直保持與發光元件 105 臨界值電壓近似相等的電壓。

該發光元件的臨界值電壓為圖 8C 中的 V_{th} 。圖 8C 顯示從陽極流向陰極的電流 I 相對第二電極 105b（陰極）的電位和第一電極 105a（陽極）的電位之間的電位差 V_{EL} 的關係。當 V_{EL} 變得高於臨界值電壓 V_{th} 時，流過電流 I 。也就是說，當在第一電極 105a（陽極）和第二電極 105b（陰極）之間施加的電壓大於臨界值電壓 V_{th} 時，電流流過發光元件 105，發光元件 105 由此發光。

由於發光元件 105 自身的電容，在發光元件 105 的第一電極 105a（陽極）和第二電極 105b（陰極）之間保持著與臨界值電壓 V_{th} 近似相等的電壓。圖 8D 顯示被示成二極體的發光元件，圖 8E 顯示圖 8D 的等效電路圖。該等效電路圖中電容器 800 對應於發光元件 105 自身的電容

。由電容器 800 保持該臨界值電壓 V_{th} 。

對於發光元件 105 繼續工作於正向偏壓的情形，即使在薄膜電晶體 102 關斷之後，第一電極 105a（陽極）的電位仍高於第二電極 105b（陰極）的電位，因此發光元件 105 的電容器 800 保持著與臨界值電壓 V_{th} 近似相等的電壓。因此，當在薄膜電晶體 102 內產生截止電流 I_{off} 時，截止電流 I_{off} 流過圖 8E 的等效電路圖中位於二極體 802 一側的路徑 801a，而不流到位於電容器 800 一側的路徑 801b，由此對光發射有貢獻。按照這個方式，本發明人發現，在發光元件 105 繼續工作於正向偏壓的情況下灰黑效應變得顯著。

本發明提供一種顯示裝置和其驅動方法，其中該顯示裝置藉由降低灰黑效應並提高對比度可實現清晰顯示。

為了降低灰黑效應，本發明的該顯示裝置和驅動方法採用了如下第一配置和第二配置。

[第一配置]

對於發光元件第一電極為陽極，第二電極為陰極的情形，設置第二電源線的電位，使得當選擇將串聯連接到該發光元件的第一薄膜電晶體關斷時，第一電極的電位不低於第二電極的電位，而且該第一電極和第二電極之間所施加的電壓小於該發光元件的臨界值電壓。

對於發光元件的第一電極為陰極，第二電極為陽極的情形，設置第二電源線的電位，使得當選擇將串聯連接到

該發光元件的第一薄膜電晶體關斷時，第一電極的電位變得不高於第二電極的電位，而且該第一電極和第二電極之間所施加的電壓小於該發光元件的臨界值電壓。

[第二配置]

對於發光元件第一電極為陽極，第二電極為陰極的情形，提供了與串聯連接到該發光元件的第一薄膜電晶體不同的第二薄膜電晶體。該第二薄膜電晶體的源極和汲極之一連接到該發光元件的第一電極，另一個連接到電源線。當選擇將第一薄膜電晶體關斷時，第二薄膜電晶體被選擇成導通，且該電源線的電位設成不低於該發光元件的第二電極的電位並低於將第二電極的電位與該發光元件的臨界值電壓相加得到的電位。

對於發光元件第一電極為陰極，第二電極為陽極的情形，提供了與串聯連接到該發光元件的第一薄膜電晶體不同的第二薄膜電晶體。該第二薄膜電晶體的源極和汲極之一連接到該發光元件的第一電極，另一個連接到電源線。當選擇將第一薄膜電晶體關斷時，選擇使第二薄膜電晶體導通，且該電源線的電位設成不高於該發光元件的第二電極的電位並高於將第二電極的電位減去該發光元件的臨界值電壓而得到的電位。

注意，連接到該第二薄膜電晶體的電源線可以共同當成為連接到該發光元件的第二電極的電源線。

根據該第一和第二配置，該第一薄膜電晶體可以採用

具有由多晶半導體製成的主動層的薄膜電晶體。

根據該第一和第二配置，可以組合使用接下來說明的第三配置。

[第三配置]

提供一個與發光元件並聯連接的電容器。

也就是說，提供該電容器，使得一個電極連接到該發光元件的第一電極，另一個電極連接到該發光元件的第二電極。

根據本發明的顯示裝置和其驅動方法，當選擇使與發光元件串聯連接的薄膜電晶體關斷，從而使發光元件不發光時，該發光元件自身的電容器內保持的與臨界值電壓相對應的電荷可以被放電。因此，當在與該發光元件串聯連接的薄膜電晶體內產生截止電流時，該截止電流對該發光元件自身的電容充電，直到該發光元件自身的電容再次保持臨界值電壓。因此，選擇將串聯連接到該發光元件的薄膜電晶體關斷之後，該薄膜電晶體的截止電流暫時對光發射沒有貢獻。按照這個方式，可以降低灰黑效應。因此，根據本發明的顯示裝置和其驅動方法，藉由提高顯示對比度可以實現清晰顯示。

根據第一和第二配置，當選擇將串聯連接到發光元件的薄膜電晶體關斷從而使該發光元件不發光時，在該發光元件的電極之間施加正向偏壓且該電壓設成低於該發光元件的臨界值電壓。根據第一和第二這兩個配置，未對該發

光元件施加反向偏壓。因此，與規律地向該發光元件施加反向偏壓的方法相比，根據本發明的顯示裝置和其驅動方法可以降低功耗。

根據該第二配置，連接到第二薄膜電晶體的電源線可以共用當成連接到發光元件的第二電極的電源線，由此可以降低佈線數並改善圖素的孔徑比。

與具有由單晶半導體或者非晶半導體製成的主動層的薄膜電晶體相比，具有由多晶半導體製成的主動層的薄膜電晶體由於晶粒邊界等而產生更多的截止電流。因此，本發明對於使用具有由多晶半導體製成的主動層的薄膜電晶體作為第一薄膜電晶體的情形尤其有效。

組合使用該第一和第二配置，串聯連接到發光元件的薄膜電晶體的截止電流繼續流至電容器，直到該電容器被充電。因此，在選擇將串聯連接到該發光元件的薄膜電晶體關斷後直到該薄膜電晶體的截止電流開始對光發射產生貢獻，所需時間更長。由此，可以進一步降低灰黑效應。

如前所述，本發明提供了可以以更高對比度和更低功耗實現清晰顯示的顯示裝置和其驅動方法。

【實施方式】

儘管將藉由參考附圖以實施例模式和實施例的形式全面地說明本發明，應理解的是，各種改變和調整對於本領域技術人員而言是明顯的。因此，除非這些改變和調整背離本發明的範圍，否則應認為本發明的範圍包含這些改變

和調整。注意，用相同的參考數字表示實施例模式和實施例中相同的部分，並省略了對其詳細說明。

[實施例模式 1]

參考圖 1A 至 1C 說明第一配置和第三配置組合使用的實例。在圖 1A 至 1C 中，參考數字 105 表示發光元件，102 表示薄膜電晶體，103 表示第一電源線，104 表示第二電源線，101 表示電容器，106 表示電位設定電路。電位設定電路 106 對應於第一配置。電容器 101 對應於第三配置。發光元件 105 具有兩個電極並發光，發光的亮度對應於這兩個電極之間流過電流的電流值。發光元件 105 的這兩個電極之一稱為第一電極 105a，而另一個稱為第二電極 105b。

參考圖 1A 說明了組合使用第一配置和第三配置的方法。

當選擇將串聯連接到發光元件 105 的薄膜電晶體 102 關斷時，電位設定電路 106 改變第二電源線 104 的電位，使得在發光元件 105 的電極之間施加正向偏壓且該電壓變成低於發光元件 105 的臨界值電壓。按照這個方式，發光元件 105 自身電容內保持的電荷被放電，從而略微減少發光元件 105 的光發射。

當選擇將串聯連接到發光元件 105 的薄膜電晶體 102 導通時，電位設定電路 106 改變第二電源線 104 的電位，使得在發光元件 105 的電極之間施加正向偏壓且該電壓變

成高於發光元件 105 的臨界值電壓。根據施加在薄膜電晶體 102 的閘極的電位 $G1$ 而流動的薄膜電晶體 102 的汲極電流流到發光元件 105。發光元件 105 發光，發光的亮度對應於該汲極電流。按照這個方式，發光元件 105 的亮度得到控制以執行顯示。

電位設定電路 106 可具有例如包含開關和兩個端子（稱為第一端子和第二端子）的配置，其中這兩個端子施加不同的電位。該開關選擇第一端子和第二電源線 104 之間的連接或者第二端子和第二電源線 104 之間的連接。當選擇將薄膜電晶體 102 關斷時，該開關將第一端子和第二電源線 104 連接，而當選擇將薄膜電晶體 102 導通時，該開關將第二端子和第二電源線 104 連接。對第一端子施加一電壓，使得相對於施加於第一電源線 103 的電位，在發光元件 105 的電極之間施加正向偏壓，並將所施加的電壓設成低於發光元件 105 的臨界值電壓。對第二端子施加一電壓，使得相對於施加於第一電源線 103 的電位，在發光元件 105 的電極之間施加正向偏壓，並將所施加的電壓設成高於發光元件 105 的臨界值電壓。

藉由控制在一個幀周期內發光元件 105 發光的時間，可以顯示灰度級。

電容器 101 的一個電極連接到第一電極 105a，而另一個電極連接到第二電極 105b。也就是說，電容器 101 並聯連接到發光元件 105。與發光元件 105 串聯連接的薄膜電晶體 102 的截止電流流到額外提供的電容器 101，直

到電容器 101 被充電。因此，將串聯連接到發光元件 105 的薄膜電晶體 102 關斷後，直到薄膜電晶體 102 的截止電流開始對光發射有貢獻，要花更長的時間。按照這個方式，可以進一步降低灰黑效應。

電致發光元件等可以當成發光元件 105。電致發光元件具有二極體特性，其中電流僅沿一個方向流過。圖 1B 和 1C 均將圖 1A 中的發光元件 105 示成二極體。在圖 1B 中，第一電極 105a 為陽極，第二電極 105b 為陰極。在圖 1C 中，第一電極 105a 為陰極，第二電極 105b 為陽極。

說明圖 1B 中的電位設定電路 106。

當選擇將薄膜電晶體 102 導通時，設定第二電源線 104 的電位，使得第一電極 105a 的電位高於第二電極 105b 的電位，且第一電極 105a 和第二電極 105b 之間施加的電壓變成高於發光元件 105 的臨界值電壓，因此發光元件 105 發光。

當選擇將薄膜電晶體 102 關斷時，設定第二電源線 104 的電位，使得第一電極 105a 的電位變得不低於第二電極 105b 的電位，且第一電極 105a 和第二電極 105b 之間施加的電壓變成低於發光元件 105 的臨界值電壓，因此發光元件 105 不發光。

說明圖 1C 中的電位設定電路 106。

當選擇將薄膜電晶體 102 導通時，設定第二電源線 104 的電位，使得第一電極 105a 的電位低於第二電極 105b 的電位，且第一電極 105a 和第二電極 105b 之間施

加的電壓變成高於發光元件 105 的臨界值電壓，因此發光元件 105 發光。

當選擇將薄膜電晶體 102 關斷時，設定第二電源線 104 的電位，使得第一電極 105a 的電位不高於第二電極 105b 的電位，且第一電極 105a 和第二電極 105b 之間施加的電壓變成低於發光元件 105 的臨界值電壓，因此發光元件 105 不發光。

[實施例模式 2]

參考圖 2A 至 2C 說明第二配置和第三配置組合使用的實例。在圖 2A 至 2C 中，使用相同的參考數字表示與圖 1A 至 1C 中相同的部分，並省略了對其的說明。參考數字 107 表示薄膜電晶體。薄膜電晶體 107 和第三電源線 204 對應於第二配置。電容器 101 對應於第三配置。

參考圖 2A 詳細說明組合使用第二配置和第三配置的方法。

當選擇將串聯連接到發光元件 105 的薄膜電晶體 102 關斷時，藉由控制施加於其閘極的電位 G2，選擇將薄膜電晶體 107 導通。按照這個方式，第三電源線 204 的電位施加於第一電極 105a。當選擇將薄膜電晶體 107 導通時，第二電源線 104 和第三電源線 204 之間的電位差設為零或者高於零並低於發光元件 105 的臨界值電壓。按照這個方式，發光元件 105 自身電容內保持的電荷被放電，從而略微減少發光元件 105 的光發射。

第二電源線 104 和第三電源線 204 還可以共用。按照這個方式，藉由降低佈線的數目，可以提高圖素的孔徑比。

當選擇將串聯連接到發光元件 105 的薄膜電晶體 102 導通時，藉由控制施加於閘極的電位 G2，選擇將薄膜電晶體 107 關斷。根據施加在薄膜電晶體 102 的閘極的電位 G1 而流過的薄膜電晶體 102 的汲極電流流到發光元件 105。發光元件 105 以與該汲極電流相對應的亮度發光。按照這個方式，發光元件 105 的亮度得到控制以執行顯示。

藉由控制在一個幀周期內發光元件 105 發光的時間，可以顯示灰度級。

藉由提供電容器 101，將串聯連接到發光元件 105 的薄膜電晶體 102 關斷後，直到薄膜電晶體 102 的截止電流開始對光發射有貢獻，要花更長的時間。按照這個方式，可以進一步降低灰黑效應。

電致發光元件等可以當成發光元件 105。電致發光元件具有二極體特性，其中電流僅沿一個方向流過。圖 2B 和 2C 均將圖 2A 中的發光元件 105 示成二極體。在圖 2B 中，第一電極 105a 為陽極，第二電極 105b 為陰極。在圖 2C 中，第一電極 105a 為陰極，第二電極 105b 為陽極。

[實施例模式 3]

參考圖 3A 至 3D 說明第一配置和第三配置組合使用

的實例。在圖 3A 至 3D 中，使用相同的參考數字表示與圖 1A 至 1C 中相同的部分，並省略了對其的說明。

圖 3A 和 3B 均對應於設有電容器 108 的圖 1A。提供電容器 108 以保持薄膜電晶體 102 的閘極－源極電壓。圖 3A 顯示一個實例，其中薄膜電晶體 102 的源極側連接到第一電源線 103。圖 3B 顯示一個實例，其中薄膜電晶體 102 的源極側連接到發光元件 105 的第一電極 105a。

薄膜電晶體 102 的汲極電流根據其源極電位和閘極電位 G1 之間的電位差而改變。即使薄膜電晶體 102 的閘極電位 G1 得到控制，當源極電位改變時，源極電位和閘極電位之間的電位差改變，該電位差的改變引起汲極電流的變化。因此，較佳的保持薄膜電晶體 102 的源極電位不變。因此，較佳地，薄膜電晶體 102 的源極側連接到第一電源線 103，如圖 3A 所示。

圖 3C 和 3D 均對應於將發光元件 105 示成二極體的圖 3A。在圖 3C 中，第一電極 105a 為陽極，第二電極 105b 為陰極。在圖 3D 中，第一電極 105a 為陰極，第二電極 105b 為陽極。

在圖 3C 中，電流從第一電源線 103 沿一個方向流到第二電源線 104，發光元件 105 因此發光。連接到第一電源線 103 的薄膜電晶體 102 的一側的電位變成高於連接到發光元件 105 的第一電極 105a 的一側的電位。薄膜電晶體 102 採用 p 通道電晶體，使得薄膜電晶體 102 的源極側連接到第一電源線 103。

在圖 3D 中，電流從第二電源線 104 沿一個方向流到第一電源線 103，發光元件 105 因此發光。連接到發光元件 105 的第一電極 105a 的薄膜電晶體 102 的一側的電位變成高於連接到第一電源線 103 的一側的電位。薄膜電晶體 102 採用 n 通道電晶體，使得薄膜電晶體 102 的源極側連接到第一電源線 103。

[實施例模式 4]

參考圖 4A 至 4D 說明第二配置和第三配置組合使用的實例。在圖 4A 至 4D 中，使用相同的參考數字表示與圖 2A 至 3D 中相同的部分。

圖 4A 和 4B 均對應於設有電容器 108 的圖 2A。提供電容器 108 以保持薄膜電晶體 102 的閘極－源極電壓。圖 4A 顯示一個實例，其中薄膜電晶體 102 的源極側連接到第一電源線 103。圖 4B 顯示一個實例，其中薄膜電晶體 102 的源極側連接到發光元件 105 的第一電極 105a。

圖 4A 較佳之處在於薄膜電晶體 102 的源極側連接到第一電源線 103，類似於圖 3A。

圖 4C 和 4D 均對應於將發光元件 105 示成二極體的圖 4A。在圖 4C 中，第一電極 105a 為陽極，第二電極 105b 為陰極。在圖 4D 中，第一電極 105a 為陰極，第二電極 105b 為陽極。

在圖 4C 中，薄膜電晶體 102 採用 p 通道電晶體，使得薄膜電晶體 102 的源極側連接到第一電源線 103。在圖

4D 中，薄膜電晶體 102 採用 n 通道電晶體，使得薄膜電晶體 102 的源極側連接到第一電源線 103。

[實施例 1]

參考圖 5A 至 5D 說明使用在實施例模式中所說的配置的圖素的具體實例。在圖 5A 至 5D 中，用相同的參考數字表示與圖 1A 至 4D 相同的部分，並省略了對其的說明。

圖 5A 顯示圖 1A 的配置，其顯示用於將電位 G1 輸入到薄膜電晶體 102 的閘極的電路的具體實例。圖 5B 顯示圖 2A 的配置，其顯示用於將電位 G1 輸入到薄膜電晶體 102 的閘極的電路的具體實例。圖 5C 顯示圖 3A 的配置，其顯示用於將電位 G1 輸入到薄膜電晶體 102 的閘極的電路的具體實例。圖 5D 顯示圖 4A 的配置，其顯示用於將電位 G1 輸入到薄膜電晶體 102 的閘極的電路的具體實例。

在圖 5A 至 5D 中，參考數字 500 表示圖素，501 表示薄膜電晶體，502 表示訊號線，503 表示掃描線。薄膜電晶體 501 的源極和汲極之一連接到訊號線 502，而另一個連接到薄膜電晶體 102 的閘極。薄膜電晶體 501 的閘極連接到掃描線 503。

在圖 5A 至 5D 所示的配置中，當由輸入到掃描線 503 的訊號將薄膜電晶體 501 選擇成導通時，輸入到訊號線 502 的訊號被輸入到薄膜電晶體 102 的閘極。按照這個方

式，薄膜電晶體 102 的導通／關斷以及導通時其汲極電流的值得到控制。

在圖 5A 中，選擇將薄膜電晶體 102 導通的情況下及選擇將薄膜電晶體 102 關斷的情況下，電位設定電路 106 的操作均與實施例模式 1 相似。在圖 5B 中，選擇將薄膜電晶體 102 導通的情況下及選擇將薄膜電晶體 102 關斷的情況下，薄膜電晶體 107 的操作均與實施例模式 2 相似。在圖 5C 中，選擇將薄膜電晶體 102 導通的情況下及選擇將薄膜電晶體 102 關斷的情況下，電位設定電路 106 的操作均與實施例模式 3 相似。在圖 5D 中，選擇將薄膜電晶體 102 導通的情況下及選擇將薄膜電晶體 102 關斷的情況下，薄膜電晶體 107 的操作均與實施例模式 4 相似。

可以結合各實施例模式自由地實施實施例 1。

[實施例 2]

參考圖 6A 和 6B 說明了與實施例 1 所示圖素的實例不相同的實例。在圖 6A 和 6B 中，用相同的參考數字表示與圖 1A 至 5D 中相同的部分，並省略了對其的說明。

圖 6A 顯示圖 5C 的配置，其中設有不依賴於訊號線 502 的訊號而選擇將薄膜電晶體 102 關斷的電路。圖 6B 顯示圖 5D 的配置，其中設有不依賴於訊號線 502 的訊號而選擇將薄膜電晶體 102 關斷的電路。

在圖 6A 和 6B 中，參考數字 601 表示薄膜電晶體。薄膜電晶體 601 的源極和汲極之一連接到電容器 108 的一

個電極，而另一個連接到電容器 108 的另一個電極。

在圖 6A 和 6B 所示的配置中，由輸入到薄膜電晶體 601 的閘極的電位 G3 選擇將薄膜電晶體 601 關斷，使得電容器 108 的兩個電極具有近似相同的電位。電容器 108 內保持的電荷被放電，因此薄膜電晶體 102 的源極和閘極之間的電位差變得近似為零。按照這個方式，選擇將薄膜電晶體 102 關斷。

根據第二配置，當選擇將串聯連接到發光元件 105 的薄膜電晶體 102 關斷時，將薄膜電晶體 107 選擇為導通。因此，在圖 6B 中，選擇將薄膜電晶體 601 導通的時序和選擇將薄膜電晶體 107 導通的時序可以相同。因此，薄膜電晶體 107 和 601 可以具有相同的極性，且其閘極可以連接到相同的佈線，由此可以同時向它們的閘極輸入訊號。用於向薄膜電晶體 107 的閘極輸入訊號的佈線和用於向薄膜電晶體 601 的閘極輸入訊號的佈線可以共用，這可以提高圖素的孔徑比。

可以結合各實施例模式自由地實施本實施例。

[實施例 3]

參考圖 7A 和 7B 說明與實施例 1 和 2 所示圖素的實例不同的實例。在圖 7A 和 7B 中，用相同的參考數字表示與圖 1A 至 6B 相同的部分。

圖 7A 顯示用於對圖 3A 的配置中的薄膜電晶體 102 的閘極輸入電位 G1 的電路的具體實例。圖 7B 顯示用於

對圖 4A 的配置中的薄膜電晶體 102 的閘極輸入電位 G_1 的電路的具體實例。

在圖 7A 和 7B 中，參考數字 701、702 和 703 表示薄膜電晶體，704 表示訊號線，705 表示掃描線。薄膜電晶體 702 的源極和汲極之一連接到訊號線 704，另一個連接到薄膜電晶體 701 的源極和汲極之一以及薄膜電晶體 703 的源極和汲極之一。薄膜電晶體 702 的閘極連接到掃描線 705。薄膜電晶體 701 的源極和汲極中的另一個連接到第一電源線 103。薄膜電晶體 703 的源極和汲極中的另一個連接到薄膜電晶體 102 的閘極。薄膜電晶體 701 的閘極連接到薄膜電晶體 102 的閘極。

在圖 7A 和 7B 中，在薄膜電晶體 102 的閘極和薄膜電晶體 701 的源極和汲極之一之間的路徑上設有薄膜電晶體 703，然而，薄膜電晶體 703 可以設於其他位置，例如設於薄膜電晶體 701 的閘極和第二電容器 108 之間的路徑上。

在圖 7A 和 7B 所示的配置中，由輸入到掃描線 705 的電位選擇將薄膜電晶體 702 導通，由輸入到其閘極的電位 G_4 選擇將薄膜電晶體 703 導通，由此在電容器 108 內保持與輸入到訊號線 704 的訊號相對應的電壓。按照這個方式，薄膜電晶體 102 的導通／關斷及導通時其汲極電流的值得到控制。

進一步說明具有圖 7A 和 7B 所示配置的圖素的工作。向訊號線 704 輸入具有預定電流值的電流（下文中稱之

為訊號電流)。當選擇將薄膜電晶體 702 和 703 導通時，訊號電流流過薄膜電晶體 702 和 703，從而對電容器 108 充電。按照這個方式，在電容器 108 內保持一電壓（下文稱之為與該訊號電流對應的電壓），使得薄膜電晶體 701 供應大小與該訊號電流相同的汲極電流。薄膜電晶體 701 的閘極和源極之間的電位差等於薄膜電晶體 102 的閘極和源極之間的電位差。如果薄膜電晶體 701 和 102 具有相同的極性，通道寬度與通道長度之比近似相同，並具有近似相同的特性，則薄膜電晶體 102 供應大小與該訊號電流近似相同的汲極電流。按照這個方式，供應到發光元件 105 的電流得到控制以執行顯示。

選擇將薄膜電晶體 702 關斷且不從訊號線向該圖素輸入訊號電流之後，電容器 108 內保持與該訊號電流相對應的電壓。因此，即使在不從訊號線向該圖素輸入該訊號電流之後，薄膜電晶體 102 仍供應大小近似等於該訊號電流的汲極電流。注意，較佳的，在選擇將薄膜電晶體 702 關斷之前或者同時，選擇將薄膜電晶體 703 關斷。如果在薄膜電晶體 703 導通時選擇將薄膜電晶體 702 關斷，電容器 108 內保持的電荷被放電且無法再保持與該訊號電流對應的電壓。

可以同時選擇將薄膜電晶體 702 和 703 導通/關斷。因此，薄膜電晶體 702 和 703 可以具有相同的極性，且薄膜電晶體 703 的閘極可以連接到掃描線 705。用於向薄膜電晶體 702 的閘極輸入訊號的佈線和用於向薄膜電晶體

703 的閘極輸入訊號的佈線可以共用，這可以提高各圖素的孔徑比。

在圖 7A 中，在選擇將薄膜電晶體 102 導通的情況下及選擇將薄膜電晶體 102 關斷的情況下，電位設定電路 106 的操作均與實施例模式 3 相似。在圖 7B 中，在選擇將薄膜電晶體 102 導通的情況下及選擇將薄膜電晶體 102 關斷的情況下，薄膜電晶體 107 的操作均與實施例模式 4 相似。

可以結合各實施例模式自由地實施實施例 3。

[實施例 4]

以下說明圖素結構的一個具體實例。圖 10 為顯示本發明的圖素結構的截面視圖。參考數字 1000 表示基板，1001 表示底膜，1002 表示半導體層，1003 表示第一絕緣膜，1004 表示閘極電極，1005 表示第二絕緣膜，1006 表示電極，1007 表示第一電極，1008 表示第三絕緣膜，1009 表示發光層，1010 表示第二電極。參考數字 1100 表示薄膜電晶體，1011 表示發光元件，1012 表示電容器。

基板 1000 可由諸如硼矽酸鋇玻璃和硼矽酸鋁玻璃的玻璃基板、石英基板、陶瓷基板等製成。另外，還可以使用表面上均具有絕緣膜的包含不銹鋼的金屬基板或者半導體基板。也可以使用由諸如塑膠的撓性合成樹脂製成的基板。基板 1000 的表面可以藉由採用 CMP 方法等拋光而得到平整化。

底膜 1001 可由諸如氧化矽、氮化矽或者氮氧化矽的絕緣膜製成。藉由提供底膜 1001，可以防止基板 1000 中的諸如 Na 的鹼金屬和鹼土金屬擴散到半導體層 1002 中，並對薄膜電晶體 1100 的特性產生負面影響。在圖 10 中，底膜 1001 具有單層結構，然而，也可以形成兩層或者多於兩層的多層。注意，在雜質的擴散不是大問題的情況下，例如使用石英基板時，並非必須提供底膜 1001。

半導體層 1002 可由圖形化的結晶半導體薄膜或者非晶半導體薄膜製成。可藉由晶化非晶半導體薄膜而獲得結晶半導體薄膜。結晶的方法可以為雷射結晶方法，使用 RTA 或者退火爐的熱結晶方法，使用促進結晶的金屬催化劑的熱結晶方法等。半導體層 1002 具有通道形成區域和添加雜質元素以提供導電性的一對雜質區域。注意，該通道形成區域和這對雜質區域之間可以提供添加了低濃度的雜質元素的雜質區域。

第一絕緣膜 1003 可以是使用氧化矽、氮化矽或者氮氧化矽等製成的單層或者多個層疊的層。

閘極電極 1004 可以是包含從 Ta、W、Ti、Mo、Al、Cu、Cr、和 Nd 中選擇的一種或多種元素的合金或者化合物形成的單層結構或者疊層結構。例如，閘極電極 1004 可以使用 TaN 和 W 的疊層。也可以使用以添加了提供導電性的雜質元素的多晶矽薄膜為代表的半導體薄膜。

薄膜電晶體 1100 由半導體層 1002、閘極電極 1004、以及位於半導體層 1002 和閘極電極 1004 之間的第一絕緣

膜 1003 形成。在圖 10 中，只顯示連接到發光元件 1011 的第一電極 1007 的薄膜電晶體 1100，然而還可以設有多個薄膜電晶體。此外，薄膜電晶體 1100 在本實施例中被示成頂閘電晶體，然而也可以採用具有位於半導體層之下的閘極電極的底閘電晶體或者具有位於半導體層之上和之下的閘極電極的雙閘極電晶體。

第二絕緣膜 1005 可由無機絕緣膜和有機絕緣膜的單層或疊層製成。至於無機絕緣膜，可以使用由 CVD 方法、SOG（旋塗玻璃）法等形成的氧化矽膜。至於有機絕緣膜，可以使用諸如聚醯亞胺、聚醯胺、BCB（苯並環丁烯）、丙烯酸或正型光敏有機樹脂、以及負型光敏感有機樹脂的膜。

此外，第二絕緣膜 1005 還可以使用具有 Si（矽）－O（氧）鍵的骨架結構的材料。可以使用至少含有氫的有機基團（例如烷基、芳香族碳氫化合物）作為該材料的取代基。也可以使用含氟基團作為取代基。此外，還可以使用含氟基團和至少含有氫的有機基團。

閘極電極 1006 可以是包含從 Al、Ni、C、W、Mo、Ti、Pt、Cu、Ta、Au 和 Mn 中選擇的一種或多種元素的合金或者化合物形成的單層結構或者疊層結構。例如，閘極電極 1006 可以使用堆疊 Al 和 Ti 形成的 Ti／Al／Ti 金屬薄膜。此外，在第二絕緣膜 1005 上形成的電極 1006 的端部可以是楔形的，這可以防止在其上形成的薄膜的破裂。

第一電極 1007 和第二電極 1010 兩者之一或者都是透光電極。作為透光電極，可以使用諸如氧化銦錫（ITO）、氧化鋅（ZnO）、氧化銦鋅（IZO），以及添加了鎵的氧化鋅（GZO）。或者，還可以使用 ITO 和含有矽的 ITO（下文中稱之為 ITSO），ITO 和含有鈦的 ITO（下文中稱之為 ITTO），ITO 和含有鉬的 ITO（下文中稱之為 ITMO），添加了鈦、鉬或鎵的 ITO，以及含有氧化矽並添加 2－20% 的氧化鋅（ZnO）的氧化銦。

第一電極 1007 和第二電極 1010 的另一個可以由不透光的材料製成。例如，可以使用諸如 Li 和 Cs 的鹼金屬，諸如 Mg、Ca 和 Sr 的鹼土金屬，包含這些金屬的合金（Mg：Ag，Al：Li，Mg：In 等）及其化合物（CaF₂ 和氮化鈣），以及諸如 Yb 和 Er 的稀土金屬。

第三絕緣膜 1008 可以由與第二絕緣膜 1005 類似的材料製成。第三絕緣膜 1008 形成於第一電極 1007 的週邊，從而覆蓋第一電極 1007 的端部，並當成隔離相鄰圖素之間的發光層 1009 的築堤。

發光層 1009 由單層或者多層形成。在發光層 1009 由多層形成的情況下，這些層從載子傳送性能的角度可以分類成電洞注入層、電洞傳輸層、發光層、電子傳輸層、電子注入層等。注意，各層之間的邊界不必清晰，但是當形成各層的材料部分混合時介面可能不清晰。對於各個層，可以使用有機材料和無機材料。作為有機材料，可以使用高分子量、中等分子量、和低分子量材料中的任意一種。

注意，中等分子量材料對應於低聚物，其結構包含單個組成單元的約 2 至 20 個重複（聚合度）。

發光元件 1011 由發光層 1009、第一電極 1007 和第二電極 1010 形成，其中發光層 1009 插在該兩個電極之間。第一電極 1007 和第二電極 1010 之一對應於陽極，而另一個對應於陰極。在對發光元件 1011 陽極和陰極之間施加高於其臨界值電壓的正向偏壓且電流從該陽極流到陰極時，該發光元件 1011 發光。

電容器 1012 由第三絕緣膜 1008、第一電極 1007 和第二電極 1010 形成，其中第三絕緣膜 1008 插在該兩個電極之間。電容器 1012 對應於本發明第三配置中的電容器，即各實施例模式和實施例 1 至 3 中的電容器 101。

可以結合各實施例模式和實施例 1 至 3 自由地實施本實施例。

[實施例 5]

以下說明圖素結構的一個具體實例，該結構不同於實施例 4 中所說明的。注意，用相同的參考數字表示與圖 10 相同的部分並省略了對其的說明。

在圖 11 的結構中，與第一電極 1007 重疊部分的第三絕緣膜 1008 形成為薄的。電容器 1112 由第三絕緣膜 1008、第一電極 1007 和第二電極 1010 形成，其中第三絕緣膜 1008 插在這兩個電極之間。電容器 1112 對應於本發明第三配置中的電容器，即各實施例模式和實施例 1 至 3

中的電容器 101。與實施例 4 的電容器 1012 相比，電容器 1112 需要更小的電極面積以獲得相同的電容。按照這個方式，可以提高圖素的孔徑比。

可以結合各實施例模式和實施例 1 至 3 自由地實施本實施例。

[實施例 6]

以下說明圖素結構的一個具體實例，該結構不同於實施例 4 和 5 中所說明的。圖 12A 至 12C 分別顯示表示本發明的圖素結構的截面視圖。注意，用相同的參考數字表示與圖 10 相同的部分並省略了對其的說明。

在圖 12A 的結構中，電容器 1212 由第三絕緣膜 1008、電極 1006 和第二電極 1010 形成，其中第三絕緣膜 1008 插在這兩個電極之間。電容器 1212 對應於本發明第三配置中的電容器，即各實施例模式和實施例 1 至 3 中的電容器 101。

如實施例 4 所述，電極 1006 可以由堆疊的層形成。圖 12B 和 12C 分別顯示具有疊層結構的電極 1006 的實例。電極 1006 由第一層 1206a、第二層 1206b 和第三層 1206c 形成。例如，第一層 1206a 可以使用 Ti，第二層 1206b 可以使用 Al，第三層 1206c 可以使用 Ti。

在圖 12B 和 12C 中，與第一層 1206a 重疊的第二層 1206b 和第三層 1206c 的部分被清除，只留下第一層 1206a 的一部分（下文中稱之為第一層 1206a 的延伸部分

)。電容器 1213 由第三絕緣膜 1008、第一層 1206a 的延伸部分和第二電極 1010 形成，其中第三絕緣膜 1008 插在後兩者之間。電容器 1213 對應於本發明第三配置中的電容器，即各實施例模式和實施例 1 至 3 中的電容器 101。

在圖 12B 和 12C 的結構中，由於在沒有第二層 1206b 的第一層 1206a 的擴展部分中形成電容器 1213，即使第二層 1206b 的平整度差，也可以降低諸如電極之間短路的缺陷。因此，在第二層 1206b 使用電阻相對低但平整度差的材料，而第一層 1206a 和第三層 1206c 使用電阻相對高但平整度良好的材料的情況下，圖 12B 和 12C 所示的結構尤為有效。例如，第二層 1206b 使用鋁，第一層 1206a 和第三層 1206c 使用鈦的情況下，這些結構是有效的。

在圖 12C 中，第一層 1206a 和第一電極 1007 在第一層 1206a 的延伸部分被連接。與第一電極 1007 重疊的部分的電極 1006 形成為薄的，這可以防止第一電極 1007 的破裂並保證第一電極 1007 和電極 1006 之間的連接。

可以結合實施各例模式和實施例 1 至 5 自由地實施本實施例。

[實施例 7]

以下說明圖素的一個具體實例，該圖素的結構不同於實施例 4 至 6。圖 13 為顯示本發明的圖素結構的截面視圖。注意，用相同的參考數字表示與圖 10A 至 12C 相同的部分並省略了對其的說明。

在圖 13A 的配置中，與電極 1006 重疊的部分的第三絕緣膜 1008（或第一層 1206a 的延伸部分）形成爲薄的。電容器 1312 由第三絕緣膜 1008、電極 1006 和第二電極 1010 形成，其中第三絕緣膜 1008 插在這兩個電極之間。電容器 1312 對應於第三配置中的電容器，即各實施例模式和實施例 1 至 3 中的電容器 101。電容器 1312 需要更小的電極面積以獲得相同的電容，這可以提高圖素的孔徑比。

在圖 13B 和 13C 中，電容器 1313 由第三絕緣膜 1008、第一層 1206a 的延伸部分和第二電極 1010 製成，其中第三絕緣膜 1008 插在後兩者之間。電容器 1313 對應於本發明第三配置中的電容器，即各實施例模式和實施例 1 至 3 中的電容器 101。

在圖 13C 中，第一層 1206a 和第一電極 1007 在第一層 1206a 的延伸部分被連接。

圖 13B 和 13C 的效果與實施例 6 的圖 12B 和 12C 的效果相似。此外，與圖 12B 和 12C 的電容器 1213 相比，圖 13B 和 13C 中的電容器 1313 需要更小的電極面積以獲得相同的電容。由此，可以提高圖素的孔徑比。

可以結合各實施例模式和實施例 1 至 5 自由地實施本實施例。

[實施例 8]

以下參考圖 14A 至 14C 說明實施例 5 和 7 中所述的

部分形成爲薄的第三絕緣膜 1008 的製造方法。在圖 14A 至 14C 中，用相同的參考數字表示與圖 11 相同的部分並省略了對其的說明。

在圖 14A 中，在形成第一電極 1007 之後，形成絕緣膜 1408。絕緣膜 1408 採用光敏材料。使用光掩模 1400 曝光絕緣膜 1408。光掩模 1400 設有第一透光部分 1401，第二透光部分 1402 和遮光部分 1403。第一透光部分 1401 可以爲孔。第二透光部分 1402 中透射穿過光掩模 1400 的光強度低於第一透光部分 1401 中透射穿過光掩模 1400 的光強度。遮光部分幾乎不透射光線。使用上述的半色調掩模作爲光掩模 1400。

在圖 14B 中，顯影絕緣膜 1408。與遮光部分 1403 重疊部分的絕緣膜 1408 幾乎沒有被蝕刻。藉由第一透光部分 1401 被曝光的部分的絕緣膜 1408 很大程度地被蝕刻。按照這個方式，形成了孔部分 1411，其中第一電極 1007 的表面被暴露。藉由第二透光部分 1402 被曝光的部分的絕緣膜 1408 被蝕刻至一定程度。由此，在絕緣膜 1408 內形成薄的部分 1412。由此，得到具有薄部分的絕緣膜 1408。圖 14B 中的絕緣膜 1408 對應於實施例 5 和 7 中所說明的第三絕緣膜 1008。

在圖 14C 中，依次形成發光層 1009 和第二電極 1010。

可以結合各實施例模式和實施例 1 至 7 自由地實施本實施例。

[實施例 9]

以下參考圖 15A 至 15C 說明實施例 5 和 7 中所述的部分形成爲薄的第三絕緣膜 1008 的製造方法，該製造方法不同於實施例 8 所述的方法。在圖 15A 至 15C 中，用相同的參考數字表示與圖 11 相同的部分並省略了對其的說明。

在圖 15A 中，在形成第一電極 1007 之後，形成絕緣膜 1508a。在絕緣膜 1508a 上形成絕緣膜 1508b。絕緣膜 1508a 和 1508b 可以使用由無機絕緣膜和有機絕緣膜形成的單層或者疊層。此外，還可以使用具有 Si（矽）- O（氧）鍵的骨架結構的材料。作爲該材料的取代基，可以使用至少含氫的有機基團（例如烷基、芳香族碳氫化合物）。作爲取代基，也可以使用含氟基團。此外，還可以使用含氟基團和至少含有氫的有機基團。

絕緣膜 1508b 被蝕刻以形成第一孔部分 1511a 和第二孔部分 1512。

在圖 15B 中，在第一孔部分 1511a 內的絕緣膜 1508a 被蝕刻以形成第三孔部分 1511b。由此，可以獲得其中第一電極 1007 的表面被暴露的第三孔部分 1511b 和其中絕緣膜 1508a 的表面被暴露的第二孔部分 1512。圖形化的絕緣膜 1508a 和 1508b 對應於實施例 5 和 7 中所說明的第三絕緣膜 1008。由此，得到具有薄部分的第三絕緣膜 1008。

在圖 15C 中，依次形成發光層 1009 和第二電極 1010。

電容器 1112 具有以絕緣膜 1508a 為介電物質的電容，因此絕緣膜 1508a 較佳的具有例如諸如氮化矽薄膜的高介電材料。

可以結合各實施例模式和實施例 1 至 7 自由地實施本實施例。

[實施例 10]

本發明的顯示裝置和其驅動方法可以應用於各種電子設備，這些電子設備中的每一個都在其顯示部分結合了該顯示裝置。

該電子設備包含相機（視頻相機、數位相機等）、投影儀、頭戴型顯示器（護目鏡型顯示器）、導航系統、車輛立體音響、個人電腦，遊戲機、攜帶型資訊終端（移動電腦、行動電話、電子書等），設有記錄媒體的影像再生設備（特別是指能夠再生諸如數位化多功能光碟（DVD）的記錄媒體並具有能顯示再生影像的顯示部分的設備）等。圖 9A 至 9D 顯示這些電子設備的實例。

圖 9A 顯示筆記型個人電腦，其包含主體 911、機殼 912、顯示部分 913、鍵盤 914、外部連接埠 915、指示墊 916 等。本發明的顯示裝置和其驅動方法被應用於顯示部分 913。藉由使用本發明，可以以更低的功耗實現具有更大對比度的顯示部分 913 的清晰顯示。將本發明應用於要

求功耗降低的筆記型個人電腦是非常有效的。

圖 9B 顯示設有記錄媒體的影像再生設備（特別是指 DVD 再生設備），其包括主體 921、機殼 922、第一顯示部分 923、第二顯示部分 924、記錄媒體（DVD 等）讀取部分 925、操作鍵 926、揚聲器部分 927 等。第一顯示部分 923 主要顯示影像資料，而第二顯示部分 924 主要顯示文字資料。本發明的顯示裝置和其驅動方法被應用於第一顯示部分 923 和第二顯示部分 924。藉由使用本發明，可以以更低的功耗實現具有更大對比度的第一顯示部分 923 和第二顯示部分 924 的清晰顯示。

圖 9C 顯示行動電話，其包括主體 931、音頻輸出部分 932、音頻輸入部分 933、顯示部分 934、操作開關 935、天線 936 等。本發明的顯示裝置和其驅動方法被應用於顯示部分 934。藉由使用本發明，可以以更低的功耗實現具有更大對比度的顯示部分 934 的清晰顯示。將本發明應用於要求功耗降低的行動電話是非常有效的。

圖 9D 顯示相機，其包括主體 941、顯示部分 942、機殼 943、外部連接埠 944、遙控接收部分 945、影像接收部分 946、電池 947、音頻輸入部分 948、操作鍵 949 等。本發明的顯示裝置和其驅動方法被應用於顯示部分 942。藉由使用本發明，可以以更低的功耗實現具有更大對比度的顯示部分 942 的清晰顯示。

可以結構各實施例模式和實施例 1 至 9 自由地實現本實施例。

【圖式簡單說明】

圖 1A 至 1C 為顯示本發明的實施例模式 1 的圖示。

圖 2A 至 2C 為顯示本發明的實施例模式 2 的圖示。

圖 3A 至 3D 為顯示本發明的實施例模式 3 的圖示。

圖 4A 至 4D 為顯示本發明的實施例模式 4 的圖示。

圖 5A 至 5D 為顯示本發明的實施例 1 的圖示。

圖 6A 和 6B 為顯示本發明的實施例 2 的圖示。

圖 7A 和 7B 為顯示本發明的實施例 3 的圖示。

圖 8A 和 8B 顯示習知結構，圖 8C 至 8E 顯示發光元件的結構。

圖 9A 至 9D 為顯示本發明的實施例 10 的圖示。

圖 10 為顯示實施例 4 的圖示。

圖 11 為顯示實施例 5 的圖示。

圖 12A 至 12C 為顯示實施例 6 的圖示。

圖 13A 至 13C 為顯示實施例 7 的圖示。

圖 14A 至 14C 為顯示實施例 8 的圖示。

圖 15A 至 15C 為顯示實施例 9 的圖示。

【主要元件符號說明】

101：電容

102：薄膜電晶體

103：第一電源線

104：第二電源線

105：發光元件
105a：第一電極
105b：第二電極
106：電路
107：薄膜電晶體
108：電容
204：第三電源線
500：圖素
501：薄膜電晶體
502：訊號線
503：掃描線
601：薄膜電晶體
701，702，703：薄膜電晶體
704：訊號線
705：掃描線
800：電容
801a，801b：路徑
802：二極體
911：主體
912：機殼
913：顯示部份
914：鍵盤
915：外部連接埠
916：指示墊

- 921：主體
- 922：機殼
- 923：第一顯示部份
- 924：第二顯示部份
- 925：記錄媒體讀取部份
- 926：操作鍵
- 927：揚聲器部份
- 931：主體
- 932：音頻輸出部份
- 933：音頻輸入部份
- 934：顯示部份
- 935：操作開關
- 936：天線
- 941：主體
- 942：顯示部份
- 943：機殼
- 944：外部連接埠
- 945：遙控接收部份
- 946：影像接收部份
- 947：電池
- 948：音頻輸入部份
- 949：操作鍵
- 1000：基板
- 1001：底膜

- 1002：半 導 體 層
- 1003：第 一 絕 緣 層
- 1004：閘 極 電 極
- 1005：第 二 絕 緣 層
- 1006：電 極
- 1007：第 一 電 極
- 1008：第 三 絕 緣 層
- 1009：發 光 層
- 1010：第 二 電 極
- 1011：發 光 元 件
- 1012：電 容
- 1100：薄 膜 電 晶 體
- 1112：電 容
- 1206a：第 一 層
- 1206b：第 二 層
- 1206c：第 三 層
- 1213：電 容
- 1213：電 容
- 1313：電 容
- 1313：電 容
- 1400：光 掩 膜
- 1401：第 一 透 光 透 部 份
- 1402：第 二 透 光 透 部 份
- 1403：遮 光 部 份



1408：絕緣膜

1411：孔部份

1412：薄的部份

1508a，1508b：絕緣部

1511a：第一孔部份

1511b：第三孔部份

1512：孔部份

七、申請專利範圍：

1. 一種包含圖素之顯示裝置，該圖素包含：

電晶體，該電晶體包含有包括通道形成區域的半導體層，閘極，以及插入於該半導體層和該閘極間的閘極絕緣層；

第一電容器；

第二電容器；

該電晶體上的第一絕緣層；

該第一絕緣層上的第二絕緣層，該第二絕緣層具有第一孔與第二孔，以及

發光元件，包含：

在該第一絕緣層上且在該第二絕緣層之下的圖素電極，該圖素電極電連接至該半導體層；

該圖素電極上的發光層，以及

該第二絕緣層和該發光層上的導電層；

其中該導電層位於該第一孔和該第二孔上；

其中該發光層位於該第一孔上，而該發光層不位於該第二孔上；

其中該第一電容器的第一電極係電連接至該閘極，且該第二電容器的第二電極係電連接至該圖素電極，以及

其中該第二電容器和該發光元件係彼此並聯連接。

2. 如申請專利範圍第 1 項的顯示裝置，更包含另一電晶體，第一電源線，以及第二電源線，

其中該另一電晶體的源極和汲極之一係電連接至該圖

素電極，而該另一電晶體的該源極和該汲極之另一係直接地連接至該第一電源線，

其中該第二電源線係電連接至該導電層，以及

其中該第二電源線之電位係低於該第一電源線之電位。

3. 一種包含圖素之顯示裝置，該圖素包含：

第一電晶體；

第二電晶體，該第二電晶體包含有包括通道形成區域的半導體層，閘極，以及插入於該半導體層和該閘極間的閘極絕緣層；

第一電容器；

第二電容器；

該第一電晶體和該第二電晶體上的第一絕緣層；

該第一絕緣層上的第二絕緣層，該第二絕緣層具有第一孔與第二孔，以及

發光元件，包含：

在該第一絕緣層上且在該第二絕緣層下方之圖素電極，該圖素電極電連接至該半導體層；

該圖素電極上的發光層，以及

該第二絕緣層和該發光層上的導電層；

其中該導電層位於該第一孔和該第二孔上；

其中該發光層位於該第一孔上，而該發光層不位於該第二孔上；

其中該第一電容器的第一電極係電連接至該閘極，且

該第二電容器的第二電極係電連接至該圖素電極，

其中該第二電容器和該發光元件係彼此並聯連接，以及

其中該第二電晶體的源極和汲極之一係電連接至該閘極。

4. 如申請專利範圍第3項的顯示裝置，更包含第三電晶體，第一電源線，以及第二電源線，

其中該第三電晶體的源極和汲極之一係電連接至該圖素電極，而該第三電晶體的該源極和該汲極之另一係直接地連接至該第一電源線，

其中該第二電源線係電連接至該導電層，以及

其中該第二電源線之電位係低於該第一電源線之電位。

5. 如申請專利範圍第1項至第4項中任一項的顯示裝置，

其中該第二電容器的第一電極係為該圖素電極，以及其中該第二電容器的第二電極係為該導電層。

6. 如申請專利範圍第1項至第4項中任一項的顯示裝置，更包含用以設定電位的裝置和第三絕緣層，

其中該裝置係電連接至該導電層，以及

其中該第三絕緣層係插入於該第一絕緣層和該第二絕緣層間，且位於該第二孔之下。

7. 一種包含圖素之顯示裝置，該圖素包含：

電晶體，該電晶體包含有包括通道形成區域的半導體

層，閘極，以及插入於該半導體層和該閘極間的閘極絕緣層；

第一電容器；

第二電容器；

該電晶體上的第一絕緣層；

該第一絕緣層上的第一導電層，該第一導電層重疊於該電晶體的該通道形成區域；

該第一絕緣層上的第二絕緣層，該第二絕緣層具有第一孔與第二孔，以及

發光元件，包含：

在該第一絕緣層上且在該第二絕緣層之下的圖素電極，該圖素電極電連接至該半導體層；

該圖素電極上的發光層，以及

該第二絕緣層和該發光層上的第二導電層，

其中該第二導電層位於該第一孔和該第二孔上；

其中該發光層位於該第一孔上，而該發光層不位於該第二孔上；

其中該第一電容器的第一電極係電連接至該閘極，且該第二電容器的第二電極係電連接至該圖素電極，以及

其中該第二電容器和該發光元件係彼此並聯連接。

8. 如申請專利範圍第 7 項的顯示裝置，更包含另一電晶體，第一電源線，以及第二電源線，

其中該另一電晶體的源極和汲極之一係電連接至該圖素電極，而該另一電晶體的該源極和該汲極之另一係直接

地連接至該第一電源線，

其中該第二電源線係電連接至該第二導電層，以及
其中該第二電源線之電位係低於該第一電源線之電位。

9. 如申請專利範圍第7項的顯示裝置，其中該圖素電極係直接地連接至該第一導電層。

10. 一種包含圖素之顯示裝置，該圖素包含：

第一電晶體；

第二電晶體，該第二電晶體包含有包括通道形成區域的半導體層，閘極，以及插入於該半導體層和該閘極間的閘極絕緣層；

第一電容器；

第二電容器；

該第一電晶體和該第二電晶體上的第一絕緣層；

該第一絕緣層上的第一導電層，該第一導電層重疊於該第二電晶體之該通道形成區域；

該第一絕緣層上的第二絕緣層，該第二絕緣層具有第一孔與第二孔，以及

發光元件，包含：

在該第一絕緣層上且在該第二絕緣層之下的圖素電極，該圖素電極電連接至該半導體層；

該圖素電極上的發光層，以及

該第二絕緣層和該發光層上的第二導電層，

其中該第二導電層位於該第一孔和該第二孔上；

其中該發光層位於該第一孔上，而該發光層不位於該第二孔上；

其中該第一電容器的第一電極係電連接至該閘極，且該第二電容器的第二電極係電連接至該圖素電極，

其中該第二電容器和該發光元件係彼此並聯連接，以及

其中該第二電晶體的源極和汲極之一係電連接至該閘極。

11. 如申請專利範圍第 10 項的顯示裝置，更包含第三電晶體，第一電源線，以及第二電源線，

其中該第三電晶體的源極和汲極之一係電連接至該圖素電極，而該第三電晶體的該源極和該汲極之另一係直接地連接至該第一電源線，

其中該第二電源線係電連接至該第二導電層，以及其中該第二電源線之電位係低於該第一電源線之電位。

12. 如申請專利範圍第 10 項的顯示裝置，其中該圖素電極係經由該第一導電層而電連接至該半導體層。

13. 如申請專利範圍第 7 項至第 12 項中任一項的顯示裝置，

其中該第二電容器的第一電極係為該圖素電極，以及其中該第二電容器的第二電極係為該第二導電層。

14. 如申請專利範圍第 7 項至第 12 項中任一項的顯示裝置，更包含用以設定電位的裝置和第三絕緣層，

其中該裝置係電連接至該第二導電層，以及

其中該絕緣層係插入於該第一絕緣層和該第二絕緣層間，且位於該第二孔之下。

15. 如申請專利範圍第 7 項至第 12 項中任一項的顯示裝置，其中第三電容器係使用該第一導電層，該第二絕緣層，以及該第二導電層而被形成。

16. 如申請專利範圍第 1 項至第 4 項以及第 7 項至第 12 項中任一項的顯示裝置，

其中該閘極係位於該半導體層上。

17. 如申請專利範圍第 1 項至第 4 項以及第 7 項至第 12 項中任一項的顯示裝置，

其中該圖素電極係位於該第一孔和該第二孔之下。

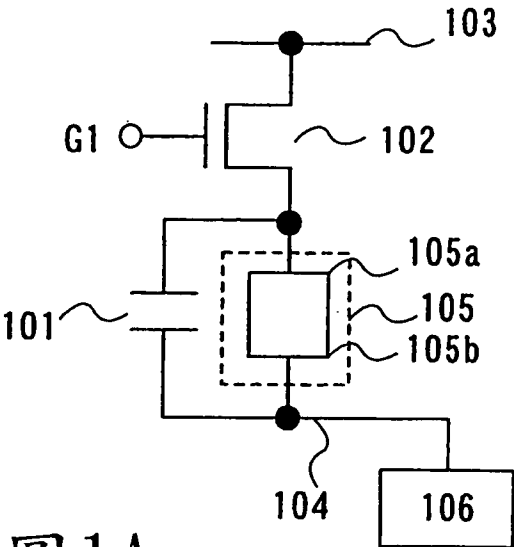


圖 1A

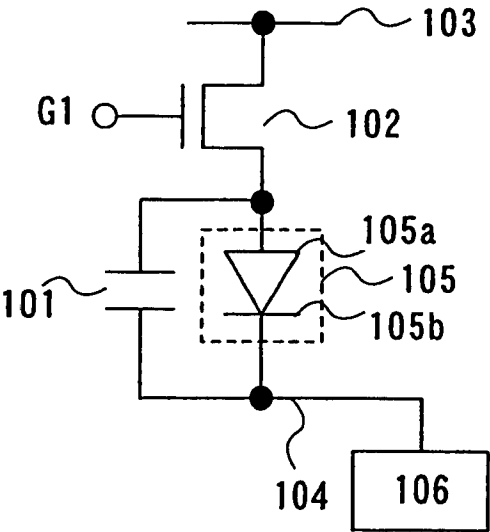


圖 1B

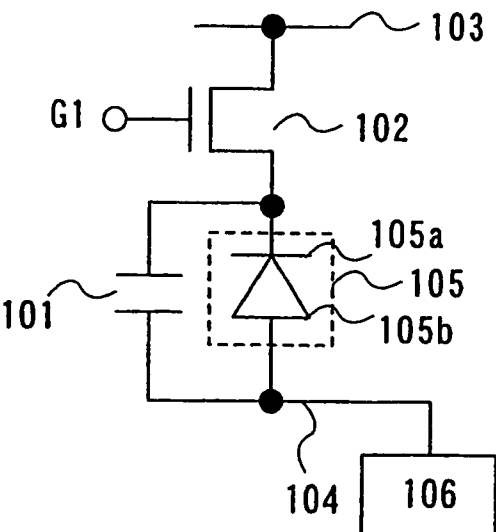


圖 1C

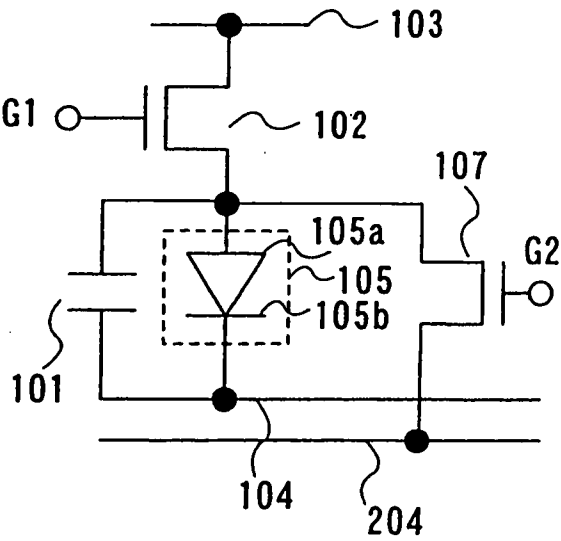
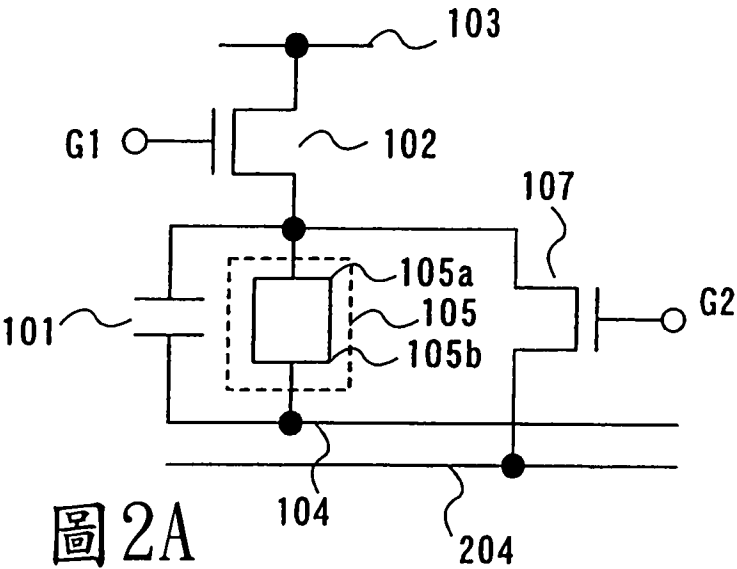


圖 2B

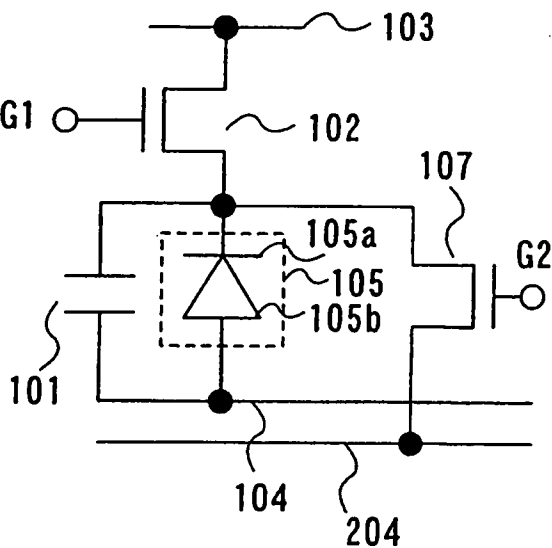


圖 2C

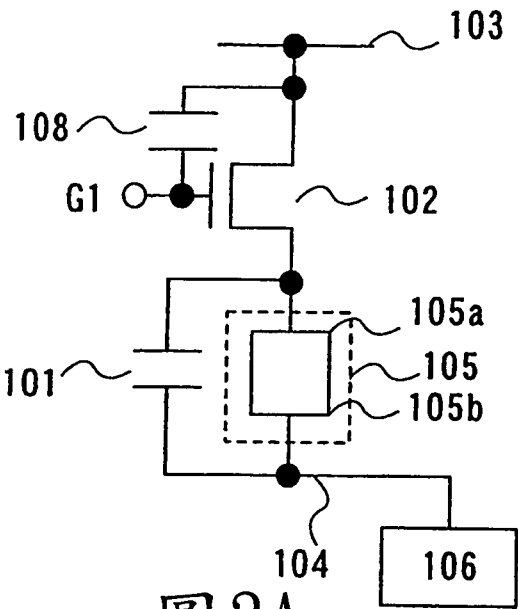


圖 3A

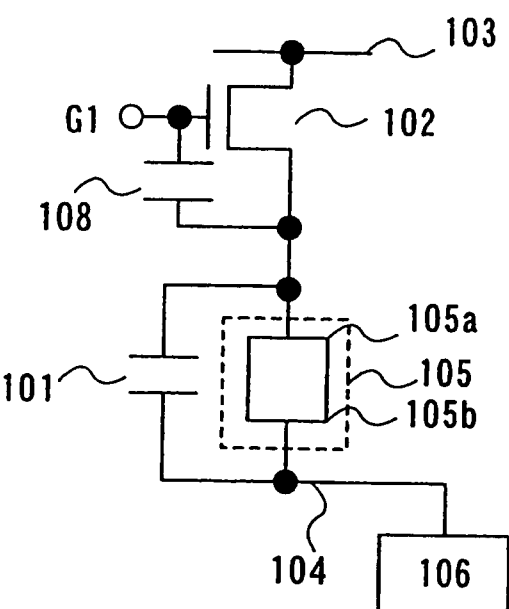


圖 3B

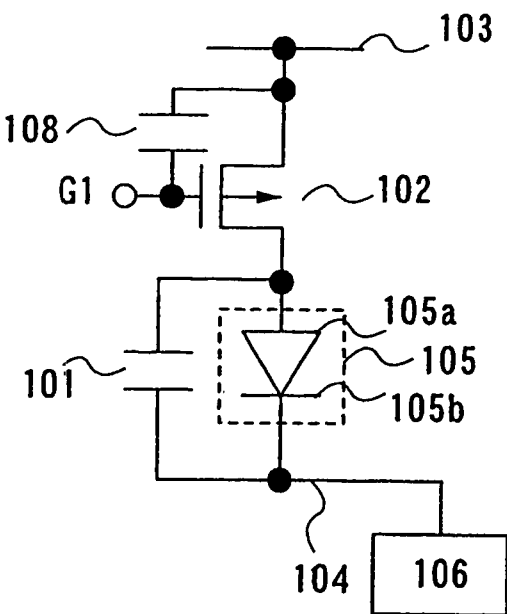


圖 3C

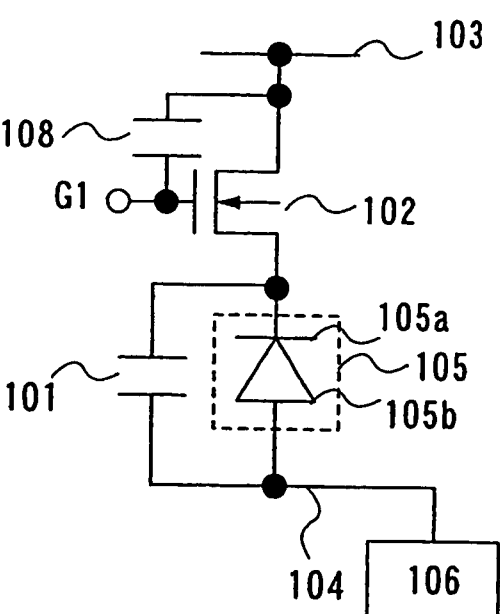


圖 3D

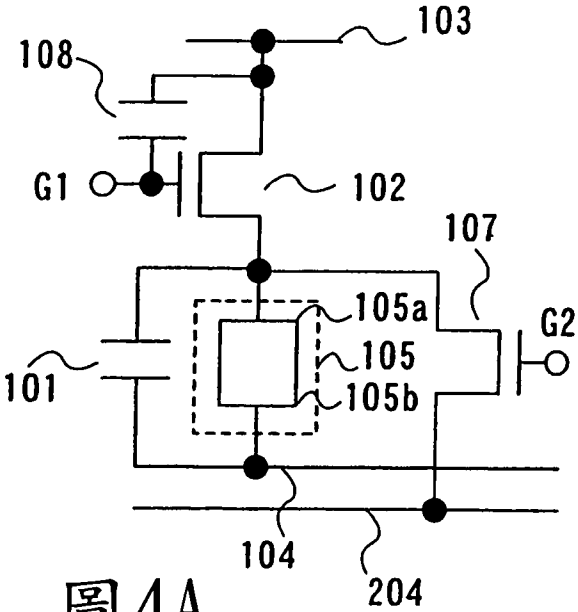


圖 4A

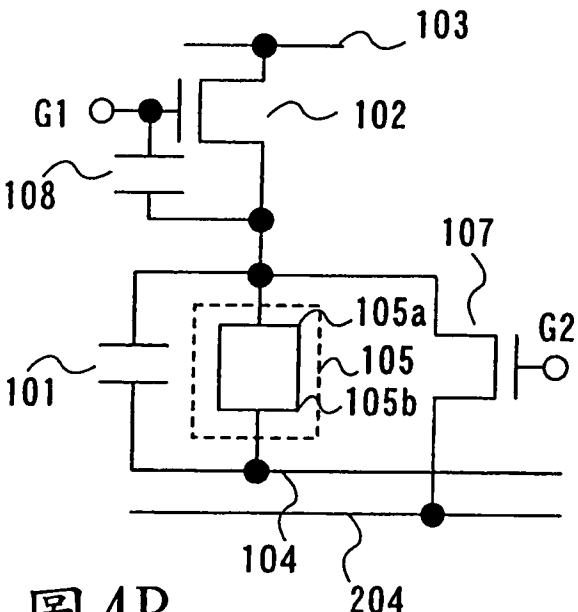


圖 4B

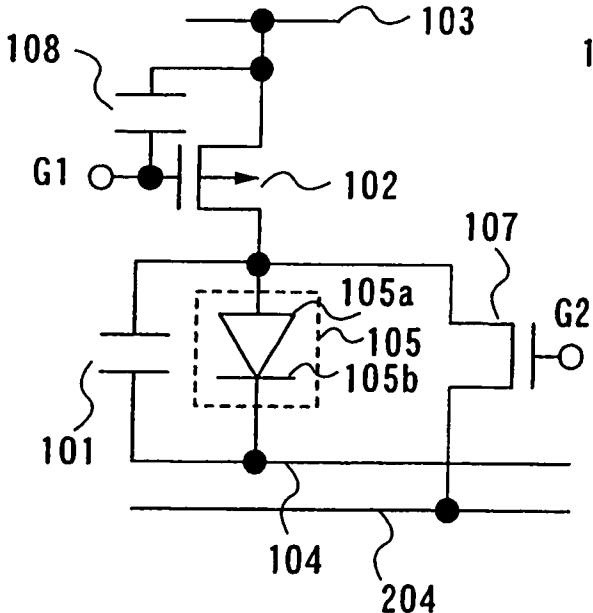


圖 4C

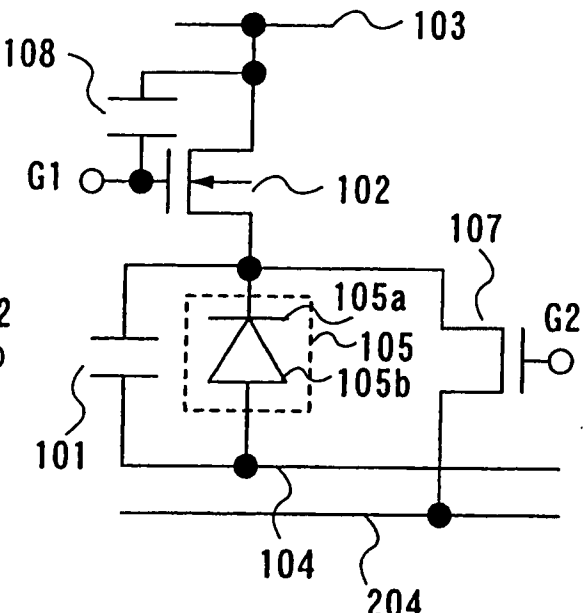


圖 4D

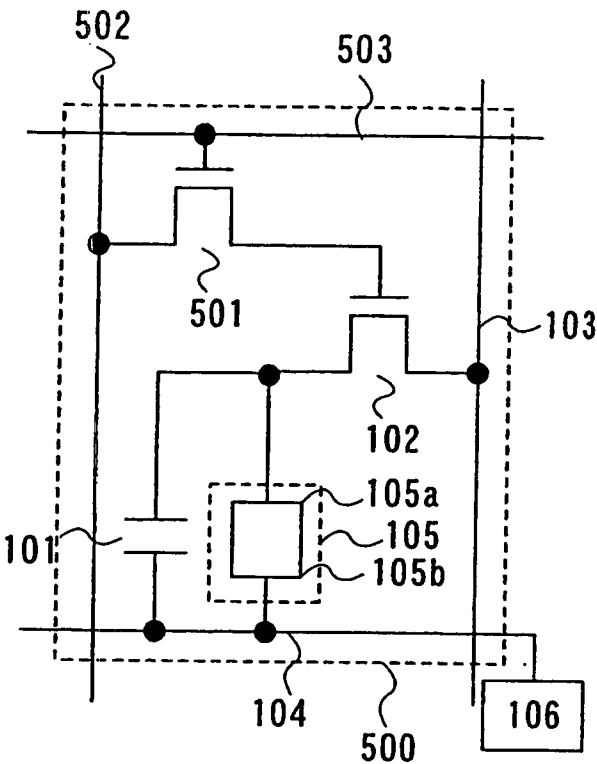


圖 5A

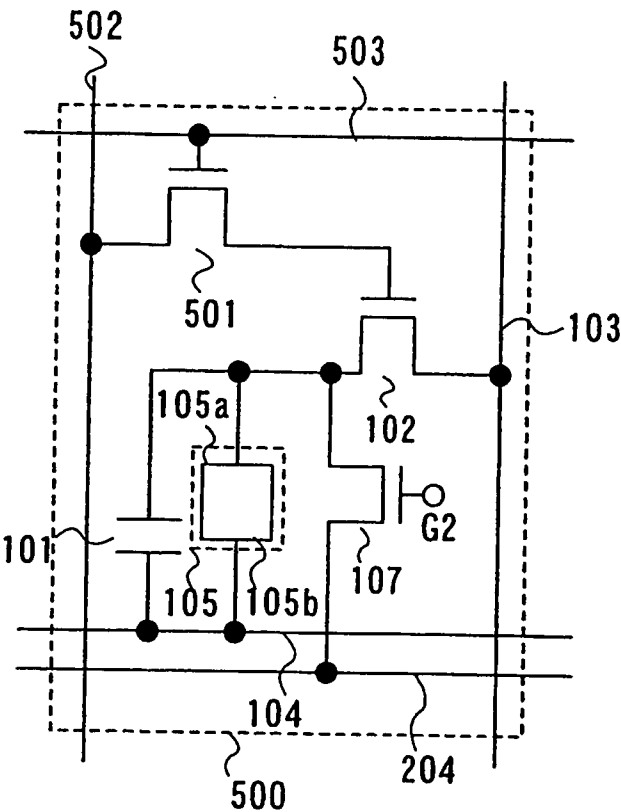


圖 5B

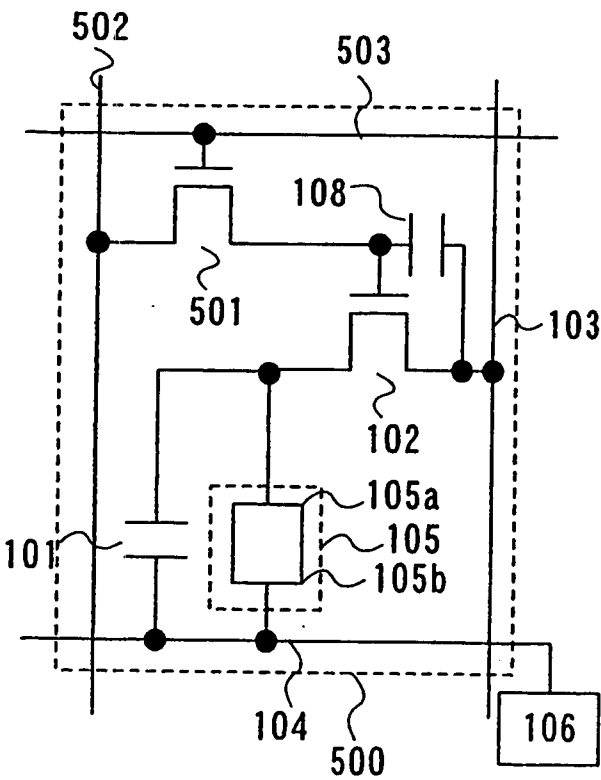


圖 5C

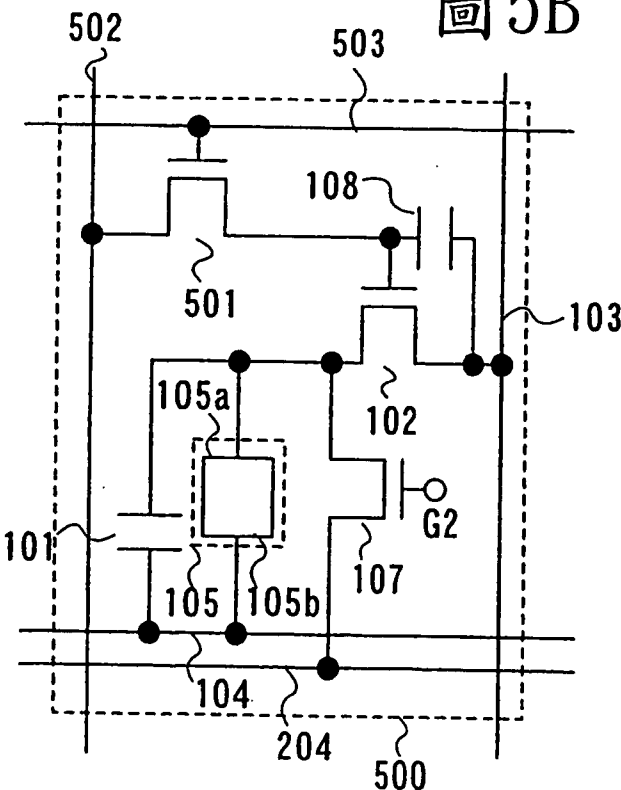


圖 5D

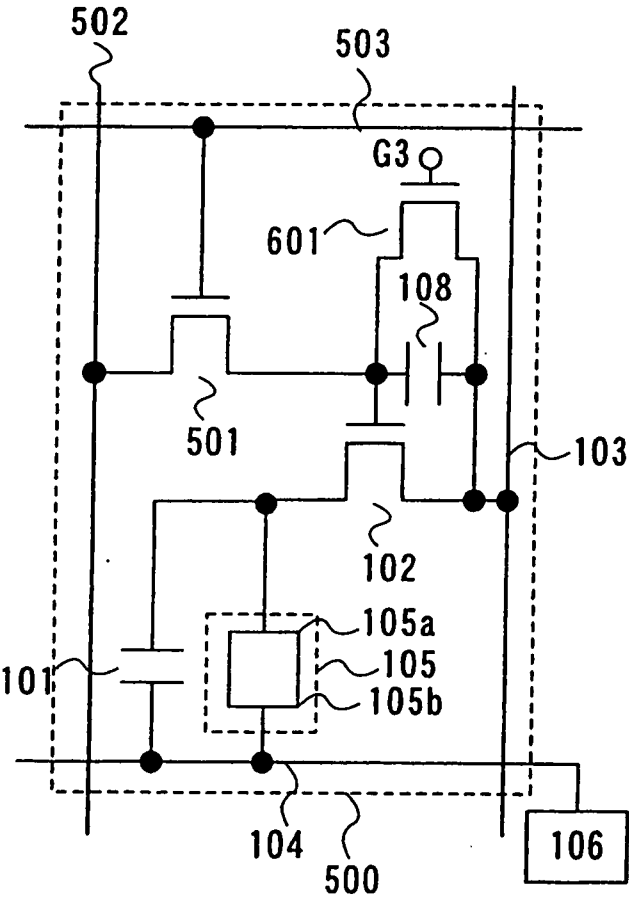


圖 6A

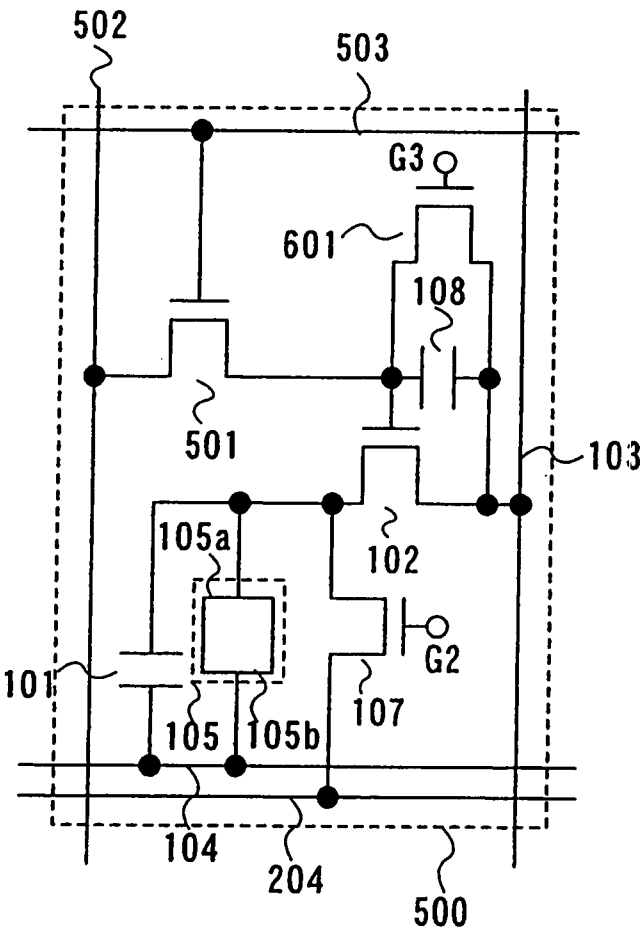


圖 6B

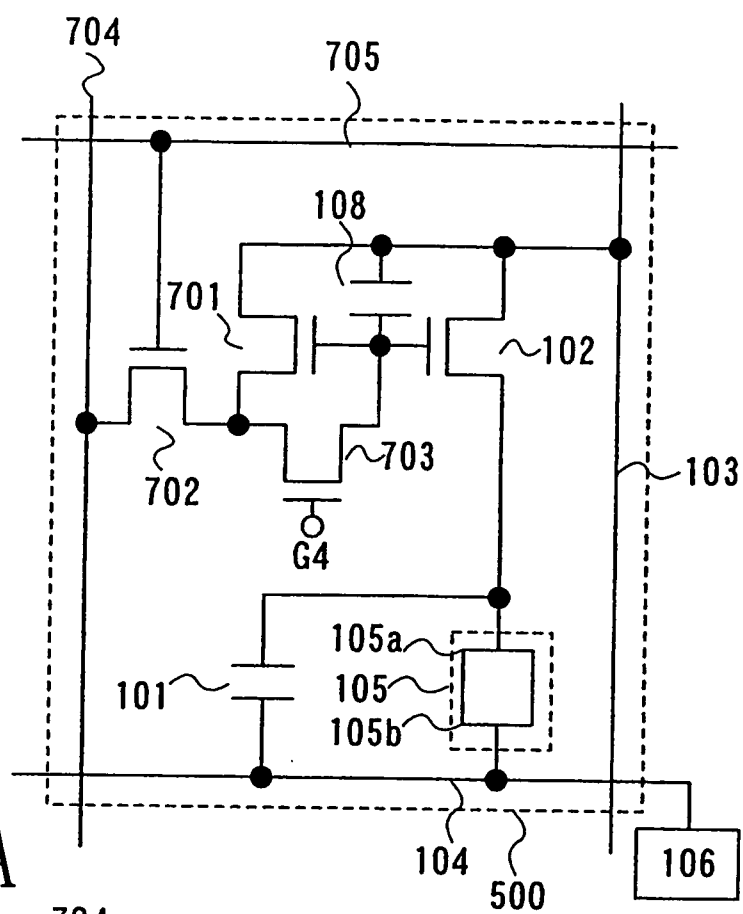


圖 7A

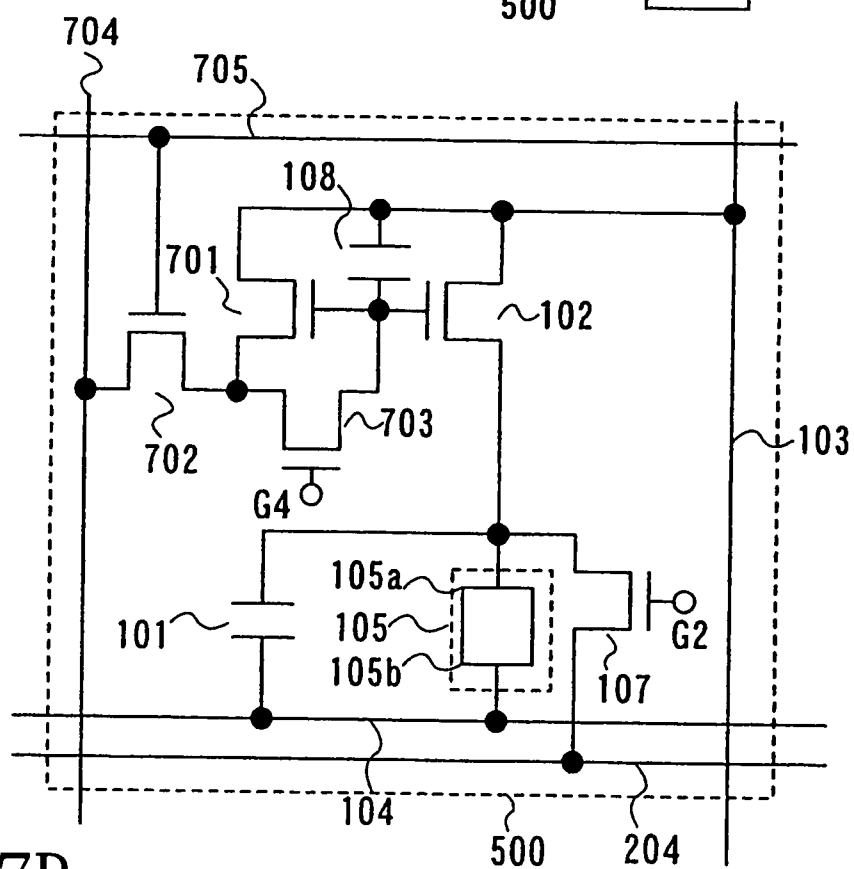


圖 7B

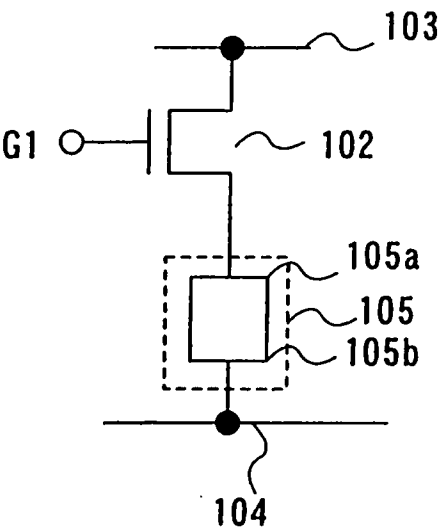


圖 8A

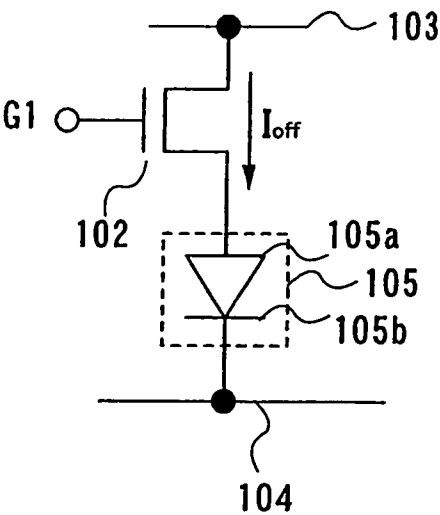


圖 8B

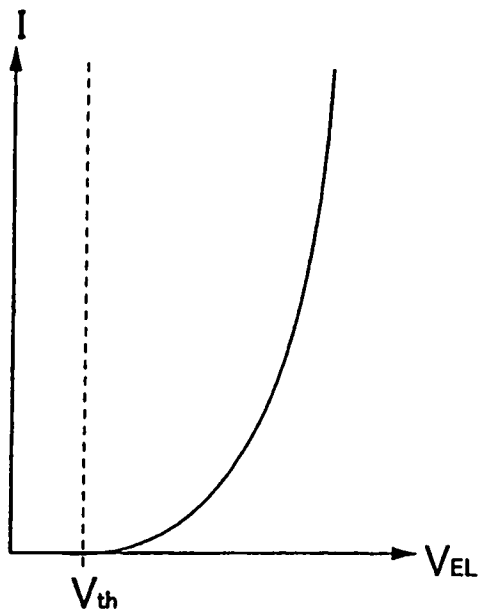


圖 8C

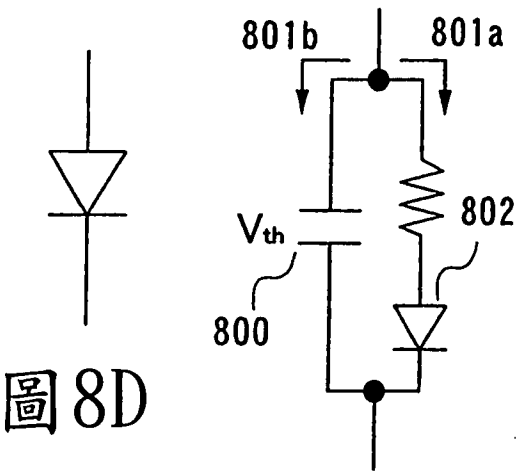


圖 8D

圖 8E

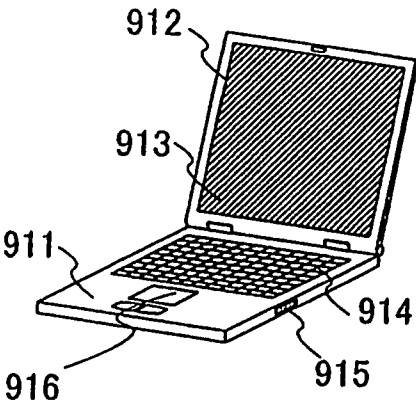


圖 9A

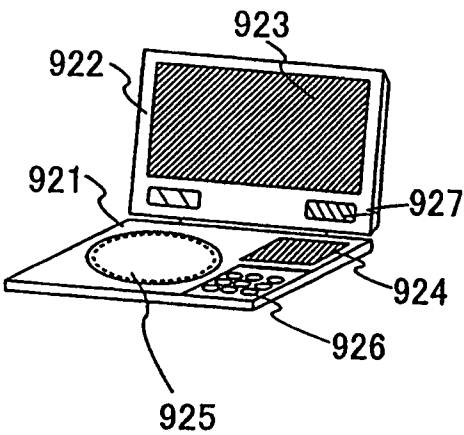


圖 9B

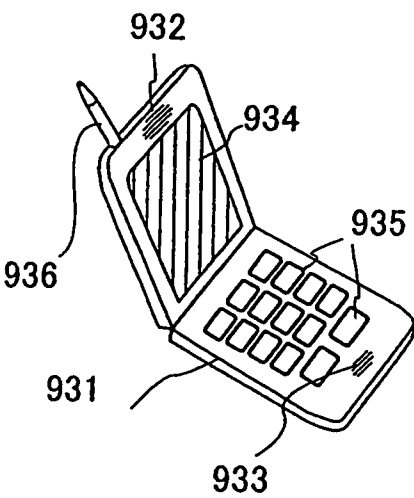


圖 9C

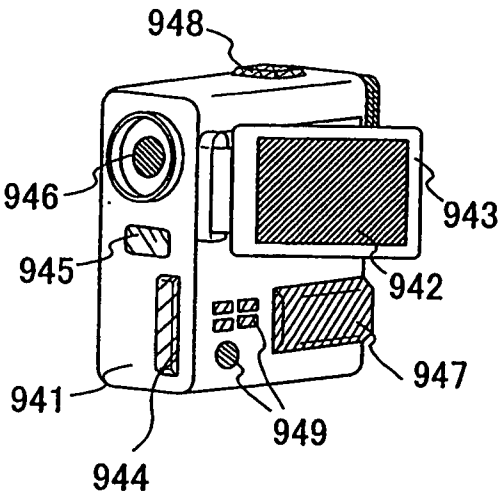


圖 9D

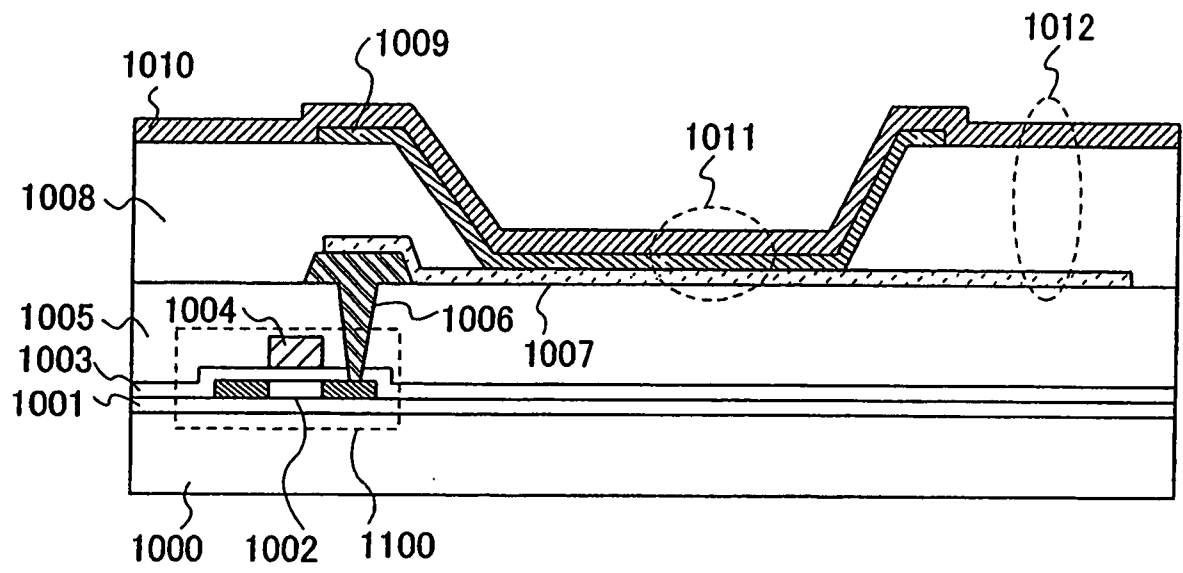


圖 10

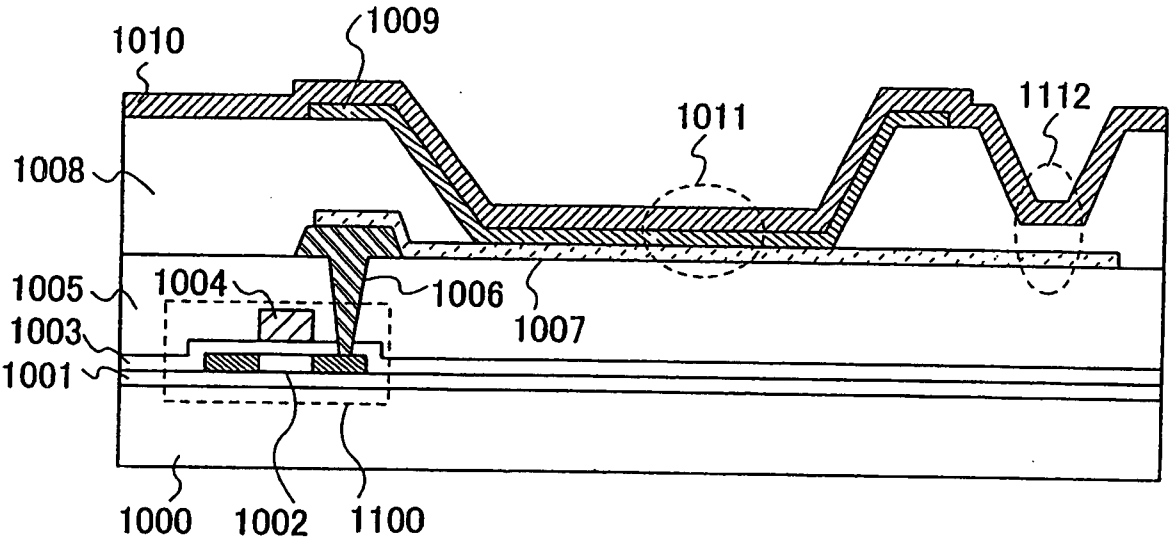


圖 11

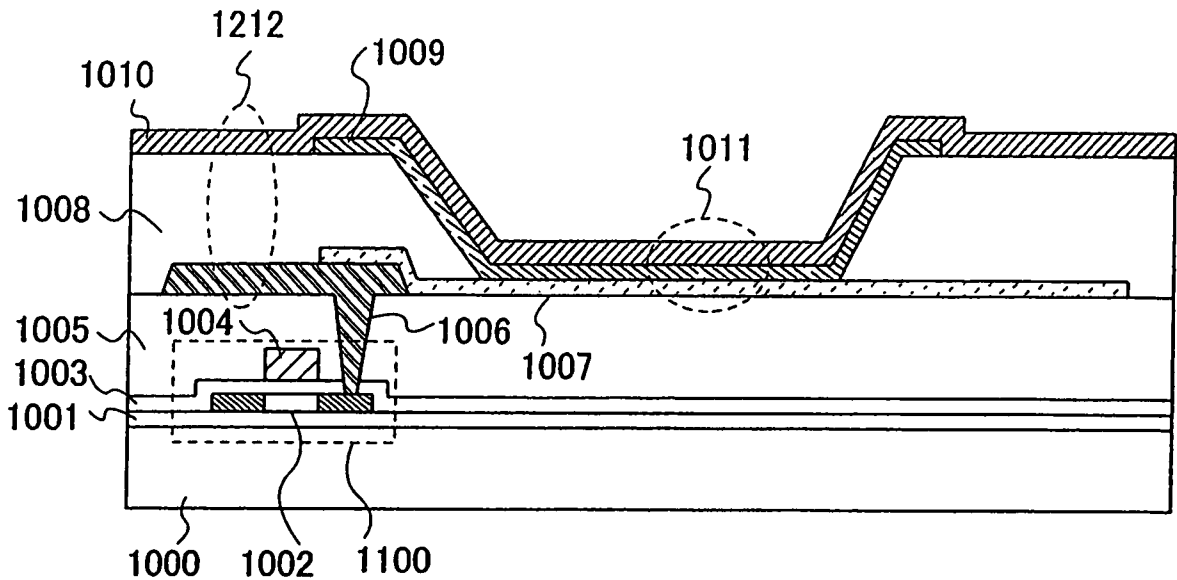


圖 12A

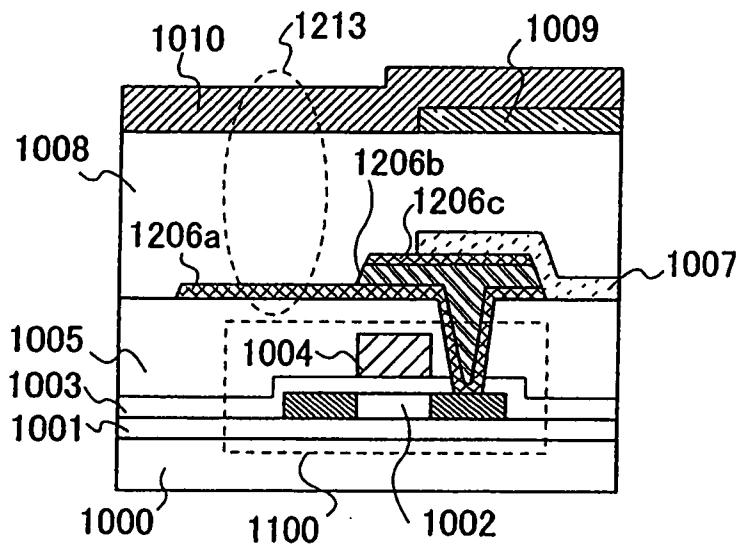


圖 12B

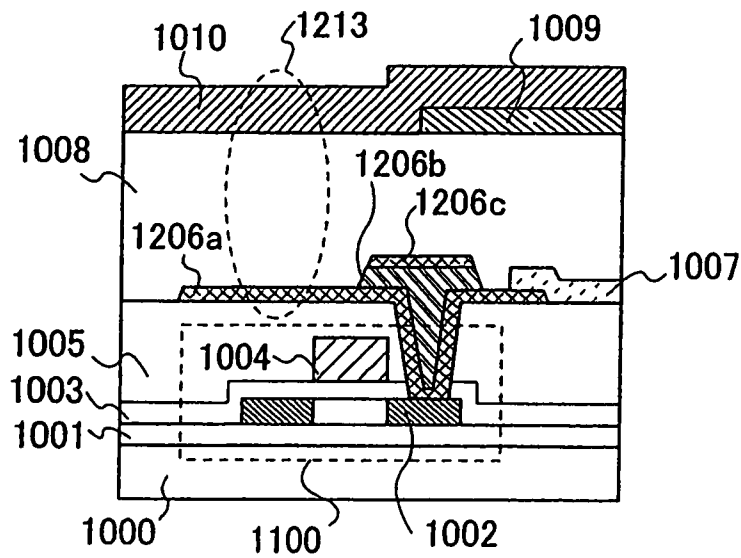


圖 12C

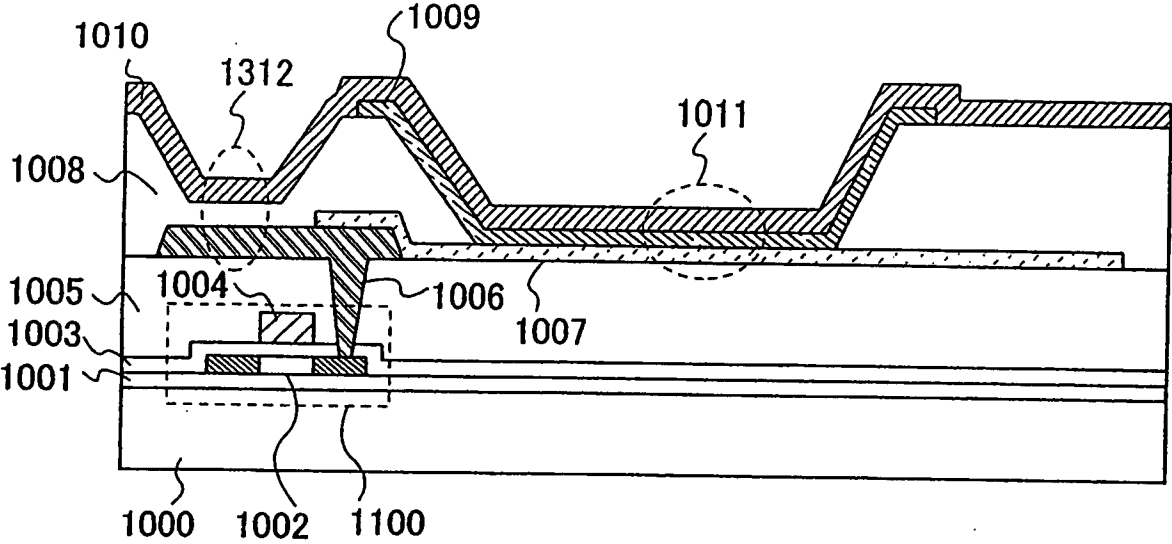


圖 13A

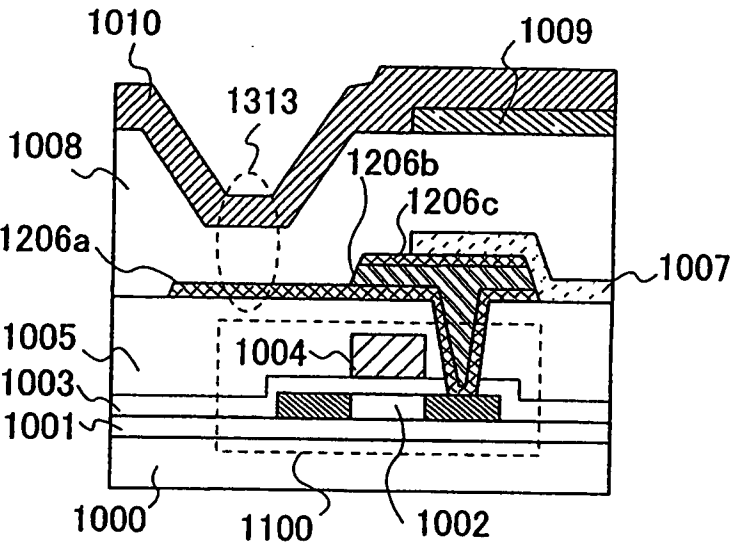


圖 13B

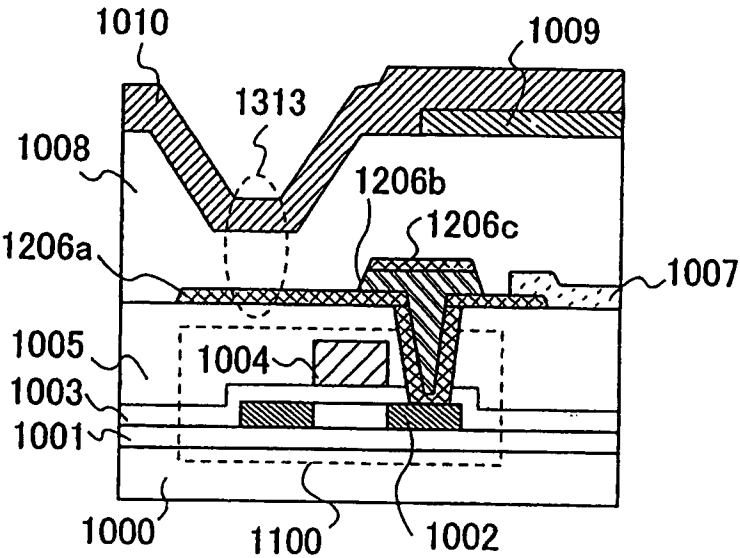


圖 13C

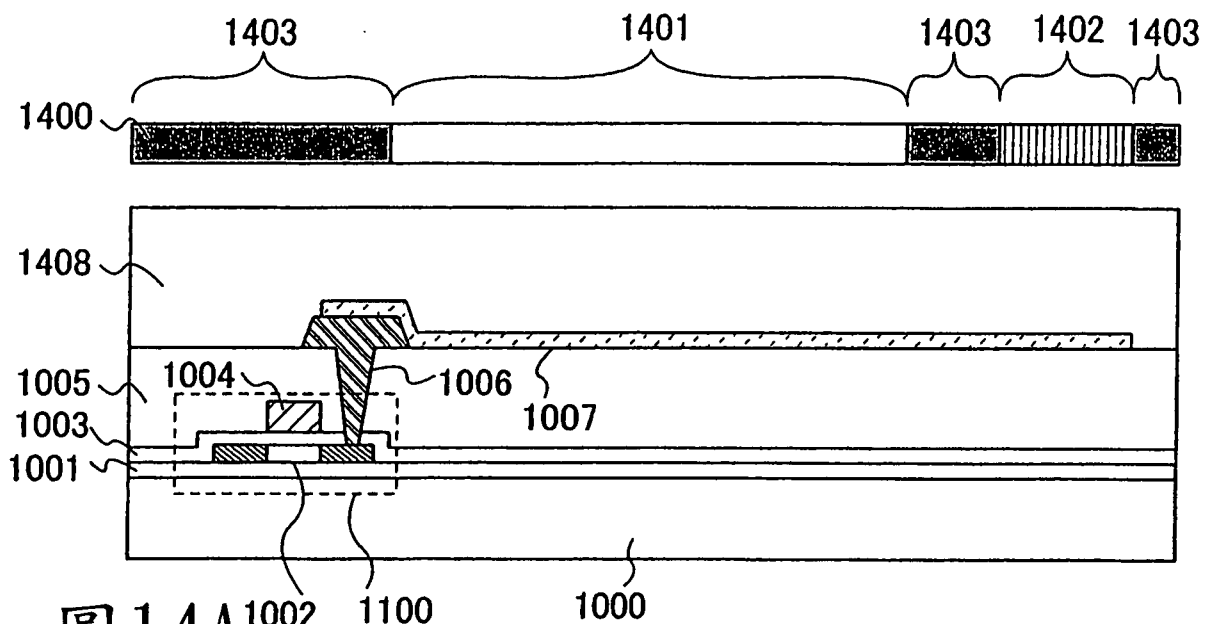


圖 14A

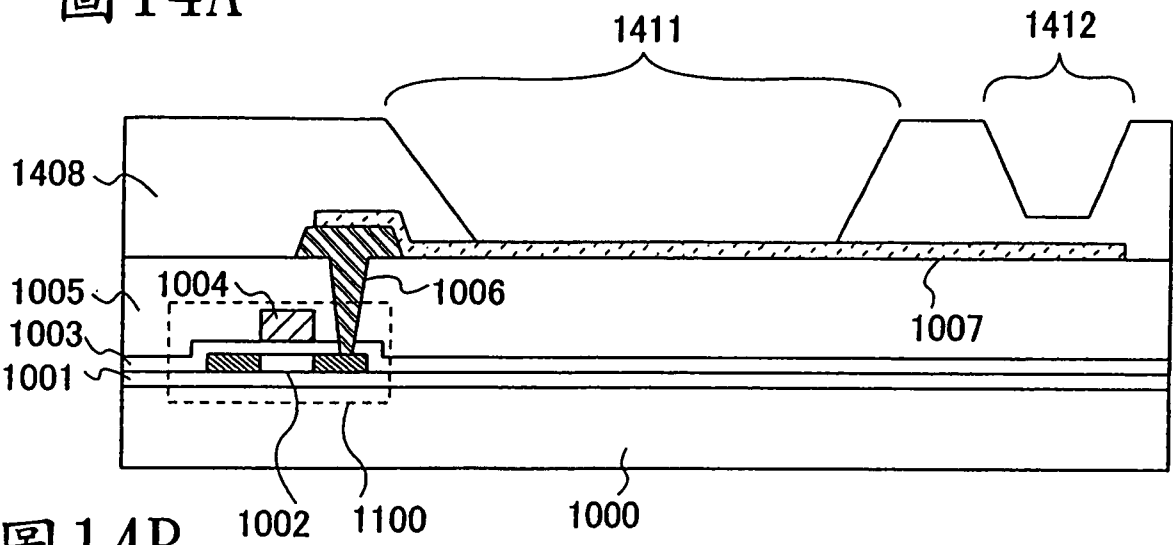


圖 14B

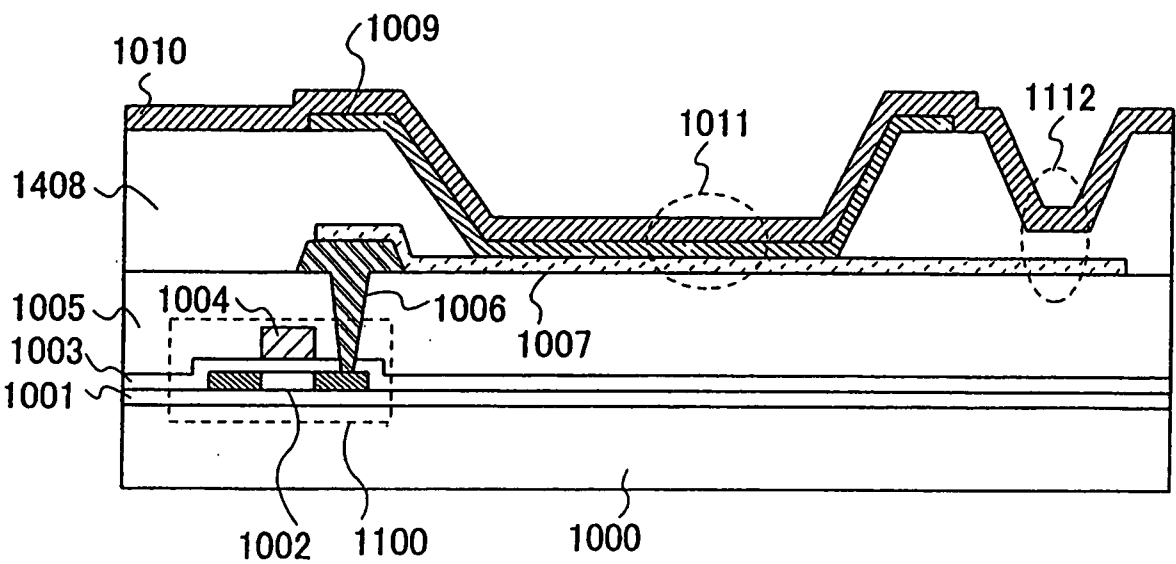


圖 14C

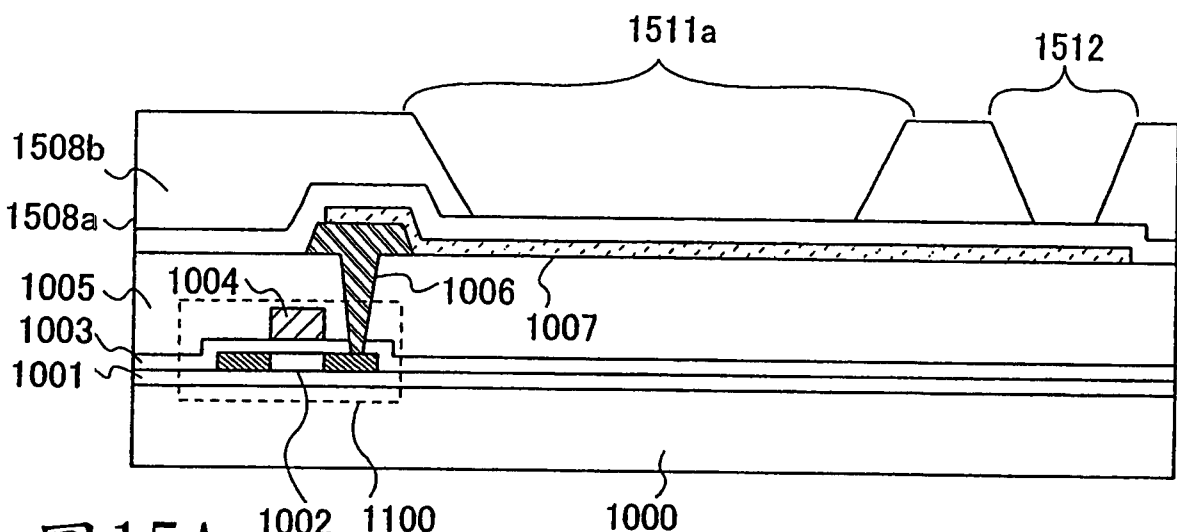


圖 15A

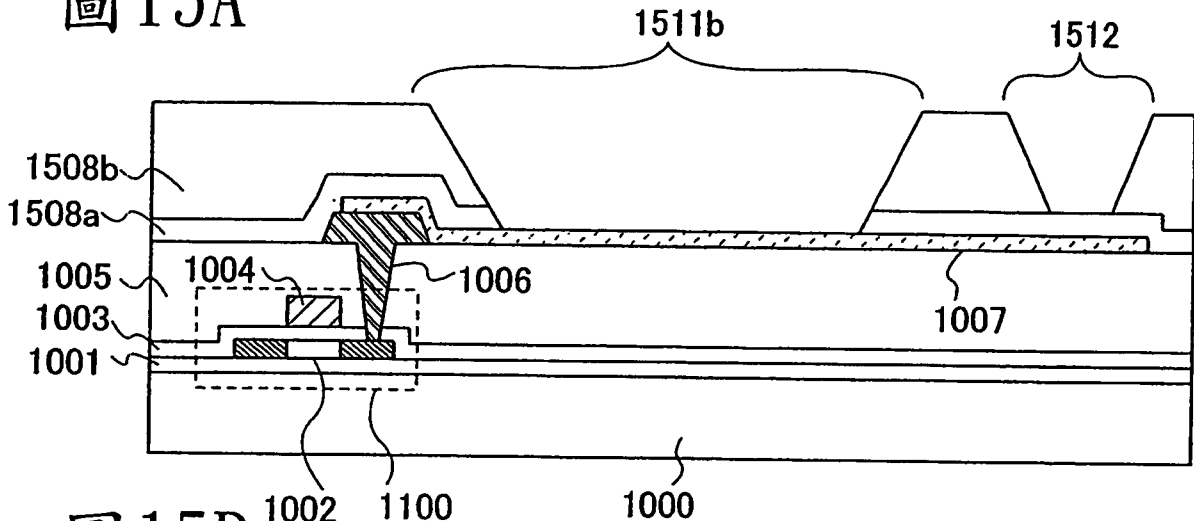


圖 15B

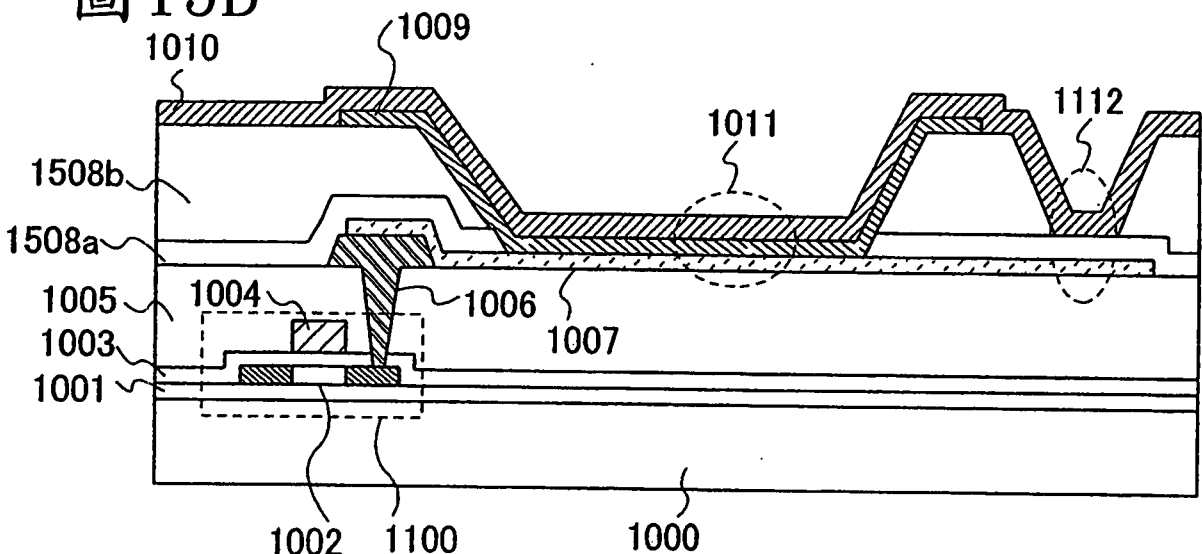


圖 15C