



Circuit câblé de gestion de fenêtres sur écran

La présente invention concerne la visualisation graphique ou alphanumérique à balayage par points de type télévision pour un système de traitement de l'information et plus particulièrement la visualisation multifenêtres permettant d'afficher sur un écran des zones d'image indépendantes, de formes rectangulaires, pouvant se chevaucher.

Les dispositifs de visualisation existants utilisent, en règle générale, un contrôleur d'écran formé d'un processeur spécialisé ou non qui engendre un signal d'entretien d'affichage au moyen d'un balayage, par lignes de positions successives de points de caractères, d'une image affichable en tout ou partie et d'une lecture simultanée d'une mémoire d'image contenant des mots d'aspect définissant l'image en chaque position de point ou de caractère grâce à un mot d'adressage dont un groupe de bits est fonction du rang de la position de point ou de caractère scrutée dans une ligne en cours de balayage et dont un autre groupe de bits est fonction de l'ordre de la ligne considérée dans la trame de balayage.

Dans la plupart des dispositifs de visualisation à fenêtres, le contrôleur d'écran n'adresse pas directement la mémoire d'image pour l'entretien de l'affichage mais une mémoire de composition reflétant la composition de l'affichage dans laquelle un autre processeur, ou le contrôleur d'écran lui-même, a assemblé, à partir du contenu de la mémoire d'image et au moyen d'un logiciel assez lourd, les différentes parties d'image devant apparaître à l'affichage dans chaque fenêtre.

La mémoire de composition peut comporter les mots d'aspect définissant le graphisme de l'image en chaque position de point ou de caractère. C'est souvent le cas de terminaux de visualisation où la mémoire d'image est reléguée dans un calculateur central qui assure par télétransmission la gestion du contenu de la mémoire de composition, le contrôleur d'écran ayant son rôle strictement limité à l'entretien de l'affichage. Cette disposition a l'inconvénient de restreindre l'autonomie des terminaux et d'accaparer de la capacité mémoire et du temps de calcul du calculateur central.

Pour garder l'autonomie d'un système de visualisation à

fenêtres, il est connu de simplifier la gestion de la mémoire de composition en partageant l'image affichable et l'écran en blocs de même taille, en limitant la capacité de la mémoire de composition au nombre de blocs contenu par l'écran et en restreignant son contenu à une table d'adressage par laquelle passe le contrôleur d'écran pour adresser en mémoire d'image des zones regroupant les mots d'aspect des positions de points ou de caractères des blocs de l'image affichable composant l'écran. Cette disposition a l'inconvénient de limiter le choix des fenêtres dans l'image affichable à des ensembles de blocs à configuration figée.

La présente invention a pour but de remédier aux défauts précités à l'aide d'un circuit câblé simple à mettre en oeuvre indiquant à tout instant à quelle fenêtre appartient la position de point ou de caractère en cours d'inscription sur l'écran sans imposer de restriction à la définition des fenêtres.

Elle a pour objet un circuit câblé de gestion de fenêtres sur écran s'intercalant entre une mémoire d'image organisée en autant de pages qu'il y a de fenêtres possibles, chaque page correspondant à une fenêtre déterminée et regroupant les mots d'aspect des positions de points ou de caractères d'un document affichable en tout ou partie sur l'écran par la fenêtre considérée, et un contrôleur d'écran qui engendre un signal d'entretien d'affichage sur écran par balayage de lignes de positions successives de points ou de caractères et par lecture simultanée d'une page quelconque de la mémoire d'image au moyen d'un mot d'adressage dont un groupe de bits dit d'abscisse prend une valeur fonction de la position de point ou de caractère scrutée dans une ligne en cours de balayage et dont un autre groupe de bits dit d'ordonnée prend une valeur fonction de l'ordre de la ligne considérée dans le balayage. Ce circuit câblé de gestion de fenêtres sur écran comporte :

- deux mémoires auxiliaires l'une, dite des projections d'abscisse des fenêtres, qui est adressée par au moins une partie X du groupe de bits d'abscisse formée des bits de plus forts poids et qui renferme, pour chaque valeur de ladite partie X du groupe de bits d'abscisse, un pointeur d'occupation d'abscisse par fenêtre indiquant si la fenêtre

considérée possède ou non des positions de points ou de caractères auxquelles le contrôleur d'écran fait correspondre un mot d'adressage avec cette valeur pour la partie X du groupe de bits d'abscisse, l'autre, dite des projections d'ordonnée des fenêtres, qui est

5 adressée par au moins une partie Y du groupe de bits d'ordonnée formée des bits de plus forts poids et qui renferme, pour chaque valeur de ladite partie Y du groupe de bits d'ordonnée, un pointeur d'occupation d'ordonnée par fenêtre indiquant si la fenêtre considérée possède ou

10 d'écran fait correspondre un mot d'adressage avec cette valeur pour la partie Y' du groupe de bits d'ordonnée,

- un moyen logique d'intersection connecté à la suite des mémoires auxiliaires des projections d'abscisse et d'ordonnée des fenêtres réalisant l'intersection des pointeurs d'occupation d'abscisse et
- 15 d'ordonnée de chaque fenêtre pour repérer les fenêtres auxquelles appartient la position de point ou de caractère en cours de scrutation par le contrôleur d'écran et
- un encodeur de priorité connecté en sortie du moyen logique d'intersection en respectant un ordre de superposition des fenêtres, délivrant le numéro de la fenêtre visible sur l'écran à la position du
- 20 point ou de caractère en cours de scrutation par le contrôleur d'écran, numéro destiné à compléter le mot d'adressage du contrôleur d'écran en vue de la sélection des pages de la mémoire d'image.

Dans ce circuit câblé de gestion de fenêtres, la réduction de la

25 capacité de mémoire affectée à la composition des fenêtres sur l'écran grâce au repérage des fenêtres non par un quadrillage de l'écran par blocs mais par leurs projections selon les coordonnées cartésiennes définies par le balayage d'entretien d'affichage n'implique plus de restriction dans la définition des fenêtres.

30 D'autres caractéristiques et avantages de l'invention ressortiront ci-après de la description de plusieurs modes de réalisation donnés à titre d'exemple. Cette description sera faite en regard du dessin dans lequel :

- les figures 1 et 2 sont des schémas de principe illustrant le fonc-

tionnement d'un circuit selon l'invention,  
- et les figures 3, 4 et 5 des exemples de réalisation du circuit selon l'invention.

Dans les dispositifs de visualisation, le contrôleur d'écran  
5 inscrit une à une par balayage de lignes, des positions de points sur l'écran conformément à la valeur d'un mot d'aspect mis en mémoire et spécifique de chaque position de points appelé au moyen d'un mot d'adressage qui est fonction des coordonnées cartésiennes définies par le balayage avec un groupe de bits dit d'abscisse représentant de  
10 manière plus ou moins complète le rang, dans une ligne de balayage de la position de point en cours de scrutation et avec un groupe de bits dit d'ordonnée représentant également de manière plus ou moins complète l'ordre, dans la trame, de la ligne de balayage considérée. Dans la plupart des dispositifs de visualisation graphique il est  
15 habituel de ralentir la cadence de lecture de la mémoire d'image en regroupant dans chacun de ses emplacements les mots d'aspect relatifs à plusieurs positions de points successives dans une ligne de balayage. Cela conduit à faire lire simultanément l'ensemble des mots d'aspect d'un emplacement par le contrôleur d'écran et à restituer le  
20 synchronisme nécessaire entre la lecture des mots d'aspect et la scrutation une à une des positions de points au cours du balayage au moyen d'un registre de décalage à entrées parallèles et sortie série et il en résulte que le groupe de bits d'abscisse du mot d'adressage destinée à la mémoire d'image se limite au rang dans une ligne de balayage d'un  
25 groupe auquel appartient la position scrutée.

Dans les dispositifs de visualisation alphanumérique, la mémoire d'image ne renferme qu'un code de caractère définissant le graphisme sur l'écran d'un pavé formé de plusieurs positions de points habituellement 8 x 8 de sorte que le groupe de bits d'abscisse du mot d'adressage destinée à la mémoire d'image se limite au rang du pavé dans une  
30 ligne de balayage tandis que le groupe de bits d'ordonnée se limite à l'ordre de la ligne de caractère considérée, l'adressage complémentaire au sein du pavé étant appliqué, avec le code de caractère tiré de la mémoire d'image, à une mémoire de caractère. Dans tous les cas, le  
35 contrôleur d'écran engendre une adresse à l'intention de la mémoire

d'image correspondant aux coordonnées XY dans le balayage d'écran de zones de très petites dimensions scrutées successivement, positions de points, groupes de positions de points alignées, pavés, représentant la plus petite partition possible de l'écran à partir de laquelle sont définies les fenêtres et que l'on désignera par la suite éléments d'image.

Le contrôleur d'écran permet d'afficher sur l'écran en tout ou partie, un document particulier défini en mémoire d'image à partir de mots d'aspect relatifs à ses éléments d'image. L'utilisation de fenêtres sur l'écran permet d'afficher plusieurs documents, chaque fenêtre étant liée à un document particulier affichable en tout ou partie. Elle implique une partition de la mémoire d'image en pages renfermant chacune les mots d'aspect relatifs aux éléments d'image d'un document et nécessite de compléter l'adressage du contrôleur d'écran par une désignation de la page concernée c'est-à-dire de la fenêtre à laquelle appartient l'élément d'image en cours de scrutation sur l'écran.

La figure 1 représente l'écran 1 défini en éléments d'image repérés par des coordonnées cartésiennes XY figurant, comme indiqué précédemment, dans le mot d'adressage du contrôleur d'écran. Cet écran 1 comporte différentes fenêtres A, B, C, D rectangulaires, parallèles aux bords de l'écran et de tailles diverses qui sont entièrement déterminées par leur projections DX, DY sur les deux axes de coordonnées définis par la balayage ligne d'entretien d'affichage effectué par le contrôleur d'écran.

Il est possible de déterminer à chaque instant la fenêtre à laquelle appartient l'élément d'image scruté à partir des projections DX, DY des fenêtres et de leur ordre de superposition sur l'écran supposé être ici l'ordre alphabétique des lettres qui les référencent. En effet, l'appartenance d'un élément d'image à une fenêtre peut se déduire de l'appartenance simultanée des valeurs des parties abscisse X et ordonnée Y du mot d'adressage du contrôleur d'écran aux projections DX, DY de la fenêtre considérée tandis que l'incertitude résultant d'une appartenance simultanée d'un élément d'image, à plusieurs fenêtres peut être levée en considérant les fenêtres dans un ordre de priorité coïncidant avec leur ordre de superposition.

La figure 2 illustre schématiquement la constitution qui en découle pour un circuit de gestion de fenêtre complétant l'adressage de la mémoire d'image fourni par un contrôleur d'écran. Celle-ci présente l'écran 1 avec un élément d'image 2 en cours de scrutation dans le balayage d'entretien d'affichage pour lequel le contrôleur d'écran engendre un mot d'adressage ayant une partie abscisse de valeur x et une partie ordonnée de valeur y . Une mémoire auxiliaire des projections d'abscisse des fenêtres 3 renferme les projections DX des fenêtres sur l'axe des abscisses. Elle est adressée par le groupe de bits d'abscisse X du mot d'adressage du contrôleur d'écran et a autant d'emplacements adressables qu'il y a de valeurs discrètes prises par ce groupe de bits d'abscisse X. Chacun de ses emplacements renferme des pointeurs d'occupation d'abscisse, en nombre égaux à celui des fenêtres, quatre dans cet exemple, qui sont formés d'un bit prenant la valeur 1 si la fenêtre considérée se projette sur la valeur d'abscisse x considérée et 0 dans le cas inverse. Une mémoire auxiliaire des projections d'ordonnée des fenêtres 4 renferme les projections DY des fenêtres sur l'axe des ordonnées. Elle est adressée par le groupe de bits d'ordonnée Y du mot d'adressage du contrôleur d'écran et a autant d'emplacements adressables qu'il y a de valeurs discrètes prises par ce groupe de bits d'ordonnée Y. Chacun de ses emplacements renferme autant de pointeurs d'occupation d'ordonnée qu'il y a de fenêtres formés d'un bit prenant la valeur 1 si la fenêtre considérée se projette sur la valeur d'ordonnée y considérée et 0 dans le cas inverse.

En sortie des mémoires auxiliaires 3, 4 des projections d'abscisse et d'ordonnée des fenêtres est disposée une batterie 5 de portes logiques de type "et" à deux entrées effectuant l'intersection des pointeurs d'occupation d'abscisse et d'ordonnée de chaque fenêtre et engendrant, pour chaque fenêtre un signal logique à l'état 1 lorsque l'élément d'image scruté lui appartient et à l'état 0 dans le cas contraire.

Un encodeur de priorité 6 est connecté aux sorties de la batterie 5 de portes logiques de manière à faire coïncider son ordre de priorité avec celui de superposition des fenêtres. Il délivre en

sortie le numéro N de la fenêtre visible sur l'écran à l'endroit de l'élément d'image scruté. Ce numéro N associé au mot d'adressage XY du contrôleur d'écran sert à adresser la page de la mémoire d'image 7 concernant le document correspondant à la fenêtre concernée et, au  
5 sein de cette page, le ou les mots d'aspect correspondant à l'élément d'image scruté.

Le contenu des mémoires auxiliaires 3, 4 de projection d'abscisse et d'ordonnée est modifié en dehors des lignes de balayage d'entretien d'affichage par exemple pendant les retours de trame entre  
10 deux images par un microprocesseur auxiliaire  $\mu p$  qui peut être éventuellement celui du contrôleur d'écran. La capacité de ces mémoires auxiliaires dépend du nombre de fenêtres mais il est possible de la réduire en négligeant les bits de plus faibles poids des parties abscisse et ordonnée du mot d'adressage du contrôleur d'écran. Cette  
15 opération a pour contrepartie de grossir l'élément d'image apparent vis-à-vis des fenêtres et de limiter la possibilité de définition des fenêtres.

La figure 3 représente un exemple de réalisation d'un circuit de gestion de fenêtres adapté au cas d'un écran avec  $1024 \times 1024$   
20 positions de points et d'un contrôleur d'écran 10 engendrant un balayage d'entretien d'affichage à une cadence de 50 images par seconde, un mot d'adressage distinct par groupe de huit positions de points successives dans une ligne de balayage comportant un groupe de bits d'abscisse X à 7 bits et un groupe de bits d'ordonnée Y à 10 bits  
25 et une signalisation E d'état d'occupation de son bus d'adresse. Ce circuit de gestion de fenêtres, prévu pour huit fenêtres définissables sur l'écran selon une grille dont la maille fait  $8 \times 8$  positions de points comporte une mémoire auxiliaire de projection d'abscisse 11 formée d'une mémoire vive organisée en 128 mots de 8 bits et adressée  
30 directement par les 7 bits du groupe de bits d'abscisse X du mot d'adresse du contrôleur d'écran, une mémoire auxiliaire de projection d'ordonnée 12 formée d'une mémoire vive organisée en 128 mots de 8 bits et adressée directement par les 7 bits de plus forts poids Y' de la partie ordonnée Y du mot d'adressage du contrôleur d'écran, une bat-

terie 13 de huit portes logiques de type "et" à deux entrées connectées aux bits de même rang des sorties des mémoires auxiliaires 11, 12 et un encodeur de priorité 14 connecté aux sorties de la batterie 13 de portes logiques délivrant le numéro N de la fenêtre concernée en complément du mot d'adressage XY fourni par le contrôleur d'écran.

Un processeur auxiliaire 15 a son bus d'adresses connecté directement à celui du contrôleur d'écran 10, son bus de données connecté par des circuits tampon 17, 18 aux ports de données des mémoires auxiliaires 11, 12 et son bus de contrôle connecté aux commandes d'inscription des mémoires auxiliaires, à celle de blocage et de sens de transmission des circuits tampon ainsi qu'à la signalisation E du contrôleur d'écran. En dehors des périodes d'utilisation du bus d'adresse par le contrôleur d'écran 10 qui lui sont rapportées par la signalisation E il assure le contrôle des contenus des mémoires auxiliaires 11, 12 c'est-à-dire les modifications des formes des fenêtres.

L'entretien d'un écran de 1024 x 1024 positions de points à une cadence de 50 images par seconde, avec une lecture de la mémoire image par groupe de huit positions de points successives dans une ligne de balayage correspond à un changement de la valeur du mot d'adressage du contrôleur d'écran environ toutes les 120 ns. pendant lequel le circuit de gestion et le contrôleur d'écran doivent avoir valablement adressé la mémoire d'image ce qui est un délai raisonnable compte tenu des temps lecture des mémoires vives de rapidité moyenne dans la mesure où le retard d'adressage engendré par le circuit de gestion de fenêtres n'a pas à être cumulé avec le temps de lecture de la mémoire d'image, ce temps de retard pouvant être compensé par une resynchronisation au niveau de la mémoire d'image du mot d'adressage XY du contrôleur d'écran, de son complément N fourni par l'encodeur de priorité et des signaux de synchronisation de balayage délivrés par le contrôleur d'écran.

Le fait de négliger les trois bits de plus faibles poids du groupe de bits d'ordonnée Y de l'adressage du contrôleur d'écran revient à faire apparaître vis-à-vis des fenêtres un élément d'image de la taille d'un pavé de 8 x 8 et non d'un segment de ligne de 8 positions de points. La taille d'un tel pavé étant très petite vis-à-

vis de celle de l'écran, il en résulte une limitation insignifiante de la définition des fenêtres.

On peut étendre le nombre de fenêtres en élargissant le circuit de gestion de fenêtres. Par exemple pour 32 fenêtres, il faut utiliser  
5 des mémoires auxiliaires 11, 12 formées de mémoires vives organisées en 128 mots de 32 bits, prendre une batterie 12 de 32 portes logiques de type "et" et mettre en cascade quatre circuits encodeur de priorité prévus chacun pour un octet.

Lorsque le rythme de changement du mot d'adresse du contrôleur  
10 d'écran n'est pas trop rapide et que le nombre de fenêtres est grand on peut concevoir le circuit de gestion de fenêtres selon une technique série avec un fonctionnement en plusieurs phases successives pour chaque cycle d'adressage du contrôleur d'écran ce qui diminue d'autant le nombre d'éléments de la batterie 12 de portes logiques et les capacités de l'encodeur de priorité 14 et des circuits tampons 17, 18.  
15

La figure 4 illustre schématiquement un circuit de gestion de 32  
fenêtres de cette conception prévu pour un écran de 512 x 512  
positions de points dont l'affichage est entretenu à une cadence de 50  
images par seconde à l'aide d'un contrôleur d'écran adressant la  
20 mémoire d'image par groupe de huit positions successives de points dans une ligne de balayage, la valeur du mot d'adressage changeant environ tous les 480 ns. Comme précédemment, les fenêtres de ce circuit de gestion sont définies selon une grille dont la maille fait 8 x 8 positions de points c'est-à-dire que les 3 bits de plus  
25 faibles poids du groupe de bits d'ordonnée Y du mot d'adresse du contrôleur d'écran sont négligés. Ce circuit de gestion comporte un compteur 20 tournant à un rythme quatre fois plus rapide que celui de changement de valeur du mot d'adresse XY engendré par le contrôleur d'écran et délivrant deux bits de phase  $\varphi$  l'un évoluant à ce rythme quatre fois plus rapide et l'autre à la moitié de ce rythme. La mémoire  
30 auxiliaire de projection d'abscisse 21 a une capacité de 256 mots de 8 bits. Elle est adressée par les deux bits de phase  $\varphi$  en quatre zones de 64 mots de 8 bits elles mêmes adressées au moyen des 6 bits de la partie X du mot d'adresse du contrôleur d'écran. La mémoire auxiliaire  
35 de projection d'ordonnée 22 a également une capacité de 256 mots de 8 bits adressée en quatre zones de 64 mots de 8 bits par les deux bits de

phase  $\mathcal{P}$ , chaque zone étant adressée intérieurement par les 6 bits de plus fort poids de la partie ordonnée Y du mot d'adresse du contrôleur d'écran. La batterie de portes logiques de type "et" 23 à deux entrées connectées aux bits de même rang des ports données des mémoires  
5 auxiliaires conserve huit éléments et l'encodeur de priorité 24 huit entrées bien que le nombre de fenêtres soit de 32. L'encodeur de priorité est pourvu d'un circuit de blocage formé d'une bascule 25 intercalée entre sa sortie EO de signalisation de déclenchement et son entrée d'inhibition Ei, et remise à zéro par le front descendant du bit  
10 de phase de plus fort poids. Un registre à cinq bits parallèles 26 délivre le numéro de fenêtre N à partir des bits de phase  $\mathcal{P}$  et des trois bits de la sortie de l'encodeur de priorité 24 qu'il enregistre sur ordre de la sortie de signalisation de déclenchement EO de l'enco-  
deur de priorité 24.

15 Ce circuit de gestion de fenêtres détermine à quelle fenêtre appartient l'élément d'image scruté par le contrôleur d'écran en examinant les projections DX, DY des 32 fenêtres par quatre groupes successifs de huit, un groupe au cours de chaque phase, les fenêtres étant considérées par ordre de priorité décroissante pour que le  
20 premier et unique déclenchement par cycle de l'encodeur de priorité corresponde à la fenêtre visible sur l'écran. Le registre à cinq bits parallèles 26 délivre le numéro de la fenêtre recherchée à partir du numéro de cette dernière dans un groupe délivré par l'encodeur priorité et du numéro du groupe concerné délivré par les bits de phase  
25 du compteur.

La figure 5 illustre une variante du circuit de gestion de fenêtres décrit relativement à la figure 3. Dans cette variante les mémoires auxiliaires de projection d'abscisse et de projection d'ordonnée sont réunies au sein d'une mémoire vive unique 30 adressée  
30 à la fois par le groupe de bits d'abscisse X et le groupe de bits d'ordonnée Y du mot d'adressage du contrôleur d'écran. Un registre tampon 31 placé en sortie de la mémoire vive 30 permet de présenter simultanément à la batterie de portes logiques de type "et" 32 les pointeurs d'occupation d'abscisse et d'occupation d'ordonnée des  
35 différentes fenêtres pour l'élément d'image en cours de scrutation.

Comme précédemment un encodeur de priorité 33 connecté à la suite de la batterie de portes logiques 32 délivre le numéro de fenêtre N.

Le registre tampon 31 est inscrit au départ de chaque ligne de balayage avec les pointeurs d'occupation d'ordonnée qui restent invariants tout au long d'une ligne. Il reçoit pour cela un ordre d'inscription également utilisé pour l'adressage dans la mémoire vive 30 des parties DX ou DY.

Cette variante simplifie l'accès du processeur auxiliaire à la mémoire 30 du circuit de gestion de fenêtres.

Les différentes modes de réalisation décrits se prêtent à une intégration dans un seul circuit LSI (prédifusé par exemple) permettant une réduction du coût, de la consommation et de l'encombrement.

On peut, sans sortir du cadre de l'invention, modifier certaines dispositions ou remplacer certains moyens par des moyens équivalents.

15

20

25

30

35

## REVENDEICATIONS

- 1/ Circuit câblé de gestion de fenêtres sur écran s'intercalant entre une mémoire d'image organisée en autant de pages qu'il y a de fenêtres possibles, chaque page correspondant à une fenêtre déterminée et regroupant les mots d'aspect des positions de points ou de caractères d'un document affichable en tout ou partie sur l'écran par la fenêtre considérée, et un contrôleur d'écran qui engendre un signal d'entretien d'affichage sur écran par balayage de lignes de positions successives de points ou de caractères et par lecture simultanée d'une page quelconque de la mémoire d'image au moyen d'un mot d'adressage dont un groupe de bits dit d'abscisse prend une valeur fonction du rang de la position de point ou de caractère scrutée dans une ligne en cours de balayage et dont un autre groupe de bits dit d'ordonnée prend une valeur fonction de l'ordre de la ligne considérée dans le balayage, caractérisé en ce qu'il comporte :
- deux mémoires auxiliaires l'une (3), dite des projections d'abscisse des fenêtres, qui est adressée par au moins une partie du groupe de bits d'abscisse (X) formée des bits de plus fort poids et qui renferme, pour chaque valeur de ladite partie du groupe de bits d'abscisse (X), un pointeur d'occupation d'abscisse par fenêtre indiquant si la fenêtre considérée possède ou non des positions de points ou de caractères auxquelles le contrôleur d'écran fait correspondre un mot d'adressage avec cette valeur pour ladite partie du groupe de bits d'abscisse (X), l'autre (4) dite des projections d'ordonnée des fenêtres, qui est adressée par au moins une partie du groupe de bits d'ordonnée (Y) formée des bits de plus forts poids et qui renferme, pour chaque valeur de ladite partie du groupe de bits d'ordonnée (Y), un pointeur d'occupation d'ordonnée par fenêtre indiquant si la fenêtre considérée possède ou non des positions de points ou de caractères auxquelles le contrôleur d'écran fait correspondre un mot d'adressage avec cette valeur pour ladite partie du groupe de bits d'ordonnée (Y),
  - un moyen logique d'intersection (5) connecté à la suite des mémoires auxiliaires (3, 4) des projections d'abscisse et d'ordonnée des fenêtres réalisant l'intersection des pointeurs d'occupation

d'abscisse et d'ordonnée de chaque fenêtre pour repérer les fenêtres auxquelles appartient la position de point ou de caractère en cours de scrutation par le contrôleur d'écran et

5 - un encodeur de priorité (6) connecté en sortie du moyen logique d'intersection (5) en respectant un ordre de superposition affecté aux fenêtres, délivrant le numéro de la fenêtre visible sur l'écran à laquelle appartient la position du point en cours de scrutation par le contrôleur d'écran, numéro destiné à compléter le mot d'adressage du contrôleur d'écran en vue de la sélection de page de la mémoire d'image.

10 2/ Circuit selon la revendication 1, avec des mémoires auxiliaires (3, 4) des projections d'abscisse et d'ordonnée des fenêtres renfermant des pointeurs d'occupation d'abscisse respectivement d'ordonnée chacun formé d'un bit à l'état logique (1) lorsque la fenêtre à laquelle il correspond se projette sur la valeur considérée de la partie du groupe de bits d'abscisse (X) respectivement d'ordonnée (Y) et à l'état logique 0 dans le cas inverse, caractérisé en ce que ledit moyen logique d'intersection (5) est formé d'une batterie de portes logiques de type "et" à deux entrées recevant chacune sur leurs deux entrées les pointeurs d'occupation d'abscisse et d'ordonnée relatifs à une même fenêtre.

15 3/ Circuit selon la revendication 1, caractérisé en ce que les mémoires auxiliaires (3, 4) des projections d'abscisse et d'ordonnée des fenêtres sont réalisées chacune à l'aide d'une mémoire vive distincte (11, 12).

20 4/ Circuit selon la revendication 1, caractérisé en ce que les mémoires auxiliaires (3, 4) des projections d'abscisse et d'ordonnée des fenêtres sont réalisées à l'aide d'une même mémoire vive (30) et en ce qu'il comporte un registre tampon (31) placé à la suite de ladite mémoire vive (30), permettant d'appliquer simultanément les pointeurs d'occupation d'abscisse et d'ordonnée d'une fenêtre quelconque au moyen logique d'intersection (32).

25 5/ Circuit selon la revendication 1, caractérisé en ce que les fenêtres sont réparties en groupes et les mémoires auxiliaires (21, 22) des projections d'abscisse et d'ordonnée des fenêtres organisées en autant

35

de zones que de groupes de fenêtres sélectionnées au moyen de bits de phase ( *P* ) délivrés par un compteur (20) effectuant un tour complet par changement de valeur du mot d'adressage du contrôleur d'écran.

1/3  
FIG. 1

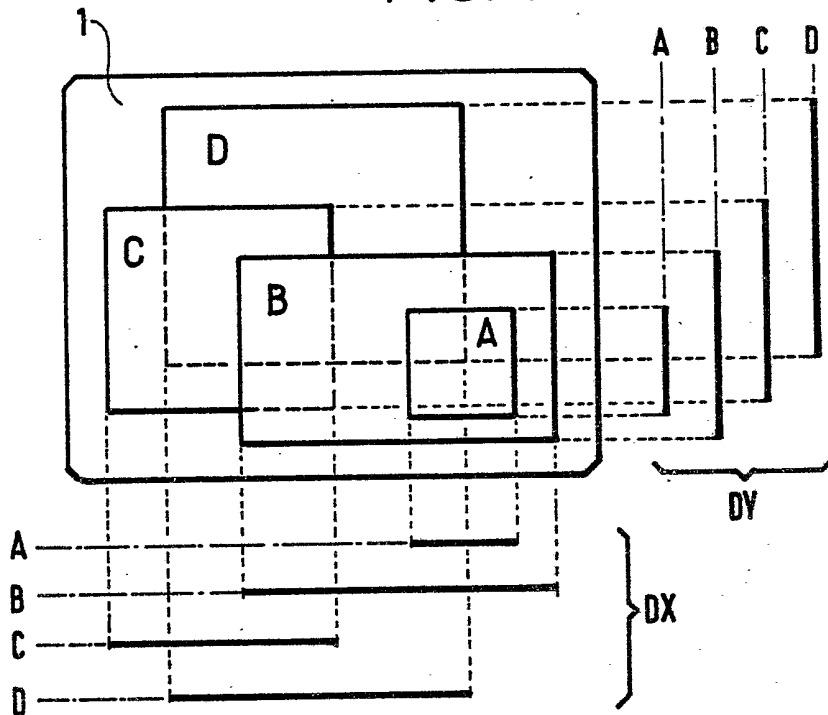
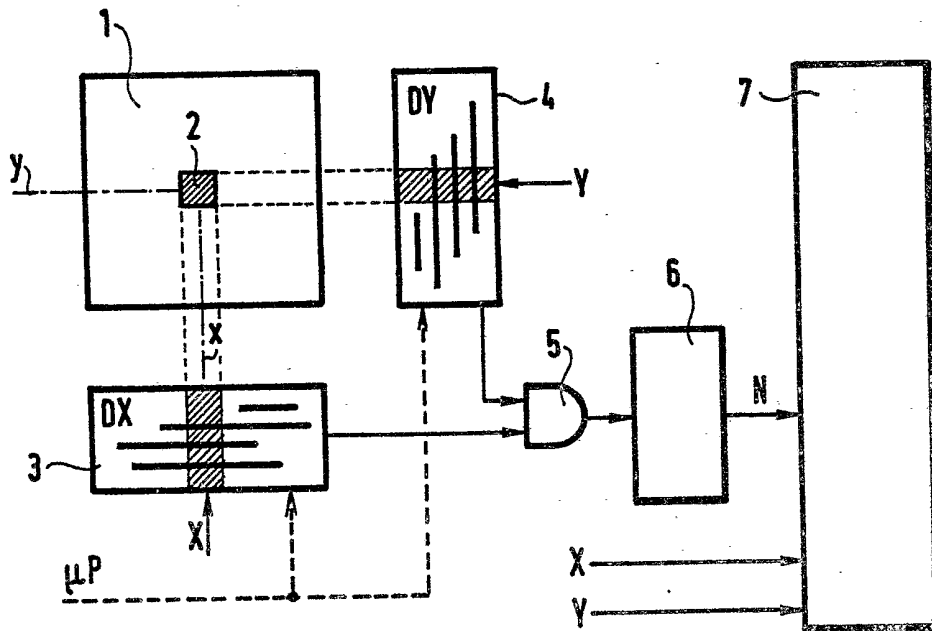
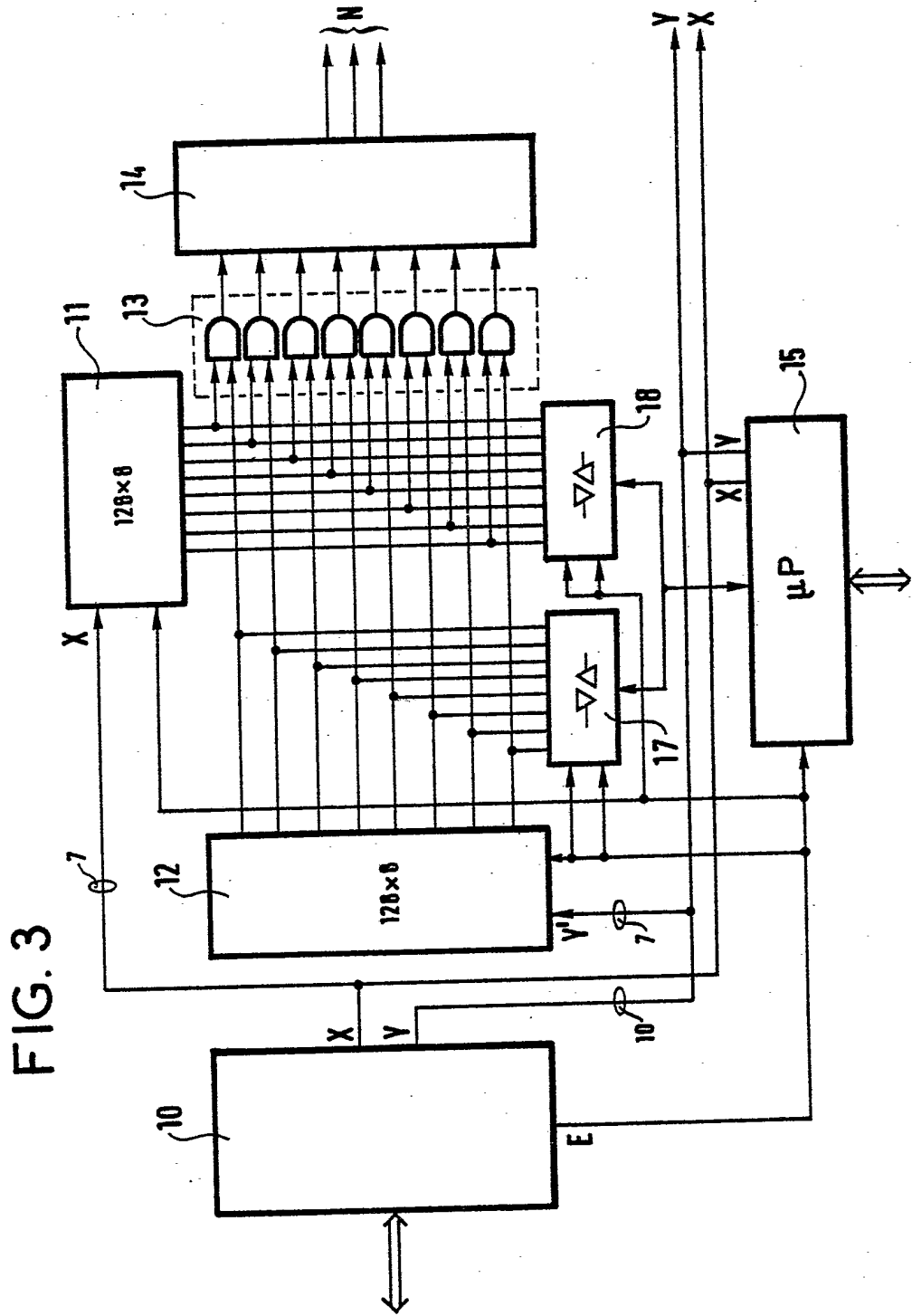


FIG. 2





3/3

FIG. 4

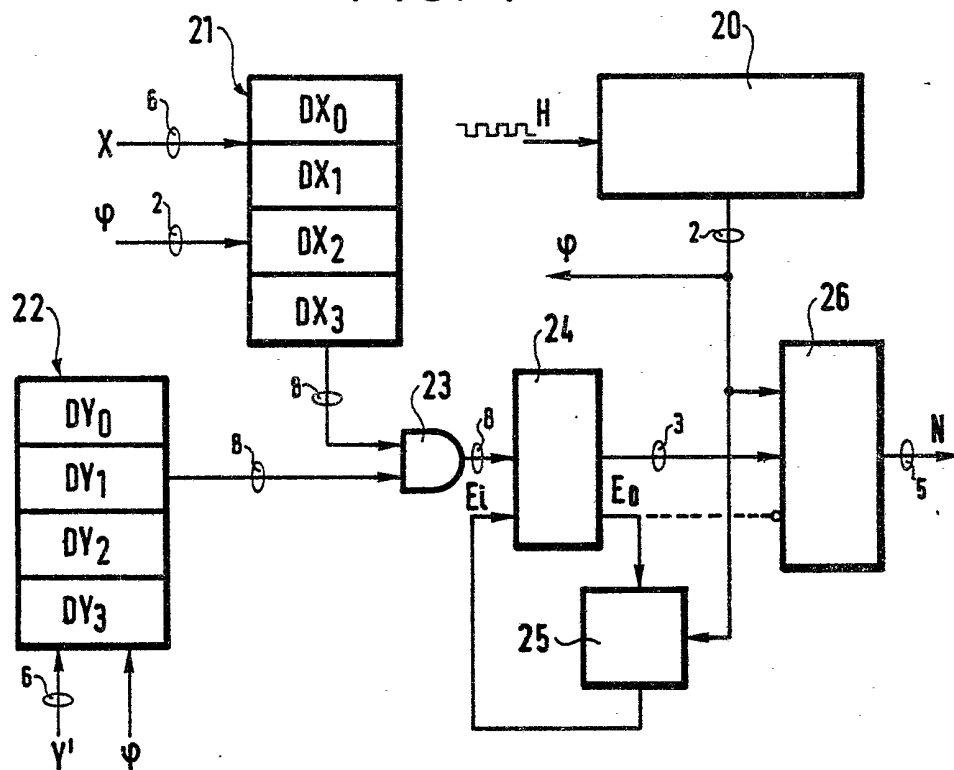


FIG. 5

