

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/00 (2006.01)

C23C 16/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 02812280.1

[45] 授权公告日 2007 年 11 月 21 日

[11] 授权公告号 CN 100350551C

[22] 申请日 2002.6.5 [21] 申请号 02812280.1

[30] 优先权

[32] 2001. 6. 19 [33] US [31] 09/884,720

[86] 国际申请 PCT/US2002/017654 2002. 6. 5

[87] 国际公布 WO2002/103759 英 2002. 12. 27

[85] 进入国家阶段日期 2003. 12. 19

[73] 专利权人 圣戈本陶瓷及塑料股份有限公司

地址 美国马萨诸塞州

[72] 发明人 R·R·亨格斯特

[56] 参考文献

US6171400B1 2001. 1. 9

US3951587A 1976. 4. 20

US5904892A 1999. 5. 18

US5904788A 1999. 5. 18

US6093644A 2000. 7. 25

JP2000 - 119079A 2000. 4. 25

审查员 高 伟

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 吴明华

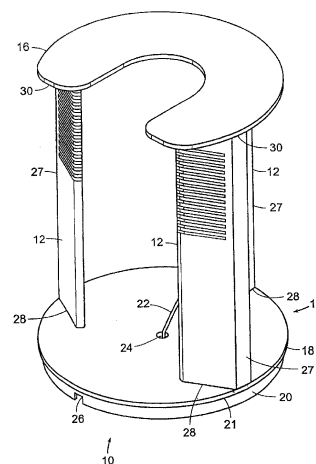
权利要求书 2 页 说明书 8 页 附图 5 页

[54] 发明名称

制作无滑移的晶片架的装置和方法

[57] 摘要

一种用于支承硅晶片的晶片架。该晶片架包括一陶瓷主体，它具有至少一个其尺寸构造成于其上支承硅晶片的晶片支承结构。在晶体槽的表面上设置一陶瓷覆层。该陶瓷覆层具有一防止杂质进入的厚度和一晶片接触表面。该晶片接触表面具有一覆涂后表面光洁度，其基本防止硅晶片中的滑移。



1. 一种制作用于支承硅晶片的晶片架的方法，该方法包括：

提供一陶瓷晶片架主体，该主体包括至少一个其尺寸构造成于其上支承一硅晶片的晶片支承结构；

将晶片支承结构的表面覆涂一保护的陶瓷覆层；以及

机加工该保护的陶瓷覆层，以形成一晶片接触表面，该陶瓷覆层有一防止杂质进入的厚度，该厚度大于或等于 30 微米，且晶片接触表面有一小于或等于 1.0 微米的覆涂后表面光洁度 Ra，其中，该覆涂后表面光洁度 Ra 防止在硅晶片中的滑移。

2. 如权利要求 1 所述的方法，其特征在于，覆涂包括一化学气相淀积过程。

3. 如权利要求 1 所述的方法，其特征在于，所述提供步骤包括提供石英主体、SiC 主体以及再结晶 SiC 主体中之一。

4. 如权利要求 1 所述的方法，其特征在于，覆涂包括用 SiC 进行覆涂。

5. 如权利要求 1 所述的方法，其特征在于，表面加工包括将陶瓷覆层表面加工成一 60 微米的厚度。

6. 如权利要求 1 所述的方法，其特征在于，覆涂包括覆涂一纯度小于或者等于 1ppm 的陶瓷覆层。

7. 如权利要求 1 所述的方法，其特征在于，表面加工包括表面加工陶瓷覆层，以形成一具有小于或等于 0.4 微米的覆涂后表面光洁度的晶片接触表面。

8. 如权利要求 1 所述的方法，其特征在于，包括：

在尺寸上构造成比陶瓷主体的临界尺寸小一预定的量；以及

在涂覆和表面加工保护陶瓷覆层之后用预定厚度的保护覆层来补偿尺寸不足的临界尺寸。

9. 如权利要求 8 所述的方法，其特征在于，包括：

在模子中处理 SiC 以产生一组粗加工的主体零件，该粗加工后的主体零件包括多根支承杆、一底座以及一顶板；

对该组主体零件进行一再结晶处理；

装配该组主体零件以形成未完工的陶瓷主体；

用高纯度的硅金属注入陶瓷主体；
对陶瓷主体进行喷砂；
对陶瓷主体进行机加工；
用高纯度的 SiC 对陶瓷主体进行 CVD 覆涂；以及
对陶瓷主体进行 CVD 后的表面加工，以形成晶片接触表面。

制作无滑移的晶片架的装置和方法

技术领域

本发明涉及半导体制造。更具体地说，本发明涉及具有诸如狭槽之类的晶片支承结构的晶片盘，这些晶片支承结构覆涂有陶瓷保护覆层并进行一覆涂后的表面加工以形成每一狭槽具有一覆涂后表面光洁度的一晶片接触表面。

背景技术

尽管也可以使用其它的材料，例如硅-锗（SiGe）或砷化镓（GaAs），但目前，硅（Si）是用于电子工业的最重要的半导体材料。大规模集成（VLSI）电路技术（亦即每一芯片有多达 100,000 个器件），和超大规模集成（ULSI）电路技术（亦即每一芯片有多于 100,000 并在某些情况下超过十亿个器件）几乎完全基于硅。

十分关键的是，在硅基片上进行的 VLSI 和 ULSI 制作具有十分高的晶体完整性或纯度。也就是说，在晶体固体中，构成固体的原子以周期性的方式空间地排布。如果在整个固体中都存在周期性结构，则基片就被定义成由单晶形成。在晶体中的原子周期性结构被称为晶格。十分高的晶体完整性要求硅基片在其整个单晶体硅晶格中具有最少的杂质和结构缺陷。

通常，先将例如石英之类的原材料提纯成电子级的多晶硅（EGS）并熔化。而，后使用硅晶种来从熔化的 EGS 生长出一单晶硅块。然后，再将该硅块精确地切成薄片，并将它们磨光成硅晶片。硅晶片再形成基片，在这些基片上通过复杂的一系列晶片制作工艺最终做成 VLSI 和 ULSI。

在硅材料技术中一个最明显的趋势是硅晶片的尺寸不断增大。目前，300 毫米直径预期会最终替代大多数 150 毫米和 200 毫米的晶片应用。也有预告说，在不久的将来可能会引入 400 毫米的晶片。使用大尺寸的晶片对于保持生产率来说，对半导体制造提出了若干重要的挑战。例如，必须建造带有能处理这些大晶片的装置（例如立式炉）的设备。必须研制出新型的制作布线

图案的技术，以在整个较大的区域中印刷出较小的特征尺寸。较大的晶片还必须更厚一些，以增加它们抵抗歪曲或其它结构变形的能力。此外，较大的晶片也较重，要求使用自动的晶片传送系统。

当晶片变得较大和较厚时，防止晶格有杂质和结构缺陷的问题、亦即保持高度的晶格完整性的问题就变得更为关键。一种在 300 毫米的硅晶片或更大的硅晶片中尤为成问题的这样的结构缺陷是晶格结构中的滑移缺陷。

晶片中的滑移是施加于晶片的应力作用的结果。该应力可能是机械的（例如由于摩擦产生）和 / 或由于热而产生的。当晶片承受应力时，晶格发生弹性变形，且当固定晶体在释放应力后回复到其原始位置时就消失。但较大的应力导致滑移，滑移是晶格中的塑性或永久变形，它在应力释放后仍残留。当超过硅的弹性极限时，就会发生滑移，且晶格就永久地错位。

在热处理炉中高温处理硅晶片（烧窑处理）的过程中，滑移是很普遍的，因为热应力是与处理温度成正比的。晶片从脆性到塑性的过渡温度通常在约 720 至 1000 摄氏度的范围内，因此无论是由于热应力或者机械应力所产生的滑移在高于 720 摄氏度的处理温度下就变得尤为成问题。

晶片架是晶片支承装置，它在半导体晶片处理的过程中经受烧窑操作。水平式晶片架通常设计成支承一排水平晶片，它们被插入水平的炉管内以进行高温处理。立式晶片架通常设计成支承一竖叠的晶片，它们被插入垂直的炉管中。一般来说，对于大尺寸的硅晶片，例如 300 毫米，立式晶片架更加常用。这是因为，立式炉的占地比水平式炉小，因而占用较少的昂贵的制造空间。此外，立式炉通常表现出比水平炉更好的温度控制。

晶片架一般是用陶瓷材料制成的。由离子键或共价键连结的陶瓷材料通常由同时包含金属和非金属元素的复杂化合物构成。陶瓷通常是硬质、脆性、高熔点点的材料，且它们的导电性和导热性差，机械和热稳定性好，并具有高抗压强度。陶瓷材料的例子是石英、金刚砂（SiC）以及再结晶的 SiC。从马萨诸塞州 Worcester 的 Saint-Gobain Ceramics & Plastics, Inc. 可以获得一种这样的再结晶 SiC，其商标名称为 CRUSTAR®。这种材料是注入了高纯度硅金属的金刚砂陶瓷。

晶片架与硅晶片接触并支承其装料的表面称为晶片接触表面。在设计成保

持多个硅晶片的晶片架中，晶片接触表面通常设置在晶片架的晶片槽中，这些晶片槽的尺寸设计成可接纳各晶片。在设计成保持单个晶片（对于大直径的晶片更为常用）的晶片架中，晶片接触表面可能位于晶片架的其它结构上，例如高起的晶片支承垫上。在加热和冷却过程、例如热操作中，这些晶片接触表面和硅晶片之间的摩擦力是产生机械应力的源头，它可能导致滑移。因为普通的用于晶片架的陶瓷材料具有与单晶硅不同的热膨胀系数，在热循环过程中，晶片不利地在晶片接触表面上滑动，从而增加机械应力和可能导致的滑移。尤其是对较重的 300 毫米的晶片、在超过 720 摄氏度的烧窑操作中更是如此。

与晶片架相关的另一问题是，在整个晶片架主体上保持电子级硅处理所要求的高纯度。也就是说，在高温下，晶片架主体中的杂质、例如铁、铜、镍、铝、钠、钙或类似的物质可能会进入晶片并对其造成污染。为了防止这个问题，晶片架在尺寸上制造得小一些，并通过一化学气相沉积（CVD）来覆涂一诸如 SiC 的高纯度陶瓷保护覆层。通常，该 SiC 覆层标准为 60 微米厚，并最薄为 30 至 40 微米厚，以足以防止杂质穿过覆层进入。在覆层自身中所要求的纯度通常为百万分之一（1 ppm）或更小。

但麻烦的是，CVD 覆层的晶片架通常有大于 1.0 微米的表面光洁度。在本申请的应用中，所有的表面光洁度将均以微米标示，且表示标准的最大粗糙度标高、亦即算术平均，通常由符号 Ra 来标示。对于 300 毫米和更大的晶片，该相对粗糙的表面光洁度可在高温操作下导致额外的摩擦力，这可能产生滑移。

为了尝试解决较大的晶片尺寸滑移问题，现有技术的晶片架制作成没有 CVD 覆层，并且将晶片接触表面加工成具有很光滑的表面光洁度，例如小于 0.4 毫米，以减小摩擦。但已经证明，对这样的晶片架的整个主体的纯度控制难于保持所要求的水平，例如 1ppm 或更小。结果，这些现有技术的晶片架过分昂贵。此外，有疑问的是，这些现有技术晶片架的纯度是否能满足所要求的严格标准，以防止杂质进入硅晶片中，后者可能会损害晶片的、十分高的晶体纯度。

因此，需要一种改进的晶片架，它能使大直径硅晶片中导致滑移的摩擦力

最小，并以合理的成本保持硅晶片所要求的纯度。

发明内容

本发明通过提供一种晶片架来获得优于现有技术的优点及其替代方式，即本发明提供一种制作用于支承硅晶片的晶片架的方法，该方法包括：提供一陶瓷晶片架主体，该主体包括至少一个其尺寸构造成于其上支承一硅晶片的晶片支承结构（例如狭槽）；将晶片支承结构的表面覆涂一保护的陶瓷覆层；以及，机加工该保护的陶瓷覆层，以形成一晶片接触表面，该陶瓷覆层有一防止杂质进入的厚度，该厚度大于或等于 30 微米，且晶片接触表面有一小于或等于 1.0 微米的覆涂后表面光洁度 Ra，其中，该覆涂后表面光洁度 Ra 防止在硅晶片中的滑移。

与晶片架的整个主体相比，因为只有覆层的纯度要保持在要求的很高的纯度，所以可以合理的成本来制造晶片架。

在本发明的一实施例中，通过提高一用于支承硅晶片的晶片架而实现了这些和其它的优点。该晶片架包括一陶瓷主体，它具有至少一个其尺寸构造成用于其上支承硅晶片的晶片支承结构。在该晶片支承结构的表面上设置一陶瓷覆层。该陶瓷覆层具有一防止杂质进入的厚度和一晶片接触表面。该晶片接触表面具有一覆涂后表面光洁度，该表面光洁度可基本防止硅晶片发生晶格滑移。

该晶片架通常是一立式晶片架，并其的晶片支承结构的尺寸构造成可接纳 300 毫米直径或更大直径的硅晶片的狭槽。本发明的实施例在防止大尺寸硅晶片在达到 720 摄氏度或更高的温度时的热处理过程中发生滑移的方面尤为有效。

制作本发明的方法的一个示例性实施例包括提供一陶瓷晶片架主体，它包括至少一个其尺寸构造成于其上支承一硅晶片的晶片支承结构。然后采用一覆涂工艺，以将晶片支承结构的表面覆涂一保护的陶瓷覆层。然后，对该陶瓷覆层进行一表面加工，以形成一晶片接触表面。该陶瓷覆层有一防止杂质进入的厚度。此外，该陶瓷覆层的晶片接触表面有一覆涂后表面光洁度，它可基本防止硅晶片发生晶格滑移。

覆涂方法的一实施例包括化学气相淀积（CVD）方法。表面加工方法的一

实施例包括一机加工操作和 / 或一激光切割操作。

附图说明

图 1 是根据本发明的一立式晶片架的一示范性实施例的立体图；

图 2 是该晶片架的侧视图；

图 3 是图 2 的圆形部分 E 的一放大图；

图 4 是根据本发明的一晶片架的另一个实施例的立体图；以及

图 5 是用于制作根据本发明的一晶片架的制造流程图的示范性实施例。

具体实施方式

请参见图 1 和 2，大体在 10 处示出了根据本发明的一立式晶片架。整个晶片架 10、亦即晶片架的主体由铸造的再结晶 SiC 组成，它包括三根支承杆 12、一底座 14 以及一顶板 16。

底座 14 大体呈圆形，并包括一具有一预定直径且大体水平的平面底板 18。底座 14 还包括一垂直轮缘 20，它从底板 18 的下表面向下延伸。轮缘 20 与底板 18 同心且直径比底板小，以致水平底板 18 的外周缘延伸超过该垂直轮缘 20，以形成一圆形的唇缘 21。从一中心孔 24 径向向外地切割出一膨胀槽 22。该膨胀槽 22 延伸穿过底板 18 的外周缘以及轮缘 20。槽 22 允许底座 14 在热处理过程、例如一烧窑处理中发生膨胀和收缩。垂直的轮缘 20 还包括一对矩形的定位凹口 26，它们在烧窑过程中放置在一立式炉（未图示）中时正确地定向晶片架 10。

支承杆 12 是具有大体呈矩形形状的横截面的细长结构。支承杆 12 的外边缘 27 与底板 18 的外周缘平行，并且支承杆 12 在底板 18 上定向成接受一预定直径、例如 300 毫米的硅晶片。杆 12 在其下末端 28 处焊接至底板 18 的上表面，并从其大体垂直地向上延伸。

支承杆 12 的上末端 30 焊接至顶板 16 的下表面上，顶板 16 是一 U 形的平板，且大致平行于底板 18 延伸。顶板 16 的 U 形状以与膨胀槽 22 对底座 14 作用的十分相同的方式在高温热处理过程中容许发生膨胀和收缩。尽管支承杆 12、底座 14 以及顶板 16 描述为焊接在一起，但其它的装配技术、例如螺栓连接、压配合或者化学方法将诸零件粘合在一起的方法也落入本发明的保

护范围。

参见图 3，支承杆 12 包括多个陶瓷的臂部 32。陶瓷的臂部 32 包括一靠近支承杆 12 外边缘 27 的固定端部分 35。陶瓷的臂部 32 从固定端部分 35 大体沿着向底板 18 的中心部分的方向延伸，并大体平行于底板 18。每一对臂部 32 形成一晶片槽 34，其尺寸构造成可接纳一具有预定直径（例如 300 毫米）和相关厚度的硅晶片。在本发明的应用中，臂部可以认为是具有一接触并支承硅晶片重量的表面（晶片接触表面）的任何结构。因此，在下方延伸并形成最低的槽 34 的支承杆 12 的臂部 33 也被认为是一臂部。晶片架 10 模制而成，制成为至少在临界尺寸、例如围绕槽 34 的区域中其尺寸上较小，用以为高纯度 SiC、例如小于 1ppm 的 CVD 保护覆层 36 留出空间。尽管本发明描述了具有设计成保持多个晶片的、带有晶片接触表面的多个狭槽，但熟悉本技术领域的人员会认同，其它的晶片架结构也可以具有晶片接触表面。例如，设计成保持单片晶片的一晶片架可包括在一环部上高起的垫子，其中垫子的上表面为晶片接触表面。

保护覆层 36 一般包括在整个晶片架 10 主体上大于 1.0 微米的表面光洁度。但设置在每一晶片槽 34 下表面上的 CVD 覆层 36 经受一覆涂后表面加工、例如机加工或激光切割，以去除一定量的陶瓷覆层。因此，该表面加工过程在每一陶瓷的臂部 32 和 33 上所提供的保护覆层标称厚度为约 60 微米。此外，每一臂部 32 和 33 有一晶片接触表面，所述晶片接触表面有一大约 0.4 微米的覆涂后表面光洁度，亦即经覆涂后的表面加工所获得的一表面光洁度。有利的是，SiC 保护覆层足够厚、例如至少 30 微米，以防止晶片架 10 主体中的杂质在烧窑操作的过程中穿过覆层 36 并进入硅晶片（未示出）中。此外，每一接触表面 38 的覆涂后表面光洁度将晶片接触表面 38 与硅晶片之间的摩擦系数减小到可基本消除在高温热操作（即温度高达 720 摄氏度的操作中）过程中发生滑移的可能性。尽管本实施例示出在晶片架 10 的整个主体上施加保护覆层 36，但只在晶片接触表面 38 所位于的狭槽 34 的周围的区域施加保护覆层 36 也落入本发明的保护范围。

尽管在本实施例中示出一 SiC 的 CVD 保护覆层，但熟悉本技术领域的人员会认同，也可以使用其它的陶瓷覆层，例如氮化硅（ Si_3N_4 ）。此外，也可

以改变保护覆层的厚度，只要它执行其防止杂质进入硅晶片中的其主要功能即可，亦即具有一防止杂质进入的厚度即可。此外，薄片接触表面的覆涂后表面光洁度也可不同于上述的 0.4 微米，只要摩擦系数减至可基本防止滑移，特别是在高温热操作的过程中。

尽管上述的晶片架 10 是立式的，但对于熟悉本技术领域的人员来说，显然，水平式的晶片架也落入本发明的保护范围。同样，尽管本示范性的实施例讨论了用于 300 毫米直径的晶片的一晶片架，但根据本发明的晶片架的尺寸也可以构造成用于其它直径、例如 150 毫米、200 毫米或 400 毫米的。此外，晶片架也可以用处理再结晶 SiC 之外的其它陶瓷制成，例如石英、烧结 SiC 或多晶硅。

请参见图 4，在 40 处总的示出了根据本发明的立式晶片架的另一个实施例。在本实施例中，晶片架 40 包括一底座 42、一顶板 44 以及四根支承杆 46。此外，顶板大体呈环形，并包括一膨胀槽 48，以允许在高温热操作的过程中发生膨胀和收缩。底座 42 大体成圆形，并包括一膨胀槽 50。在底座 42 的外周缘中形成有一组四个安装槽 52。在装配时，支承杆 46 压配合到各安装槽 52 中，以使杆 46 的下末端与底座 42 的底面平齐。

请参见图 5，在 60 处总的示出了根据本发明的一典型的制造过程流程图。原料 SiC 的颗粒 62 与去离子水混合，以形成一 SiC 浆状物 64。将该浆状物注入预先准备好的石膏模 68 中，浆状物在其中被处理，以在步骤 70 处产生铸件。然后，将铸件、亦即未加工的（未完工的）支承杆 12、底座 14 以及顶板 16 从模子中脱出，并进行粗的表面加工 72，这使诸零件更接近其最终的净形状。在粗表面加工之后，各零件进行一再结晶处理 74。也就是说，粗表面加工好的零件经受高温烧窑，其中陶瓷颗粒烧结地粘合在一起以形成坯件。然后进行一机加工前检查，以检查出损坏或超出容差的零件。如果需要，对坯件进行机加工 78，以提供细部结构，并满足正确的尺寸容差。然后在一酸浴槽 80 中将该未完工的零件弄干净，以去除杂质。然后对晶片架 10 的诸零件进行装配前检查。接着，对支承杆 12、底座 14 以及顶板 16 进行一装配操作 84，例如焊接、螺栓连接、压配合或化学方法粘合，以形成一未完工的晶片架 10。然后晶片架 10 经受一硅注入处理 86，其中，SiC 陶瓷晶片架 10 被注

入高纯度的硅金属，以充填任何多孔的凹腔，并使晶片架 10 达到其完全的密度。在硅注入处理 86 之后，对晶片架 10 的表面进行喷砂，以去除杂质和多余的硅 88。由于喷砂使晶片架 10 的表面变得粗糙，就要对晶片架的关键结构部位进行另一机加工处理 90，以使晶片架 10 的临界尺寸在容差范围之内。

在这点上，重要的是陶瓷船 10 在尺寸上比晶片架 10 的临界尺寸小一预定的量，特别是晶片架 10 的表面与硅晶片接触并支承其之处，亦即晶片接触表面 38。这是因为，空间必须能允许保护覆层（在本情况下为一高纯度的 CVD 金刚砂覆层）的敷涂。因此，对该晶片架的机加工特征进行一检查步骤 92，以确认机加工处理的精确性。然后敷涂 CVD SiC 覆层 94，以防止晶片架 10 主体中的杂质进入硅晶片。通常，SiC 覆层在晶片架 10 的整个主体上敷涂至 100 微米的标称厚度。

有利的是，对晶片接触表面 38 进行一覆涂后表面加工 96，例如机加工或激光切割，这可去除一定量的覆层，并使晶片的接触表面光洁度为约 0.4 微米 Ra（一覆涂后表面光洁度）。通常在步骤 96 中，保护 CVD SiC 覆层减薄至 60 微米的标称厚度。无论如何，保护覆层必须具有一预定的最小厚度，以足以防止杂质的进入。对于 CVD SiC 这个最小的限值大体为 30 至 40 微米。覆涂后表面光洁度也必须低于一预定的限值，以将晶片接触表面 38 与硅晶片之间的摩擦系数减小至基本防止滑移的值。通常，覆涂后表面光洁度必须至少小于 0.4 微米。

在覆涂后表面加工 96 之后，对晶片架 10 进行最后的检查 98。然后对完成的晶片架进行一最后的酸清洗，并进行包装以及准备好进行运输 100。

尽管在本实施例中的制造过程 60 描述为主要是一铸造操作，但熟悉本技术领域的人们会认同，也可以采用其它的制造工艺来制作晶片架 10。例如，晶片架的制造工艺可主要是一机加工、压制或挤压工艺。

尽管已经示出和描述了较佳的实施例，但还可对其进行各种修改和替代而不超出本发明原理和保护范围。因此，应理解的是，本发明是以说明而非限制的方式来进行描述的。

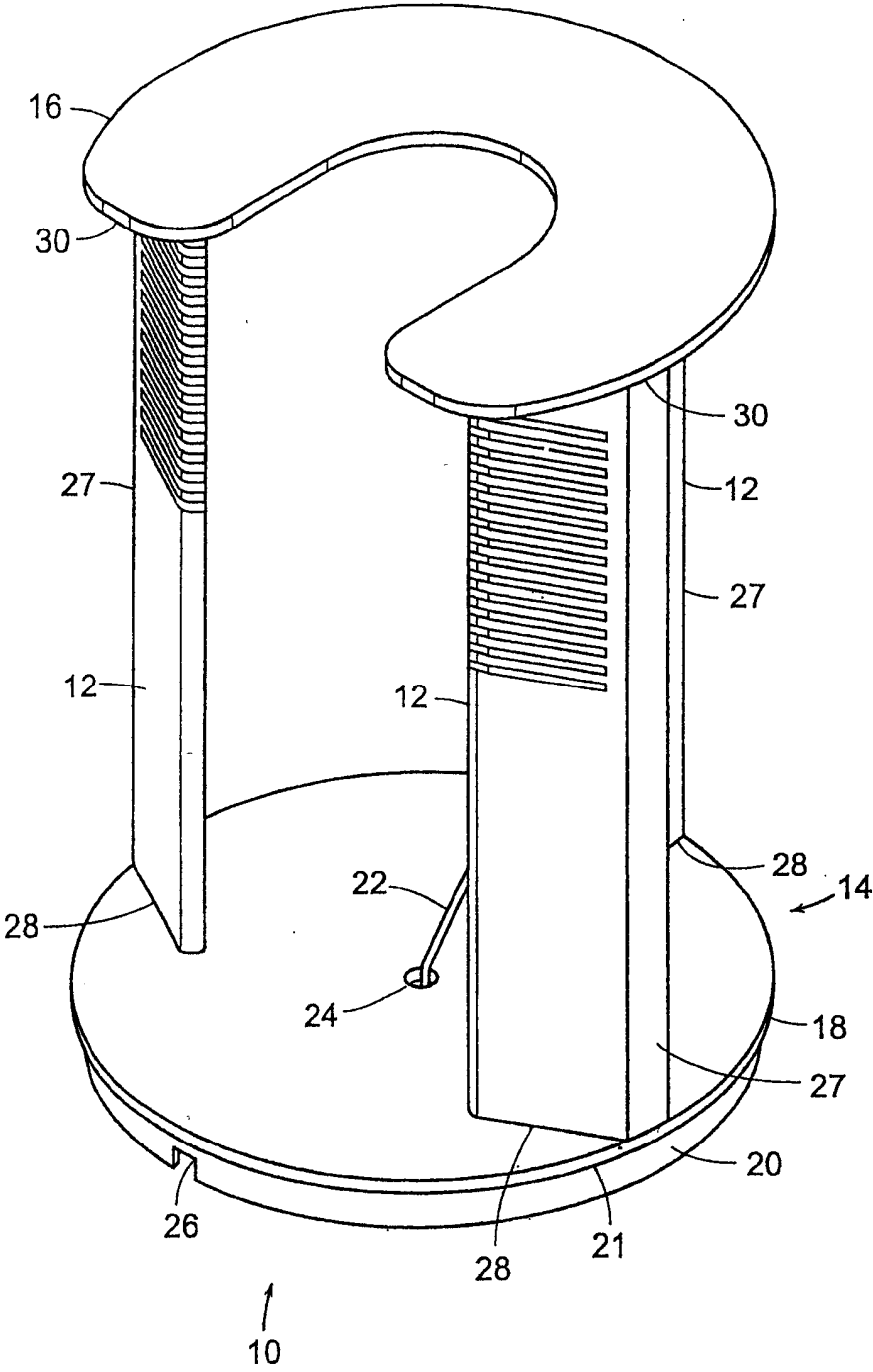


图 1

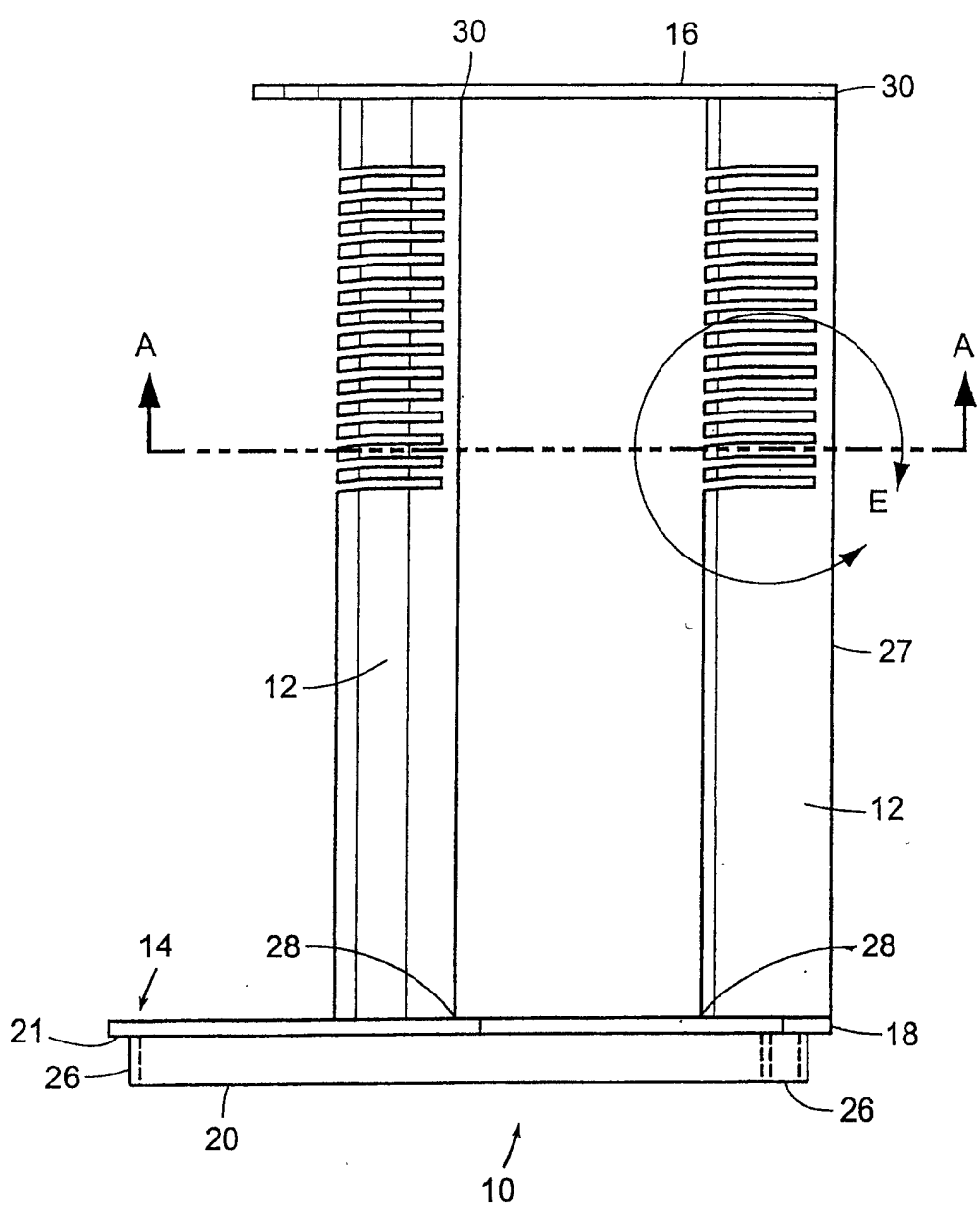


图 2

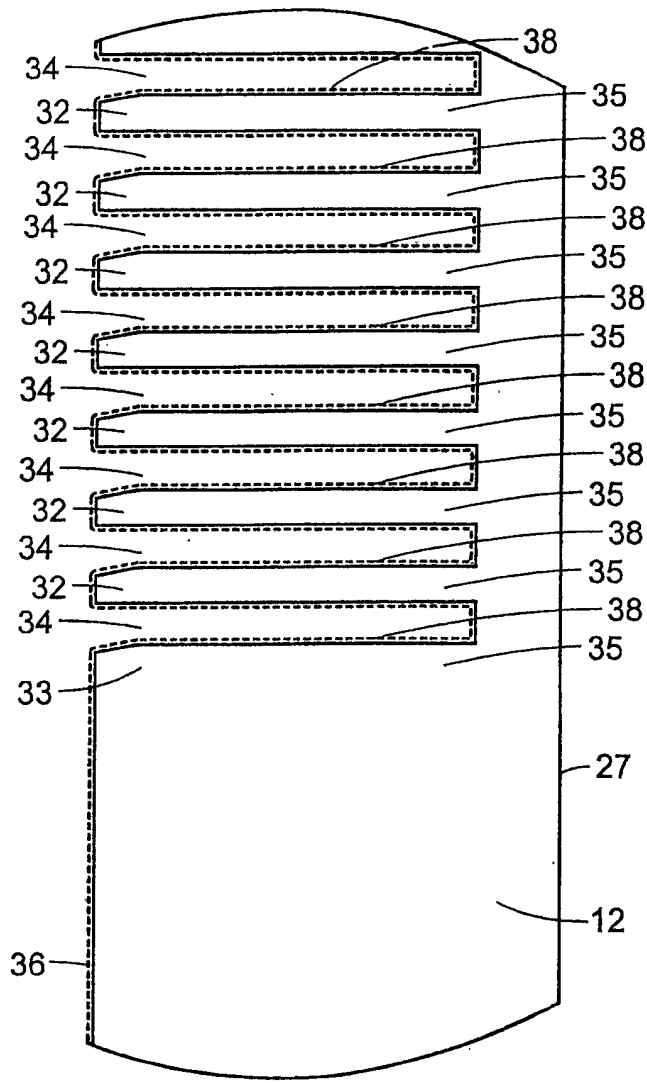


图 3

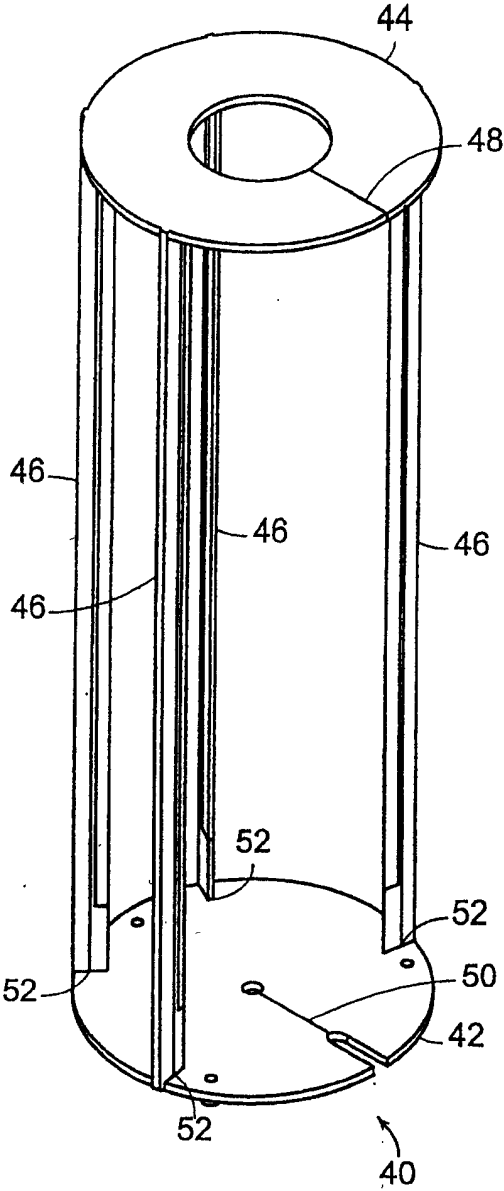


图 4

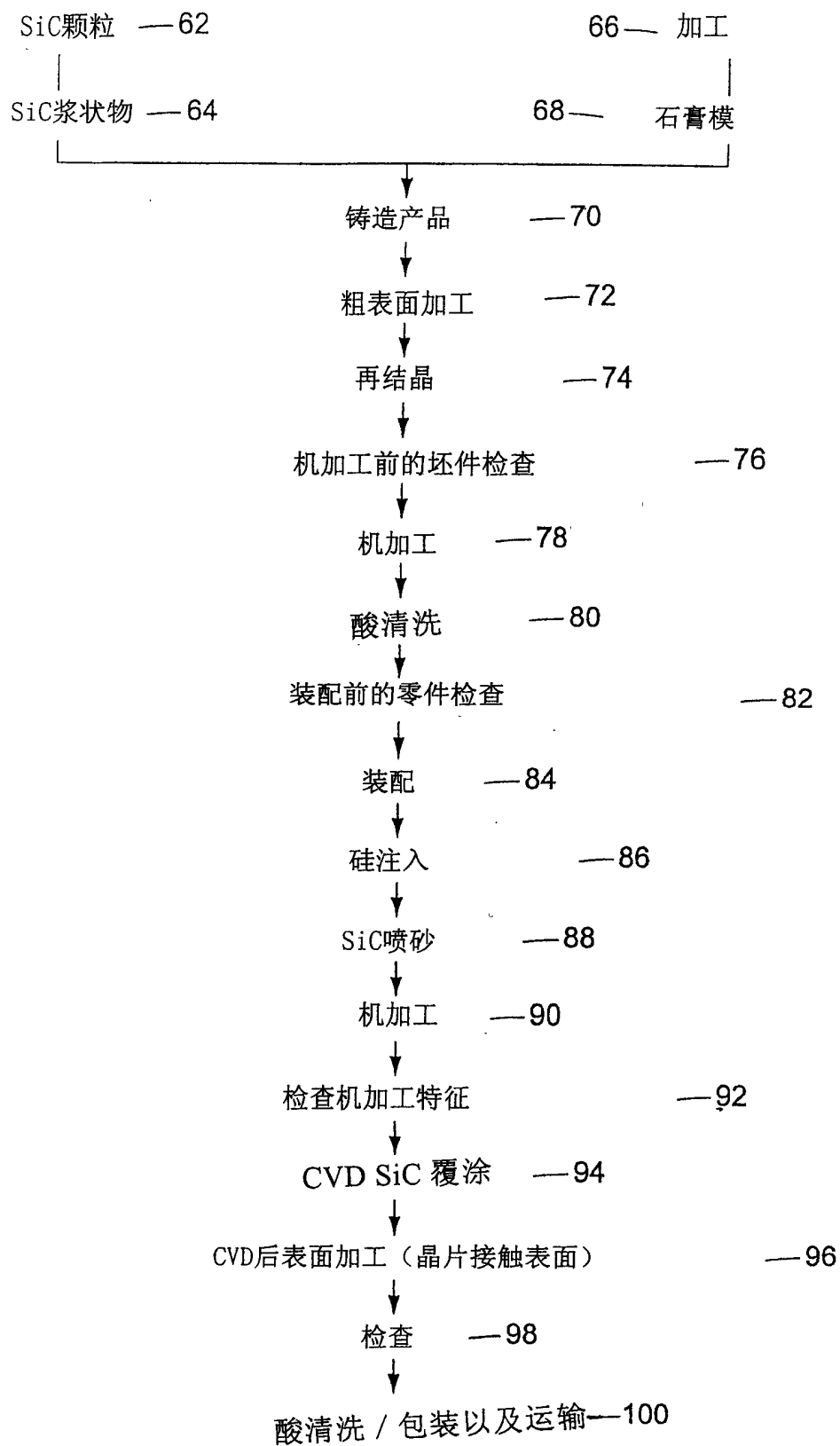


图 5