

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷



[12] 发明专利申请公开说明书

[21] 申请号 03810054.1

G05F 1/10

G05F 1/652

G05F 1/613

G05F 1/656

G05F 1/40

G05F 1/44

G05F 1/56

[43] 公开日 2005 年 8 月 3 日

[11] 公开号 CN 1650241A

[22] 申请日 2003.4.2 [21] 申请号 03810054.1

[30] 优先权

[32] 2002. 4. 3 [33] US [31] 60/370,007

[86] 国际申请 PCT/US2003/010382 2003.4.2

[87] 国际公布 WO2003/085476 英 2003.10.16

[85] 进入国家阶段日期 2004.11.3

[71] 申请人 国际整流器公司

地址 美国加利福尼亚州

[72] 发明人 J·张

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 程伟 王锦阳

G05F 1/618

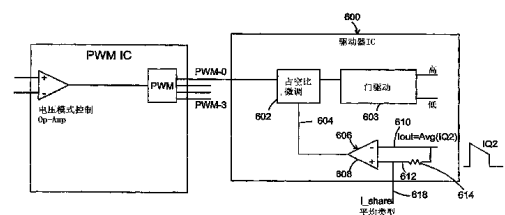
权利要求书 10 页 说明书 14 页 附图 7 页

[54] 发明名称 同步降压转换器改进

[57] 摘要

同步降压转换器在输出电流下降期间提供改进的输出电流读出电路(608)和改进的瞬变行为。还公开了一种多相位同步降压转换器,具有改进的输出电流共用能力,以及具有改进的负载平衡能力的多同步降压转换器。为实现输出电流读出(608),读出电路包括与并联 MOSFET 同步地开和关操作的采样开关以便采样并联 MOSFET 的 R_{DS-ON} 两端的电压,以及向可变增益放大器提供采样电压。读出电路还包括实现低通滤波器的 RC 电路,由此可变增益放大器的输出基本上与电感器的值以及输入到采样开关的信号的任何时间的变动分量的大小无关。当该设备封装 MCM 时,基于 R_{DS-ON} 的值,能微调电流读出电路(608)增益。通过使用 IC 内的热敏设备,根据组件温度,也能调整电流读出增益以消除 R_{DS-ON} 温度变化。以及根据门电压来消除由于门电压改变的 R_{DS-ON} 变化。对改进的输出电流共用(608),

用于每个转换器级的读出电路根据来自多相位转换器的输出电压和表示输出节点处的所需电压的参考信号间的差值,以用于单个转换器级的开关晶体管的预定相位关系生成信号。用于每个转换器级的占空比微调修改来自自主控制器(PWM IC)的占空比控制信号以便尽可能地使由每个级提供的电流相等。用于每个转换器级的电流共用控制电路向占空比微调电路提供控制信号。这用来提供特定级的实际电流输出和所有级电流的平均值、最小级电流或最大级电流间的差值信号。



1. 一种提供改进的输出电流读出的同步降压转换器，包括：
连接在输入节点和第一节点间的第一开关晶体管；
5 连接在所述第一节点和第二节点间的第二开关晶体管；
连接在所述第一或第二节点与输出节点间的串联电感器；
连接在所述输出节点和所述第二节点间的电容器；
特征在于，包括：
读出电路，用来生成表示所述转换器的输出电流的信号，所述读
10 出电路由下述组成：
 采样开关，与所述开关晶体管的一个同步地开和关操作；
 可变增益放大器；
 当完全导电时，耦合所述采样开关以便向所述可变增益放大器
 提供表示一个开关晶体的两端的电压的信号；以及
15 与所述可变增益放大器有关、实现低通滤波器的电路，由此，
 所述可变增益放大器的输出基本上与所述电感器的电感以
 及输入到所述采样开关的信号的任何时间变动分量的大小
 无关，以及
 驱动电路，用来根据由所述读出电路的电压输出和参考电压间的
20 差值确定的可变占空比，使所述第一和第二开关晶体管导通和截止。
2. 如权利要求 1 所述的设备，其特征在于，通过连接在所述一个
开关晶体管和所述可变增益放大器的输入端间的 RC 电路，实现所述低
通滤波器。
3. 如权利要求 2 所述的设备，其特征在于，
25 所述采样开关与所述第二开关晶体管同步地开和关操作；以及
所述低通滤波器连接到所述第二节点，由此，所述采样表示所述
第二开关晶体管两端的电压。
4. 如权利要求 2 所述的设备，其特征在于，
所述采样开关与所述第一开关晶体管同步地开和关操作；以及
30 所述低通滤波器连接到所述输入节点，由此，所述采样表示所述
第一开关晶体管两端的电压。

5. 如权利要求 1 所述的设备, 其特征在于, 通过选择所述可变增益放大器的增益带宽, 实现所述低通滤波器。

6. 如权利要求 1 所述的设备, 其特征在于, 所述采样开关与所述第二开关晶体管同步地开和关操作。

5 7. 如权利要求 1 所述的设备, 其特征在于, 所述采样开关与所述第一开关晶体管同步地开和关操作。

8. 如权利要求 1 所述的设备, 其特征在于, 所述采样开关由所述驱动电路操作。

9. 如权利要求 1 所述的设备, 其特征在于, 所述第一和第二开关
10 晶体管是 MOSFET。

10. 如权利要求 1 所述的设备, 其特征在于, 除所述串联电感器和所述输出电容器外的整个设备均包括在多芯片组件中。

11. 如权利要求 1 所述的设备, 其特征在于, 所述整个设备均包括在多芯片组件中。

12. 如权利要求 1 所述的设备, 其特征在于, 所述读出电路封装
15 在与所述设备的其余部分分开的组件中。

13. 如权利要求 1 所述的设备, 其特征在于, 所述可变增益放大器是跨导放大器。

14. 如权利要求 1 所述的设备, 进一步包括延迟电路, 用来在导
20 通所述一个开关晶体管的时间和导通所述采样开关的时间间提供预定小的延迟。

15. 如权利要求 1 所述的设备, 其特征在于,

所述读出电路、驱动电路以及第一和第二开关晶体管均组装为多
芯片组件; 以及

25 所述设备进一步在所述多芯片组件内包括热敏设备, 用来改变所述可变增益放大器的增益以便当其处于导电状态时, 补偿所述一个开关晶体管的电流通路的电阻中的温度相关变化。

16. 如权利要求 15 所述的设备, 其特征在于, 所述热敏设备是二极管。

30 17. 如权利要求 15 所述的设备, 其特征在于,
所述开关晶体管是 MOSFETS; 以及

所述热敏设备用来与所述一个 MOSFET 中的 R_{DS-ON} 的温度相关变化成比例地改变所述可变增益放大器的增益。

18. 如权利要求 1 所述的设备, 其特征在于, 所述读出电路、所述驱动电路、以及所述第一和第二开关晶体管均组装为多芯片组件;
5 以及

所述设备进一步在所述多芯片组件中包括压敏设备, 用于当其处于由所述驱动电路提供的控制信号的电压的变化引起的导电状态中时, 改变所述可变增益放大器的增益以补偿所述一个开关晶体管的电流通路的电阻中的变化。

19. 如权利要求 1 所述的设备, 其特征在于, 设置所述可变增益放大器的增益以便当其处于导电状态时, 为流过所述一个开关晶体管的预定电流提供预定输出信号以补偿当其处于由分量到分量变化引起的导电状态中时, 补偿在所述一个开关晶体管的电流通路的电阻中的变化。

20. 如权利要求 1 所述的设备, 其特征在于,
所述第一和第二开关晶体管是 MOSFETS; 以及
设置所述可变增益放大器的增益以便向流过所述一个 MOSFET 的沟道的预定电流提供预定输出信号以补偿由分量到分量变化引起的所述一个 MOSFET 的 R_{DS-ON} 中的变化。

21. 一种提供改进的电流共用的多相位同步降压转换器, 包括:
多个单相位降压转换器级, 每级包括:

连接在输入节点和第一节点间的第一开关晶体管;

连接在所述第一节点和第二节点间的第二开关晶体管;

连接在所述第一或第二节点与输出节点间的串联电感器;

25 连接在所述输出节点和所述第二节点间的电容器,

所有所述单个转换器级的输出节点连接在一起以便向由所有所述转换器级驱动的负载提供输出电流;

驱动电路, 用来根据可变占空比, 使所述第一和第二开关晶体管导通和截止, 从而调整所述输出节点处的电压; 以及

30 读出电路, 用来生成表示由那个转换器级提供的输出电流的输出信号;

主控制器，用来根据来自所述多相位转换器的反馈电压和表示所述输出节点处的所需电压的参考信号间的差值，按用于所述单个转换器级的所述开关晶体管的预定相位关系，提供占空比控制信号；

其特征在于，包括：

5 耦合在所述主控制器和用于每个转换器级的驱动电路间的占空比微调控制器；以及

电流共用控制器，向所述占空比微调控制器提供控制信号，所述控制信号表示所述各个级的输出电流和反映基本上相等的级电流的所需电流输出间的差值；

10 占空比微调控制器响应所述控制信号来修改用于所述转换器级的所述占空比控制信号以基本上使所述转换器级的输出电流相同。

22. 如权利要求 21 所述的设备，其特征在于，所述电流共用控制器包括：

与每个转换器级有关的放大器，每个放大器具有：

15 连接到用于相关转换器级的所述读出电路的输出的第一输入端；

第二输入端，通过电阻器连接到所述第一输入端，以及还连接到提供表示用于所有转换器级的输出电流的平均值的信号的电流共用总线；

20 放大器，用来提供表示在它们的各自的第一和第二输入端间的差值的输出信号以便分别控制所述占空比微调控制器的输入端；

所述占空比微调控制器用来根据各自的放大器输出信号，调整所述转换器级的开关晶体管的占空比以便基本上使由所述转换器级提供的输出电流相等。

25 23. 如权利要求 21 所述的设备，其特征在于，所述电流共用控制器包括：

与每个转换器级有关的放大器，每个放大器具有：

连接到用于相关转换器级的所述读出电路的输出的第一输入端；

30 第二输入端，通过二极管连接到所述第一输入端，以及还连接到提供表示用于所有转换器级的输出电流的最小值的信号的电流共用总线；

放大器，用来提供表示在它们的各自的第一和第二输入端间的差

值的输出信号以便分别控制所述占空比微调控制器的输入端；

所述占空比微调控制器用来根据各自的放大器输出信号，调整所述转换器级的开关晶体管的占空比以便基本上使由所述转换器级提供的输出电流相等。

- 5 24. 如权利要求 36 或 38 所述的设备，其特征在于，所述放大器、连接所述放大器的所述第一和第二输入端的部件以及用于每个转换器级的占空比微调电路与所述第一和第二开关晶体管和用于每个转换器级的驱动电路一起组装在各自的多电路组件中。

- 10 25. 如权利要求 21 所述的设备，其特征在于，所述电流共用控制器包括：

与每个转换器级有关的放大器，每个放大器具有：

连接到用于相关转换器级的所述读出电路的输出的第一输入端；

- 15 第二输入端，通过二极管连接到所述第一输入端，以及还连接到提供表示用于所有转换器级的输出电流的最大值的信号的电流共用总线；

放大器，用来提供表示在它们的各自的第一和第二输入端间的差值的输出信号以便分别控制所述占空比微调控制器的输入端；

- 20 所述占空比微调控制器用来根据各自的放大器输出信号，调整所述转换器级的开关晶体管的占空比以便基本上使由所述转换器级提供的输出电流相等。

26. 如权利要求 23 或 25 所述的设备，其特征在于，所述电流共用总线上的信号提供为所述主控制器的反馈信号。

- 25 27. 如权利要求 21、23、25 或 38 的任何一个所述的设备，其特征在于，所述微调电路用来有选择地延迟由所述主控制器提供的输入占空比控制信号的前沿，因此，缩短所述第一开关晶体管的导通时间。

28. 如权利要求 21、23、25 或 38 的任何一个所述的设备，其特征在于，所述微调电路用来有选择地延迟由所述主控制器提供的输入占空比控制信号的后沿，因此，增加所述第一开关晶体管的导通时间。

- 30 29. 如权利要求 21 或 22 所述的设备，其特征在于，所述占空比微调控制器包括：

用于每个转换器级的占空比微调电路，每个占空比微调电路包括：

连接到与那级有关的放大器的输出端的控制输入端；
连接到所述主控制器的相位有关的输出的一个的信号输入端；以
及

连接以控制用于那级的驱动电路的输出端。

5 30. 如权利要求 21 所述的设备，其特征在于，将表示所需级输出电流的信号提供为所述主控制器的反馈信号。

31. 一种提供功率损耗平衡的多相位同步降压转换器，包括：

多个单相位降压转换器级，每级包括：

10 连接在输入节点和第一节点间的第一开关晶体管；
连接在所述第一节点和第二节点间的第二开关晶体管；
连接在所述第一或第二节点与输出节点间的串联电感器；
连接在所述输出节点和所述第二节点间的电容器，

所有所述单个转换器级的输出节点连接在一起以便向由所有
所述转换器级驱动的负载提供输出电流；

15 驱动电路，用来根据可变占空比，使所述第一和第二开关晶体管导通和截止，从而调整所述输出节点处的电压；以及

读出电路，包括可变增益电流读出放大器，用来当其导电时，
确定通过所选择的所述开关晶体管的一个的电流，由此生成表示由
那个转换器级提供的输出电流的输出信号；以及

20 主控制器，用来根据来自所述多相位转换器的输出电压和表示
所述输出节点处的所需电压的参考信号间的差值，按用于所述单个
转换器级的所述开关晶体管的预定相位关系，提供占空比控制信
号；

25 预定每个转换器级中的电流读出放大器的增益以便来自所有放大
器的输出信号基本上相等，由此通过使用变动电流读出增益调整所述
输出电流来平衡所有转换器级中的功率损耗，以便补偿所选择的开关
晶体管的导电通路电路中的变化。

32. 如权利要求 31 所述的设备，其特征在于，根据所选择的开关
晶体管的导电通路电阻的实际值和在该转换器级中采用的类型的开
30 关晶体管的导电通路的电阻的平均值 R_{AV} 间的差值，预定所述电流读
出放大器的增益。

33. 如权利要求 31 所述的设备，其特征在于，根据下述关系，预定所述电流读出放大器的增益：

$$A_I = (1 + \frac{(R_{DS-I} - R_{AV})}{2R_{AV}}) * A_0$$

其中， A_I 是用于第 I 转换器级的放大器增益， A_0 是额定设计增益值， R_{DS-I} 是第 I 转换器级中所选择的开关晶体管的导电通路的实际电阻， R_{AV} 是用在所述转换器级中的类型的开关晶体管的导电通路的电阻的平均值。

34. 如权利要求 31 所述的设备，其特征在于，所述开关晶体管是 MOSFETS；以及

根据各个选择的 MOSFETS 的实际 R_{DS-ON} 值和用在所述转换器级的类型的 MOSFETS 的 R_{DS-ON} 的平均值 R_{AV} 间的差值，预定所述电流读出放大器的增益。

35. 如权利要求 31 所述的设备，其特征在于，所述开关晶体管是 MOSFETS；

根据下述关系，预定所述电流读出放大器的增益：

$$A_I = (1 + \frac{(R_{DS-I} - R_{AV})}{2R_{AV}}) * A_0$$

其中， A_I 是用于第 I 转换器级的放大器增益， A_0 是额定设计增益值， R_{DS-I} 是第 I 转换器级中所选择的 MOSFET 的实际 R_{DS-ON} ， R_{AV} 是用在所述转换器级中的类型的 MOSFET 的 R_{DS-ON} 的平均值。

36. 如权利要求 32-35 的任何一个所述的设备，其特征在于， R_{AV} 是由历史产品测试数据统计确定的。

37. 如权利要求 31 所述的设备，其特征在于，所选择的开关晶体管是第二开关晶体管。

38. 一种用于在多相位同步降压转换器中提供平衡功率损耗的方法，所述多相位同步降压转换器包括具有连接在一起以提供输出电流的输出的多个单相位降压转换器级，每级包括向输出节点提供输出电流的第一和第二开关晶体管、连接到所述输出节点的串联电感器和并联电容器、根据可变占空比，使所述第一和第二开关晶体管导通和截止，调整所述输出节点处的电压的驱动电路，以及包括可变增益电流

读出放大器的读出电路，主控制器，用来根据来自所述多相位转换器的输出电压和表示所述输出节点处的所需电压的参考信号间的差值，按用于所有转换器级的所述开关晶体管的预定相位关系，提供占空比控制信号；

5 所述方法包括步骤：

预定每个转换器级中的电流读出放大器的增益以便当其处于导电状态时，响应通过所选择的所述开关晶体管的一个的预定校准电流，均提供基本上相等的输出；以及

10 当它们导电时，确定通过所述各个选择的开关晶体管的电流以便生成表示由各个转换器级提供的输出电流的电流读出放大器输出信号。

39. 如权利要求 38 所述的方法，其特征在于，根据所选择的开关晶体管的导电通路电阻的实际值和在该转换器级中采用的类型的开关晶体管的导电通路的电阻的平均值 R_{AV} 间的差值，预定所述电流读
15 出放大器的增益。

40. 如权利要求 39 所述的设备，其特征在于， R_{AV} 是由历史产品测试数据统计确定的，以及通过测量所述各个导电通路两端的压降，确定所述导电通路电阻的实际值。

41. 如权利要求 38 所述的设备，其特征在于，根据下述关系，预
20 定所述电流读出放大器的增益：

$$A_I = \left(1 + \frac{(R_{DS-I} - R_{AV})}{2R_{AV}}\right) * A_0$$

25 其中， A_I 是用于第 I 转换器级的放大器增益， A_0 是额定设计增益值， R_{DS-I} 是第 I 转换器级中所选择的开关晶体管的导电通路的实际电阻， R_{AV} 是用在所述转换器级中的类型的开关晶体管的导电通路的电阻的平均值。

42. 如权利要求 38 所述的设备，其特征在于，

所述开关晶体管是 MOSFETS；以及

30 根据各个选择的 MOSFETS 的实际 R_{DS-ON} 值和用在所述转换器级的类型的 MOSFETS 的 R_{DS-ON} 的平均值 R_{AV} 间的差值，预定所述电流读出放大器的增益。

43. 如权利要求 38 所述的设备，其特征在于，
 所述开关晶体管是 MOSFETS；
 根据下述关系，预定所述电流读出放大器的增益：

$$A_I = \left(1 + \frac{(R_{DS-I} - R_{AV})}{2R_{AV}}\right) * A_0$$

5 其中， A_I 是用于第 I 转换器级的放大器增益， A_0 是额定设计增益值， R_{DS-I} 是第 I 转换器级中所选择的 MOSFET 的实际 R_{DS-ON} ， R_{AV} 是用于在所述转换器级中的类型的 MOSFET 的 R_{DS-ON} 的平均值。

44. 如权利要求 41-43 的任何一个所述的设备，其特征在于， R_{AV} 是由历史产品测试数据统计确定的，以及通过测量所述各个导电通路
 10 两端的压降，确定 R_{DS-ON} 的实际值。

45. 如权利要求 43 所述的设备，其特征在于，所选择的 MOSFET 是第二开关晶体管。

46. 一种在输出电流下降期间，具有改进的瞬变响应的同步降压转换器，包括

15 连接在输入节点和第一节点间的第一开关晶体管；
 连接在所述第一节点和第二节点间的第二开关晶体管；
 连接在所述第一或第二节点与输出节点间的串联电感器；
 连接在所述输出节点和所述第二节点间的电容器，

20 第一驱动电路，用来根据由表示所述转换器的电压输出知难而进境的差值的误差信号确定的可变占空比，使所述第一开关晶体管导通和截止；

读出电路，用来当用于所述第一开关晶体管的占空比为零时，担任控制信号输出；以及

25 第二驱动电路，响应所述读出电路的控制信号输出以截止所述第二开关晶体管。

47. 如权利要求 46 的同步降压转换器，其特征在于，
 所述第一开关晶体管为连接在所述输入节点和所述第一节点间的串联 MOSFET；

30 所述第二开关晶体管是连接在所述第一节点和所述第二节点间的并联 MOSFET；

所述串联电感器连接在所述第一或第二节点与输出节点间；

连接在所述输出节点和所述第二节点间的输出电容器；

所述第一驱动电路用来根据所述可变占空比，使所述串联 MOSFET 导通和截止；

5 所述读出电路用来当用于所述串联 MOSFET 的占空比为零时，提供控制信号输出；以及

所述第二驱动电路响应所述读出电路的控制信号输出以截止所述旁路 MOSFET。

48. 如权利要求 46 或 47 所述的设备，其特征在于：

10 所述第一驱动电路包括生成具有预定最大和最小值的重复斜坡波形的电路，以及通过将所述误差信号与所述斜坡波形进行比较，生成表示所述可变占空比的信号；以及

当所述误差信号具有比所述斜坡波形的最小值更低的大小时，所述读出电路生成控制信号。

15

同步降压转换器改进

5 相关申请

本申请基于并要求 2002 年 4 月 3 日提交的，名为 MULTI-CHIP MODULE CIRCUIT IMPROVEMENTS 的 U.S.临时申请 No.30/370,007 的优先权，其内容在此引入以供参考。

10 技术领域

本发明涉及多相位同步降压转换器的改进，以及具体地说，涉及具有用于输出电流读出（current sensing）、用于组件间的电流共用，以及快速负载变化期间，提高的瞬变性能的改进技术。在多芯片组件（MCM）实现的环境中描述和示出了本发明，但所公开的改进也能应用于不同元件实现。

背景技术

MCM 是包括在具有由绝缘材料分开的多个互连层的共用衬底上形成的多个集成电路（ICs）的电子封装。封装整个组件，而不是单个 ICs。

MCMs 在由安装在传统的印刷电路板的单个芯片形成的电路上提供几个重要的好处。这些包括增加布线以及元件密度和低成本。同时，MCMs 的紧密结构能产生更短的信号传输时间以及降低寄生阻抗，反过来，这提高了高速开关效率。同时，在 MCM 内包括有源元件使得 MCM 更可测试为具有必定提高可靠性的整个电源。（第 2 页第 1 至 2 行）。

MCM 封装适合于大量应用，包括多相位同步降压转换器。同步降压转换器是接收 D.C.（或整流 A.C.）输入和产生具有高输出电流的稳定低压输出的开关的 D.C.电源。降压转换器特别用作用于微处理器操作设备以及大量其他数字电路应用的电源。

同步降压转换器的基本结构如图 1 所示，通常用 100 表示的电路

包括具有在输入端 104 和第一信号节点 106 间连接的源-漏通路、通常为功率 MOSFET 等等的串联开关 102、通常也为功率 MOSFET 等等的并联开关 108, 以及由串联电感器 112 和在信号输出节点 116 连接到电感器 112 并连接到地的并联电容器 114 组成的输出电路。如果需要的话, 也可以与 MOSFET108 并联提供并联二极管, 诸如 Schottky 二极管 118 以便在 108 的空载时间提供电导来降低与 MOSFET108 的内部本体二极管有关的二极管逆恢复损耗。如果认为对外部 Schottky 来说, 理鎬的开关损耗是最佳的, 则不需要单独的二极管 118。

在输入电容器 111 上, 在输入端 104 和地间提供 AD.C 输入电压 V_{IN} , 以及将小于 V_{IN} 的输出电压 V_{OUT} 提供到连接在信号输出节点 116 和地 110 间的负载 124。

通过有选择地改变 MOSFETS102 和 108 的占空比, 提供输出电压的控制。这是通过连接到 MOSFETS 的栅极端、并由 PWM 发生器 124 组成的脉冲宽度调制电路 124 驱动的门控制逻辑或驱动电路 120 来完成的, PWM 发生器 124 将所需开关频率并具有固定最大值 (峰值) 和最小值 (谷值) 的斜坡信号与误差放大器 126 提供的信号进行比较。后者基于由信号线 128 上的反馈信号 V_{FB} 表示的实际输出电压和在第二输入端 130 提供的所需输出电压信号 V_{REF} 间的差值, 提供输出信号 V_E 。

在操作中, 通过 MOSFET102 开以及 MOSFET108 关, 电感器 112 两端的电压等于 $V_{IN}-V_{OUT}$, 以及最终电流使电容器 114 充电。为维持电容器 114 两端的基本恒定的电压, 预定值 V_E 操作 PWM 电路 124 和门驱动器 120 以便断开 MOSFET102, 以及导通 MOSFET108。当 MOSFET108 导电时, 其非常低的源-漏电阻维持电路来支持流过电感器 112 的电流。反过来, 这允许电容器 114 充电, 以及在 MOSFETS 的几次开-关周期后, 获得稳定状态输出电压。图 1 所示的电路的运行对本领域的技术人员来说是非常公知的, 以及为简洁起见, 将省略进一步描述。

在需要超出 MOSFETS102 和 108 的输出电流的情况下, 可以采用多相位降压转换器, 如由图 2 所示的电路 200 所示。在此, N 个同步降压级 202A-202N 连接在输入节点 108 和公共接地 210 间以及它们的

输出馈送输出节点 212。因此每级贡献部分所需电流需求。

转换器级 202A 包括输入电容器 203、MOSFET 对 214、并联 Shottky 二极管 205、输入电感器 206、输出电容器 214 以及门驱动电路 216。类似地构成其他转换器级。

- 5 主 PWM 控制器 218 产生具有相位间 $360^\circ/N$ 相位延迟的交错或异相 PWM 信号。可以用任何适当的或所需方式构成主控制器 218，以及可以由例如在 $F_M=N \cdot f_{sw}$ 操作的可调整频率主时钟 220，其中 N 为相位数，以及 f_{sw} 是用于 MOSFETS 的预定开关频率、以频率 f_{sw} 生成脉冲串的可编程计数器 222、一连串 N 个串联 PWM 电路 224A-224N 以及
- 10 误差放大器 226 组成。后者提供公共输入来触发 PWN 电路，由此，将一系列驱动信号 PWM-1 至 PWM-N 提供为转换器级 202A-202N 的门驱动器 216 的输入。

按 $360/N$ 的相位延迟，分开驱动信号，如图 3 所示，图 3 示例说明用于具有 5MHz 时钟频率以及 1MHz 开关频率的五相位转换器的同步信号的时序。由此，可以看出在五个连续 1MHz 开关周期期间，五个转换器级以参差方式操作操作，每个按 $(1/5) \cdot 10^{-6}$ 秒交错。由于多相位同步降压转换器对本领域的技术人员来说是非常公知的，为简洁起见，将省略图 2 所示的有关配置的详细描述（与图 1 的情形相同）。

15

然而，还存在需要对同步降压转换器的现有的设计改进的某些方向，其中：

20

(a) 生成用于输入到 PWM 控制器的电流反馈信号的改进方式。由用于 MOSFETS 的开关占空比控制在多相位转换器的单个转换器级中共用的输出电压和电流。由于高输出电流有利于“无损耗”型读出，通常由诸如图 4 所示的采样和保持电路 400 来生成电流反馈信号。在这里，在每个 MOSFET 开关周期期间，采样一次并联 MOSFET 402 的 R_{DS-ON} 两端的电压。采样和保持电路 400 包括晶体管 404 和 406（简单地示为开-关开关），以及电容器 408。

25

另外，如果 V_{IN} 和 V_{OUT} 比率为串联 FET 具有大的占空比，就能采样串联 MOSFET 的 R_{DS-ON} 两端，而不只是并联 MOSFET 的电压。

30 然而，每种方法获得通常小 R_{DS-ON} 值，然而，必须通过放大器 410 放大所采样的电压信号。

该方法存在几个缺点。一个缺点是放大器 410 需要具有高带宽和高转换速率来精确地采样并联 MOSFET402 的 R_{DS-ON} 两端的电压。同时，放大器 410 的输出花费时间来解决限制其高频率响应。另外，在电感器电流中存在固有的大电流脉动内容，其反映在 R_{DS-ON} 两端的脉动电压中。根据采样的时序，所采样的信号可能不反映 D.C.输出电流，因此，电感器脉动电流大小和采样时间会导致电流读出误差。

(b) 转换器级中共用电流。MCM 结构能有利地用于多相位同步降压转换器。能为每个转换器级提供 MCMs（如果需要的话，在转换器级组件中包括输入和输出电容器以及串联电感器）。通常，提供单个控制器来控制电流共用，或将函数集成在主 PWM 控制器中，两种方法很复杂以及非常不适合于换算数。同时，由于大的输出电流，通常采用无损耗读出，具有如上所述的缺陷。此外，选择电流读出增益不基于逐个级。这导致不确定的电流共用，因为在 MCM 结构中，并联 MOSFET 的 R_{DS-ON} 能在组件间的改变，以及通过温度和门电压改变。

(c) 组件间导电损耗的变化。 R_{DS-ON} 的组件对组件变化也能导致并联 MOSFET 中的不平衡导电损耗。更具体地说，在多相位电源中，可输送的总输出电流由最差，即最热运行组件确定。为最大化输出电流能力，应当访问最差组件来输送最小电流，因此，功率共用甚至比电流共用更重要。

传统的设计不提供有效的功率共用。为理解此，再参考图 2，假定两级转换器，即 $N=2$ 。还假定下述：

并联 MOSFET#（组件 202-1 中）的 $R_{DS-ON}=0.005\Omega$

并联 MOSFET#（组件 202-2 中）的 $R_{DS-ON}=0.006\Omega$

输出电流 $I_{OUT}=20A$

$V_{IN}=12.0V$

$V_{OUT}=1.0V$

使用传统的 MOSFET R_{DS-ON} 电流读出，以及假定两个相位组件并联，每个相位中的电流实际上由有效并联电路确定。换句话说，组件 202-1 中的电流实际上为 $20*6/(5+6)=10.9A$ ，以及组件 202-2 中的电流实际上为 $20*5/(5+6)=9.1A$ 。因此，各个 I^2R 损耗将为 $0.59W$ 和 $0.5W$ 。

即使假定最佳电流共用，即，每个组件以某种方式设计成正好提供 20A 输出的 10.0A，组件 202-1 中的 I^2R 损耗将为 0.5W，以及组件 202-2 中为 0.6W。正如可以理解到，这种情形比具有更大的 R_{DS-ON} 不平衡更糟。

- 5 (d) 负载变化期间的不期望的瞬变行为。当有快速负载转变时，不对称输出电压过冲以及由于 V_{IN} 和 V_{OUT} 的大比率，观察到下冲。通过降压负载下冲的输出电压通常大于具有升压负载下冲。为防止电压过冲，通常使用大的且昂贵的输出电容器。

因此，根据现有技术，可以看出多相位同步降压转换器仍然存在问题。本发明试图减少这些问题的一部分。

发明内容

根据本发明，用于生成用于输入到误差放大器中的电流读出反馈信号的改进电路包括通过低通滤波器，诸如 RC 平均电路连接到提供反馈信号 V_{FB} 的放大器的采样开关。与并联 MOSFET 一样，选通采样晶体管以便两者在同一时间均导通。如果需要或期望的话，可以在使 MOSFET 选通为导通的时间和在使平均电路导通前，采样以确保 MOSFET 完全导通的时间间提供稍微延迟。另外，如果用于串联 MOSFET 的占空比长以及并联 MOSFET 短（例如，通过小的 V_{IN} 与 V_{OUT} 比），能采样串联 MOSFET 的 V_{RDS-ON} 两端的电压，而不是并联 MOSFET。

通过采用低通滤波器，用于 RC 电路的电容器两端的 D.C.电压将与电感器电流的 D.C.值成比例，而与电感器值以及脉动电流大小无关。

同时，如果将电流读出 IC 电路封装在具有转换器级的单个 MCM 中，基于 R_{DS-ON} 值，可以微调电流读出增益。还可以通过使用 IC 内的热敏设备，根据组件温度来调整电流读出增益以消除 R_{DS-ON} 温度变化。以及根据门电压来消除基于门电压变化的 R_{DS-ON} 变化。

使用包括有选择地延迟输入 PWM 信号的前沿的占空比微调电路的门驱动器，提供根据本发明改进的电流共用，因此缩短串联 MOSFET 的导通时间。通过包括放大表示组件电流电平的信号和通过耦合电路，共同连接到所有组件电流电平信号上的 I-share 总线上的信号间的电流

差的放大器的电流共用控制电路来确定延迟时间。

5 在一个实施例中，耦合电路由每个组件中的各个电阻器组成以提供表示各个转换器级中的电流的平均值的总线信号。因此，每个级中的放大器的输入表示那个级中的实际测量电感器电流和所有级中的电感器电流的平均值间的差值。由组件中的占空比微调电路来使用反映传播延迟 R_{DS-ON} 和其他级间参数变化的这一差值以便微调占空比来将流过组件的电流平衡到每相位输出电流的平均值。作为上文的变形，通过延长每个组件的 PWM 信号的前沿，有选择地增加占空比，能校正电流不平衡。

10 在另一实施例中，可以由充当 AND 电路、具有控制 I-share 电路的各个转换器级中的电流读出信号的最低值的二极管代替每个转换器级中的输入电阻器。相当于最低电流值的信号因此出现在 I-share 总线上，作为每个求和/隔离放大器的输入以及每个求和/隔离放大器的输出将使得各种占空比微调电路降低占空比，因此，降低用于所有级的输出电流以便匹配最低电流级。

15 作为另一变形，能连接 I-share 总线控制电路中的二极管以便共同用途具有控制 I-share 总线的各个转换器级中的电流读出信号的最高值。在这一结构中，各个占空比微调电路将用来增加占空比，从而增加输出电流以便匹配最高电流级的输出电流。

20 为对多相位系统的转换器级间的功率损耗变化提供补偿，能在那个级的并联 MOSFET 的 R_{DS-ON} 的实际测量值和用于所采用的类型的并联 MOSFET 的 R_{DS-ON} 值的平均 RAV 间的差值，微调每个级中的电流读出放大器的增益。这可以由例如来自产品的测试数据，历史地确定。

25 由于电流读出放大器和 MOSFETS 能放在 MCM 内，能在封装后步骤中微调电流读出放大器的增益。在产生测试期间，当其导电时，能将预定校准电流输入并联 MOSFET 中，以及以任何传统或所需方式，例如，通过烧断内部熔丝来将放大器输出电路设置到相当于所需增益的电平来校准电路。

30 通过在降压期间，通过禁用并联 MOSFET 108 提供根据本发明的同步降压转换器级的改进的瞬变性能，特别是在负载降低期间。因此，

电流将流过 MOSFET 的本体二极管以及并联 Shottky 二极管 118, 而不是通过 MOSFET 的沟道, 就象 MOSFET 导通一样。这很有利, 因为本体二极管和 Shottky 二极管两端的压降显著高于导电 MOSFET 的沟道两端的电压, 因此, 允许快速耗散瞬变电流。

5 因此, 本发明的目的是通过消除电流读出电路上的电感器脉动电流的影响, 提供在同步降压转换器中的改进的电流读出。

本发明的另一目的是提供在同步降压转换器的转换器级中共用的改进的电流。

10 本发明的另一目的是降低使用 MCM 技术构成的多相位同步降压转换器的组件间的导电损耗的变化。

本发明的目的是改进同步降压转换器中, 在负载变化期间的瞬变行为。

从下述结合附图的描述, 本发明的其他目的和特征将变得显而易见。

15

附图说明

图 1 是通常用在说明这些设备的操作中的同步降压转换器以及本发明的某些特征的示意图。

20 图 2 是再次示例说明这些设备以及本发明的某些方面的基本特征的多相同步降压转换器的示意图。

图 3 是表示用于多相位同步降压转换器的 PWM 脉冲间的关系的波形图。

图 4 是使用 R_{DS-ON} 方法, 用于电流读出的传统技术的示意图。

25 图 5 是根据去除脉动电流灵敏度的本发明, 改进的采样和保持电路的示意图。

图 6 是根据本发明, 提供占空比微调控制来补偿允许级中的改进电流共用的多相位降压转换器中的转换器级间的参数变化的技术的示意图。

图 6A 表示如图 6 所示的技术的变化。

30 图 7 表示根据本发明, 用于改进负载降压期间的瞬变性能的技术。

具体实施方式

图 5 示例说明根据本发明，提供改进的平均电流读出的 C 读出电路 500。这可以单独地，即作为具有转换器电路 502 的独立的电路。电路 500 包括采样开关 504，可以是任何适当的或所需类型，具有连接到
5 转换器电路 502 中的 MOSFET508 和 510 间的共用信号节点 506 的信号输入。采样晶体管 504 的信号输出连接到任何适当或所需类型的低通滤波器，例如，包括串联电阻器 504 和并联电容器 516 的 RC 平均电路 512。可以为跨导放大器(transconductance amplifier)或其等效的放大器 518 具有连接到并联电容器 516 的输入 520 以及提供与可变增益控制电阻器 522 两端的输入电压成比例的输出电流。跨导放大器的电压-
10 电流增益 (g_m) 以及 522 的值确定电流读出增益。能调整 G_m 和 522 以补偿初始 R_{DS} 变化、温度和引起 R_{DS} 变化的门电压。

采样晶体管的控制端 524 连同并联 MOSFET510 的栅极端连接到门驱动器 528 的输出 526，以便开关 504 和 MOSFET510 在相同时间导
15 通。在一些实例中，有必要或期望在 MOSFET510 导通的时间和对 R_{DS-ON} 两端的电压进行采样以允许 MOSFET 有限导通的时间之间提供稍微延迟。该延迟可以通过 RC 电路，或任何或适当的或所需方式，在门驱动器 528 中提供延迟（在任何一种情况下，将单独的输出提供到开关 504）。

20 通过使用和 MOSFET510 的开关周期有关的低通滤波器，诸如 RC 平均电路 512，电容器 516 两端的 D.C.电压将与电感器电流的 D.C.值成比例，而与电感和脉动电流大小无关。

另外，如果电路 500 封装在具有转换器级 502 的 MCM 中，通过使用热敏电阻器或二极管连同增益调整电阻器 522，能对由于温度变化的
25 的 R_{DS-ON} 的变化提供补偿，以控制放大器 518 的增益。特别地，以与随温度改变的 R_D 的变化的相同速率降低增益将维持恒定电流读出增益。相同的规则应用于门电压补偿。为部分地校准初始 R_{DS} 变化，在测试期间，能将预定校准电流，例如 1A 输入到并联 MOSFET510，以及调整增益直到 C_{sense} 电压处于所需值，例如对 50mV/A 增益为
30 50mA。

如本领域技术人员从上文描述将意识到，根据实际应用，能以各

种方式实现低通滤波器。在 RC 滤波器 512 的情况下，在损坏数据采样速度的情况下，选择长时间恒定将提供更精确的 D.C.信息。另外，其他低通滤波器实现是可能的，例如能降低放大器的增益带宽，重要的概念是在信号通路的某处使用低带宽滤波器以消除脉动影响。

5 本领域的技术人员从上文描述将意识到，采样并联 MOSFET 中的 R_{DS} 电流的图 5 所示的实现是有利的，因为当 V_{IN} 与 V_{OUT} 比很大时，其占空比很大。然而，在其他应用中，例如当 V_{IN} 与 V_{OUT} 比更小的情况下，串联 MOSFET 将具有比并联 MOSFET 更长的占空比，以及将更方便地采样其 R_{DS-ON} 电压。

10 本领域的技术人员将进一步意识到可以由主控制器 218（见图 2）使用由放大器 518 提供的电流信息信号以执行电压配置或输出具有压降（降低具有更高 I_{OUT} 的 V_{OUT} 以具有方波型瞬变响应来完全地使用用于过冲和下冲的调节窗），或执行过电流保护。换句话说，精确输出电流信息的可用性提供许多好处。

15 图 6 表示能用在多相位转换器系统中以提供改进的电流共用的电路。在这里，输入 PWM 信号耦合到包括占空比微调电路 602 和传统的门驱动单元 603 的修改的门驱动电路 600。以任何适当或所需方式来构成占空比微调器 602 以有选择地延迟输入 PWM 信号的前沿，因而缩短串联 MOSFET 的导通时间。由在来自电流共用控制电路 606 的线
20 路 604 上提供的控制输入来确定延迟时间。

电流共用控制电路 606 的一个优选实现由接收表示用于转换器级的平均电流输出值的端 610 处的第一输入的电流共用放大器 608 和通过求和电阻器 614，连接到端 610 的第二输入端 612 组成。在多相位系统的其他转换器组件的每一个中，也提供类似的电路配置。

25 最佳实现是将具有包括如图 6 所示的驱动器 IC 的转换器级的 C-sense 电路，诸如图 5 所示的 500 集成在单个 MCM 中，从而获得如上所述的零件-零件参数差和环境变化的降低灵敏度的优点。然而，应理解到能采用其他电流读出电路，甚至采用与输出电感器串联的电阻器的损耗测量方法。

30 放大器输入 612 以及相当于输入 612 的其他转换器组件的每一个中的相应的放大器输入连接到 I-share 总线 618。在所示的电路结构中，

在所有组件中的求和电阻器（相当于图 6 所示的电阻器 614）共同用来提供 I-share618 总线上的信号，表示在各个转换器级中测量的电流的平均值。

因此，在图 6 所示的结构中，放大器 608 放大表示输入 610 处、
5 用于组件的实际测量电感器电流电平的信号和表示所有转换器级中的电感器电流的平均值的 I-share 总线 618 上的信号间的差值。能由组件中的占空比微调电路使用反映传播延迟、 R_{DS-ON} 和其他级间参数变化的这一差值来微调占空比以将流过组件的电流平衡到每个位输出的平均值。

10 作为上文的变形，能通过延长每个组件的 PWM 的后沿，有选择地增加占空比来校正电流不平衡。

也可以使用 I-share 总线 618 上的电压来提供反馈信号 V_{FB} ，提供为误差放大器 226（见图 2）的一个输入。在图 6 所示的结构中，I-share 总线电压与 I_{OUT}/N 成比例，其中 I_{OUT} 是输出电流以及 N 是转换器级的
15 数量。

也可以用上述的各种方法结合使用图 5 所示的电流读出电路 500 的 C-sense 输出来利用 I-share 总线电压。

在第二实施例中，电阻器 614 以及其他转换器级的每一个中的相应的电阻器可以用二极管 620 代替，如图 6A 所示。在这种配置中，二
20 极管充当 AND 电路，在控制 I-share 总线 618 的各个转换器级中，具有电流读出信号的最低值。因此，相当于最低值的信号将出现在 I-share618 总线上，作为每个求和/隔离放大器，诸如放大器 608 的输入，以及每个求和/隔离的输出将使得各个占空比微调电路降低占空比，因此，降低用于所有级的输出电流以匹配最低电流级的输出电流。

25 作为另一变形，能使二极管 620 和其他 I-share 控制电路中的相应的二极管与图 6A 所示的方向相反。在那个情况下，二极管共同充当具有控制 I-share 总线 618 的各个转换器级中，电流离信号的最高值的 OR 电路。因此，在其他 I-share 控制的每一个的输出处存在不同信号。在那种情况下，各个占空比微调电路将操作以增加占空比，因此，增加
30 用于那些级的输出电流以匹配最高电流级的输出电流。

作为应用于图 6 和 6A 所示的拓扑结构的另一变形，相当于占空比

5 微调器 602 的所有占空比微调器可以实现为形成为与驱动器 IC 分开的分立 IC 的单独的占空比微凋控制器，或甚至可以是主 PWM 控制器的一部分。同样地，相当于电流共用控制电路 606 的电流共用控制电路也可以实现形成为与驱动器 IC 分开的分立 IC 的单独的占空比微凋控制器，或甚至可以是主 PWM 控制器的一部分。

10 再参考图 5，使用类似的原理，也可以补偿多相位系统的转换器级间的功率损耗变化。为实现此目的，可以使用，通过根据第 I 级的并联 MOSFET 的 R_{DS-I} 的实际值和用于所采用的、例如由历史产品测试数据统计确定的类型的并联 MOSFETS 的 R_{DS-ON} 值的平均值 R_{AV} 间的差值，设置电阻器 55 的值以及放大器的跨导增益，微调每个级中的电流读出放大器，诸如图 5 所示的放大器 518 的增益的方案，由此通过使用改变电流读出增益，改变电流分布来平衡功率。

根据本发明的这一方面，可以采用几个可能的算法来实现功率平衡。一个最佳算法能利用下述关系：

$$15 \quad A_I = \left(1 + \frac{(R_{DS-I} - R_{AV})}{2R_{AV}}\right) * A_0 \quad (1)$$

20 其中， A_I 是用于第 I 级组件的放大器增益，以及 A_0 是电流读出增益的额定值（设计值）。使用这一方法，将使相当于图 5 的放大器 518 的电流读出放大器的输出信号在所有组件中相同，但为根据方程式 (1) 实现此目的，每个组件中的电流读出放大器将必须显示出可变增益，以及对这个电流读出放大器来说，具有最大增益的组件将具有最低实际电流。

25 更精确地说，电流偏离平均值的百分比是 R_{DS} 偏离 R_D 平均值的一半。例如，具有高于平均值的 $10\%R_{DS}$ 的组件需要具有高于额定值 5% 的增益，因此，电流将小于平均值 5%。这将为所有组件提供相同的功率 (I^2R_{DS}) 损耗。

30 再参考图 5，通过将预定校准电流（例如 1amp）输入到每级的并联 MOSFET，在测试期间，能实现根据上述算法的功率损耗平衡校准。通过测量 MOSFET 两端的降压，能获得并联 MOSFET 的 R_{DS-ON} 值。然后基于上述方程式 (1)，以及测量的 R_{DS-ON} 值，能计算这一级的所有增益，以及调整图 5 的增益电阻器 522 直到在 Csense 节点获得期望

输出电压。

如本领域的技术人员将意识到，根据通过使用转换器组件中的可变电流读出增益，改变电流分布平衡功率的基本原理，在转换器级中能采用其他算法来提供平衡的功率损耗。

- 5 再参考图 1，现在描述在负载转变期间，用于改进同步降压转换器级的瞬变性能的技术。如所公知的，负载升压，即电流需求增加易于驱动输出电压下降，这通过增加用于串联 MOSFET102 的导通时间，以及减少并联 MOSFET108 的截止时间来补偿。

相反地，负载降压，即电流需求减少易于驱动输出电压升高，以及这通过减少串联 MOSFET102 的导通时间以及增加用于并联 MOSFET108 的截止时间来补偿。

从图 1，例如，如果 V_{IN} 为 12 伏，以及 V_{OUT} 为 1.0V，很显然，当导通串联 MOSFET102 以及截止并联 MOSFET108 来增加通过电感器 112 的电流，电感器 112 两端的电压将是 $V_{IN}-V_{OUT}=11V$ ，这驱动电感器 15 器电流上升。当串联 MOSFET102 截止以及并联 MOSFET108 导通时，电感器 112 两端的电压将应用 $-V_{OUT}=-1V$ ，这将驱动电感器电流下压。在稳态操作中，电流上升部分将与电感器 112 内的电流下降部分相同，而用于电流的 D.C.内容将与输出电流相同。在负载降压时，电感器电流将高于输出电流以便电流差将流入输出电电容器 114 以便产生输出 20 电压过冲。该过冲将不停止，直到电感器电流下降到降低的输出负载电流水平为止。电流耗散的速率将影响过冲有多大，但它是电感器两端的负电压确定的。

因为过冲与输出电容成反比，通常使用大且昂贵的输出电容器来降低过冲。为避免此现象，根据本发明，发现通过在降压期间，完全 25 禁止并联 MOSFET108 来更快速地使电感器中的能量放电。因此，电流将流过 MOSFET108 的本体二极管，以及并联 Shottky 二极管 118，而不是通过 MOSFET108 的沟道，就像 MOSFET 导通一样。

这很有利，因为本体二极管和 Shottky 二极管 118 两端的电压能显著地高于导电 MOSFET 的沟道两端的电压，允许电感器电流更快速地 30 耗散。在 12V 和预定 1.0V 输出的例子中，如果本体二极管和 Shottky 二极管的电压降为约 0.7V(典型值)，在该例子中，电感器电压为 V_{OUT} ，

或 1V。通过在负载降压期间禁止的 MOSFET108，该电压将增加到 $V_{OUT}+V_{DIODE}=1+0.7=1.7V$ ，增加了 70%，以及以快于传统方法 41% 的速率减少电感器电流。因此，通过二极管，代替传送到输出电容器以产生电压过冲来吸收电感器能量的 41%。

5 为实现本发明的这一方面，能修改门驱动电路以便当用于串联 MOSFET 的占空比下降到零（如由监视 PWM 信号确定的）时，截止两个 MOSFETS。在单个相位转换器的情况下，用于实现此的最佳电路如图 7 所示，但其他适当的实现也是可能的，如根据上述描述，对本领域的技术人员来说显而易见的。

10 如图 7 所示，修改的转换器 700 包括零百分比占空比检测器 702，用来提供表示要求串联 MOSFET704 在整个开关中，保持截止的输出信号。如果输出电压高于调节点，例如，由于由如上所述的负载下降导致的过冲，这将发生。

15 从通过将误差电压 V_E 与具有固定峰值和谷值的三角形斜坡进行比较，生成 PWM124 的输出的图 1 的描述可以想到，高于斜坡的峰值的 V_E 值将要求 100% 占空比，以及低于斜坡的谷值的 V_E 值将要求 0% 占空比。因此，零占空比检测电路 701 能是连接到误差放大器 706 的输出以便检测 V_E 是否低于固定斜坡谷值的电路。

20 来自零占空比检测器 702 的输出信号连接 AND 门 708 的一个输入。通过用于串联 MOSFET704 的选通信号，通过反相器 710 提供第二输入。AND 电路 709 的输出驱动旁路 MOSFET712 的栅极，由此，使两个 MOSFETS 截止以及当串联 MOSFET 的占空比为零时，电感器电流能通过旁路 MOSFET712 的本身二极管耗散。

25 图 1 和 7 示例说明整个功能单相位控制器，很容易获得误差电压 V_E 。在图 2 所示的多相位系统中， V_E 可以不到达每个转换器组件。在那种情况下，通过由主控制器 218（见图 2）提供专用输出，能生成用于旁路 MOSFETS 的单独的禁用信号。用于检测零占空比状态的这种实现或其等效电路根据在此公开的内容，对本领域的技术人员来将是显而易见的。

30 尽管根据特定的实施例描述了本发明，对本领域的技术人员来说许多其他变形和改进以及其他用途变得显而易见。因此，意图是本发

明不受在此特别公开的内容限定，而是由附加的权利要求书表示其整个范围。

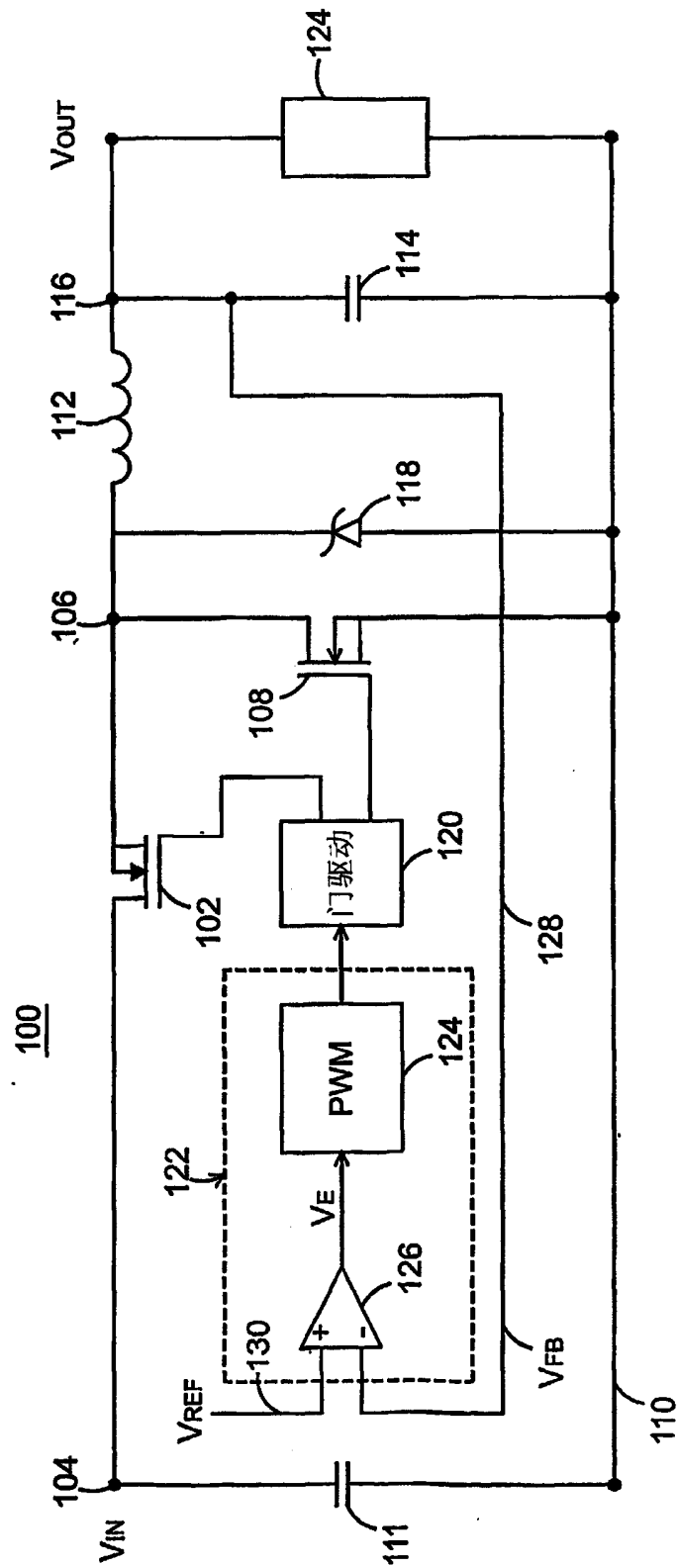


图 1

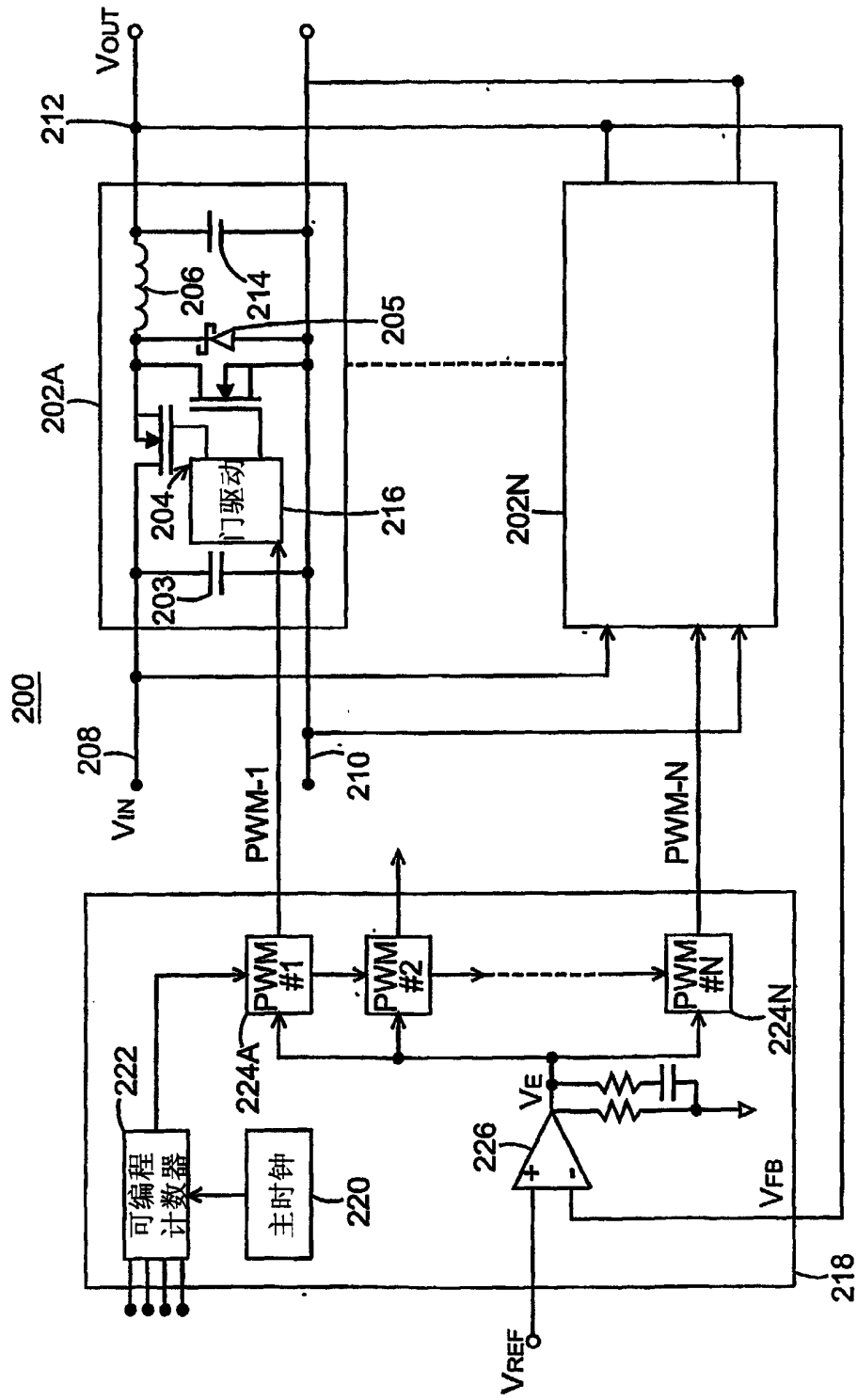


图 2

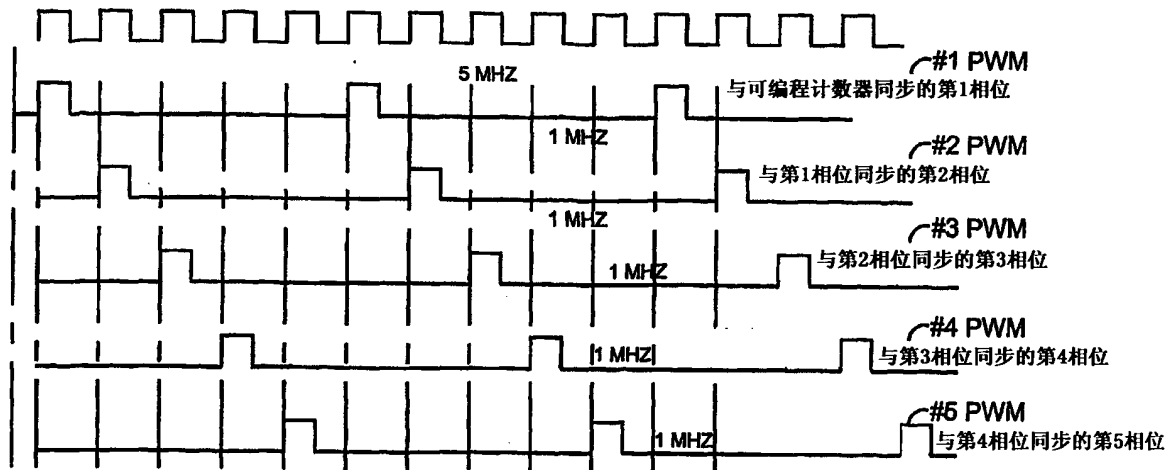


图 3

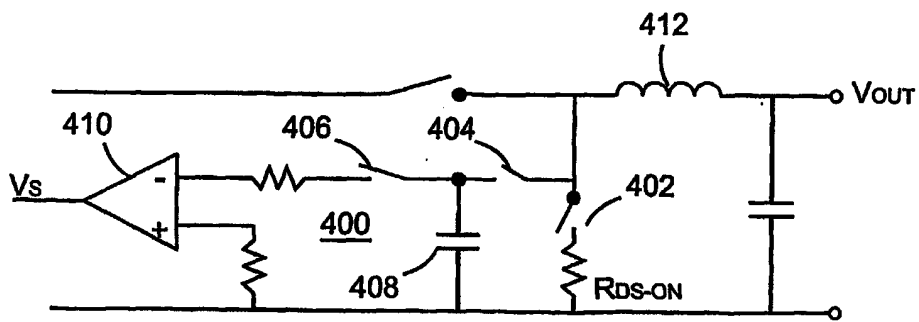


图 4

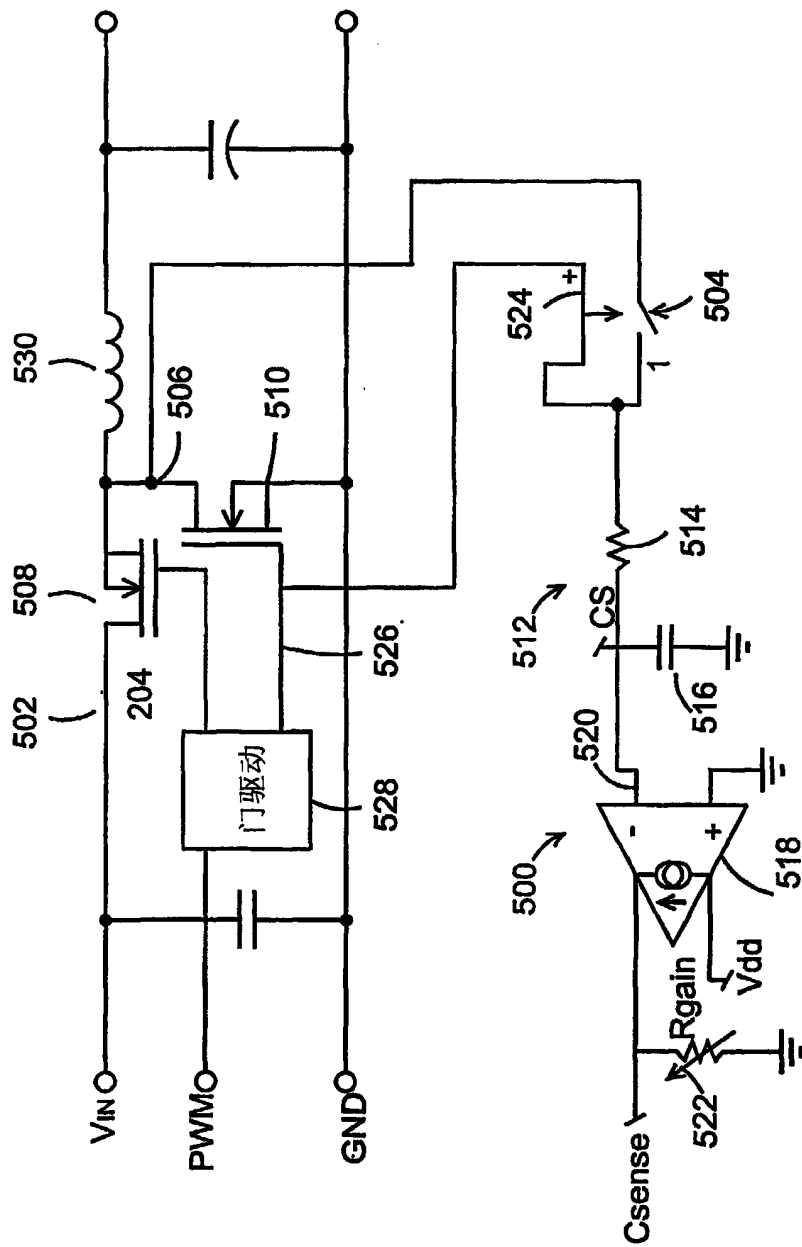


图 5

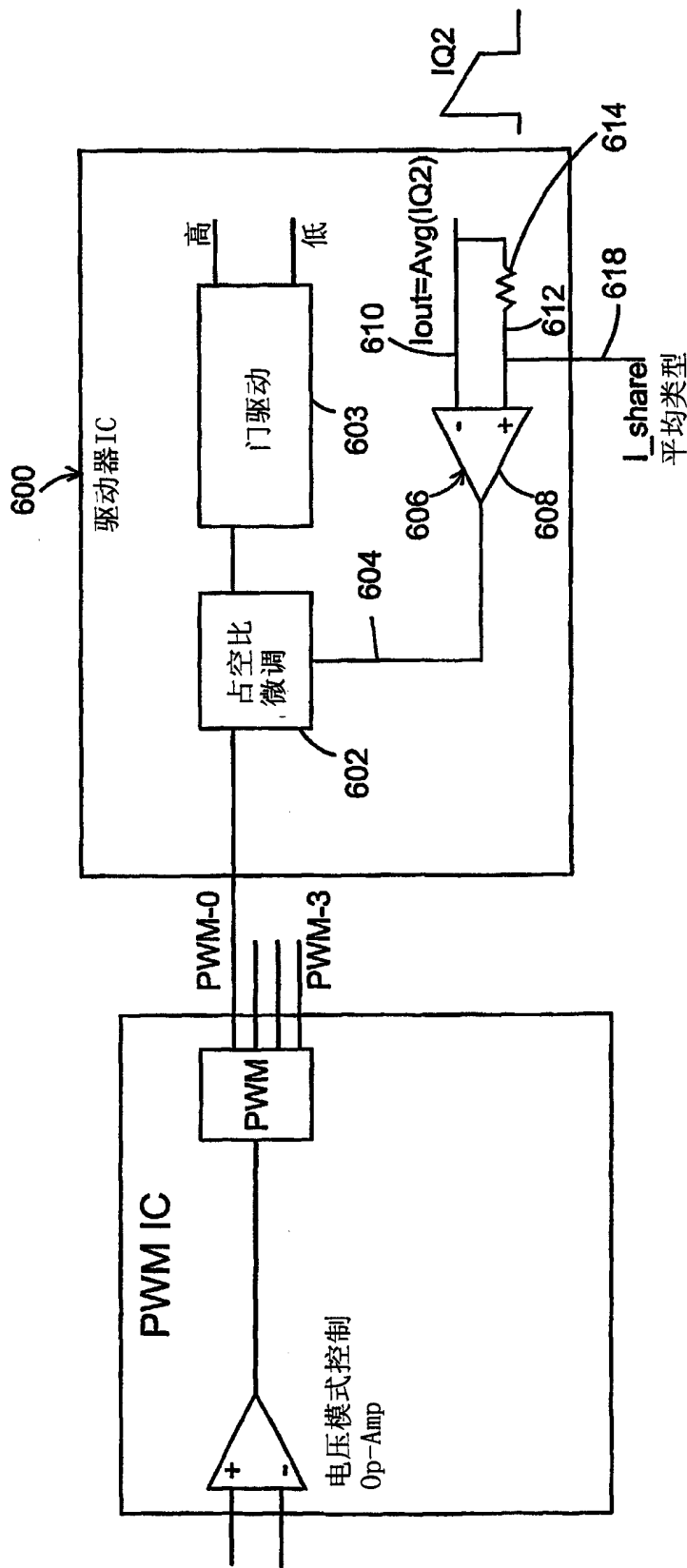


图 6

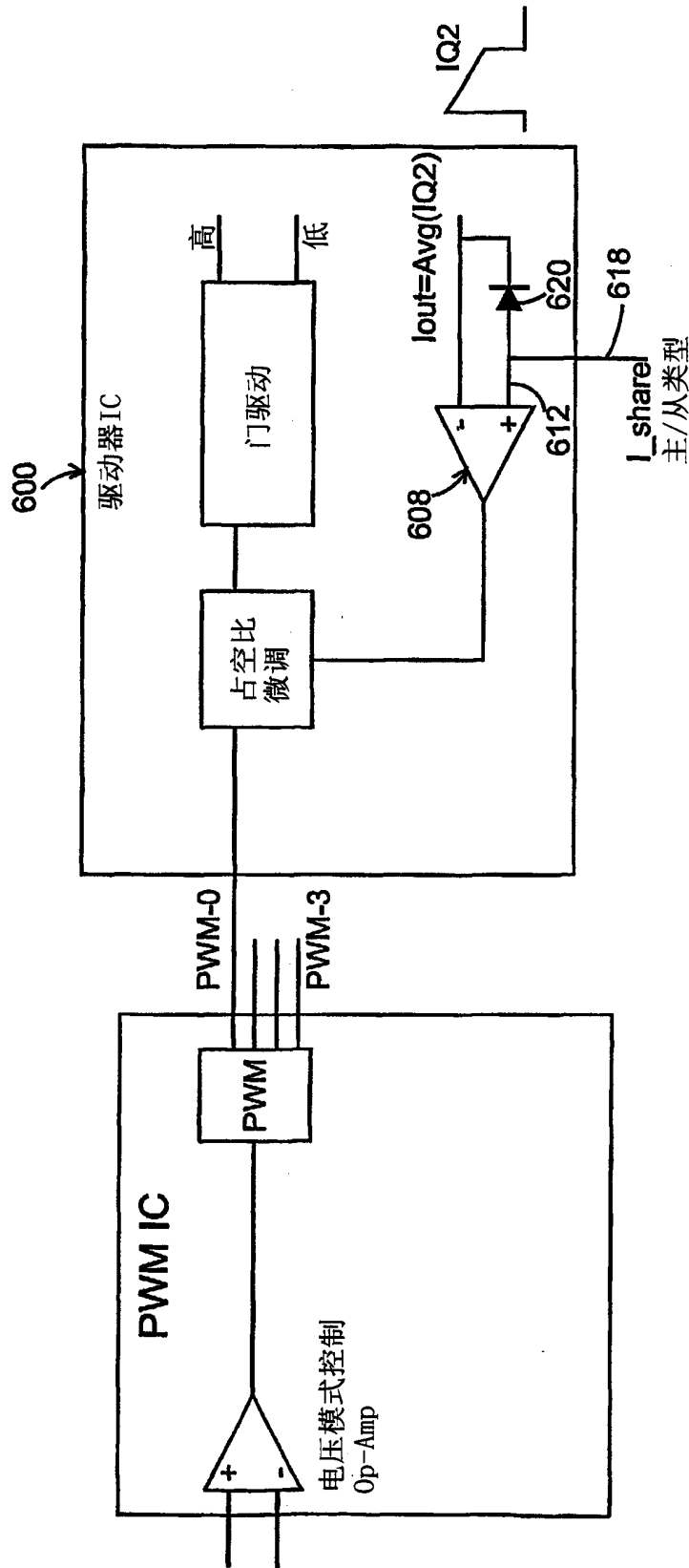


图 6A

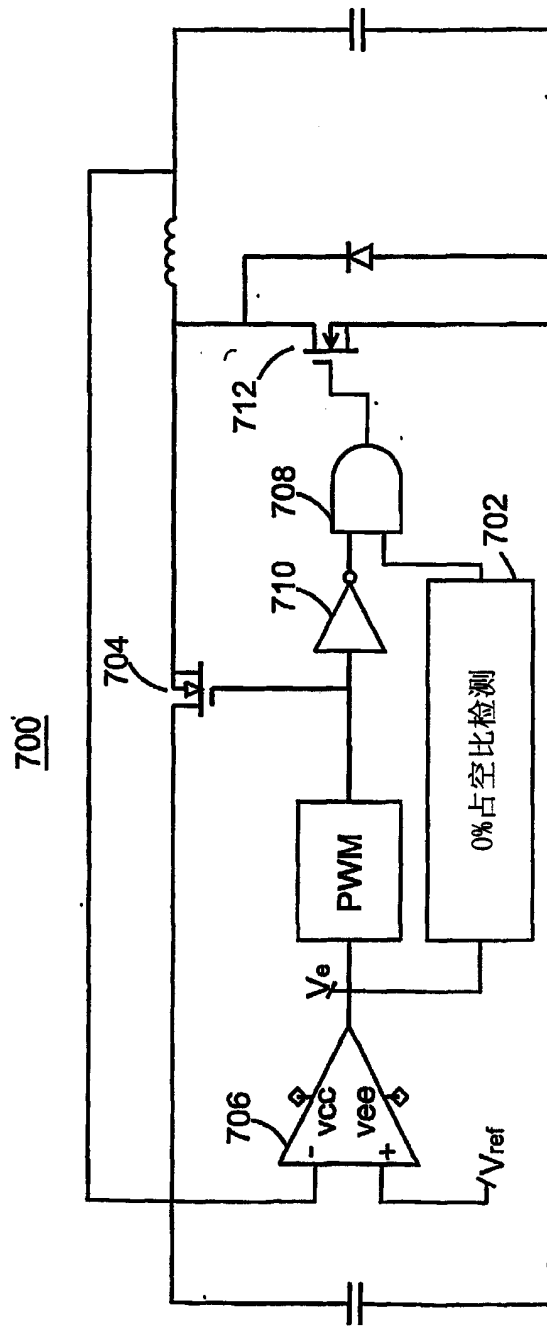


图 7