

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年9月6日(06.09.2024)



(10) 国際公開番号
WO 2024/180751 A1

(51) 国際特許分類:
G01R 15/18 (2006.01) **G01R 19/00** (2006.01)

(21) 国際出願番号: PCT/JP2023/007734

(22) 国際出願日: 2023年3月2日(02.03.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: スミダコーポレーション株式会社
(**SUMIDA CORPORATION**) [JP/JP]; 〒1040042
東京都中央区入船三丁目7番2号KDX銀
座イーストビル7階 Tokyo (JP).

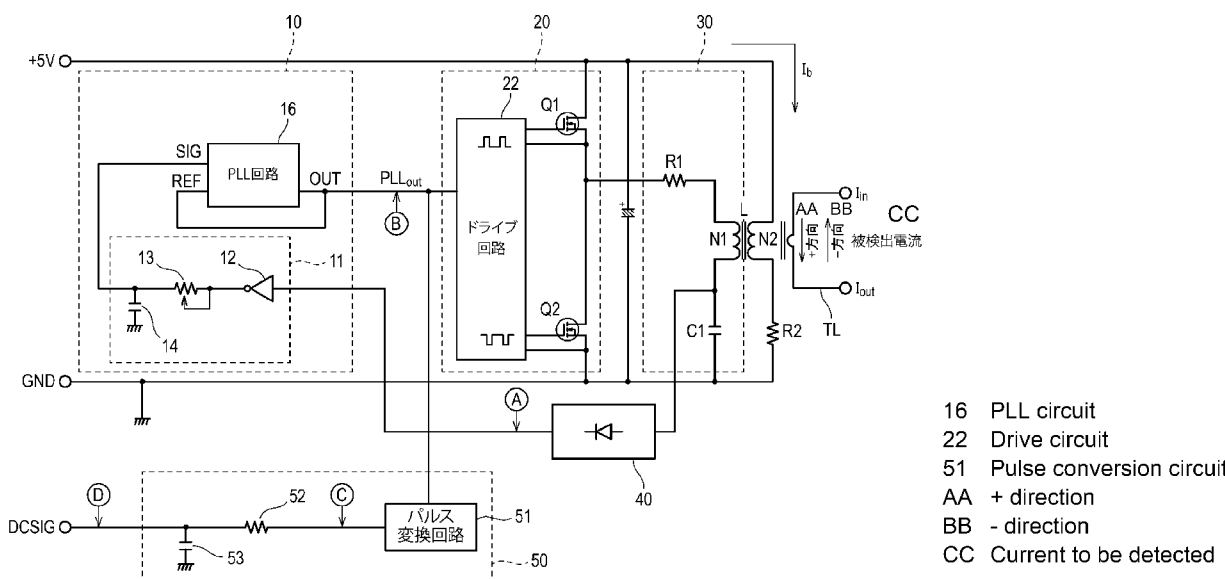
(72) 発明者: 宮崎 弘行 (**MIYAZAKI, Hiroyuki**);
〒9811226 宮城県名取市植松字宮島3-1-1
スミダ電機株式会社内 Miyagi (JP).

(74) 代理人: 右田 俊介 (**MIGITA, Shunsuke**);
〒1020074 東京都千代田区九段南3-7-14
VORT九段10F ソナーレ特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR,

(54) Title: CURRENT SENSOR CIRCUIT

(54) 発明の名称: 電流センサ回路



(57) **Abstract:** A current sensor circuit (1) comprises: a detection coil (N1) configured such that the inductance thereof changes by a direct current; a resonant capacitor (C1); a phase adjustment circuit (10) that receives a feedback signal from the resonant capacitor and outputs a drive signal; a switching circuit (20) that includes a plurality of switching elements (Q1, Q2) for forming a half-bridge circuit or a full-bridge circuit, and that causes the plurality of switching elements to perform a switching operation in accordance with the pulse period of the drive signal, thereby supplying an alternating-current signal to the detection coil and the resonant capacitor; a signal conversion circuit (40) that converts the drive signal output from the phase adjustment circuit into a detection signal indicating a change in the direct current; and a detection terminal (DCSIG) that outputs the detection signal to the outside.



LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

(57) 要約：電流センサ回路（１）は、直流電流でインダクタンスが変化するよう構成された検出コイル（N １）と、共振コンデンサ（C １）と、共振コンデンサからの帰還信号を受けドライブ信号を出力する位相調整回路（１０）と、ハーフブリッジ回路又はフルブリッジ回路を形成する複数のスイッチング素子（Q １、Q ２）を含み、ドライブ信号のパルス周期に応じて当該複数のスイッチング素子をスイッチング動作させることにより検出コイル及び共振コンデンサに交流信号を供給するスイッチング回路（２０）と、位相調整回路から出力されるドライブ信号を直流電流の変化を示す検出信号に変換する信号変換回路（４０）と、検出信号を外部に出力する検出端子（DC S I G）と、を備える。

明 細 書

発明の名称 : 電流センサ回路

技術分野

[0001] 本発明は、直流電流を検出する電流センサ回路に関する。

背景技術

[0002] 直流電流を非接触で検出する電流センサとしてはホール素子を用いた電流センサが存在するが、電流の検出信号にノイズが重畳した場合、正確に電流検出ができないという問題がある。

下記特許文献1には、ホール素子を使用せずに被検出電流の向きを測定可能な電流センサが開示されている。この電流センサは、被検出電流による磁束を通すための磁性体コアと、磁性体コアに巻回された巻線を含む共振回路と、その共振回路に対して所定の周波数の信号を印加する発振器と、その共振回路に接続され、被検出電流の向きに応じて変化する共振回路の特性変化に基づいて被検出電流の向きに対応する電気信号を出力する出力回路と、磁性体コアに磁界バイアスを印加する磁界バイアス部とを備える。

先行技術文献

特許文献

[0003] 特許文献1：特開2012-37508号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上述の電流センサは、電流の検出精度に関しては改善の余地が残る。

本発明は、ノイズの影響を抑え高精度に直流電流を検出可能な電流センサ回路技術を提供する。

課題を解決するための手段

[0005] 本発明によれば、被検出導線に流れる直流電流を検出可能な電流センサ回路であって、前記直流電流でインダクタンスが変化するよう構成された検出

コイルと、前記検出コイルと共に直列共振回路を構成する共振コンデンサと、前記共振コンデンサからの帰還信号を受け、ドライブ信号を出力する位相調整回路と、ハーフブリッジ回路又はフルブリッジ回路を形成する複数のスイッチング素子を含み、前記ドライブ信号のパルス周期に応じて該複数のスイッチング素子をスイッチング動作させることにより前記検出コイル及び前記共振コンデンサに交流信号を供給するスイッチング回路と、前記位相調整回路から出力される前記ドライブ信号を前記直流電流の変化を示す検出信号に変換する信号変換回路と、前記検出信号を外部に出力する検出端子と、を備え、前記位相調整回路は、前記帰還信号と前記ドライブ信号との位相差に応じて、前記検出コイル及び前記共振コイルに流れる前記交流信号の周波数が前記検出コイルのインダクタンス変化に応じて変化した前記直列共振回路の共振周波数に追従するように、前記ドライブ信号のパルス周期を設定する電流センサ回路が提供される。

発明の効果

[0006] 上記態様によれば、ノイズの影響を抑え高精度に直流電流を検出可能な電流センサ回路技術を提供することができる。

図面の簡単な説明

[0007] [図1]本実施形態における電流センサ回路の回路図である。

[図2]本実施形態における検出コイルの構成例を概念的に示す図である。

[図3]パルス変換回路の回路図の一例である。

[図4]検出コイルのインダクタンス変化とドライブ信号のパルス周波数変化と直流バイアス電流との関係を示すグラフである。

[図5]本実施形態における電流センサ回路のA点、B点、C点及びD点での信号波形を示す図である。

[図6]変形例における検出コイルの構成を概念的に示す図である。

[図7]変形例における電流センサ回路の回路図である。

発明を実施するための形態

[0008] 以下、本発明の実施形態について説明する。なお、以下に挙げる実施形態

は例示であり、本発明は以下の実施形態の構成のみに限定されるものではない。

[0009] 〔回路構成〕

図 1 は、本実施形態における電流センサ回路 1 の回路図である。

電流センサ回路 1 は、位相調整回路 10、スイッチング回路 20、検出回路 30、帰還整流回路 40、信号変換回路 50、検出端子 60、磁界バイアス部等を有している。

[0010] 検出回路 30 は、直列接続された抵抗素子 R 1、検出コイル N 1 及び共振コンデンサ C 1 により構成されている。このため、検出回路 30 は、共振周波数の交流信号が流れることにより直列共振回路となる。

検出コイル N 1 は、被測定系の被検出導線に直流電流（被検出電流と表記する場合もある）が流れることでそのインダクタンスが変化するように構成されている。

[0011] 図 2 は、本実施形態における検出コイル N 1 の構成例を概念的に示す図である。

図 2 に示されるように、検出コイル N 1 の巻線は被検出導線 T L が挿通された磁気コア 32 に巻回されている。このような構成により、被検出導線 T L に直流電流 I が流れることでその被検出導線 T L の周囲に発生した磁界によって磁気コア 32 内の磁束が変化し、この磁束の変化に伴い磁気コア 32 に巻線が巻回されている検出コイル N 1 のインダクタンスが変化する。

[0012] 磁気コア 32 は、このような作用を奏するのであれば、フェライト材、電磁鋼板等のようにその材料は限定されない。

また、図 2 に例示される磁気コア 32 は、トロイダルコアと呼ばれる環状のコアであり、その中心に被検出導線 T L が挿通されているが、上述のような作用を奏するのであれば、このような構成も限定されない。

[0013] 更に、磁気コア 32 にはバイアス用コイル N 2 の巻線も巻回されている。バイアス用コイル N 2 は、磁界バイアス部を構成しており、磁気コア 32 に対して磁気飽和領域に到達させ得る磁界バイアスを印加する。磁界バイアス

部の詳細については後述する。

被検出電流 I がバイアス用コイル N_2 に流れる直流バイアス電流 I_b によって生じる磁気コア 32 内の磁束と同方向（重なり合う方向）の磁束を生じさせる向きに流れる場合には、検出コイル N_1 のインダクタンスは小さくなるのに対して、被検出電流 I がバイアス用コイル N_2 に流れる直流バイアス電流 I_b によって生じる磁気コア 32 内の磁束と逆方向（打消し合う方向）の磁束を生じさせる向きに流れる場合には、検出コイル N_1 のインダクタンスは大きくなる。

本実施形態では、検出コイル N_1 のインダクタンスが小さくなる被検出電流 I の向きを正の向き（ $+I$ ）とし、検出コイル N_1 のインダクタンスが大きくなる被検出電流 I の向きを負の向き（ $-I$ ）とする。

[0014] スイッチング回路 20 は、ドライブ回路 22、二つのトランジスタ Q_1 及び Q_2 等を含む。

本実施形態におけるトランジスタ Q_1 及び Q_2 は、FET（Field Effect Transistor）であり、スイッチング素子と表記できる。

図 1 の例においてトランジスタ Q_1 及び Q_2 は、Nチャンネル型の MOSFET（Metal Oxide Semiconductor Field Effect Transistor）であり、ハーフブリッジ回路を形成している。そして、トランジスタ Q_2 のソースドレイン間に検出回路 30 が接続されている。

[0015] ドライブ回路 22 は、トランジスタ Q_1 及び Q_2 のゲートソース電圧（以降、 V_{GS} 電圧と表記する場合もある）を印加可能にトランジスタ Q_1 及び Q_2 に接続されている。

ドライブ回路 22 は、トランジスタ Q_1 及びトランジスタ Q_2 に対して交互に閾値電圧を超える V_{GS} 電圧を印加することで、トランジスタ Q_1 及びトランジスタ Q_2 のオンオフ状態を交互にスイッチングさせる（スイッチング動作させる）。このとき、ドライブ回路 22 は、位相調整回路 10 からのドライブ信号のパルス周期に合わせてトランジスタ Q_1 及び Q_2 のオンオフ状態をスイッチングさせる。これにより、検出回路 30 には、位相調整回路 1

0からのドライブ信号の周期に対応する周波数の交流信号が流れる。詳細は後述するが、位相調整回路10からのドライブ信号のパルス周期は、検出回路30に共振周波数の交流信号が流れるように制御される。

[0016] 帰還整流回路40は、検出回路30からの帰還信号を半波整流する回路である。具体的には、帰還整流回路40は、共振コンデンサC1にかかる交流電圧波形を半波整流し、半波整流された電圧波形を位相調整回路10に送る。

[0017] 位相調整回路10は、検出回路30からの帰還信号を受け、ドライブ信号を出力する。具体的には、位相調整回路10は、共振コンデンサC1にかかる交流電圧波形が半波整流された信号（帰還信号）とドライブ信号との位相差に応じて、検出回路30に流れる交流信号の周波数が検出回路30（直列共振回路）の共振周波数に追従するように、出力するドライブ信号のパルス周期を設定する。

[0018] 位相調整回路10は、帰還パルス生成回路11、PLL（Phase Locked Loop）回路16等を有している。

帰還パルス生成回路11は、NOT回路12、可変抵抗素子13、コンデンサ14等を含む。NOT回路12は、帰還整流回路40からの半波整流波形を閾値電圧でパルス波形に変換し、可変抵抗素子13及びコンデンサ14で形成されるRCフィルタがそのパルス波形の成形時のずれを補正する。このようにして帰還整流回路40からの半波整流波形から帰還パルス生成回路11で変換された帰還パルス信号（SIGパルス）がPLL回路16に送られる。

[0019] PLL回路16は、帰還パルス生成回路11から送られる帰還パルス信号（SIGパルス）とドライブ信号（REFパルス）との位相を比較して、その位相差がなくなるように出力信号であるドライブ信号（PLLout）のパルス周期を調整する。PLL回路16は、既知のシングルループ型のPLL回路の構成を有していればよく、例えば、分周器、位相比較器、フィルタ、電圧制御発振器（VCO（Voltage Controlled Oscillator））等から構成

される。PLL回路16から出力されるドライブ信号は、スイッチング回路20及び信号変換回路50にそれぞれ送られる一方で、ループして参照信号(REFパルス)としても利用される。

[0020] 信号変換回路50は、位相調整回路10から出力されるドライブ信号を被検出導線TLに流れる直流電流の変化を示す検出信号に変換する。この検出信号は検出端子DCSIGから外部に出力される。

信号変換回路50は、パルス変換回路51、抵抗素子52、コンデンサ53等を含む。パルス変換回路51は、位相調整回路10から出力されるドライブ信号をパルス周波数変調(PFM(Pulse Frequency Modulation))信号に変換する。抵抗素子52及びコンデンサ53は、RCフィルタを形成し、パルス変換回路51から出力されるPFM信号を平滑化することで電圧レベル波形とする。この電圧レベル波形が被検出導線TLに流れる直流電流の変化を示す検出信号となる。

[0021] 図3は、パルス変換回路51の回路図の一例である。

図3の例においてパルス変換回路51は、抵抗素子511、コンデンサ512、NOT回路513、AND回路514等から構成される単安定マルチバイブレータ回路である。パルス変換回路51では、入力されたドライブ信号のパルスの立ち上がりタイミングが抵抗素子511とコンデンサ512とによりずらされNOT回路513で反転された信号と、入力されたドライブ信号とが、AND回路514に入力されることで、パルス幅が一定でデューティ比が当該ドライブ信号のパルス周期に比例変化するPFM信号が出力される。

但し、パルス変換回路51の構成は、図3に示される構成例に限定されず、他の構成を有する単安定マルチバイブレータ回路であってもよい。

[0022] 磁界バイアス部は、上述したバイアス用コイルN2(図2参照)及びこのバイアス用コイルN2に定電流を導通させる直流電源(図示せず)を含む。この直流電源は、磁気コア32に巻線が巻回されているバイアス用コイルN2に直流電力(図1の例では+5V)を供給することで磁気コア32に磁界

バイアスを印加して磁気飽和領域に到達させる。これにより、同じ磁気コア 32 に巻線が巻回されている検出コイル N1 のインダクタンス特性においてインダクタンスが直線的に変化する領域に移行することになる。

[0023] 図4は、検出コイル N1 のインダクタンス変化とドライブ信号のパルス周波数変化と直流バイアス電流 I_b との関係を示すグラフである。図4の横軸は被検出電流 I を示し、図4の縦軸はドライブ信号のパルス周波数（パルス周期の逆数）を示す。

図2で例示される構成により被検出電流 I によって検出コイル N1 のインダクタンスが変化する。図4に示されるように、正の向きの被検出電流 I が大きくなると、検出コイル N1 のインダクタンスは小さくなり、負の向きの被検出電流 I が大きくなると、検出コイル N1 のインダクタンスは大きくなる。そして、検出コイル N1 のインダクタンスが小さくなると、検出回路 30 の共振周波数は高くなることから、これに追従してドライブ信号のパルス周波数も高くなる（パルス周期が短くなる）。また、検出コイル N1 のインダクタンスが大きくなると、検出回路 30 の共振周波数は低くなることから、これに追従してドライブ信号のパルス周波数も低くなる（パルス周期が長くなる）。

[0024] 一方で、検出コイル N1 のインダクタンス変化は完全な線形変化とはならない。そのため、本実施形態では、検出コイル N1 と共に磁気コア 32 にバイアス用コイル N2 の巻線を巻回し、バイアス用コイル N2 に直流バイアス電流を流すことで、検出コイル N1 のインダクタンス特性における非線形領域をキャンセルして線形領域に移行させている。

このため磁界バイアス部の直流電源の出力は、被検出電流 I の測定可能範囲（ $-I_{max}$ から $+I_{max}$ の範囲）内において検出コイル N1 のインダクタンスが線形領域で変化し、かつ被検出電流 I が流れていない（ゼロアンペア）ときの検出コイル N1 のインダクタンス値がその線形変化領域の中央値となるように設定される。

[0025] [動作]

次に、図5を用いて、上述のような回路構成を有する電流センサ回路1の動作を説明する。図5は、本実施形態における電流センサ回路1のA点、B点、C点及びD点での信号波形を示す図である。A点、B点、C点及びD点の各位置は、図1に示されるとおりである。また、図5(a)は、被検出電流Iが流れていないとき(0(A)のとき)の信号波形を示し、図5(b)は、被検出電流Iが+10(A)のときの信号波形を示し、図5(c)は、被検出電流Iが-10(A)のときの信号波形を示している。

[0026] 被検出導線TLに電流が流れていないとき(図5(a))、検出回路30が共振状態となるように、位相調整回路10から出力されるドライブ信号のパルス周期に従って、スイッチング回路20によるトランジスタQ1及びQ2のスイッチング動作が行われている。

このとき検出回路30の共振コンデンサC1にかかる交流電圧波形(基幹信号)は共振周波数波形となっており、この波形信号が帰還整流回路40により半波整流される。図5(a)のA点波形が帰還整流回路40から出力される半波整流波形である。

[0027] このような基幹信号(半波整流波形)は、位相調整回路10の帰還パルス生成回路11において閾値電圧でパルス波形に変換され更にずれ補正が行われて、帰還パルス信号としてPLL回路16に送られる。PLL回路16では、この帰還パルス信号とドライブ信号との位相を比較して、その位相差がなくなるように出力信号であるドライブ信号(PLLout)のパルス周期が調整される。図5(a)のB点波形が位相調整回路10から出力されるドライブ信号の波形である。

このとき被検出導線TLに電流が流れていないことから基本的には当該位相差はなく、ドライブ信号のパルス周期は検出回路30の共振周波数に対応するように維持される。

[0028] 当該ドライブ信号は、スイッチング回路20に送られると共に信号変換回路50にも送られ、パルス変換回路51においてPFM信号に変換される。図5(a)のC点波形がこのPFM信号波形である。

このP F M信号は、信号変換回路5 0における抵抗素子5 2及びコンデンサ5 3のR Cフィルタで平滑化されて電圧レベル波形とされ、検出端子D C S I Gから外部に出力可能とされる。図5 (a)のD点波形がこの電圧レベル波形であり、被検出電流Iが0 (A)であることに対応する電圧レベルを示している。

[0029] 被検出導線T Lに+ 1 0 (A)の被検出電流Iが流れると(図5 (b))、流れていないときに比べて検出コイルN 1のインダクタンスが小さくなる。これにより検出回路3 0では共振周波数が高くなり共振状態から外れる。

結果、位相調整回路1 0のP L L回路1 6で比較される帰還パルス信号とドライブ信号とでは位相差が生じることになり、その位相差を減じるようにP L L回路1 6によりドライブ信号のパルス周期が短くされる(パルス周波数が高く設定される)。図5 (b)のB点波形がこのように調整されたドライブ信号の波形を示している。

このように調整されたドライブ信号のパルス周期に対応するようにスイッチング回路2 0がトランジスタQ 1及びQ 2のスイッチング動作を行うことで、検出回路3 0に流れる交流信号の周波数が、検出コイルN 1のインダクタンスの減少に応じて変化した検出回路3 0の共振周波数に追従する。

[0030] このように調整されたドライブ信号はパルス変換回路5 1においてP F M信号に変換され(図5 (b)のC点波形)、このP F M信号が信号変換回路5 0における抵抗素子5 2及びコンデンサ5 3のR Cフィルタで平滑化されて電圧レベル波形とされる(図5 (b)のD点波形)。この電圧レベル波形は被検出電流Iが+ 1 0 (A)であることに対応する電圧レベルを示している。

[0031] 被検出導線T Lに- 1 0 (A)の被検出電流Iが流れると(図5 (c))、流れていないときに比べて検出コイルN 1のインダクタンスが大きくなる。これにより検出回路3 0では共振周波数が低くなり共振状態から外れる。

結果、位相調整回路1 0のP L L回路1 6で比較される帰還パルス信号とドライブ信号とでは位相差が生じることになり、その位相差を減じるように

PLL回路16によりドライブ信号のパルス周期が長くされる（パルス周波数が低く設定される）。図5（c）のB点波形がこのように調整されたドライブ信号の波形を示している。

このように調整されたドライブ信号のパルス周期に対応するようにスイッチング回路20がトランジスタQ1及びQ2のスイッチング動作を行うことで、検出回路30に流れる交流信号の周波数が、検出コイルN1のインダクタンスの増加に応じて変化した検出回路30の共振周波数に追従する。

[0032] このように調整されたドライブ信号はパルス変換回路51においてPFM信号に変換され（図5（c）のC点波形）、このPFM信号が信号変換回路50における抵抗素子52及びコンデンサ53のRCフィルタで平滑化されて電圧レベル波形とされる（図5（c）のD点波形）。この電圧レベル波形は被検出電流Iが-10（A）であることに対応する電圧レベルを示している。

[0033] このように本実施形態では、被検出電流Iの大きさを検出コイルN1のインダクタンスの変化及び検出回路30の共振周波数の変化で捉えて、この共振周波数を位相調整回路10で追尾してその位相調整回路10から出力されるドライブ信号から検出信号が生成される。

このように本実施形態では、検出回路30の共振周波数に追従するように回路を動作させていることから、外部のノイズ周波数に対する反応を抑制することができる。更に、本実施形態では、パルスデューティーに対応するPFM信号から検出信号を得るようにすることで、耐ノイズ性を向上させている。

従って、本実施形態によれば、ノイズの影響を受け難く、直流電流の検出レベルを高精度に維持することができる。

[0034] また、本実施形態では、検出コイルN1のインダクタンス特性では非線形の変化領域が存在しているところ、検出コイルN1の巻線が巻回されている磁気コア32にバイアス用コイルN2の巻線を巻回して直流バイアス電流I_bを流すことでその非線形の変化領域をキャンセルし、線形変化領域で検出

コイルN 1 のインダクタンスを変化させている。

これにより、被検出電流 I の大きさを高精度に検出することができる。

[0035] また、パルス変換回路 5 1 から出力される P F M 信号は、図 5 の C 点波形として示されているように、ドライブ信号（B 点波形）のパルスの立ち上がりタイミングと同期しつつ、ドライブ信号のパルス周期によらずパルス幅が一定とされた信号となっている。即ち、位相調整回路 1 0 から出力されるドライブ信号は、デューティー比が一定でパルス周期（パルス周波数）に応じてパルス幅が比例する信号となっているのに対して、P F M 信号は、パルス幅が一定でデューティー比がパルス周期（パルス周波数）と比例する信号となっている。

このような P F M 信号に変換することで、平滑化後の信号をパルス周期（パルス周波数）に応じてレベルが上下する信号とすることができ、被検出電流 I の変化を示す検出信号とすることができる。

[0036] [変形例]

上述の実施形態の内容は適宜変形可能である。

例えば、電流センサ回路 1 は、検出コイル N 1 のインダクタンス変化が起きる検出電流レベルにおいて、被検出導線 T L に直流電流が流れたか否か或いは所定電流値を超える直流電流が流れたか否かを検出可能とする場合には、磁気バイアス部を有していなくてもよい。また、信号変換回路 5 0 においても、位相調整回路 1 0 から出力されるドライブ信号を被検出電流の変化を示し得る検出信号に変換することができるのであれば、上述の構成に限定されない。例えば、信号変換回路 5 0 では、P F M 信号に変換することなく、検出信号が生成されてもよい。

[0037] また、上述の実施形態では、磁気バイアス部がバイアス用コイル N 2 及び直流電源を含む例が示されたが、磁気バイアス部がバイアス用磁石を含むようにしてもよい。この場合には、バイアス用コイル N 2 及び直流電源（+ 5 V）は不要となる。

図 6 は、変形例における検出コイル N 1 の構成を概念的に示す図である。

磁気コア 3 2 には検出コイル N 1 の巻線が巻回されておりかつ被検出導線 T L が挿通されている点で上述の実施形態と同様であるが、本変形例では、バイアス用コイル N 2 の巻線がなく、その代わりにバイアス用磁石 B M が磁気コア 3 2 に設けられている。具体的には、本変形例では磁気コア 3 2 は、環状の一部が途切れた C 字状に形成されており、その途切れたギャップにバイアス用磁石 B M がはめ込まれて全体として環状体をなす。

バイアス用磁石 B M は、磁気コア 3 2 に対して磁気飽和領域に到達させ得る磁界バイアスを印加する。即ち、バイアス用磁石 B M は、検出コイル N 1 のインダクタンス特性においてインダクタンスが直線的に変化する領域（線形変化領域）に移行させ得る磁力を有する。

磁気バイアス部がこのような構成を有していたとしても、上述の実施形態と同様の作用効果を得ることができる。

[0038] 図 7 は、変形例における電流センサ回路 1 の回路図である。

図 7 に示されるように、上述のスイッチング回路 2 0 は、フルブリッジ回路を形成する複数のトランジスタ Q 1、Q 2、Q 3 及び Q 4 を有するように変形可能である。

本変形例では、ドライブ回路 2 2 は、トランジスタ Q 1、Q 2、Q 3 及び Q 4 のゲートソース電圧（ V_{GS} 電圧）を印加可能にトランジスタ Q 1、Q 2、Q 3 及び Q 4 に接続される。そして、ドライブ回路 2 2 は、位相調整回路 1 0 からのドライブ信号のパルス周期に応じて、トランジスタ Q 1 及び Q 4 のペアとトランジスタ Q 2 及び Q 3 のペアとに対して交互に閾値電圧を超える V_{GS} 電圧を印加することで、トランジスタ Q 1 及び Q 4 のペアとトランジスタ Q 2 及び Q 3 のペアとのオンオフ状態を交互にスイッチングさせる（スイッチング動作させる）。

これにより、上述の実施形態と同様に、検出回路 3 0 には、位相調整回路 1 0 からのドライブ信号のパルス周期に対応する周波数の交流信号を流すことができる。

[0039] 上述の実施形態及び変形例の一部又は全部は、次のようにも特定され得る

。但し、上述の実施形態及び変形例が以下の記載に制限されるものではない。
。

[0040] < 1 >

被検出導線に流れる直流電流を検出可能な電流センサ回路であって、
前記直流電流でインダクタンスが変化するように構成された検出コイルと、
前記検出コイルと共に直列共振回路を構成する共振コンデンサと、
前記共振コンデンサからの帰還信号を受け、ドライブ信号を出力する位相調整回路と、

ハーフブリッジ回路又はフルブリッジ回路を形成する複数のスイッチング素子を含み、前記ドライブ信号のパルス周期に応じて該複数のスイッチング素子をスイッチング動作させることにより前記検出コイル及び前記共振コンデンサに交流信号を供給するスイッチング回路と、

前記位相調整回路から出力される前記ドライブ信号を前記直流電流の変化を示す検出信号に変換する信号変換回路と、

前記検出信号を外部に出力する検出端子と、

を備え、

前記位相調整回路は、前記帰還信号と前記ドライブ信号との位相差に応じて、前記検出コイル及び前記共振コイルに流れる前記交流信号の周波数が前記検出コイルのインダクタンス変化に応じて変化した前記直列共振回路の共振周波数に追従するように、前記ドライブ信号のパルス周期を設定する、

電流センサ回路。

< 2 >

前記信号変換回路は、前記位相調整回路から出力される前記ドライブ信号をP F M（パルス周波数変調）信号に変換するパルス変換回路を含み、該P F M信号から前記直流電流の大きさを電圧の大きさを示す前記検出信号を得る、

< 1 >に記載の電流センサ回路。

< 3 >

前記検出コイルの巻線が巻回されており、前記被検出導線が挿通されている磁気コア、

を更に備える<1>又は<2>に記載の電流センサ回路。

<4>

前記磁気コアに巻線が巻回されたバイアス用コイル及び該バイアス用コイルに定電流を導通させる直流電源を含む第一磁界バイアス部、又はバイアス用磁石を含む第二磁界バイアス部、

を更に備え、

前記第一磁界バイアス部では、前記直流電源が、前記検出コイルのインダクタンス特性においてインダクタンスが直線的に変化する領域に移行させ得る前記定電流を前記バイアス用コイルに導通させ、

前記第二磁界バイアス部では、前記バイアス用磁石は、前記検出コイルのインダクタンス特性においてインダクタンスが直線的に変化する領域に移行させ得る磁力を有する、

<3>に記載の電流センサ回路。

符号の説明

- [0041] 1 電流センサ回路
- 1 0 位相調整回路
- 1 1 帰還パルス生成回路
- 1 2 N O T 回路
- 1 3 可変抵抗素子
- 1 4 コンデンサ
- 1 6 P L L 回路
- 2 0 スイッチング回路
- 2 2 ドライブ回路
- 3 0 検出回路
- 3 2 磁気コア
- 4 0 帰還整流回路

5 0 信号変換回路
5 1 パルス変換回路
5 2 抵抗素子
5 3 コンデンサ
6 0 検出端子
5 1 1 抵抗素子
5 1 2 コンデンサ
5 1 3 NOT回路
5 1 4 AND回路
N 1 検出コイル
N 2 バイアス用コイル
Q 1、Q 2、Q 3、Q 4 トランジスタ
R 1 抵抗素子
C 1 共振コンデンサ
T L 被検出導線
B M バイアス用磁石

請求の範囲

- [請求項1] 被検出導線に流れる直流電流を検出可能な電流センサ回路であって、
- 、
- 前記直流電流でインダクタンスが変化するよう構成された検出コイルと、
- 前記検出コイルと共に直列共振回路を構成する共振コンデンサと、
- 前記共振コンデンサからの帰還信号を受け、ドライブ信号を出力する位相調整回路と、
- ハーフブリッジ回路又はフルブリッジ回路を形成する複数のスイッチング素子を含み、前記ドライブ信号のパルス周期に応じて該複数のスイッチング素子をスイッチング動作させることにより前記検出コイル及び前記共振コンデンサに交流信号を供給するスイッチング回路と、
- 、
- 前記位相調整回路から出力される前記ドライブ信号を前記直流電流の変化を示す検出信号に変換する信号変換回路と、
- 前記検出信号を外部に出力する検出端子と、
- を備え、
- 前記位相調整回路は、前記帰還信号と前記ドライブ信号との位相差に応じて、前記検出コイル及び前記共振コンデンサに流れる前記交流信号の周波数が前記検出コイルのインダクタンス変化に応じて変化した前記直列共振回路の共振周波数に追従するように、前記ドライブ信号のパルス周期を設定する、
- 電流センサ回路。
- [請求項2] 前記信号変換回路は、前記位相調整回路から出力される前記ドライブ信号をP F M（パルス周波数変調）信号に変換するパルス変換回路を含み、該P F M信号から前記直流電流の大きさを電圧の大きさで示す前記検出信号を得る、
- 請求項1に記載の電流センサ回路。

[請求項3] 前記検出コイルの巻線が巻回されており、前記被検出導線が挿通されている磁気コア、

を更に備える請求項 1 又は 2 に記載の電流センサ回路。

[請求項4] 前記磁気コアに巻線が巻回されたバイアス用コイル及び該バイアス用コイルに定電流を導通させる直流電源を含む第一磁界バイアス部、又はバイアス用磁石を含む第二磁界バイアス部、

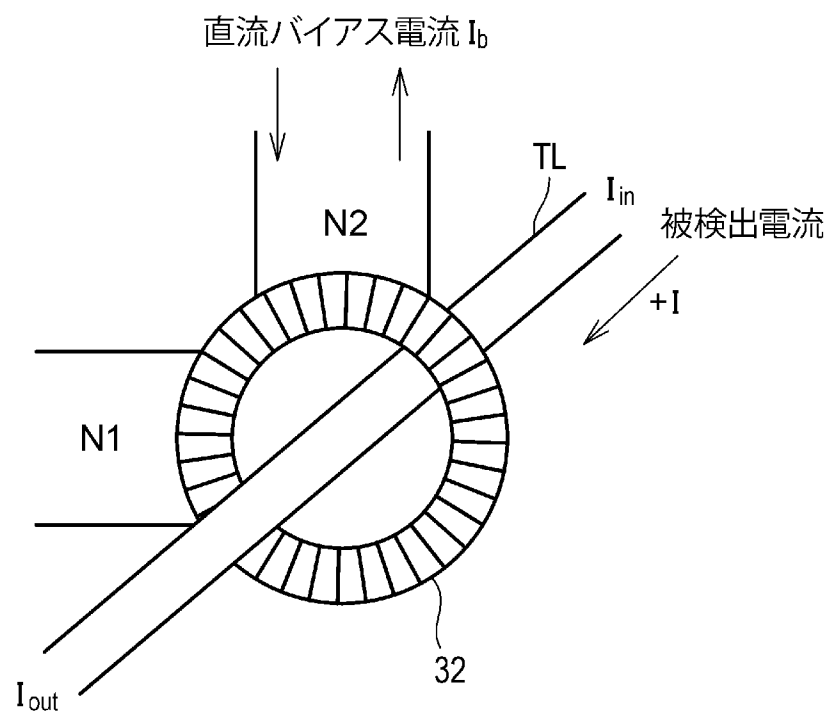
を更に備え、

前記第一磁界バイアス部では、前記直流電源が、前記検出コイルのインダクタンス特性においてインダクタンスが直線的に変化する領域に移行させ得る前記定電流を前記バイアス用コイルに導通させ、

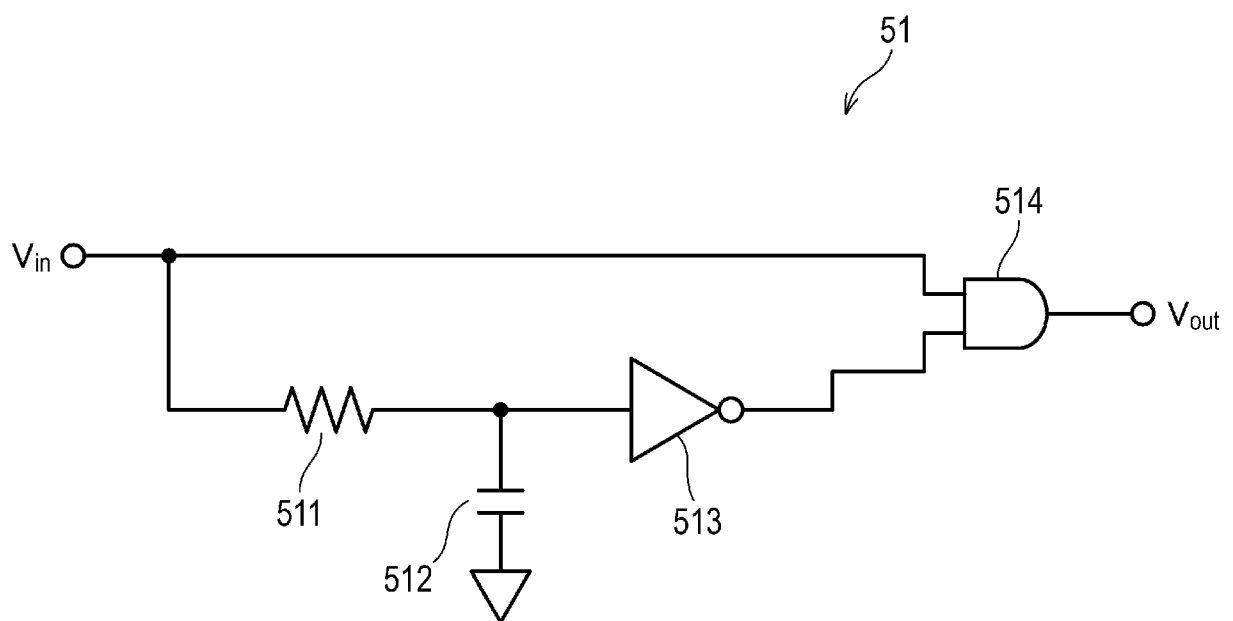
前記第二磁界バイアス部では、前記バイアス用磁石は、前記検出コイルのインダクタンス特性においてインダクタンスが直線的に変化する領域に移行させ得る磁力を有する、

請求項 3 に記載の電流センサ回路。

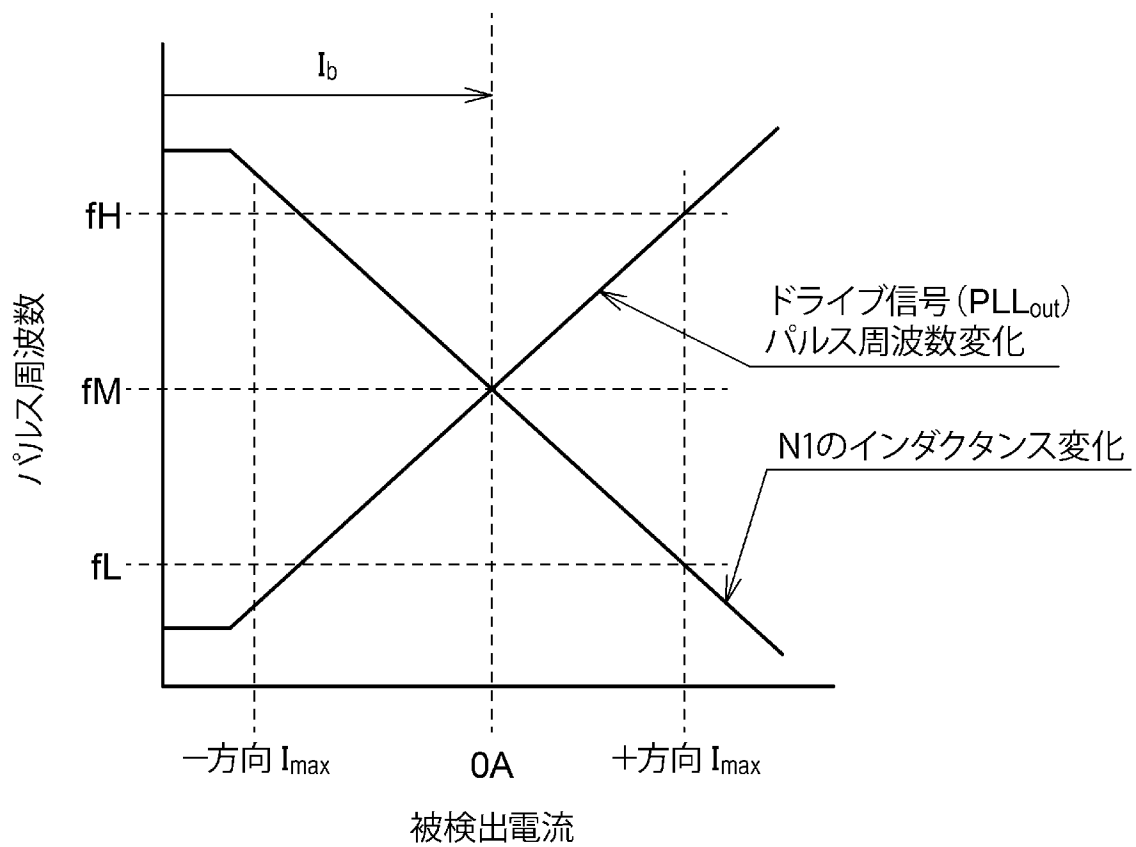
[図2]



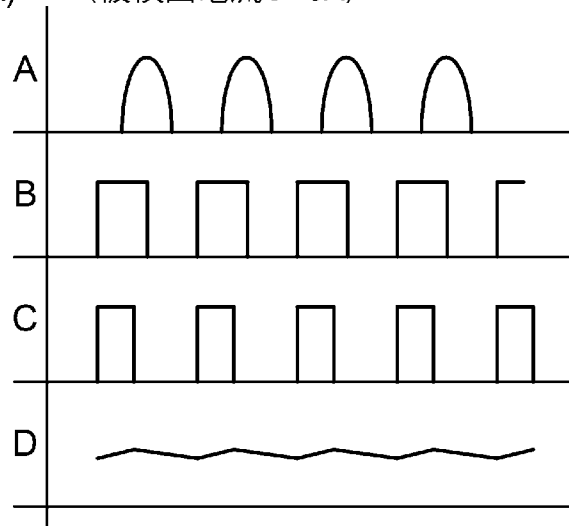
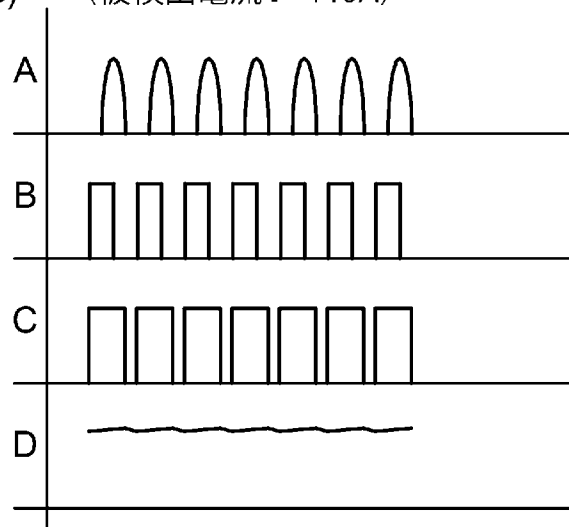
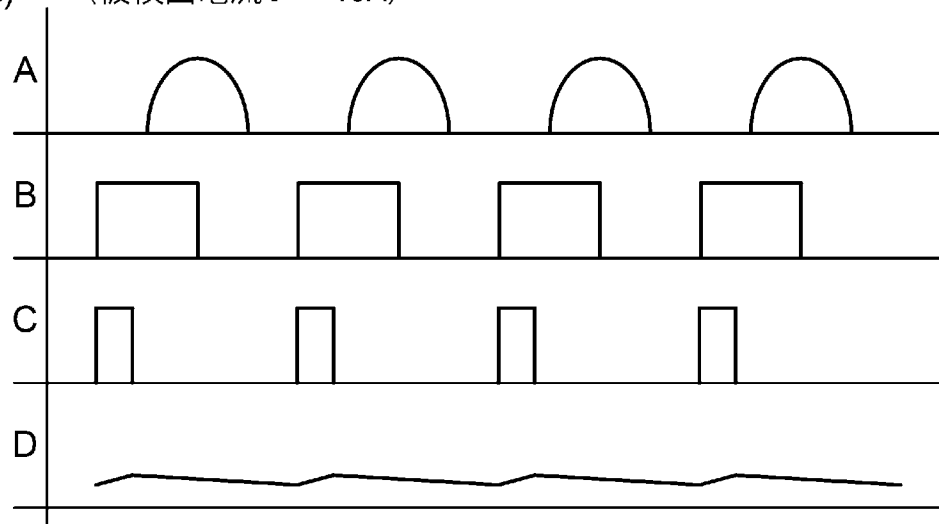
[図3]



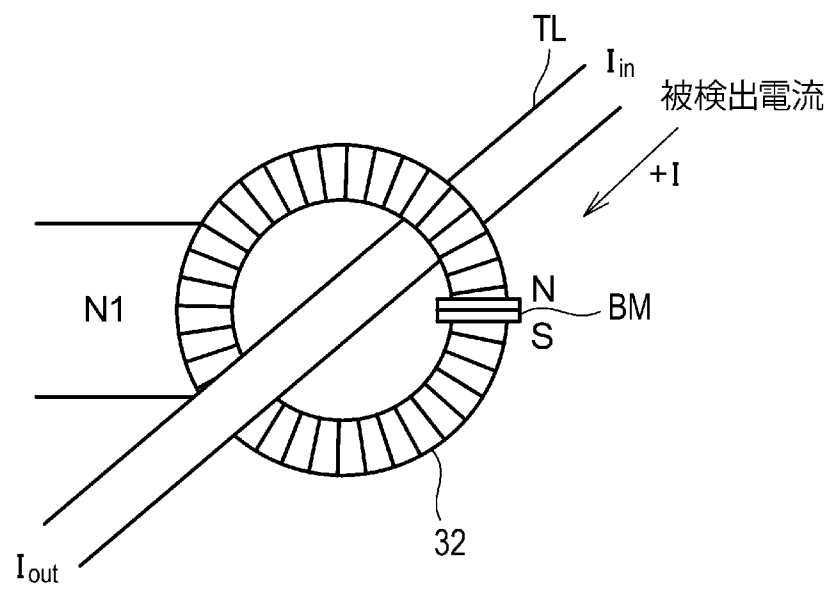
[図4]



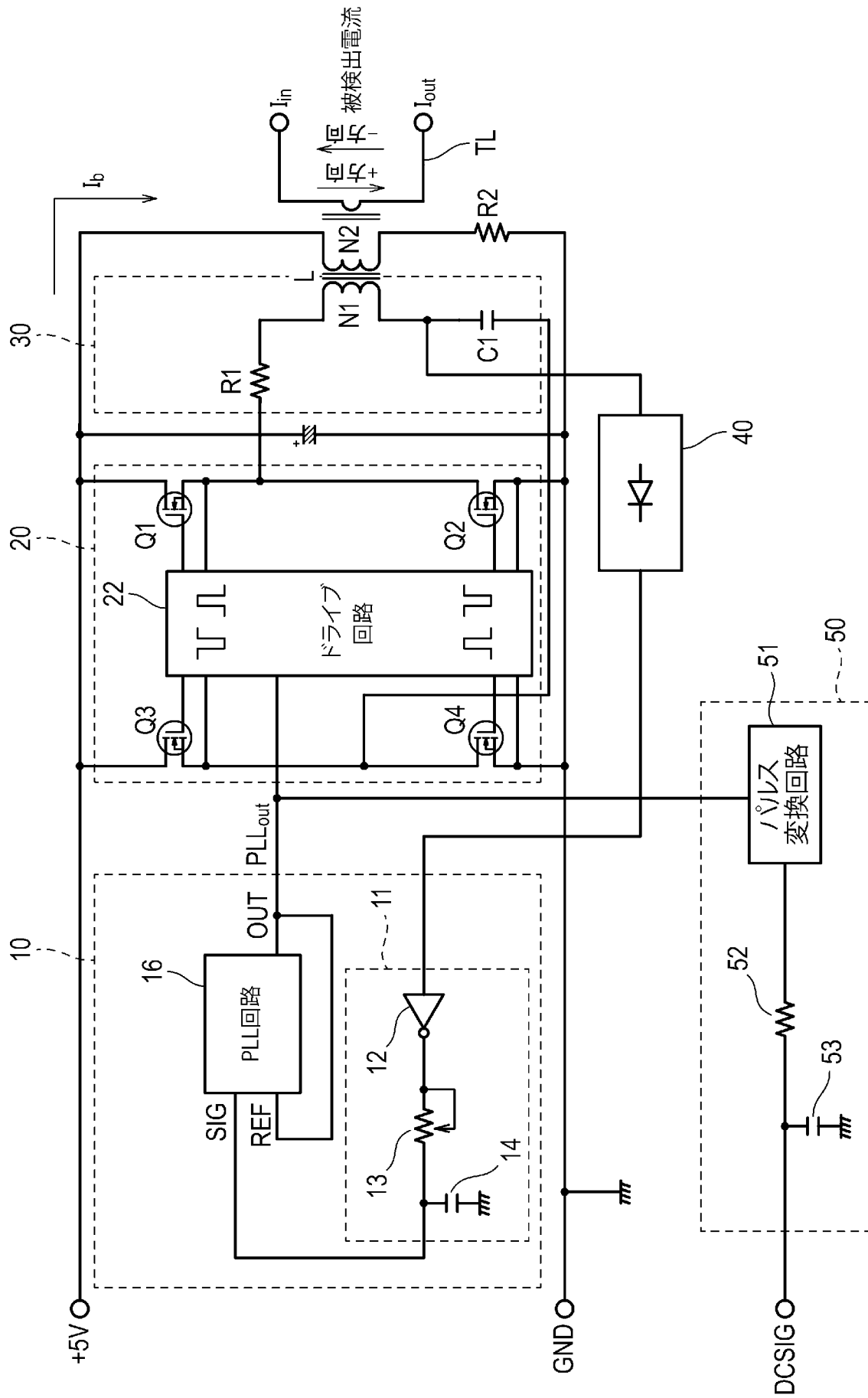
[図5]

(a) 〈被検出電流 $I=0A$ 〉(b) 〈被検出電流 $I=+10A$ 〉(c) 〈被検出電流 $I=-10A$ 〉

[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/007734

A. CLASSIFICATION OF SUBJECT MATTER**G01R 15/18**(2006.01)i; **G01R 19/00**(2006.01)i

FI: G01R15/18 B; G01R19/00 B

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R15/00 - 17/22; 19/00 - 19/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 3212985 B2 (TDK CORPORATION) 25 September 2000 (2000-09-25) entire text, all drawings	1-4
A	JP 2-287266 A (MITSUBISHI ELECTRIC CORPORATION) 27 November 1990 (1990-11-27) entire text, all drawings	1-4
A	JP 2022-180277 A (HIOKI ELECTRIC WORKS) 06 December 2022 (2022-12-06) entire text, all drawings	1-4
A	JP 2020-176878 A (TAMURA SEISAKUSHO CO., LTD.) 29 October 2020 (2020-10-29) entire text, all drawings	1-4
A	JP 2018-174414 A (SUMIDA CORPORATION) 08 November 2018 (2018-11-08) entire text, all drawings	1-4
A	JP 2020-176877 A (TAMURA SEISAKUSHO CO., LTD.) 29 October 2020 (2020-10-29) entire text, all drawings	1-4

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

25 April 2023

Date of mailing of the international search report

16 May 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/007734

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 4-289775 A (MITSUBISHI ELECTRIC CORPORATION) 14 October 1992 (1992-10-14) entire text, all drawings	1-4
A	JP 2007-194144 A (MATSUSHITA ELECTRIC IND. CO., LTD.) 02 August 2007 (2007-08-02) entire text, all drawings	1-4
A	CN 211236016 U (CHEN, Qingbin et al.) 11 August 2020 (2020-08-11) entire text, all drawings	1-4

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/007734

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	3212985	B2	25 September 2000	US 6316931 B1 entire text, all drawings WO 2000/036427 A1 EP 1063531 A1 CN 1272921 A	
JP	2-287266	A	27 November 1990	(Family: none)	
JP	2022-180277	A	06 December 2022	WO 2022/249709 A1 entire text, all drawings	
JP	2020-176878	A	29 October 2020	(Family: none)	
JP	2018-174414	A	08 November 2018	US 2018/0287619 A1 entire text, all drawings EP 3382883 A1 CN 108696276 A KR 10-2018-0111461 A	
JP	2020-176877	A	29 October 2020	(Family: none)	
JP	4-289775	A	14 October 1992	(Family: none)	
JP	2007-194144	A	02 August 2007	(Family: none)	
CN	211236016	U	11 August 2020	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） G01R 15/18(2006.01)i; G01R 19/00(2006.01)i FI: G01R15/18 B; G01R19/00 B										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G01R15/00 - 17/22; 19/00 - 19/32 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2023年									
日本国実用新案登録公報	1996 - 2023年									
日本国登録実用新案公報	1994 - 2023年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	JP 3212985 B2（ティーディーケー株式会社）25.09.2000（2000 - 09 - 25） 全文、全図	1 - 4								
A	JP 2-287266 A（三菱電機株式会社）27.11.1990（1990 - 11 - 27） 全文、全図	1 - 4								
A	JP 2022-180277 A（日置電機株式会社）06.12.2022（2022 - 12 - 06） 全文、全図	1 - 4								
A	JP 2020-176878 A（株式会社タムラ製作所）29.10.2020（2020 - 10 - 29） 全文、全図	1 - 4								
A	JP 2018-174414 A（スミダコーポレーション株式会社）08.11.2018（2018 - 11 - 08） 全文、全図	1 - 4								
A	JP 2020-176877 A（株式会社タムラ製作所）29.10.2020（2020 - 10 - 29） 全文、全図	1 - 4								
A	JP 4-289775 A（三菱電機株式会社）14.10.1992（1992 - 10 - 14） 全文、全図	1 - 4								
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 25.04.2023		国際調査報告の発送日 16.05.2023								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 田口 孝明 2S 6002 電話番号 03-3581-1101 内線 3216								

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-194144 A (松下電器産業株式会社) 02.08.2007 (2007 - 08 - 02) 全文、全図	1 - 4
A	CN 211236016 U (QINGBIN Chen et al.) 11.08.2020 (2020 - 08 - 11) 全文、全図	1 - 4

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/007734

引用文献			公表日	パテントファミリー文献	公表日
JP	3212985	B2	25.09.2000	US 6316931 B1 全文、全図 WO 2000/036427 A1 EP 1063531 A1 CN 1272921 A	
JP	2-287266	A	27.11.1990	(ファミリーなし)	
JP	2022-180277	A	06.12.2022	WO 2022/249709 A1 全文、全図	
JP	2020-176878	A	29.10.2020	(ファミリーなし)	
JP	2018-174414	A	08.11.2018	US 2018/0287619 A1 全文、全図 EP 3382883 A1 CN 108696276 A KR 10-2018-0111461 A	
JP	2020-176877	A	29.10.2020	(ファミリーなし)	
JP	4-289775	A	14.10.1992	(ファミリーなし)	
JP	2007-194144	A	02.08.2007	(ファミリーなし)	
CN	211236016	U	11.08.2020	(ファミリーなし)	