

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5603600号  
(P5603600)

(45) 発行日 平成26年10月8日(2014.10.8)

(24) 登録日 平成26年8月29日(2014.8.29)

(51) Int.Cl.

F 1

H05K 1/02 (2006.01)

H05K 1/02

R

H05K 3/00 (2006.01)

H05K 3/00

P

H05K 3/46 (2006.01)

H05K 3/46

Z

請求項の数 13 (全 30 頁)

(21) 出願番号

特願2010-5017(P2010-5017)

(22) 出願日

平成22年1月13日(2010.1.13)

(65) 公開番号

特開2011-146477(P2011-146477A)

(43) 公開日

平成23年7月28日(2011.7.28)

審査請求日

平成25年1月8日(2013.1.8)

前置審査

(73) 特許権者 000190688

新光電気工業株式会社

長野県長野市小島田町80番地

(74) 代理人 100107766

弁理士 伊東 忠重

(74) 代理人 100070150

弁理士 伊東 忠彦

(72) 発明者 中村 順一

長野県長野市小島田町80番地 新光電気

工業株式会社内

(72) 発明者 小林 和弘

長野県長野市小島田町80番地 新光電気

工業株式会社内

審査官 小川 悟史

最終頁に続く

(54) 【発明の名称】配線基板及びその製造方法、並びに半導体パッケージ

(57) 【特許請求の範囲】

【請求項 1】

積層された同じ組成の樹脂からなる絶縁層の1つであり配線基板の表面となる表層絶縁層と、

前記表層絶縁層内に設けられ、一方の面が前記表層絶縁層の表面に露出し、他方の面と側面とが前記表層絶縁層に接している銅からなる電極パッドと、

前記表層絶縁層内に設けられ、一方の面が前記表層絶縁層の表面に露出し、他方の面と側面とが前記表層絶縁層に接している銅からなる位置合わせマークと、

前記表層絶縁層の裏面に設けられ、前記電極パッドの他方の面を露出するビアホールと、

前記表層絶縁層の裏面に設けられ、前記ビアホール内に設けられたビアにより前記電極パッドに接続される配線層と、を有し、

前記位置合わせマークの一方の面は、粗化面とされており、かつ、前記表層絶縁層の表面に対して窪んだ位置に露出しており、

前記電極パッドの一方の面は、粗化面とされており、かつ、前記表層絶縁層の表面に対して窪んだ位置に露出している配線基板。

【請求項 2】

前記粗化面の表面粗さ  $R_a$  は、 $50 \text{ nm} < R_a < 200 \text{ nm}$  の範囲である請求項1記載の配線基板。

【請求項 3】

10

20

前記位置合わせマークの平面形状は、円形、矩形、又は十字形である請求項 1 又は 2 記載の配線基板。

**【請求項 4】**

支持体の一方の面に金属層を形成する工程と、

前記金属層に位置合わせマーク及び電極パッドとなる銅からなる第 1 配線層を積層形成する工程と、

前記金属層及び前記第 1 配線層を覆うように、前記支持体の前記一方の面に、積層される同じ組成の樹脂からなる絶縁層の 1 つであり配線基板の表面となる表層絶縁層を形成する工程と、

前記表層絶縁層に、前記第 1 配線層の前記電極パッドとなる部分を露出するビアホールを形成する工程と、

前記表層絶縁層上に、前記ビアホール内に設けられたビアにより前記電極パッドと接続される第 2 配線層を形成する工程と、

前記支持体を除去する工程と、

前記金属層を除去し、前記表層絶縁層の表面から窪んだ位置に前記第 1 配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分を露出させる工程と、

前記第 1 配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分の、前記表層絶縁層の表面から露出する面を粗化面とする工程と、を有する配線基板の製造方法。

**【請求項 5】**

支持体の一方の面に金属層を形成する工程と、

前記金属層の前記支持体と接する面の反対面を粗化面とする工程と、

前記金属層に位置合わせマーク及び電極パッドとなる銅からなる第 1 配線層を積層形成し、前記第 1 配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分の前記反対面と接する面に前記粗化面を転写する工程と、

前記金属層及び前記第 1 配線層を覆うように、前記支持体の前記一方の面に、積層される同じ組成の樹脂からなる絶縁層の 1 つであり配線基板の表面となる表層絶縁層を形成する工程と、

前記表層絶縁層に、前記第 1 配線層の前記電極パッドとなる部分を露出するビアホールを形成する工程と、

前記表層絶縁層上に、前記ビアホール内に設けられたビアにより前記電極パッドと接続される第 2 配線層を形成する工程と、

前記支持体を除去する工程と、

前記金属層を除去して、前記第 1 配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分の、前記粗化面が転写された面を前記表層絶縁層の表面から窪んだ位置に露出させる工程と、を有する配線基板の製造方法。

**【請求項 6】**

前記支持体を給電層に利用する電解めっき法により前記金属層を形成すると同時に、前記金属層の前記支持体と接する面の反対面を粗化面とする請求項 5 記載の配線基板の製造方法。

**【請求項 7】**

エッティング又はプラスト処理により前記金属層の前記支持体と接する面の反対面を粗化面とする請求項 5 記載の配線基板の製造方法。

**【請求項 8】**

エッティング又はプラスト処理により前記表層絶縁層の表面から露出する面を粗化面とする請求項 4 記載の配線基板の製造方法。

**【請求項 9】**

前記支持体と前記金属層とは異なる材料で構成されており、

前記支持体を所定のエッティング液で除去した後、前記金属層を前記所定のエッティング液とは異なるエッティング液で除去する請求項 4 乃至 8 の何れか一項記載の配線基板の製造方

10

20

30

40

50

法。

#### 【請求項 10】

前記金属層を形成する工程では、前記支持体の一方の面に深さ調整層を形成後、更に前記深さ調整層に金属層を積層形成し、

前記支持体及び前記深さ調整層を除去後、前記金属層を除去する請求項 4 乃至 9 の何れか一項記載の配線基板の製造方法。

#### 【請求項 11】

前記粗化面の表面粗さ  $R_a$  は、 $50 \text{ nm} < R_a < 200 \text{ nm}$  の範囲である請求項 4 乃至 10 の何れか一項記載の配線基板の製造方法。

#### 【請求項 12】

前記位置合わせマークの平面形状は、円形、矩形、又は十字形である請求項 4 乃至 11 の何れか一項記載の配線基板の製造方法。

#### 【請求項 13】

請求項 1 乃至 3 の何れか一項記載の配線基板と、

前記配線基板に搭載された半導体チップと、を有する半導体パッケージ。

#### 【発明の詳細な説明】

##### 【技術分野】

##### 【0001】

本発明は、一方の面が粗化面とされた位置合わせマークを有する配線基板及びその製造方法、並びに前記配線基板に半導体チップを搭載した半導体パッケージに関する。

##### 【背景技術】

##### 【0002】

コアレスのビルドアップ基板を例として背景技術について説明する。従来より、ビルドアップ工法により作製された配線基板が知られている。図 1 は、ビルドアップ工法により作製されたコアが無い従来の配線基板を部分的に例示する断面図である。図 1 を参照するに、コアが無い配線基板 100 は、第 1 配線層 110、第 1 絶縁層 120、第 2 配線層 130、第 2 絶縁層 140 が順次積層された構造を有する。

##### 【0003】

配線基板 100において、第 1 配線層 110 は、第 1 絶縁層 120 の一方の側に形成された凹部 120y 内に設けられている。第 1 配線層 110 の一方の面 110s は凹部 120y から露出している。第 1 配線層 110 は、電極パッド 110a と位置合わせマーク 110b とを含んで構成されている。電極パッド 110a は、半導体チップと接続される接続端子として用いられる。位置合わせマーク 110b は、半導体チップ等の電子部品を配線基板 100 に搭載する際の位置合わせの基準や、配線基板 100 を他の配線基板に搭載する際の位置合わせの基準等として用いられる。

##### 【0004】

第 2 配線層 130 は、第 1 絶縁層 120 の他方の側に形成されている。第 2 配線層 130 は、第 1 絶縁層 120 を貫通し第 1 配線層 110 を構成する電極パッド 110a の上面を露出する第 1 ピアホール 120x 内に充填されたピア、及び第 1 絶縁層 120 上に形成された配線パターンを含んで構成されている。第 2 配線層 130 は、第 1 ピアホール 120x 内に露出した電極パッド 110a と電気的に接続されている。

##### 【0005】

第 2 絶縁層 140 は、第 1 絶縁層 120 上に、第 2 配線層 130 を覆うように形成されている。第 2 絶縁層 140 上に、更に配線層及び絶縁層を適宜積層することができる。

##### 【0006】

続いて、配線基板 100 の製造方法について説明する。図 2 ~ 図 5 は、従来の配線基板の製造工程を例示する図である。図 2 ~ 図 5 において、図 1 と同一部品については、同一符号を付し、その説明は省略する場合がある。始めに、図 2 に示す工程では、銅箔からなる支持体 210 を準備し、支持体 210 の一方の面に、第 1 配線層 110 の形成位置に対応する開口部 220x を有するレジスト層 220 を形成する。

**【0007】**

次いで、図3に示す工程では、支持体210を給電層に利用する電解めっき法により、支持体210の一方の面に金属層230及び第1配線層110を積層形成する。金属層230の材料としては、例えばニッケル(Ni)を用いることができる。第1配線層110の材料としては、例えば銅(Cu)を用いることができる。なお、第1配線層110の面110sは金属層230の面230sと接している。

**【0008】**

次いで、図4に示す工程では、図3に示すレジスト層220を除去後、支持体210の一方の面に金属層230及び第1配線層110を覆うように第1絶縁層120を形成する。そして、第1絶縁層120に第1ビアホール120xを形成してから、第1絶縁層120上に、第1ビアホール120xを介して第1配線層110と電気的に接続する第2配線層130を形成する。そして、第1絶縁層120上に第2配線層130を覆うように第2絶縁層140を形成し、第2絶縁層140上に、更に配線層及び絶縁層を適宜積層する。

10

**【0009】**

次いで、図5に示す工程では、図4に示す支持体210をエッチングで除去する。ここでは、銅箔からなる支持体210を除去し、ニッケル(Ni)からなる金属層230を除去しないエッティング液を用いる。これにより、金属層230はエッティングストップ層として機能し、支持体210のみを除去できる。

**【0010】**

次いで、ニッケル(Ni)からなる金属層230のみを除去するエッティング液を用いて、金属層230をエッティングにより除去する。これにより、第1配線層110の面110sは露出され、図1に示す配線基板100が完成する。

20

**【先行技術文献】****【特許文献】****【0011】**

【特許文献1】特開平10-125819号公報

【特許文献2】特開2002-198462号公報

【特許文献3】特開2009-033183号公報

**【発明の概要】****【発明が解決しようとする課題】**

30

**【0012】**

ところで、電解めっき法により形成された、ニッケル(Ni)からなる金属層230の面230sは平滑面である。そのため、図5に示す工程の後に露出された、金属層230の面230sと接していた第1配線層110の面110s(電極パッド110aの面110s及び位置合わせマーク110bの面110s)も平滑面となる。ここで、平滑面とは、表面粗さを示すRaがRa 50nmである面をいうものとする。

**【0013】**

前述のように、位置合わせマーク110bは、半導体チップ等の電子部品を配線基板100に搭載する際の位置合わせの基準や、配線基板100を他の配線基板に搭載する際の位置合わせの基準等として用いられる。位置合わせマーク110bの面110sが平滑面であることは、半導体チップと配線基板100との位置合わせ等の際に問題になる。これに関して、図6を用いて説明する。

40

**【0014】**

図6は、従来の位置合わせマークが光を反射する様子を説明するための図である。図6において、図1と同一部品については、同一符号を付し、その説明は省略する場合がある。なお、図6において、配線基板100は、図1とは反転して描かれている。前述のように、電極パッド110aは、半導体チップと接続される接続端子として用いられる。すなわち、半導体チップは、配線基板100の電極パッド110a側に搭載されるが、この際に半導体チップと配線基板100との位置合わせが必要になる。

**【0015】**

50

図6に示すように、半導体チップ(図示せず)と配線基板100との位置合わせ等の際には、光源910により位置合わせマーク110bの面110sに可視光等を照射し、面110sにおける反射光をCCDカメラ等の受光部920で受光して位置合わせマーク110bを認識する。そして、認識した位置合わせマーク110bを基準として、半導体チップ(図示せず)と配線基板100との位置合わせを行う。なお、光源910は受光部920と重複しない位置に配置する必要があるため、光源910からの照射光は位置合わせマーク110bの面110sに斜めに入射する。

#### 【0016】

ここで、位置合わせマーク110bの面110sが平滑面であると、光源910からの照射光は面110sにおいてほとんど乱反射されない。そのため、光源910からの照射光のほとんどは、入射角(照射光とZ軸とのなす角)と略同一の反射角(反射光とZ軸とのなす角)を有する反射光となり、受光部920とは異なる方向に進む(図6の矢印方向)。その結果、光源910からの照射光のほとんどは受光部920には入射しないため、位置合わせマーク110bを認識することが困難であるという問題があった。位置合わせマーク110bを認識できないと半導体チップを配線基板100に搭載できない等の問題が生じる。

#### 【0017】

上記の点に鑑みて、本発明は、容易に認識することが可能な位置合わせマークを有する配線基板及びその製造方法、並びに前記配線基板に半導体チップやチップキャパシタ等の各種電子部品を搭載した半導体パッケージを提供することを課題とする。

#### 【課題を解決するための手段】

#### 【0018】

本配線基板は、積層された同じ組成の樹脂からなる絶縁層の1つであり配線基板の表面となる表層絶縁層と、前記表層絶縁層内に設けられ、一方の面が前記表層絶縁層の表面に露出し、他方の面と側面とが前記表層絶縁層に接している銅からなる電極パッドと、前記表層絶縁層内に設けられ、一方の面が前記表層絶縁層の表面に露出し、他方の面と側面とが前記表層絶縁層に接している銅からなる位置合わせマークと、前記表層絶縁層の裏面に設けられ、前記電極パッドの他方の面を露出するビアホールと、前記表層絶縁層の裏面に設けられ、前記ビアホール内に設けられたビアにより前記電極パッドに接続される配線層と、を有し、前記位置合わせマークの一方の面は、粗化面とされており、かつ、前記表層絶縁層の表面に対して窪んだ位置に露出しており、前記電極パッドの一方の面は、粗化面とされており、かつ、前記表層絶縁層の表面に対して窪んだ位置に露出していることを要件とする。

#### 【0019】

本配線基板の製造方法は、支持体の一方の面に金属層を形成する工程と、前記金属層に位置合わせマーク及び電極パッドとなる銅からなる第1配線層を積層形成する工程と、前記金属層及び前記第1配線層を覆うように、前記支持体の前記一方の面に、積層される同じ組成の樹脂からなる絶縁層の1つであり配線基板の表面となる表層絶縁層を形成する工程と、前記表層絶縁層に、前記第1配線層の前記電極パッドとなる部分を露出するビアホールを形成する工程と、前記表層絶縁層上に、前記ビアホール内に設けられたビアにより前記電極パッドと接続される第2配線層を形成する工程と、前記支持体を除去する工程と、前記金属層を除去し、前記表層絶縁層の表面から窪んだ位置に前記第1配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分を露出させる工程と、前記第1配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分の、前記表層絶縁層の表面から露出する面を粗化面とする工程と、を有することを要件とする。

#### 【0020】

本配線基板の製造方法は、支持体の一方の面に金属層を形成する工程と、前記金属層の前記支持体と接する面の反対面を粗化面とする工程と、前記金属層に位置合わせマーク及び電極パッドとなる銅からなる第1配線層を積層形成し、前記第1配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分の前記反対面と接する面上前記粗化面

10

20

30

40

50

を転写する工程と、前記金属層及び前記第1配線層を覆うように、前記支持体の前記一方の面に、積層される同じ組成の樹脂からなる絶縁層の1つであり配線基板の表面となる表層絶縁層を形成する工程と、前記表層絶縁層に、前記第1配線層の前記電極パッドとなる部分を露出するビアホールを形成する工程と、前記表層絶縁層上に、前記ビアホール内に設けられたピアにより前記電極パッドと接続される第2配線層を形成する工程と、前記支持体を除去する工程と、前記金属層を除去して、前記第1配線層の前記位置合わせマークとなる部分及び前記電極パッドとなる部分の、前記粗化面が転写された面を前記表層絶縁層の表面から窪んだ位置に露出させる工程と、を有することを要件とする。

## 【発明の効果】

## 【0021】

10

開示の技術によれば、容易に認識することが可能な位置合わせマークを有する配線基板及びその製造方法、並びに前記配線基板に半導体チップやチップキャパシタ等の各種電子部品を搭載した半導体パッケージを提供することができる。

## 【図面の簡単な説明】

## 【0022】

【図1】従来の配線基板を部分的に例示する断面図である。

【図2】従来の配線基板の製造工程を例示する図(その1)である。

【図3】従来の配線基板の製造工程を例示する図(その2)である。

【図4】従来の配線基板の製造工程を例示する図(その3)である。

【図5】従来の配線基板の製造工程を例示する図(その4)である。

20

【図6】従来の位置合わせマークが光を反射する様子を説明するための図である。

【図7】第1の実施の形態に係る配線基板を例示する断面図である。

【図8】第1の実施の形態に係る配線基板の製造工程を例示する図(その1)である。

【図9】第1の実施の形態に係る配線基板の製造工程を例示する図(その2)である。

【図10】第1の実施の形態に係る配線基板の製造工程を例示する図(その3)である。

【図11】第1の実施の形態に係る配線基板の製造工程を例示する図(その4)である。

【図12】第1の実施の形態に係る配線基板の製造工程を例示する図(その5)である。

【図13】第1の実施の形態に係る配線基板の製造工程を例示する図(その6)である。

【図14】第1の実施の形態に係る配線基板の製造工程を例示する図(その7)である。

【図15】第1の実施の形態に係る配線基板の製造工程を例示する図(その8)である。

30

【図16】第1の実施の形態に係る配線基板の製造工程を例示する図(その9)である。

【図17】第1の実施の形態に係る配線基板の製造工程を例示する図(その10)である。

。

【図18】第1の実施の形態に係る配線基板の製造工程を例示する図(その11)である。

。

【図19】第1の実施の形態に係る配線基板の製造工程を例示する図(その12)である。

。

【図20】第1の実施の形態に係る配線基板の製造工程を例示する図(その13)である。

。

【図21】第1の実施の形態に係る位置合わせマークが光を反射する様子を説明するための図である。

40

【図22】第2の実施の形態に係る配線基板の製造工程を例示する図(その1)である。

【図23】第2の実施の形態に係る配線基板の製造工程を例示する図(その2)である。

【図24】第2の実施の形態に係る配線基板の製造工程を例示する図(その3)である。

【図25】第2の実施の形態に係る配線基板の製造工程を例示する図(その4)である。

【図26】第3の実施の形態に係る配線基板の製造工程を例示する図である。

【図27】第4の実施の形態に係る配線基板を例示する断面図である。

【図28】第4の実施の形態に係る配線基板の製造工程を例示する図(その1)である。

【図29】第4の実施の形態に係る配線基板の製造工程を例示する図(その2)である。

【図30】第4の実施の形態に係る配線基板の製造工程を例示する図(その3)である。

50

【図31】第4の実施の形態に係る配線基板の製造工程を例示する図（その4）である。

【図32】第5の実施の形態に係る半導体パッケージを例示する断面図である。

【図33】第5の実施の形態に係る半導体パッケージの製造工程を例示する図（その1）である。

【図34】第5の実施の形態に係る半導体パッケージの製造工程を例示する図（その2）である。

【図35】第5の実施の形態の変形例に係る半導体パッケージを例示する断面図である。

【発明を実施するための形態】

【0023】

以下、図面を参照して発明を実施するための形態について説明する。

10

【0024】

第1の実施の形態

[第1の実施の形態に係る配線基板の構造]

始めに、第1の実施の形態に係る配線基板の構造について説明する。図7は、第1の実施の形態に係る配線基板を例示する断面図である。図7を参照するに、配線基板10は、第1配線層11、第1絶縁層12、第2配線層13、第2絶縁層14、第3配線層15、第3絶縁層16、第4配線層17、ソルダーレジスト層18が順次積層された構造を有する。

【0025】

配線基板10において、第1配線層11は、第1絶縁層12の面12aに形成された凹部12y内に設けられている。第1配線層11の面11sは第1絶縁層12の面12aに対して窪んだ位置に露出している。第1絶縁層12の面12aから第1配線層11の面11sまでの距離（深さ）は、例えば5～15μm程度とすることができる。第1配線層11の材料としては、例えば銅（Cu）等を用いることができる。第1配線層11の厚さは、例えば15～20μm程度とすることができる。凹部12yは、例えば平面視において円形とすることができます。第1絶縁層12の材料としては、例えばエポキシ系樹脂やポリイミド系樹脂等の絶縁樹脂を用いることができる。第1絶縁層12の厚さは、例えば50μm程度とすることができます。

20

【0026】

第1配線層11は、電極パッド11aと位置合わせマーク11bとを含んで構成されている。電極パッド11aは、半導体チップやチップキャパシタ、チップレジスタ、チップインダクタ等の各種電子部品と接続される接続端子として用いられる。電極パッド11aは、例えば平面視において円形であり、その直径は例えば50μm程度とすることができる。

30

【0027】

位置合わせマーク11bは、半導体チップ等の電子部品を配線基板10に搭載する際の位置合わせの基準や、配線基板10を他の配線基板に搭載する際の位置合わせの基準等として用いられる。位置合わせマーク11bは、例えば平面視において円形であり、その直径は例えば0.3mm程度とすることができる。但し、位置合わせマーク11bは、平面視において円形である必要はなく、平面視において矩形や十字形等の任意の形状として構わない。

40

【0028】

第1配線層11の面11s（電極パッド11aの面11s及び位置合わせマーク11bの面11s）は、所定の表面粗さの粗化面とされている。ここで、粗化面とは、表面粗さを示すRaが50nm < Raである面をいうものとする（以降、同様）。第1配線層11の面11s（電極パッド11aの面11s及び位置合わせマーク11bの面11s）の所定の表面粗さはRa = 150nm程度であることが好ましいが、50nm < Ra < 200nmであれば、目的を達成することができる。第1配線層11の面11sを所定の表面粗さの粗化面（50nm < Ra < 200nm）とする技術的な意義については後述する。

【0029】

50

第2配線層13は、第1絶縁層12の面12b側に形成されている。第2配線層13は、第1絶縁層12を貫通し電極パッド11aの上面を露出する第1ビアホール12x内に充填されたビア、及び第1絶縁層12の面12bに形成された配線パターンを含んで構成されている。第2配線層13は、第1ビアホール12x内に露出した電極パッド11aと電気的に接続されている。第2配線層13の材料としては、例えば銅(Cu)等を用いることができる。第2配線層13を構成する配線パターンの厚さは、例えば15~20μm程度とすることができます。

#### 【0030】

第2絶縁層14は、第1絶縁層12の面12bに、第2配線層13を覆うように形成されている。第2絶縁層14の材料としては、例えばエポキシ系樹脂やポリイミド系樹脂等を用いることができる。第2絶縁層14の厚さは、例えば50μm程度とすることができます。10

#### 【0031】

第3配線層15は、第2絶縁層14上に形成されている。第3配線層15は、第2絶縁層14を貫通し第2配線層13の上面を露出する第2ビアホール14x内に充填されたビア、及び第2絶縁層14上に形成された配線パターンを含んで構成されている。第3配線層15は、第2ビアホール14x内に露出した第2配線層13と電気的に接続されている。第3配線層15の材料としては、例えば銅(Cu)等を用いることができる。第3配線層15を構成する配線パターンの厚さは、例えば15~20μm程度とすることができます。20

#### 【0032】

第3絶縁層16は、第2絶縁層14上に、第3配線層15を覆うように形成されている。第3絶縁層16の材料としては、例えばエポキシ系樹脂やポリイミド系樹脂等を用いることができる。第3絶縁層16の厚さは、例えば50μm程度とすることができます。

#### 【0033】

第4配線層17は、第3絶縁層16上に形成されている。第4配線層17は、第3絶縁層16を貫通し第3配線層15の上面を露出する第3ビアホール16x内に充填されたビア、及び第3絶縁層16上に形成された配線パターンを含んで構成されている。第4配線層17は、第3ビアホール16x内に露出した第3配線層15と電気的に接続されている。第4配線層17の材料としては、例えば銅(Cu)等を用いることができる。第4配線層17を構成する配線パターンの厚さは、例えば15~20μm程度とすることができます。30

#### 【0034】

ソルダーレジスト層18は、第3絶縁層16上に、第4配線層17を覆うように形成されている。ソルダーレジスト層18は開口部18xを有し、第4配線層17の一部はソルダーレジスト層18の開口部18x内に露出している。ソルダーレジスト層18の材料としては、例えばエポキシ系樹脂やイミド系樹脂等を含む感光性樹脂組成物等を用いることができる。ソルダーレジスト層18の厚さは、例えば50μm程度とすることができます。

#### 【0035】

必要に応じ、開口部18x内に露出する第4配線層17上に、金属層等を形成してもよい。金属層の例としては、Au層や、Ni/Au層(Ni層とAu層をこの順番で積層した金属層)、Ni/Pd/Au層(Ni層とPd層とAu層をこの順番で積層した金属層)等を挙げることができる。40

#### 【0036】

更に、ソルダーレジスト層18の開口部18x内に露出する第4配線層17上に(第4配線層17上に金属層等が形成されている場合には、金属層等の上に)はんだボールやリードピン等の外部接続端子を形成しても構わない。外部接続端子は、マザーボード等の実装基板(図示せず)に設けられたパッドと電気的に接続するための端子であり、必要なときに形成することができる。

#### 【0037】

10

20

30

40

50

[第1の実施の形態に係る配線基板の製造方法]

続いて、第1の実施の形態に係る配線基板の製造方法について説明する。図8～図20は、第1の実施の形態に係る配線基板の製造工程を例示する図である。図8～図20において、図7と同一部品については、同一符号を付し、その説明は省略する場合がある。

【0038】

始めに、図8に示す工程では、支持体21を用意する。支持体21としては、シリコン板、ガラス板、金属板、金属箔等を用いることができるが、本実施の形態では、支持体21として銅箔を用いる。後述する図10に示す工程等において電解めっきを行う際の給電層として利用でき、後述する図17に示す工程において容易にエッチングで除去可能だからである。支持体21の厚さは、例えば35～100μm程度とすることができます。

10

【0039】

次いで、図9に示す工程では、支持体21の一方の面に、第1配線層11を構成する電極パッド11aの形成位置に対応する開口部22x、及び第1配線層11を構成する位置合わせマーク11bの形成位置に対応する開口部22yを有するレジスト層22を形成する。レジスト層22の厚さは、例えば30～50μm程度とすることができます。

【0040】

具体的には、支持体21の一方の面に、例えばエポキシ系樹脂やイミド系樹脂等を含む感光性樹脂組成物からなる液状又はペースト状のレジストを塗布する。或いは、支持体21の一方の面に、例えばエポキシ系樹脂やイミド系樹脂等を含む感光性樹脂組成物からなるフィルム状のレジスト（例えば、ドライフィルムレジスト等）をラミネートする。そして、塗布又はラミネートしたレジストを露光、現像することで開口部22x及び22yを形成する。これにより、開口部22x及び22yを有するレジスト層22が形成される。なお、予め開口部22x及び22yを形成したフィルム状のレジストを支持体21の一方の面にラミネートしても構わない。

20

【0041】

開口部22xは第1配線層11を構成する電極パッド11aに対応する位置に形成されるが、その配設ピッチは、例えば100μm程度とすることができます。開口部22xは、例えば平面視において円形であり、その直径は例えば50μm程度とすることができます。開口部22yは、例えば平面視において円形であり、その直径は例えば0.3mm程度とすることができます。但し、開口部22yは、平面視において円形である必要はなく、平面視において矩形や十字形等の任意の形状として構わない。

30

【0042】

次いで、図10に示す工程では、支持体21を給電層に利用する電解めっき法により、開口部22x及び22y内の支持体21の一方の面上に金属層23を形成する。金属層23は、後述する図17に示す工程で支持体21を除去する際に、第1配線層11が同時に除去されることを防止するために設ける層である。すなわち、金属層23は、エッチングストップ層として機能する。従って、金属層23の材料としては、支持体21を除去するためのエッチング液により除去できない材料が選択される。

【0043】

具体的には、本実施の形態では支持体21として銅箔を用いているため、金属層23の材料としては、銅(Cu)を除去するためのエッチング液により除去できないニッケル(Ni)を用いる。ニッケル(Ni)から構成される金属層23は、例えば、めっき浴としてスルホン酸ニッケル浴を用いた電解めっき法により形成することができる。めっき浴としてスルホン酸ニッケル浴を用いた電解めっき法により形成されたニッケル(Ni)から構成される金属層23の一方の面23sは平滑面となる。ここで、平滑面とは、表面粗さを示すRaがRa50nmである面をいうものとする（以降、同様）。但し、金属層23としては、銅(Cu)を除去するためのエッチング液により除去できない材料であれば、ニッケル(Ni)以外の材料を用いても構わない。金属層23の厚さは、例えば5～15μm程度とすることができます。

40

【0044】

50

次いで、図11に示す工程では、支持体21を給電層に利用する電解めっき法により、開口部22x及び22y内の金属層23の面23sに第1配線層11を形成する。第1配線層11の材料としては、例えば銅(Cu)等を用いることができる。第1配線層11の厚さは、例えば15~20μm程度とすることができる。第1配線層11は、電極パッド11aと位置合わせマーク11bとを含んで構成されている。電極パッド11aは、半導体チップと接続される接続端子として用いられる。位置合わせマーク11bは、半導体チップ等の電子部品を配線基板10に搭載する際の位置合わせの基準や、配線基板10を他の配線基板に搭載する際の位置合わせの基準等として用いられる。このように、電極パッド11aと位置合わせマーク11bとは、同一工程において形成される。

## 【0045】

10

次いで、図12に示す工程では、図11に示すレジスト層22を除去した後、金属層23及び第1配線層11を覆うように支持体21の一方の面に第1絶縁層12を形成する。第1絶縁層12の材料としては、例えば熱硬化性を有するフィルム状のエポキシ系樹脂やポリイミド系樹脂等、又は、熱硬化性を有する液状又はペースト状のエポキシ系樹脂やポリイミド系樹脂等を用いることができる。第1絶縁層12は、後述する工程(図13参照)でレーザ加工法等により第1ビアホール12xを形成しやすくするために、例えばフィラーが含有された加工性に優れた樹脂材を用いることが好ましい。第1絶縁層12の厚さは、例えば50μm程度とすることができる。

## 【0046】

20

第1絶縁層12の材料として熱硬化性を有するフィルム状のエポキシ系樹脂やポリイミド系樹脂等を用いた場合には、金属層23及び第1配線層11を覆うように支持体21の一方の面にフィルム状の第1絶縁層12をラミネートする。そして、ラミネートした第1絶縁層12を押圧した後、第1絶縁層12を硬化温度以上に加熱して硬化させる。なお、第1絶縁層12を真空雰囲気中でラミネートすることにより、ボイドの巻き込みを防止することができる。

## 【0047】

第1絶縁層12の材料として熱硬化性を有する液状又はペースト状のエポキシ系樹脂やポリイミド系樹脂等を用いた場合には、金属層23及び第1配線層11を覆うように支持体21の一方の面に液状又はペースト状の第1絶縁層12を例えばスピンドルコート法等により塗布する。そして、塗布した第1絶縁層12を硬化温度以上に加熱して硬化させる。

30

## 【0048】

次いで、図13に示す工程では、第1絶縁層12に、第1絶縁層12を貫通し第1配線層11の上面を露出させる第1ビアホール12xを形成する。第1ビアホール12xは、例えばCO<sub>2</sub>レーザ等を用いたレーザ加工法により形成することができる。第1ビアホール12xは、第1絶縁層12として感光性樹脂を用い、フォトリソグラフィ法により第1絶縁層12をパターニングすることにより形成しても構わない。又、第1ビアホール12xは、第1ビアホール12xに対応する位置をマスクするスクリーンマスクを介して液状又はペースト状の樹脂を印刷し硬化させることにより形成しても構わない。

## 【0049】

40

次いで、図14に示す工程では、第1絶縁層12の面12b側に第2配線層13を形成する。第2配線層13は、第1ビアホール12x内に充填されたビア、及び第1絶縁層12の面12bに形成された配線パターンを含んで構成される。第2配線層13は、第1ビアホール12x内に露出した第1配線層11の電極パッド11aと電気的に接続される。第2配線層13の材料としては、例えば銅(Cu)等を用いることができる。

## 【0050】

第2配線層13は、セミアディティブ法やサブトラクティブ法等の各種の配線形成方法を用いて形成することができるが、一例としてセミアディティブ法を用いて第2配線層13を形成する方法を以下に示す。

## 【0051】

始めに、無電解めっき法又はスパッタ法により、第1ビアホール12x内に露出した第

50

1配線層11の電極パッド11aの上面、及び第1ビアホール12xの内壁を含む第1絶縁層12上に銅(Cu)等からなるシード層(図示せず)を形成する。更に、シード層上に第2配線層13に対応する開口部を備えたレジスト層(図示せず)を形成する。そして、シード層を給電層に利用した電解めっき法により、レジスト層の開口部に銅(Cu)等からなる配線層(図示せず)を形成する。続いて、レジスト層を除去した後に、配線層をマスクにして、配線層に覆われていない部分のシード層をエッチングにより除去する。これにより、第1絶縁層12上に第1ビアホール12x内に充填されたビア、及び第1絶縁層12上に形成された配線パターンを含んで構成される第2配線層13が形成される。

#### 【0052】

次いで、図15に示す工程では、上記と同様な工程を繰り返すことにより、第1絶縁層12の面12b側に、第2絶縁層14、第3配線層15、第3絶縁層16、第4配線層17を積層する。すなわち、第1絶縁層12の面12bに第2配線層13を被覆する第2絶縁層14を形成した後に、第2配線層13上の第2絶縁層14の部分に第2ビアホール14xを形成する。第2絶縁層14の材料としては、例えば熱硬化性を有するフィルム状のエポキシ系樹脂やポリイミド系樹脂等、又は、熱硬化性を有する液状又はペースト状のエポキシ系樹脂やポリイミド系樹脂等を用いることができる。

#### 【0053】

更に、第2絶縁層14上に、第2ビアホール14xを介して第2配線層13に接続される第3配線層15を形成する。第3配線層15の材料としては、例えば銅(Cu)等を用いることができる。第3配線層15は、例えばセミアディティブ法により形成される。

#### 【0054】

更に、第2絶縁層14上に第3配線層15を被覆する第3絶縁層16を形成した後に、第3配線層15上の第3絶縁層16の部分に第3ビアホール16xを形成する。更に、第3絶縁層16上に、第3ビアホール16xを介して第3配線層15に接続される第4配線層17を形成する。第3絶縁層16の材料としては、例えば熱硬化性を有するフィルム状のエポキシ系樹脂やポリイミド系樹脂等、又は、熱硬化性を有する液状又はペースト状のエポキシ系樹脂やポリイミド系樹脂等を用いることができる。第4配線層17の材料としては、例えば、銅(Cu)等を用いることができる。第4配線層17は、例えばセミアディティブ法により形成される。

#### 【0055】

このようにして、支持体21の一方の面に所定のビルドアップ配線層が形成される。本実施の形態では、3層のビルドアップ配線層(第2配線層13、第3配線層15、及び第4配線層17)を形成したが、n層(nは1以上の整数)のビルドアップ配線層を形成してもよい。

#### 【0056】

次いで、図16に示す工程では、第3絶縁層16上に、第4配線層17を覆うように開口部18xを有するソルダーレジスト層18を形成する。具体的には、第3絶縁層16上に、第4配線層17を覆うように、例えばエポキシ系樹脂やイミド系樹脂等を含む感光性樹脂組成物からなるソルダーレジストを塗布する。そして、塗布したソルダーレジストを露光、現像することで開口部18xを形成する。これにより、開口部18xを有するソルダーレジスト層18が形成される。第4配線層17の一部は、ソルダーレジスト層18の開口部18x内に露出する。開口部18x内に露出する第4配線層17は、マザーボード等の実装基板(図示せず)に設けられたパッドと電気的に接続するため電極パッドとして機能する。

#### 【0057】

なお、必要に応じ、開口部18x内に露出する第4配線層17上に、例えば無電解めっき法等により金属層等を形成してもよい。金属層の例としては、Au層や、Ni/Au層(Ni層とAu層をこの順番で積層した金属層)、Ni/Pd/Au層(Ni層とPd層とAu層をこの順番で積層した金属層)等を挙げることができる。

#### 【0058】

10

20

30

40

50

次いで、図17に示す工程では、図16に示す支持体21を除去する。銅箔から構成されている支持体21は、例えば塩化第二鉄水溶液や塩化第二銅水溶液、過硫酸アンモニウム水溶液等を用いたウェットエッティングにより除去することができる。この際、金属層23はニッケル(Ni)から構成されているため、エッティングストップ層として機能し、金属層23に対して支持体21を選択的にエッティングして除去することができる。この工程により、金属層23の他方の面(面23sの反対面)は、第1絶縁層12から露出する。なお、第4配線層17が銅(Cu)から構成されている場合には、支持体21とともにエッティングされることを防止するため、第4配線層17をマスクする必要がある。

#### 【0059】

次いで、図18に示す工程では、図17に示す金属層23を除去する。ニッケル(Ni)から構成されている金属層23は、例えばメック(株)製のニッケル除去液・NH1860等を用いたウェットエッティングにより除去することができる。この工程により、第1配線層11の面11sは、第1絶縁層12の面12aに形成された凹部12y内の第1絶縁層12の面12aに対して窪んだ位置に露出する。第1絶縁層12の面12aから第1配線層11の面11sまでの距離(深さ)は、例えば5~15μm程度とすることができる。前述のように、図10に示す工程で形成された金属層23の面23sは平滑面であるため、金属層23の面23sと接していた第1配線層11の面11s(電極パッド11aの面11s及び位置合わせマーク11bの面11s)も平滑面となる。

#### 【0060】

次いで、図19及び図20に示す工程では、第1配線層11の面11s(電極パッド11aの面11s及び位置合わせマーク11bの面11s)を所定の表面粗さの粗化面とする。これにより、図7に示す配線基板10が完成する。なお、図20は、図19のA部を拡大して例示する断面図である。第1配線層11の面11sの所定の表面粗さはRa=150nm程度であることが好ましいが、50nm<Ra<200nmであれば構わない。第1配線層11の面11sは、例えば蟻酸などの有機酸を含む薬液等を用いたウェットエッティングや、第1配線層11の面11s以外の部分をマスクしたプラスト処理等により所定の表面粗さの粗化面(50nm<Ra<200nm)とすることができる。

#### 【0061】

ここでプラスト処理とは、研磨剤を被処理物に高圧で吹きつけ、被処理物の表面粗度を機械的に調整する処理をいう。プラスト処理には、エアープラスト処理、ショットプラスト処理、ウェットプラスト処理等があるが、特に、アルミナ砥粒や球状シリカ砥粒等の研磨剤を水等の溶媒に分散させて被処理物の表面に衝突させ、微細領域の研磨を行うウェットプラスト処理を用いると好適である。なぜならば、ウェットプラスト処理を用いると、エアープラスト処理やショットプラスト処理に比べて極めて緻密で損傷の少ない研磨が可能だからである。又、ウェットプラスト処理では、研磨材を水等の溶媒に分散させているため、エアープラスト処理やショットプラスト処理のように研磨剤が粉塵として空気中に飛散することがないからである。

#### 【0062】

ここで、第1配線層11の面11sを粗化面とする技術的な意義について説明する。図21は、第1の実施の形態に係る位置合わせマークが光を反射する様子を説明するための図である。図21において、図7と同一部品については、同一符号を付し、その説明は省略する場合がある。なお、図21において、配線基板10は、図7とは反転して描かれている。前述のように、電極パッド11aは、半導体チップと接続される接続端子として用いられる。すなわち、半導体チップは、配線基板10の電極パッド11a側に搭載されるが、この際に半導体チップと配線基板10との位置合わせが必要になる。

#### 【0063】

図21に示すように、半導体チップ(図示せず)と配線基板10との位置合わせ等の際には、光源91により位置合わせマーク11bの面11sに可視光等を照射し、面11sにおける反射光をCCDカメラ等の受光部92で受光して位置合わせマーク11bを認識する。そして、認識した位置合わせマーク11bを基準として、半導体チップ(図示せず

10

20

30

40

50

)と配線基板10との位置合わせを行う。なお、光源91は受光部92と重複しない位置に配置する必要があるため、光源91からの照射光は位置合わせマーク11bの面11sに斜めに入射する。

#### 【0064】

ここで、位置合わせマーク11bの面11sは粗化面であるから、位置合わせマーク11bの面11sが平滑面である場合とは異なり光源91からの照射光は面11sにおいて乱反射される。そのため、光源91からの照射光の多くは受光部92の方向に進み受光部92に入射するため、位置合わせマーク11bを容易に認識することができる。位置合わせマーク11bを認識することにより、半導体チップを配線基板10の正しい位置に搭載することが可能となる。

10

#### 【0065】

なお、位置合わせマーク11bの面11sへの照射光を乱反射されるためには、位置合わせマーク11bの面11sの表面粗さを示すRaが150nm程度であることが好ましいが、 $50\text{nm} < Ra < 200\text{nm}$ であれば、目的を達成することができる。

#### 【0066】

位置合わせマーク11bの面11sの表面粗さを示すRaがRa50nmである場合(位置合わせマーク11bの面11sが平滑面である場合)には、前述のように、光源91からの照射光は面11sにおいてほとんど乱反射されないため、光源91からの照射光のほとんどは受光部92には入射せず、位置合わせマーク11bを認識することが困難となる。

20

#### 【0067】

一方、位置合わせマーク11bの面11sの表面粗さを示すRaがRa200nmである場合には、以下の理由により、位置合わせマーク11bを認識することが困難となる。すなわち、光源91からの照射光は過剰に散乱され、位置合わせマーク11bからの反射光は弱まり、第1絶縁層12の面12aからの反射光と同程度となりその差が小さくなるからである。このように、位置合わせマーク11bの面11sの表面粗さを示すRaは、 $50\text{nm} < Ra < 200\text{nm}$ であれば好適である。

#### 【0068】

なお、配線基板10において、第1絶縁層12の面12aの表面粗さを、位置合わせマーク11bの表面粗さと異ならせると、より位置合わせマーク11bを検出し易くなり、好適である。この場合、第1絶縁層12の面12aの表面粗さを、位置合わせマーク11bの表面粗さよりも大きくしても小さくしても位置合わせマーク11bを検出し易くなる。位置合わせマーク11bからの反射光のみが、CCDカメラ等の受光部92に入射し易くなるからである。

30

#### 【0069】

このように、第1の実施の形態によれば、半導体チップと配線基板との位置合わせ等に用いる位置合わせマークの一方の面を、所定の表面粗さの粗化面( $50\text{nm} < Ra < 200\text{nm}$ )とする。これにより、アライメント時に位置合わせマークに照射される光は位置合わせマークの粗化面で乱反射され、その多くが受光部に到達する。その結果、アライメント時に位置合わせマークを容易に認識することができるため、半導体チップと配線基板との位置合わせ等の精度を向上することができる。

40

#### 【0070】

##### 第2の実施の形態

第2の実施の形態では、図7に示す配線基板10の他の製造方法について例示する。図22～図25は、第2の実施の形態に係る配線基板の製造工程を例示する図である。図22～図25において、図7と同一部品については、同一符号を付し、その説明は省略する場合がある。

#### 【0071】

始めに、第1の実施の形態の図8～図10に示す工程と同一の工程を実行する。次いで、図22及び図23に示す工程では、金属層23の面23sを粗化面とする。なお、図2

50

3は、図22のB部を拡大して例示する断面図である。金属層23の面23sは、例えばメック(株)製のニッケル粗化液・NR1870等を用いたウエットエッチングや、金属層23の面23s以外の部分をマスクしたプラスト処理等により所定の表面粗さの粗化面とすることができます。金属層23の面23sの所定の表面粗さはRa=150nm程度であることが好ましいが、50nm<Ra<200nmであれば構わない。

#### 【0072】

次いで、図24及び図25に示す工程では、第1の実施の形態の図11に示す工程と同様に、支持体21を給電層に利用する電解めっき法により、開口部22x及び22y内の金属層23の面23sに第1配線層11を形成する。なお、図25は、図24のC部を拡大して例示する断面図である。金属層23の面23sは、図22及び図23に示す工程で所定の表面粗さの粗化面とされているため、金属層23の面23sと接する第1配線層11の面11sにも所定の表面粗さの粗化面が転写される。すなわち、第1配線層11の面11s(電極パッド11aの面11s及び位置合わせマーク11bの面11s)の表面粗さも、金属層23の面23sの表面粗さと同様に、50nm<Ra<200nmとなる。なお、第1配線層11の詳細(材料や厚さ等)については、第1の実施の形態と同様であるため、その説明は省略する。

#### 【0073】

次いで、第1の実施の形態の図12～図18に示す工程と同一の工程を実行する。図18に示す工程と同様にして図24及び図25に示す金属層23を除去することにより、所定の表面粗さの粗化面とされた第1配線層11の面11sは、第1絶縁層12の面12aに形成された凹部12y内の第1絶縁層12の面12aに対して窪んだ位置に露出し、図7に示す配線基板10が完成する。

#### 【0074】

このように、第2の実施の形態によれば、第1の実施の形態とは異なる製造方法により、半導体チップと配線基板との位置合わせ等に用いる位置合わせマークの表面を所定の表面粗さの粗化面とする。これにより、第1の実施の形態と同様の効果を奏する。

#### 【0075】

##### 第3の実施の形態

第3の実施の形態では、図7に示す配線基板10の他の製造方法について例示する。図26は、第3の実施の形態に係る配線基板の製造工程を例示する図である。図26において、図7と同一部品については、同一符号を付し、その説明は省略する場合がある。

#### 【0076】

始めに、第1の実施の形態の図8～図9に示す工程と同一の工程を実行する。次いで、図26に示す工程では、支持体21を給電層に利用する電解めっき法により、開口部22x及び22y内の支持体21の一方の面上に金属層23を形成する。この際、ニッケル(Ni)から構成される金属層23を形成するために使用するめっき液の組成や電流密度を予め適切に調整することにより、金属層23の面23sを、表面粗さを示すRaが50nm<Ra<200nmである粗化面とすることができます。めっき液の組成は、例えば硫酸ニッケル264g/l、ホウ酸30g/l、塩化ニッケル50g/lとすることができる。又、電流密度は、例えば0.3～0.4A/dm<sup>2</sup>とすることができます。

#### 【0077】

このように、電解めっき法に用いるめっき液の組成や電流密度を予め適切に調整することにより、金属層23を形成すると同時に、金属層23の面23sを所定の表面粗さ粗化面(50nm<Ra<200nm)とすることができます。

#### 【0078】

次いで、第2の実施の形態の図24及び図25に示す工程と同一の工程を実行し、金属層23の面23sと接する第1配線層11の面11sに所定の表面粗さの粗化面を転写する。これにより、第1配線層11の面11s(電極パッド11aの面11s及び位置合わせマーク11bの面11s)の表面粗さも、金属層23の面23sの表面粗さと同様に、50nm<Ra<200nmとなる。

10

20

30

40

50

**【0079】**

更に、第1の実施の形態の図12～図18に示す工程と同一の工程を実行する。図18に示す工程と同様にして図26に示す金属層23を除去することにより、所定の表面粗さの粗化面とされた第1配線層11の面11sは、第1絶縁層12の面12aに形成された凹部12y内の第1絶縁層12の面12aに対して窪んだ位置に露出し、図7に示す配線基板10が完成する。

**【0080】**

このように、第3の実施の形態によれば、第1及び第2の実施の形態とは異なる製造方法により、半導体チップと配線基板との位置合わせ等に用いる位置合わせマークの表面を所定の表面粗さの粗化面とする。これにより、第1及び第2の実施の形態と同様の効果を奏するが、更に以下の効果を奏する。  
10

**【0081】**

すなわち、電解めっき法に用いるめっき液の組成や電流密度を調整することにより、金属層を形成すると同時に、金属層の一方の面を粗化面とすることができる。その結果、第1の実施の形態のように、金属層を形成する工程とは別に配線層の一方の面を粗化面とする工程を設けたり、第2の実施の形態のように、金属層を形成する工程とは別に金属層の一方の面を粗化面とする工程を設けたりする必要がなくなるため、配線基板の製造工程を簡略化することができる。

**【0082】****第4の実施の形態**

20

第4の実施の形態では、図7に示す配線基板10の凹部12yの深さを調整する方法について例示する。

**【0083】**

図27は、第4の実施の形態に係る配線基板を例示する断面図である。図27において、図7と同一部品については、同一符号を付し、その説明は省略する場合がある。図27を参照するに、配線基板30は、凹部12yが深くなった点が配線基板10と異なっている。第1絶縁層12の面12aから第1配線層11の面11sまでの距離（深さ）は、例えば15～30μm程度とすることができます。凹部12yを深くすることにより、例えば電極パッド11a上にはんだボールを搭載するような場合に、はんだボールを凹部12y内に容易に配置することができる。  
30

**【0084】**

図28～図31は、第4の実施の形態に係る配線基板の製造工程を例示する図である。図28～図31において、図7と同一部品については、同一符号を付し、その説明は省略する場合がある。

**【0085】**

始めに、第1の実施の形態の図8及び図9に示す工程と同一の工程を実行する。次いで、図28に示す工程では、支持体21を給電層に利用する電解めっき法により、開口部22x及び22y内の支持体21の一方の面に深さ調整層24を形成する。深さ調整層24の材料としては、支持体21と同一のエッティング液により除去できる材料を選択することが好ましい。このようにすることで、後述する図31に示す工程において、同一のエッティング液を用いたウェットエッティングにより、支持体21及び深さ調整層24を同時に除去することができる。本実施の形態では、支持体21の材料は銅(Cu)であるから、深さ調整層24の材料も銅(Cu)を用いる。深さ調整層24の厚さは、凹部12yを所望の深さにするために任意の値にすることができますが、一例を挙げれば10～15μm程度である。  
40

**【0086】**

次いで、図29に示す工程では、支持体21を給電層に利用する電解めっき法により、開口部22x及び22y内の深さ調整層24上に金属層23を形成する。そして、第2の実施の形態の図22及び図23に示す工程と同一の工程を実行することにより、金属層23の面23sを粗化面とする。なお、金属層23の詳細（材料や厚さ等）については、第  
50

1の実施の形態と同様であるため、その説明は省略する。

#### 【0087】

次いで、図30に示す工程では、第2の実施の形態の図24及び図25に示す工程と同様に、支持体21を給電層に利用する電解めっき法により、開口部22x及び22y内の金属層23の面23sに第1配線層11を形成する。金属層23の面23sは、図29に示す工程で粗化面とされているため、金属層23の面23sと接する第1配線層11の面11sも粗化面となる。なお、第1配線層11の詳細（材料や厚さ等）については、第1の実施の形態と同様であるため、その説明は省略する。

#### 【0088】

次いで、第1の実施の形態の図12～図16に示す工程と同一の工程を実行した後、図31に示す工程では、図30に示す支持体21及び深さ調整層24を除去する。本実施の形態では、支持体21の材料と深さ調整層24の材料は、いずれも銅（Cu）を用いているため、例えば塩化第二鉄水溶液、塩化第二銅水溶液又は過硫酸アンモニウム水溶液等を用いたエットエッティングにより、支持体21及び深さ調整層24を同時に除去することができる。この際、金属層23はニッケル（Ni）から構成されているため、エッティングトップ層として機能し、金属層23に対して支持体21及び深さ調整層24を選択的にエッティングして除去することができる。この工程により、金属層23の他方の面（面23sの反対面）は、凹部12y内に露出する。なお、第4配線層17が銅（Cu）から構成されている場合には、支持体21及び深さ調整層24とともにエッティングされることを防止するため、第4配線層17をマスクする必要がある。

10

#### 【0089】

次いで、第1の実施の形態の図18に示す工程と同一の工程を実行する。図31に示す金属層23を除去することにより、所定の表面粗さの粗化面とされた第1配線層11の面11sは、第1絶縁層12の面12aに形成された凹部12y内の第1絶縁層12の面12aに対して窪んだ位置に露出し、図27に示す配線基板30が完成する。配線基板30において、凹部12yの深さは、図7に示す配線基板10と比べると、深さ調整層24の厚さ分だけ深くなっている。

20

#### 【0090】

なお、深さ調整層24を設けずに金属層23を厚くしても、同様に凹部12yを深くすることができる。しかし、ニッケル（Ni）をエッティングで除去するのに要する時間は、同じ厚さの銅（Cu）をエッティングで除去するのに要する時間よりも長くなる。そのため、配線基板30の製造に要する時間を短縮する観点からは、ニッケル（Ni）から構成されている金属層23を厚くするよりも、銅（Cu）から構成されている深さ調整層24を新たに設ける方が好ましい。

30

#### 【0091】

このように、第4の実施の形態によれば、第1及び第2の実施の形態と同様の効果を奏するが、更に以下の効果を奏する。すなわち、深さ調整層を設けることにより、第1配線層の形成されている凹部を任意の深さに調整することができる。その結果、例えば電極パッド11a上にはんだボールを搭載するような場合に、はんだボールを凹部内に容易に配置することができる。

40

#### 【0092】

なお、第4の実施の形態の図29に示す工程を、第3の実施の形態の図26に示す工程と置換しても構わない。この場合には、更に第3の実施の形態と同様の効果を奏する。

#### 【0093】

##### 第5の実施の形態

第5の実施の形態では、配線基板10に半導体チップを搭載した半導体パッケージについて例示する。

#### 【0094】

##### [第5の実施の形態に係る半導体パッケージの構造]

始めに、第5の実施の形態に係る半導体パッケージの構造について説明する。図32は

50

、第5の実施の形態に係る半導体パッケージを例示する断面図である。図32において、図7と同一部品については、同一符号を付し、その説明は省略する場合がある。

#### 【0095】

図32を参照するに、半導体パッケージ40は、図7に示す配線基板10と、半導体チップ50と、はんだバンプ60と、アンダーフィル樹脂70とを有する。半導体パッケージ40において、半導体チップ50は、配線基板10の略中央部に、はんだバンプ60を介して搭載され、アンダーフィル樹脂70で封止されている。なお、図32において、配線基板10は、図7とは反転して描かれている。

#### 【0096】

半導体チップ50は、半導体基板51と、電極パッド52とを有する。半導体基板51は、例えばシリコン(Si)等からなる基板に半導体集積回路(図示せず)が形成されたものである。電極パッド52は、半導体基板51の一方の側に形成されており、半導体集積回路(図示せず)と電気的に接続されている。電極パッド52の材料としては、例えばA1等を用いることができる。

#### 【0097】

はんだバンプ60は、配線基板10の電極パッド11aと半導体チップ50の電極パッド52とを電気的に接続している。はんだバンプ60の材料としては、例えばPbを含む合金、SnとCuの合金、SnとAgの合金、SnとAgとCuの合金等を用いることができる。

#### 【0098】

アンダーフィル樹脂70は、配線基板10と半導体チップ50との間に充填されている。アンダーフィル樹脂70は、配線基板10と半導体チップ50との熱膨張率の差に起因して、はんだバンプ60を含む配線基板10と半導体チップ50との接続部に生じる熱応力を緩和する機能を有する。アンダーフィル樹脂70としては、熱硬化性の比較的粘度の低い液状の絶縁樹脂等を用いることができる。

#### 【0099】

なお、半導体チップ50の他に、チップキャパシタやチップレジスタ等の各種電子部品を搭載しても構わない。

#### 【0100】

##### [第5の実施の形態に係る半導体パッケージの製造方法]

続いて、第5の実施の形態に係る半導体パッケージの製造方法について説明する。図33及び図34は、第5の実施の形態に係る半導体パッケージの製造工程を例示する図である。図33及び図34において、図21及び図32と同一部品については、同一符号を付し、その説明は省略する場合がある。

#### 【0101】

始めに、図33に示す工程では、図7に示す配線基板10と周知の方法で作製された半導体チップ50とを準備し、配線基板10の電極パッド11a上にプレソルダー61を、半導体チップ50の電極パッド52上にプレソルダー62を形成する。プレソルダー61及び62の材料としては、例えばPbを含む合金、SnとCuの合金、SnとAgの合金、SnとAgとCuの合金等を用いることができる。プレソルダー61及び62は、配線基板10の電極パッド11a上及び半導体チップ50の電極パッド52上に、はんだペーストを塗布し、所定の温度でリフローすることにより形成することができる。

#### 【0102】

次いで、図34に示す工程では、配線基板10の電極パッド11a側と半導体チップ50の電極パッド52側とを対向させて、プレソルダー61と62とが対応する位置に来るよう位置合わせを行う。配線基板10と半導体チップ50との位置合わせは、光源91及びCCDカメラ等の受光部92を有するアライメント装置(図示せず)を用いて行うことができる。

#### 【0103】

具体的には、光源91により位置合わせマーク11bの面11sに可視光等を照射し、

10

20

30

40

50

面 11 s における反射光を C C D カメラ等の受光部 92 で受光して位置合わせマーク 11 b を認識する。そして、認識した位置合わせマーク 11 b を基準として、配線基板 10 と半導体チップ 50 との位置合わせを行う。

#### 【 0104 】

前述のように、位置合わせマーク 11 b の面 11 s は所定の表面粗さの粗化面 ( $5.0 \text{ nm} < R_a < 200 \text{ nm}$ ) であるから、光源 91 からの照射光は面 11 s において乱反射される。そのため、光源 91 からの照射光の多くは受光部 92 の方向に進み、受光部 92 に入射するため、位置合わせマーク 11 b を容易に認識することができる。位置合わせマーク 11 b を認識することにより、半導体チップ 50 を配線基板 10 の正しい位置に搭載することが可能となる。

10

#### 【 0105 】

なお、半導体チップ 50 の他にチップキャパシタやチップレジスタ等の各種電子部品を搭載する場合には、同様に位置合わせマーク 11 b を認識することにより、チップキャパシタやチップレジスタ等の各種電子部品を配線基板 10 の正しい位置に搭載することが可能となる。

#### 【 0106 】

次いで、プレソルダー 61 及び 62 を例えば 230 に加熱して融解させることにより、はんだバンプ 60 を形成し、更に配線基板 10 と半導体チップ 50 との間に、熱硬化性の比較的粘度の低い液状の絶縁樹脂等から構成されるアンダーフィル樹脂 70 を充填して所定の温度に加熱し硬化させることにより、図 32 に示す半導体パッケージ 40 が完成する。

20

#### 【 0107 】

このように、第 5 の実施の形態によれば、一方の面が所定の表面粗さの粗化面 ( $5.0 \text{ nm} < R_a < 200 \text{ nm}$ ) とされた位置合わせマークを有する配線基板に半導体チップを搭載することにより、位置合わせマークを容易に認識することができるため、半導体チップを配線基板の正しい位置に搭載した半導体パッケージを製造することが可能となる。

#### 【 0108 】

なお、製造された半導体パッケージをマザーボード等の実装基板に搭載する際にも、位置合わせマークを容易に認識することができるため、半導体パッケージをマザーボード等の実装基板の正しい位置に搭載することが可能となる。

30

#### 【 0109 】

##### 第 5 の実施の形態の変形例

第 5 の実施の形態では、電極パッド 11 a を半導体チップ搭載用の電極パッドとして用い、位置合わせマーク 11 b を半導体チップを搭載する際の位置合わせの基準等として用いる例を示した。第 5 の実施の形態の変形例では、電極パッド 11 a をチップキャパシタ等の各種電子部品搭載用の電極パッドやマザーボード等の実装基板と接続するための外部接続端子を形成する電極パッド (BGA パッドや PGA パッド) として用い、位置合わせマーク 11 b をチップキャパシタ等の各種電子部品や外部接続端子となるはんだボール等を搭載する際の位置合わせの基準等として用いる例を示す。第 5 の実施の形態の変形例において、第 5 の実施の形態と共に通する部分についてはその説明を省略し、第 5 の実施の形態と異なる部分を中心に説明する。

40

#### 【 0110 】

図 35 は、第 5 の実施の形態の変形例に係る半導体パッケージを例示する断面図である。図 35 において、図 32 と同一部品については、同一符号を付し、その説明は省略する場合がある。図 35 を参照するに、半導体パッケージ 40 A において、配線基板 10 A の一方の面には半導体チップ 50 が搭載されており、配線基板 10 A の他方の面にはチップキャパシタ 55 が搭載されるとともに、外部接続端子 57 が形成されている。

#### 【 0111 】

配線基板 10 A は、配線基板 10 と同様の製造方法により形成された基板である。ただし、配線基板 10 が、第 1 配線層 11 側に半導体チップを搭載できるように第 1 配線層 1

50

1の電極パッド11aのピッチをソルダーレジスト層18の開口部18×内に露出する第4配線層17のピッチよりも狭く形成していたのに対し、配線基板10Aでは第4配線層17側に半導体チップを搭載できるようにソルダーレジスト層18の開口部18×内に露出する第4配線層17のピッチを第1配線層11の電極パッド11aのピッチよりも狭く形成している点が異なる。

#### 【0112】

配線基板10Aでは、ソルダーレジスト層18の開口部18×内に露出する第4配線層17が半導体チップと接続される電極パッドとして機能する。第1配線層11の電極パッド11aは、チップキャパシタ55等の各種電子部品搭載用の電極パッドやマザーボード等の実装基板と接続するための外部接続端子57を形成する電極パッド(BGAパッドやPGAパッド)として機能する。10

#### 【0113】

チップキャパシタ55は、はんだ56により電極パッド11aと電気的に接続されている。はんだ56の材料としては、例えばPbを含む合金、SnとCuの合金、SnとAgの合金、SnとAgとCuの合金等を用いることができる。

#### 【0114】

外部接続端子57は、電極パッド11a上に形成されている。外部接続端子57は、例えば凹部12y内の電極パッド11a上にはんだボールを配置し、溶融させることにより形成することができる。はんだボールの材料としては、例えばPbを含む合金、SnとCuの合金、SnとAgの合金、SnとAgとCuの合金等を用いることができる。但し、外部接続端子57として、リードピン等を用いても構わない。20

#### 【0115】

但し、第5の実施の形態の変形例では外部接続端子57を形成しているが、外部接続端子57は必ずしも形成する必要はない。要は、必要なときに外部接続端子57等を形成できるように、第1配線層11の一部が第1絶縁層12から露出し、パッドとして用いることができるようになれば十分である。

#### 【0116】

位置合わせマーク11bは、配線基板10Aにチップキャパシタ55等の各種電子部品や外部接続端子57となるはんだボール等を搭載する際の位置合わせの基準等として用いられる。なお、チップキャパシタ55以外に、チップレジスタやチップインダクタ等の各種電子部品を搭載しても構わない。30

#### 【0117】

このように、第5の実施の形態の変形例によれば、一方の面が所定の表面粗さの粗化面( $50\text{ nm} < Ra < 200\text{ nm}$ )とされた位置合わせマークを備えた配線基板を有する半導体パッケージにチップキャパシタ等の各種電子部品や外部接続端子となるはんだボール等を搭載する。この際、一方の面が所定の表面粗さの粗化面( $50\text{ nm} < Ra < 200\text{ nm}$ )とされた位置合わせマークは容易に認識することができるため、チップキャパシタ等の各種電子部品や外部接続端子となるはんだボール等を配線基板の正しい位置に搭載した半導体パッケージを製造することが可能となる。

#### 【0118】

又、第5の実施の形態や第5の実施の形態の変形例に示したように、位置合わせマーク11bは、配線基板10や配線基板10Aに半導体チップ、チップキャパシタ、チップレジスタ、チップインダクタ等の各種電子部品を搭載する際の位置合わせの基準や、配線基板10や配線基板10Aを他の配線基板に搭載する際の位置合わせの基準等として用いることができる。又、位置合わせマーク11bは、配線基板10や配線基板10Aに、外部接続端子57となるはんだボール等の電子部品以外の部品を搭載する際の位置合わせの基準として用いることができる。40

#### 【0119】

以上、好ましい実施の形態について詳説したが、上述した実施の形態に制限されることはなく、特許請求の範囲に記載された範囲を逸脱することなく、上述した実施の形態に種50

々の変形及び置換を加えることができる。

**【0120】**

例えば、各実施の形態では、絶縁層から露出する電極パッドの一方の面及び位置合わせマークの一方の面を所定の表面粗さの粗化面 ( $50 \text{ nm} < Ra < 200 \text{ nm}$ ) とする例を示したが、少なくとも絶縁層から露出する位置合わせマークの一方の面が所定の表面粗さの粗化面 ( $50 \text{ nm} < Ra < 200 \text{ nm}$ ) とされていれば十分である。

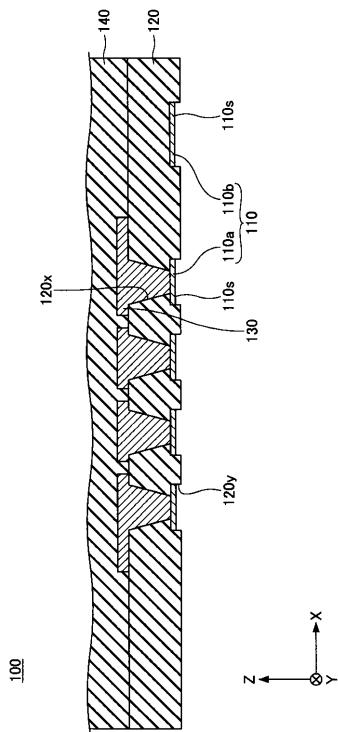
**【符号の説明】**

**【0121】**

10、10A、30	配線基板	
11	第1配線層	10
11a	電極パッド	
11b	位置合わせマーク	
11s、12a、12b、23s	面	
12	第1絶縁層	
12x	第1ビアホール	
12y	凹部	
13	第2配線層	
14	第2絶縁層	
14x	第2ビアホール	
15	第3配線層	20
16	第3絶縁層	
16x	第3ビアホール	
17	第4配線層	
18	ソルダーレジスト層	
18x、22x、22y	開口部	
21	支持体	
22	レジスト層	
23	金属層	
24	深さ調整層	
40、40A	半導体パッケージ	30
50	半導体チップ	
51	半導体基板	
52	電極パッド	
55	チップキャパシタ	
56	はんだ	
57	外部接続端子	
60	はんだバンプ	
61、62	プレソルダー	
70	アンダーフィル樹脂	
91	光源	40
92	受光部	

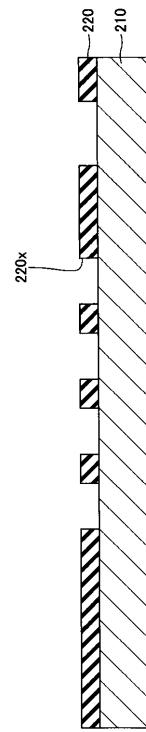
【図1】

従来の配線基板を部分的に例示する断面図



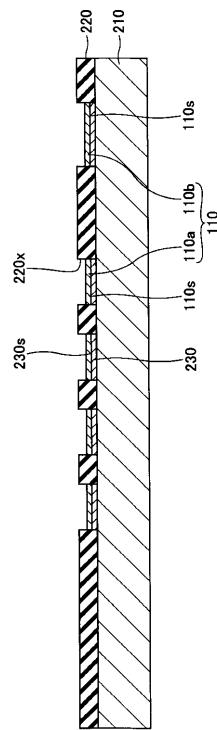
【図2】

従来の配線基板の製造工程を例示する図(その1)



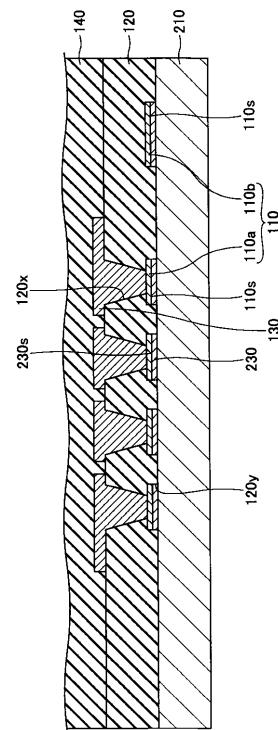
【図3】

従来の配線基板の製造工程を例示する図(その2)



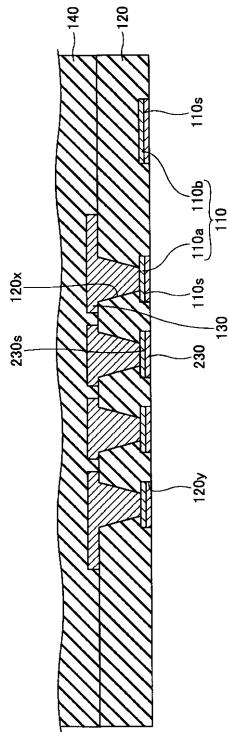
【図4】

従来の配線基板の製造工程を例示する図(その3)



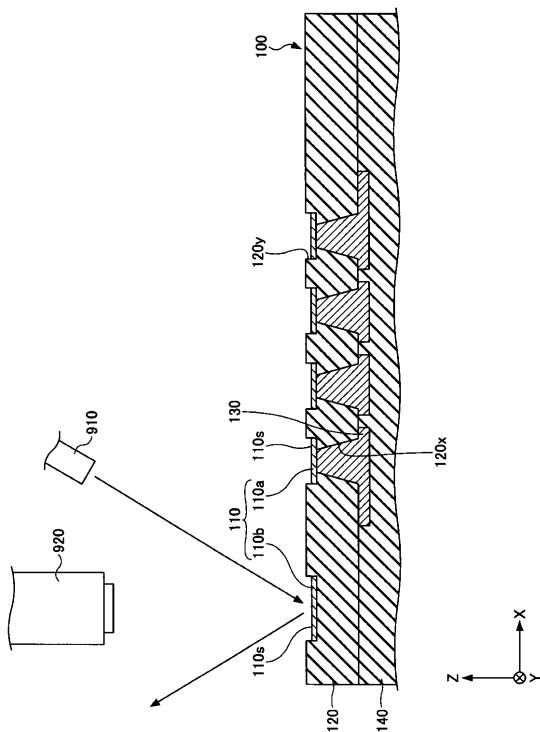
【図5】

従来の配線基板の製造工程を例示する図(その4)



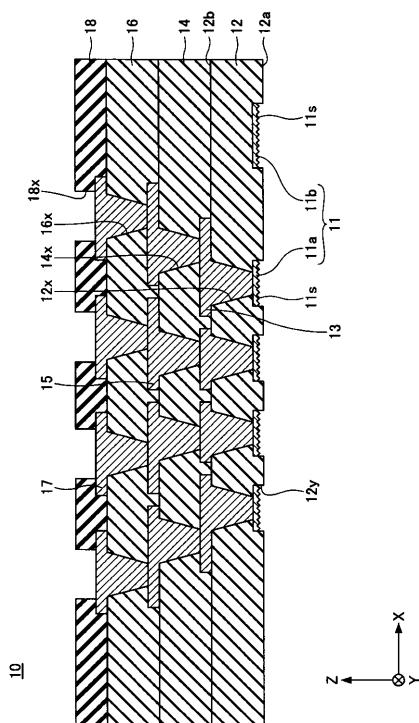
【図6】

従来の位置合わせマークが光を反射する様子を説明するための図



【図7】

第1の実施の形態に係る配線基板を例示する断面図



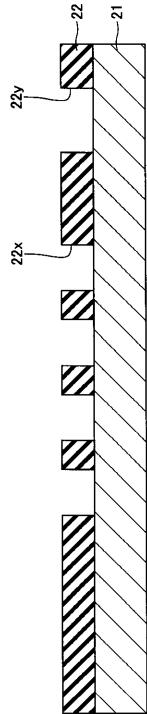
【図8】

第1の実施の形態に係る配線基板の製造工程を例示する図(その1)



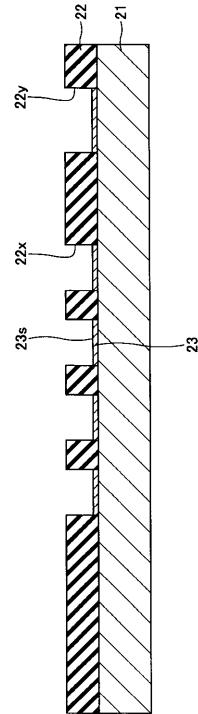
【図9】

第1の実施の形態に係る配線基板の製造工程を例示する図(その2)



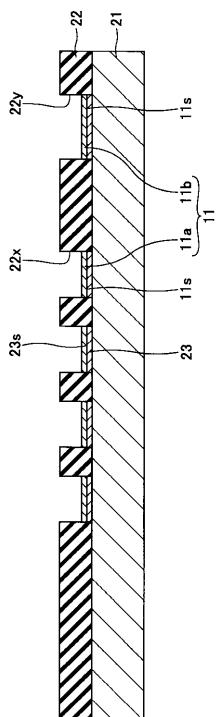
【図10】

第1の実施の形態に係る配線基板の製造工程を例示する図(その3)



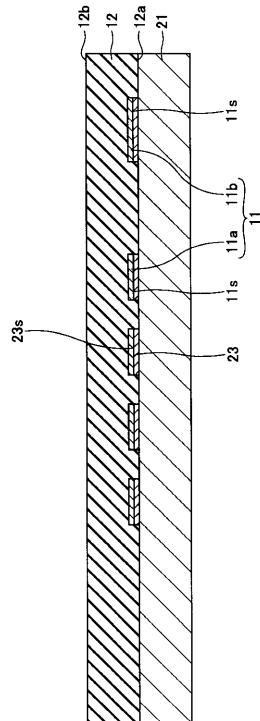
【図11】

第1の実施の形態に係る配線基板の製造工程を例示する図(その4)



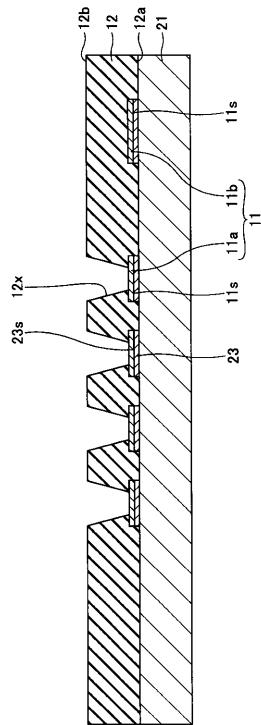
【図12】

第1の実施の形態に係る配線基板の製造工程を例示する図(その5)



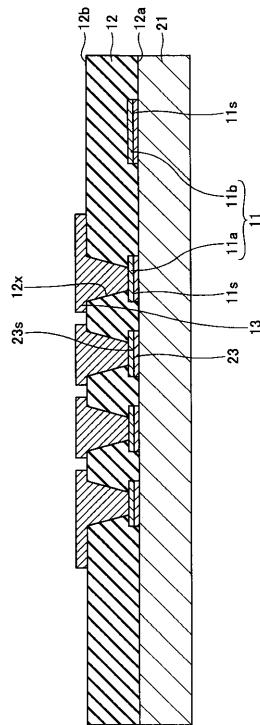
【図13】

第1の実施の形態に係る配線基板の製造工程を例示する図(その6)



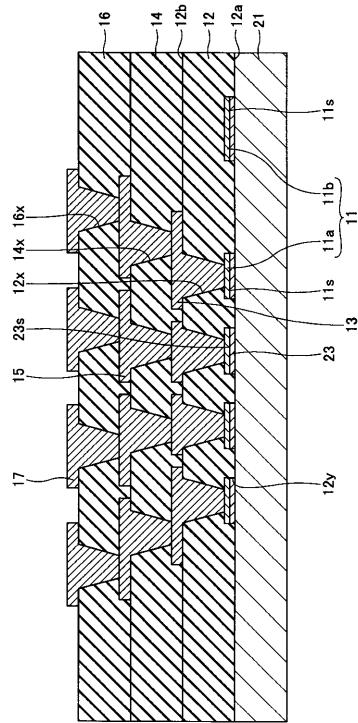
【図14】

第1の実施の形態に係る配線基板の製造工程を例示する図(その7)



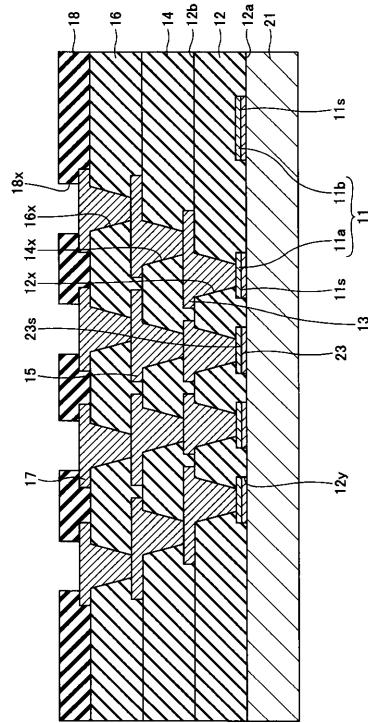
【図15】

第1の実施の形態に係る配線基板の製造工程を例示する図(その8)



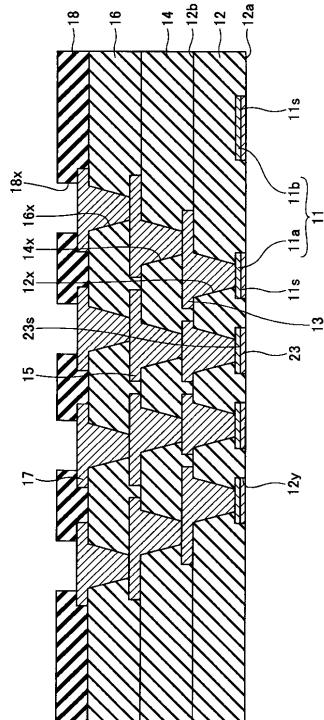
【図16】

第1の実施の形態に係る配線基板の製造工程を例示する図(その9)



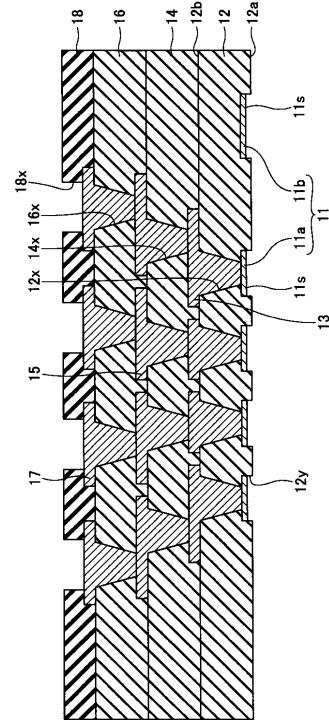
【図17】

第1の実施の形態に係る配線基板の製造工程を例示する図(その10)



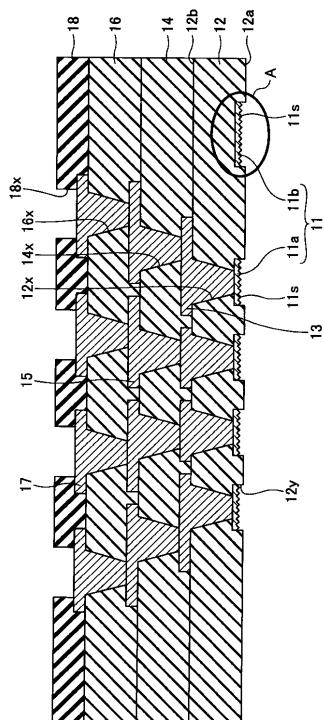
【図18】

第1の実施の形態に係る配線基板の製造工程を例示する図(その11)



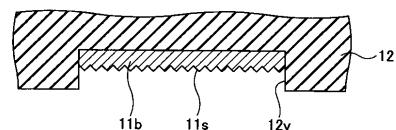
【図19】

第1の実施の形態に係る配線基板の製造工程を例示する図(その12)



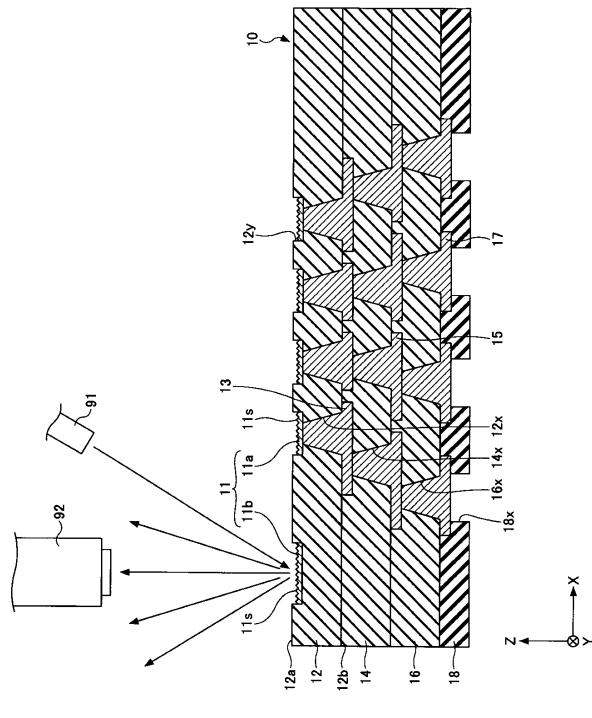
【図20】

第1の実施の形態に係る配線基板の製造工程を例示する図(その13)



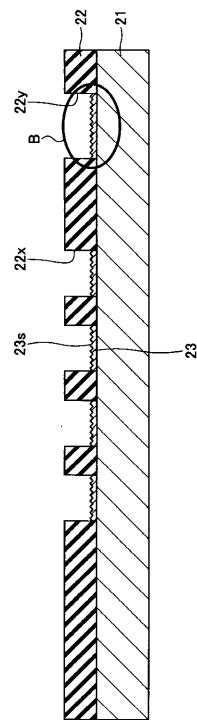
【図21】

第1の実施の形態に係る  
位置合わせマークが光を反射する様子を説明するための図



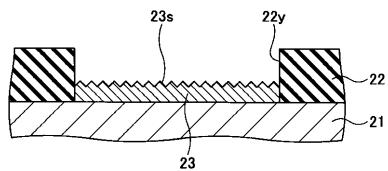
【図22】

第2の実施の形態に係る配線基板の製造工程を例示する図(その1)



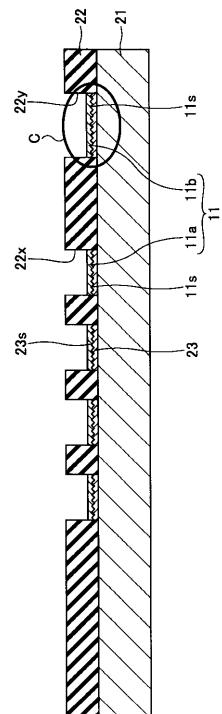
【図23】

第2の実施の形態に係る配線基板の製造工程を例示する図(その2)



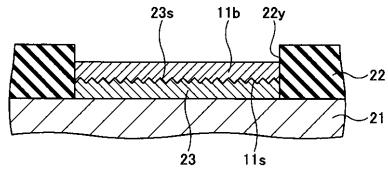
【図24】

第2の実施の形態に係る配線基板の製造工程を例示する図(その3)



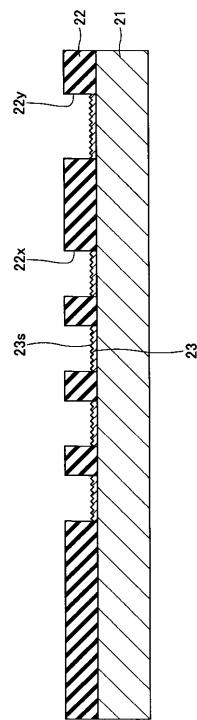
【図25】

第2の実施の形態に係る配線基板の製造工程を例示する図(その4)



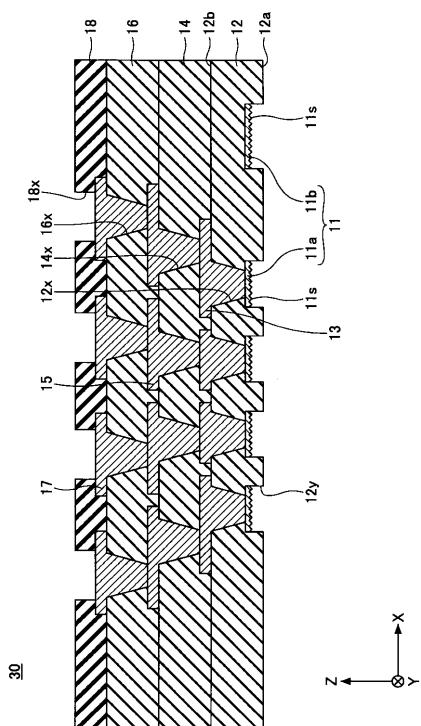
【図26】

第3の実施の形態に係る配線基板の製造工程を例示する図



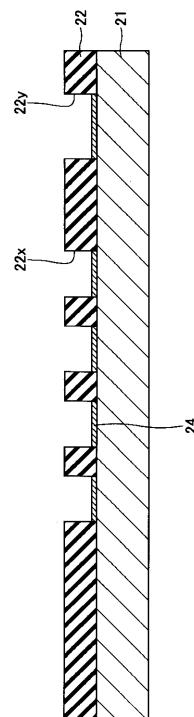
【図27】

第4の実施の形態に係る配線基板を例示する断面図



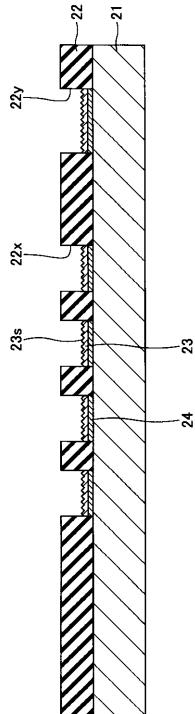
【図28】

第4の実施の形態に係る配線基板の製造工程を例示する図(その1)



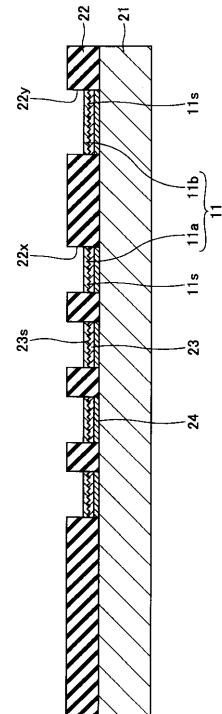
【図29】

第4の実施の形態に係る配線基板の製造工程を例示する図(その2)



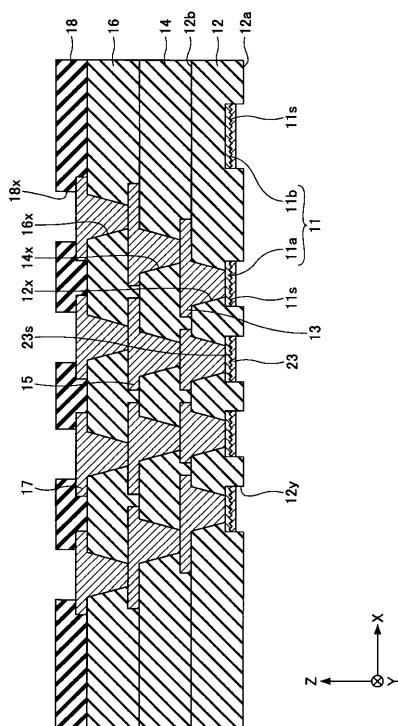
【図30】

第4の実施の形態に係る配線基板の製造工程を例示する図(その3)



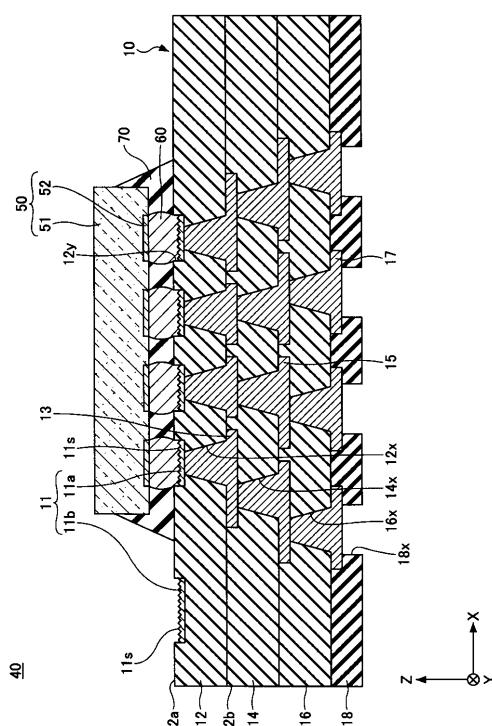
【図31】

第4の実施の形態に係る配線基板の製造工程を例示する図(その4)



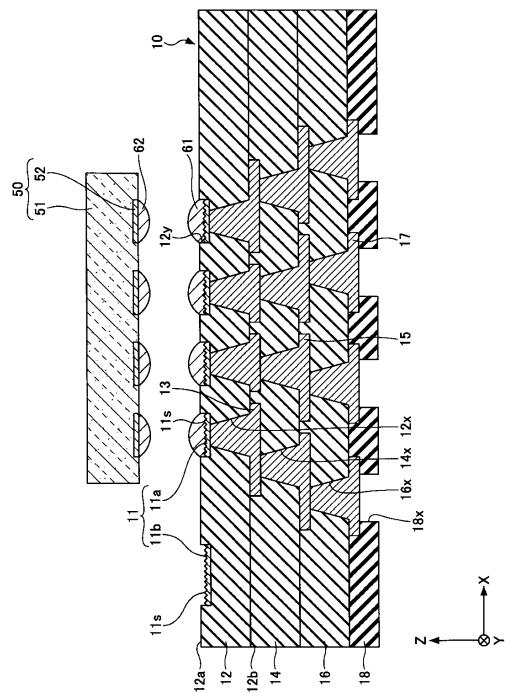
【図32】

第5の実施の形態に係る半導体パッケージを例示する断面図



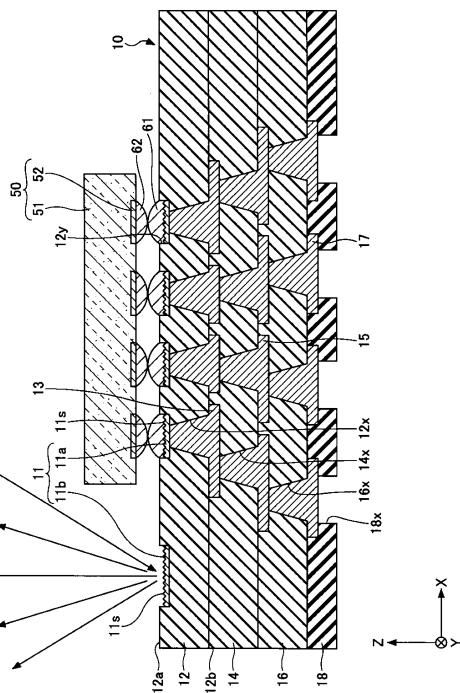
【図33】

第5の実施の形態に係る半導体パッケージの製造工程を例示する図(その1)



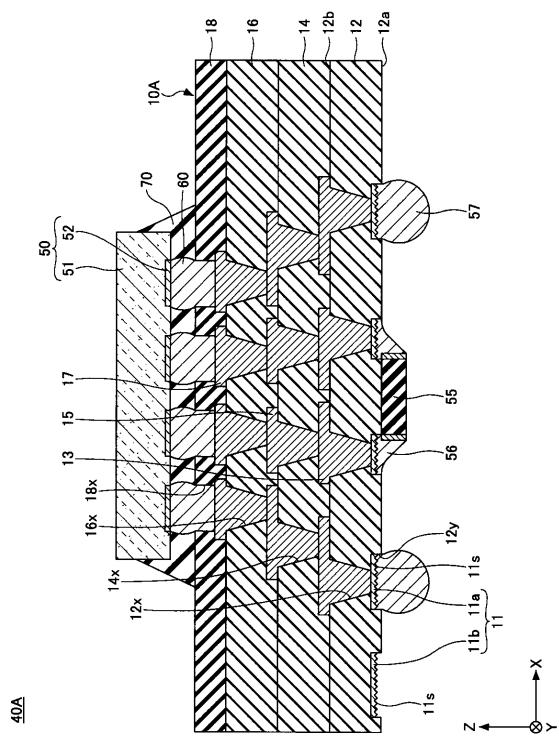
【図34】

第5の実施の形態に係る半導体パッケージの製造工程を例示する図(その2)



【図35】

第5の実施の形態の変形例に係る半導体パッケージを例示する断面図



---

フロントページの続き

(56)参考文献 特開2009-033183(JP,A)  
特開昭59-134840(JP,A)  
国際公開第98/027798(WO,A1)  
特開昭58-035950(JP,A)  
特開2004-047898(JP,A)  
特開2002-198462(JP,A)  
特開2004-200187(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 05 K	1 / 0 2
H 05 K	3 / 0 0
H 05 K	3 / 4 6